The University of Osaka
Institutional Knowledge Archive

Title	高速サイリスタの基本設計ならびにチョッパ応用に関する研究
Author(s)	飯田, 隆彦
Citation	大阪大学, 1982, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/108
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

2-2795

高速サイリスタの基本設計
ならびに
チョッパ応用に関する研究

1982

飯田隆彦

高速サイリスタの基本設計
ならびに
チョッパ応用に関する研究

1982

飯　田　隆　彦

内　容　梗　概

最近のパワエレクトロニクスの発展には目を見張らすものがあるが，この発展要因の一つに高速サイリスタの進歩がある。本論文は筆者が行なってきた高速サイリスタの高耐圧・大電流化および，高周波化に関する基本設計についての研究と，その応用の一つであるチョッパ応用に関する研究についてまとめたものである。

本研究が着手された頃の高速サイリスタの動特性に関する研究においてはターンオン広がり現象と過渡オン電圧との関係が充分に解明されておらず，単に定性的な説明に終っていた。その為高速サイリスタの設計段階においてはその許容高周波電流値を計算で求めることが出来ず，高周波通電温度上昇試験からこれを実測で求めていた。

しかし，サイリスタ式高周波インバータや，サイリスタ DC チョッパ装置の実用化が各界から強く要請され高圧大電流の高速サイリスタの開発が強く望まれるとともに，その許容高周波電流値を計算で求める手法の開発が強く求められていた。

このような高速サイリスタに関する従来の研究の不備を克服し高圧大電流の高速サイリスタを実現する為，筆者はターンオン広がりと過渡オン電圧との間の一般的な関係を実験から求めその関係を数式表示することを研究した。

そして許容高周波電流値を求める新しい計算方式を開発した。本計算方式の適用は単に許容高周波電流値の算出だけにとどまらず，サイリスタ DC チョッパ装置へのサイリスタ応用時に必要な比較的低周波で大電流のパルス電流に対する許容電流値を求める時にも適用できる。これらの研究成果を基にして製作された高速スイッチング逆阻止サイリスタ及び高速スイッチング逆導通サイリスタはサイリスタ式高周波インバータやサイリスタ DC チョッパ装置に用いられ所期の好成績を得ることが出来た。筆者の研究は更にサイリスタ DC チョッパ装置を小形軽量化し制御性能を向上させる為の新しいチョッパ主回路の開発に

展開する。

本論文は次のような構成より成っている。

第1章序論は関連分野の研究の歴史的概要を述べ，その問題点を概説しサイリスタの許容高周波電流値の決め方に対する当論文の位置付けを行ない，また研究の目的について述べる。

第2章高速サイリスタの動特性の解明では，サイリスタのターンオン広がり現象と過渡オン電圧との関係を数式表示すると共に局部導通時の熱抵抗の変化について述べる。

第3章高速サイリスタの接合温度上昇計算と電流定格ではサイリスタの許容高周波電流値や，サイリスタDCチョッパ装置での許容インパルス転流電流値及びHF−PWMインバータ応用における逆導通サイリスタの許容電流値を計算で求める方法について論じ，更にヒューズとの保護調和を図る為のサブサイクル I^2t 定格について新しい関係式を述べる。

第4章高速逆阻止サイリスタの設計では高速サイリスタの設計に必要なゲート構造について論じ，これと前節までの研究成果を基にして1200V・400A・20μsの高圧大電流で3kHz用および5kHz用の高周波用サイリスタを製作しその定格特性について述べる。

第5章高速逆導通サイリスタの設計では逆阻止サイリスタの性能限界を示すと共にこの性能限界を打破する為に開発された逆導通サイリスタの利点を論じた後，新たに設計製作された1200V・400A・30μsの高速逆導通サイリスタ等の定格特性及びその応用について述べる。

第6章高速逆導通サイリスタのチョッパ応用では低圧直流電源に適した新しいチョッパ主回路を論ず。新チョッパ回路を用いるとその制御範囲が拡大する上，転流コンデンサの減少が可能となって装置の小形軽量化を図ることが出来る。

第7章は本論文の結論であり本論文に記述された研究結果を総括するとともに，本研究の成果が電気学会の技術報告やJISに採用されたことを示した。また本研究に基づき製作された高速サイリスタは帝都高速度交通営団千代田線のチ

ョッパ電車に応用されたり，あるいは高周波焼入れ炉用の高周波インバータに応用されて所期の成果をおさめることが出来たことを示した。

本論文に用いられた専門用語ならびに文字記号の定義は次の通りである。

オフ電圧　　サイリスタが阻止状態にある時の陽極陰極間電圧

オン電圧　　サイリスタが導通状態にある時の陽極陰極間電圧

オン電流　　サイリスタが導通状態にある時の陽極電流

過渡オン電圧　　サイリスタが阻止状態から完全に導通状態に移行するまでの間の陽極陰極間電圧

過渡熱インピーダンス　　接合に単位熱量を与えた時の接合と基準点間の温度差で，時間関数で示されるもの

ターンオフ時間　　サイリスタの陽極電流が零に減少してから順阻止能力を回復してオフ電圧を阻止出来るようになるまでの最小の時間

ターンオン時間　　ゲート電流を加えてサイリスタを阻止状態から導通状態に切替えるに要する時間

I_A　　陽極電流

I_{TM}　　ピークオン電流

$I_{T(AV)}$　　定格平均オン電流

i_T　　オン電流

t_q　　ターンオフ時間

V_{AK}　　陽極電圧

V_{DRM}　　定格ピーク繰返しオフ電圧

$V_{T(trans)}$　　過渡オン電圧

v_S　　ターンオン広がり速度

v_T　　オン電圧

目　　次

第1章　序　　論

1－1　関連分野の研究の歴史的概要 …… 1

1－1－1　高速サイリスタの発展概要 …… 1

1－1－2　高周波サイリスタの評価法の歴史的変遷 …… 3

1－2　研究の動機と目的 …… 9

1－3　論文の構成 …… 13

1－4　あとがき …… 14

第1章の文献 …… 15

第2章　高速サイリスタの動特性の解明

2－1　まえがき …… 19

2－2　オン電圧とターンオン広がり現象 …… 19

2－3　過渡オン電圧 …… 24

2－4　局部導通時の熱抵抗の変化 …… 33

2－5　逆損失による熱抵抗の変化 …… 41

2－6　あとがき …… 48

第2章の文献 …… 49

第3章　高速サイリスタの接合温度上昇計算と電流定格

3－1　まえがき …… 51

3－2　高周波電流定格 …… 51

3－3　インパルス転流電流定格 …… 59

3－3－1　インパルス転流回路 …… 59

3－3－2　許容電流計算と通電試験 …… 65

3－4　HF－PWM インバータ応用での電流定格 …… 67

3－4－1　HF－PWM インバータでの電流責務 …… 67

3－4－2　許容電流計算と通電試験 …… 72

3－5　サブサイクル I^2t 定格 …… 81
3－5－1　従来のサブサイクル I^2t 定格 …… 81
3－5－2　新しいサブサイクル I^2t 定格 …… 83
3－6　あとがき …… 87
第3章の文献 …… 88

第4章　高速逆阻止サイリスタの設計

4－1　まえがき …… 89
4－2　ターンオフ時間とオン電圧の設計 …… 89
4－3　過渡オン電圧とゲート構造の設計 …… 95
4－4　高速逆阻止サイリスタの製作とその定格特性 …… 101
4－5　あとがき …… 101
第4章の文献 …… 105

第5章　高速逆導通サイリスタの設計

5－1　まえがき …… 107
5－2　オフ電圧の設計 …… 109
5－3　高速逆導通サイリスタの製作とその定格特性 …… 113
5－4　あとがき …… 116
第5章の文献 …… 117

第6章　高速逆導通サイリスタのチョッパ応用に関する研究

6－1　まえがき …… 119
6－2　低圧直流電源用DCチョッパ回路 …… 119
6－2－1　インパルス転流チョッパ回路 …… 119
6－2－2　TC転流チョッパ回路 …… 126
6－2－3　新形チョッパ回路の評価 …… 133
6－3　あとがき …… 140
第6章の文献 …… 141

第7章　結　　論

結　　論 …… 143
謝　　辞 …… 147
研究業績目録 …… 148
電気学会，IEC 並びに国内標準化活動実績 …… 152

第 1 章　序　論

1－1　関連分野の研究の歴史的概要

1－1－1　高速サイリスタの発展概要

ジェネラル・エレクトリック社が最初に発表したサイリスタは拡散合金接合形400V・16A（平均値）一般用サイリスタであった。[1] その後，金をライフタイムキラーとして，[2] ターンオフタイムを所定の値に制御した高速サイリスタが種々開発された。しかし，これらはいずれも400V・100A 以下のものであり，工業用として用いられるにはあまりにも制御容量が小さすぎて広く使用されるに到らなかった。その後ベベリング技術[3]および圧接構造[4]が発明され，1965年には1200V・250A の一般用サイリスタが鉄鋼のミルモータ制御用として広く使用されるようになった。そして，同年，1000V・250A ターンオフ時間 70μs のサイリスタが開発された。

サイリスタはその用途によって，表1－1のように分類される。サイリスタはまず，（一般用）サイリスタと高速サイリスタに分類され，この高速サイリスタは更に高速（スイッチング）サイリスタと高周波サイリスタに細分される。[5]

高速サイリスタは主として，自励式インバータやサイリスタＤＣチョッパ（一般にチョッパと略称される）に用いられるターンオフ時間の短いサイリスタを指しているが明確な定義はなく，一般にターンオフ時間が50μs 以下のものを指している場合が多い。[5] 本論文にて研究の対象となったサイリスタは主として高速サイリスタであり，その研究内容は高速サイリスタの動特性と電流定格に関する研究ならびに高速逆導通サイリスタを用いたＤＣチョッパに関する研究である。しかし，著者の研究成果は，単に高速サイリスタに適用されるにとどまらず，一般用サイリスタや整流ダイオードにまで広く適用されている。[6]

表１－１　　サイリスタの用途別分類

（名　　称）		（使用周波数）	（特長・用途）
サイリスタ	（一般用）サイリスタ	商用周波数	一般にターンオフ時間の規定がなく，交流制御，整流，他励式インバータに用いられる。
サイリスタ	高速サイリスタ	高速（スイッチング）サイリスタ　400Hz以下	ターンオフ時間の規定があり，自励式インバータに用いられる。
サイリスタ	高速サイリスタ	高周波サイリスタ　1～20kHz	ターンオフ時間，高周波電流定格の規定があり，高周波の自励式インバータに用いられる。

さて，1965年に開発された1200V・250Aターンオフ時間70μsの高速（スイッチング）サイリスタは図1－1に示すように，1970年には1200V・400A・20μsの高速サイリスタに発展した。そして，1970年以降は，3kHz用とか5kHz用というように使用周波数を明確にした高周波用サイリスタが開発されるようになった。

1－1－2　高周波電流定格決定法の歴史的変遷

ジェネラル・エレクトリック社は1958年“Silicon Controlled Rectifier”（通称SCR）という商品名のもとにサイリスタを発売した。このサイリスタに示された電流定格は，当時すでにほぼ確立されていた整流ダイオードの定格の決め方[(7)(8)]に準拠して決められていた。そしてサイリスタ特有のスイッチング損失の電流定格に及ぼす影響についての考慮はなされていなかった。

パルス電流がサイリスタに流れたときのサイリスタ内部に発生する（電力）損失は，オフ状態損失，ターンオン損失，ターンオン広がり損失，（定常）オン損失，逆回復損失および逆損失に分けることができる。これらの損失と陽極電圧・陽極電流との関係を図1－2に示す。ここで，オフ状態損失と逆損失とは一般に無視できる値であり，逆回復損失は10kHz以上の応用で問題となる損失である。

なお，図1－2に於ては陽極電圧を v_{AK}，陽極電流を i_A，電力損失をpで示す。また，オフ状態損失，ターンオン損失，ターンオン広がり損失，（定常）オン損失，逆回復損失および逆損失が夫々時間軸上のⅠ，Ⅱ，Ⅲ，Ⅳ，Ⅴ，Ⅵで示される期間中に発生する損失であることを示す。

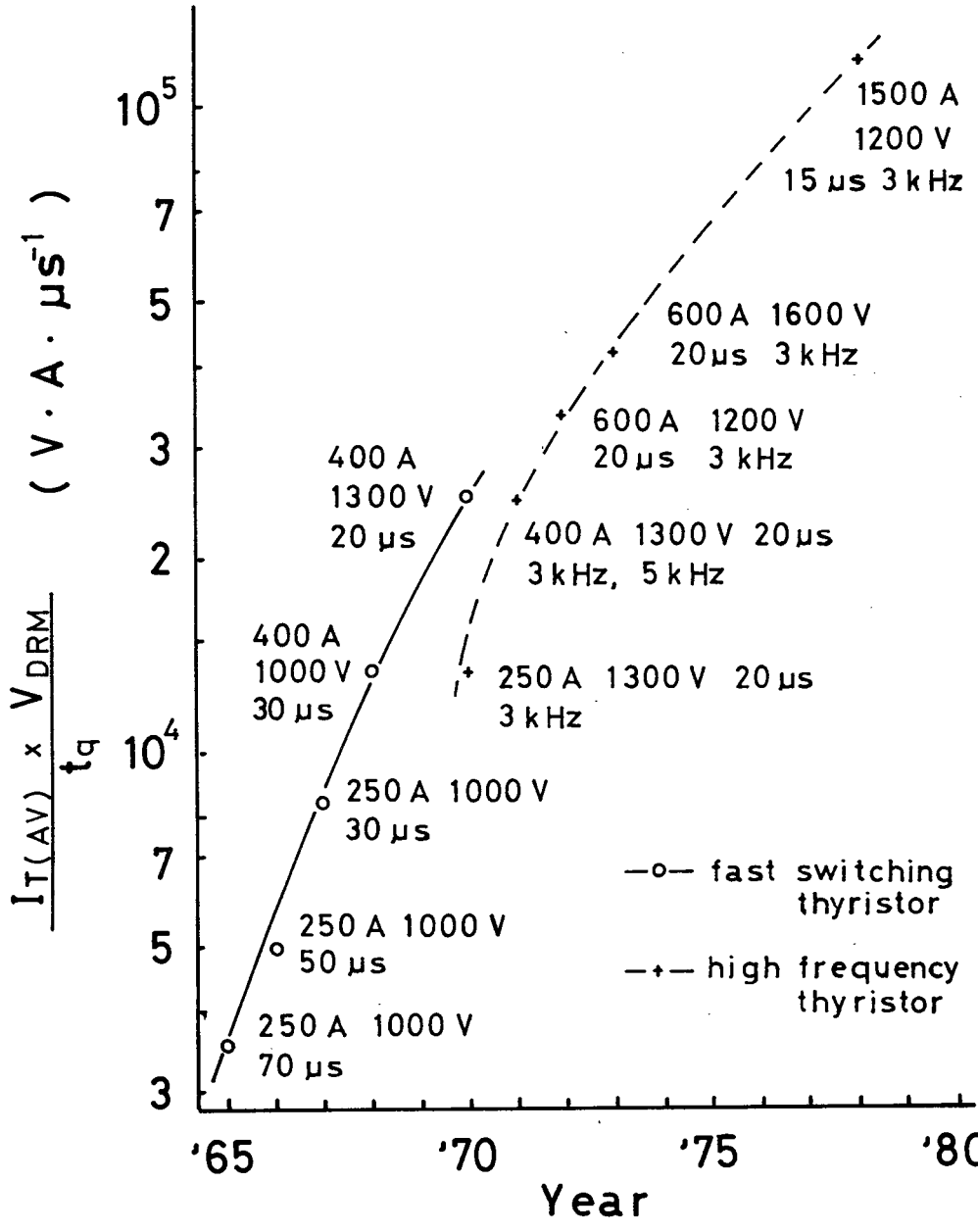


図1－1　　高速サイリスタ及び高周波サイリスタの発展経違

Progress of fast switchig & high frequency thyristor

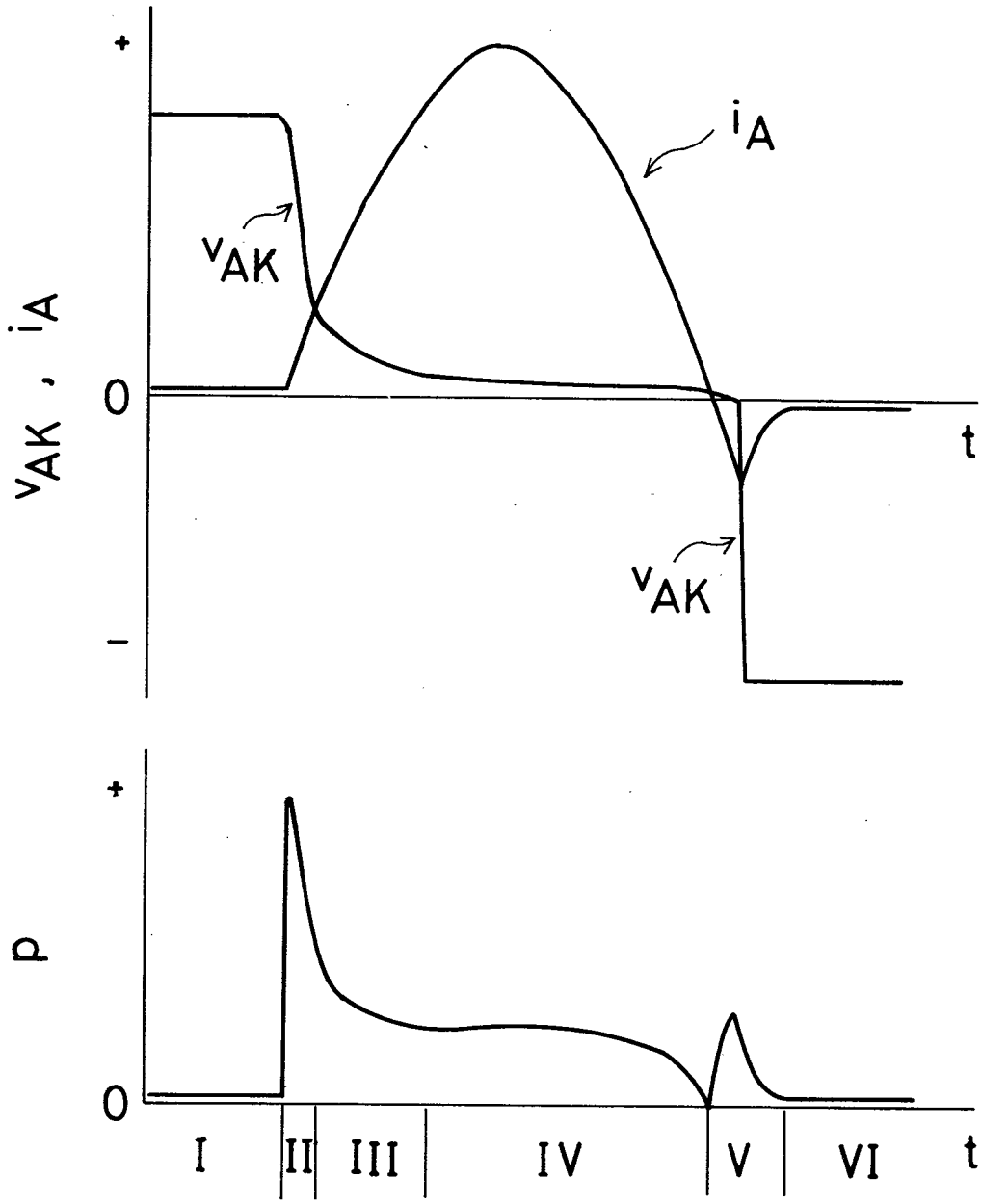


図１－２　　パルス通電時の各種電力損失

Various losses (power dissipations) at pulse current operation

ターンオン損失はサイリスタの出現当初から注目されていた損失であるが，N. Mapham はターンオン広がり損失が高周波電流応用やパルス電流応用において問題となることを指摘した。[9] 彼は C－80形サイリスタ（定格実効電流 235 A）のシリコンウエハ上に補助電極を設け，その p_B 層の電位の時間的変化を観測した。この観測結果から，サイリスタのターンオン広がり速度が約 0.1 mm／μs であることを知るとともに，ターンオン広がりの様子を図1－3を用いて説明した。

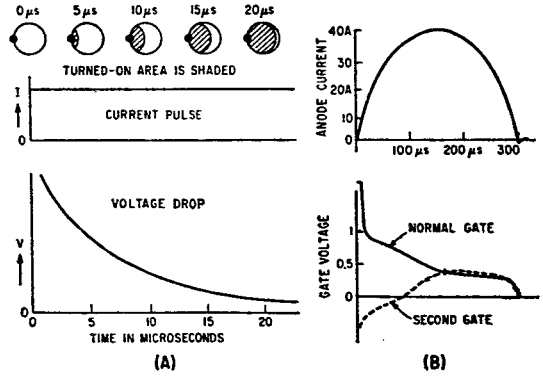


図1－3　　ターンオン広がり状況

TURN-ON proceeds gradually along junction area

サイリスタは電流駆動形素子であるため，サイリスタをゲート電流でターンオンさせると，必ず，ターンオン広がり現象が生じる。サイリスタのシリコンウエハの断面模形図を図1－4に示す。この p_B 層の横方向抵抗のためにゲート電流は $p_B - n_E$ 接合全面を均一に流れることが出来ず，ゲート近傍の陰極に集中して流れる。ターンオンは最初この部分から生じ，その後オン領域は接合全面へと広がっていく。

N. Mapham はこのターンオン広がり期間中，接合－基準点間過渡熱インピーダンスが（一般に，基準点として素子のケースまたは素子の冷却フィンが用いられる）接合全面導通時とくらべ増加していることを指摘し，[10] この局部導通

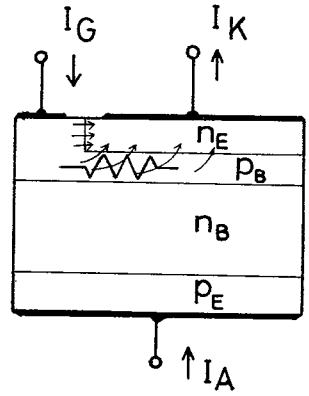


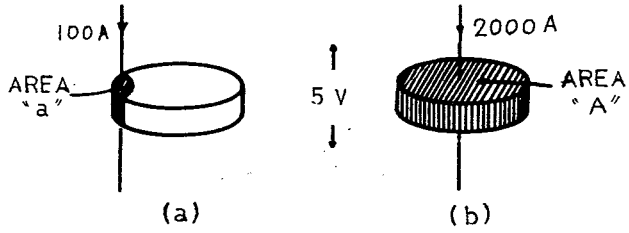
図1－4　　$p_B - n_E$ 接合での電流分布

Current distribution on

p_B - n_E junction

時の過渡熱インピーダンス $Z(t, a)$ が次式で与えられるものとした。（図1－5）

$$Z(t, a) = \frac{A}{a} Z(t) \qquad \cdots\cdots\cdots\cdots (1-1)$$



$$a = \frac{100}{2000} A$$

図1－5　　局部導通陰極面積 "a" の推定

Estimation of transient

turned on area "a"

ここで，Aは接合全面導通時の接合面積，

aは局部導通状態におけるオン領域の接合面積，

$Z(t)$は接合全面導通時の過渡熱インピーダンス．

aを求めるに当り，N. Mapham は過渡オン電流100Aにおけるaが式（1－2）で与えられるものとした。

$$a = \frac{100}{2000} A \qquad \cdots\cdots\cdots\cdots (1-2)$$

ここで，数値の2000は過渡オン電流100Aが流れたときの過渡オン電圧と同一の直流オン電圧を与える直流オン電流である．

式（1－2）はサイリスタのオン特性が非直線性であることを無視したものであるが，著者がこの点を指摘するまでこの関係式は一般に広く認められていた。

ターンオン広がりに関するN. Mapham の論文が契機となって，これに関する研究が各方面で開始された。

その研究の一つに高速サイリスタの設計法の研究がある。これはサイリスタの高周波ならびにパルス通電応用時におけるサイリスタの動特性を解明し，所定の高周波電流定格を持つサイリスタを設計するものである。しかし当時はサイリスタの動特性に関する研究が充分でなかったため，この動特性と許容高周波電流値との関係が充分に解明されていなかった。このためサイリスタの許容高周波電流値は通電温度上昇試験によって決められていた。1970年著者によって，この許容高周波電流値をサイリスタの動特性から電算機を用いて計算で決める方法が開発された。以後，サイリスタの許容高周波電流値に関する研究はより精度良くこれをいかに計算で求めるかに展開していったのである。以下にこの展開の経緯を追ってみることとする。

R. F. Dyerはターンオン時のサイリスタの動特性を実験で総合的に評価する「パルスターンオフ法」を発表した。[11] このパルスターンオフ法を応用して高周波電流定格を通電試験で求める方法が開発され，[12][13][14] ここにサイリスタの

高周波電流定格を実験的に決める方法が確立した。

池田はこの許容高周波電流値を電算機を用いた計算で求めようと試みた。[15] しかし，局部導通陰極面積を推定するのに式（１－２）を用いたため，接合温度上昇値は２０００℃にも達し計算手法上に問題を残した。

著者は，池田の研究に先達って局部導通陰極面積がターンオン広がり速度から算出できることを実証するとともに，高周波電流定格を精度良く電算機で求める方法を開発した。[16][17][18][19][20] この新しい計算方法は通電パルス幅が１００μs以下の狭いパルス電流にも適用できるため，チョッパやインバータの補助サイリスタの電流責務を解析し，使用すべきサイリスタの設計ならびに選定に対しても有効であることを示した。[21][22]

その後，計算精度をあげるための研究が各地で精力的におこなわれた。[23][24][25][26] そして著者の研究成果は電気学会の技術報告[5]やＪＩＳ（日本工業規格）[6]にも採用されるに到った。

１－２　研究の動機と目的

高周波サイリスタの実用期に入った１９７０年前後には，従来使用されていた高周波電動発電機の半導体化，車輌用高圧大電流サイリスタチョッパ装置の実用化，各種サイリスタインバータの高性能化の研究が各所で精力的に展開された。本研究もこれに相前後して開始された。

当時，我国では，製鉄工業および自動車工業が飛躍的に発展している最中であって，今日の世界的な工業規模になるための基礎が確立されようとする時期にあった。このような時期において，各種鋼材の「焼入れ」「焼なまし」に使用される高周波電動発電機を半導体化し，高性能・高信頼度で，かつ保守の簡単な高周波サイリスタインバータの開発要請が各業界より高まっていた。

一方，地下鉄による大都市交通網の拡充，および効外電車の都市内乗り入れが進展し，快適で，かつ電力消費の少ない，いわゆる「省エネルギー電車」の開発が各界より強く要請されるにいたった。すなわち，長大編成電車が高頻度

で運転されることによって，地下鉄のトンネル内温度は毎年僅かではあるが着実に上昇している。これは，乗客に不快感を与えるのみならず，やがてはトンネル自体を冷却するための莫大な設備と多額の費用が必要となることが予想され，電車の力行時に無駄な熱を発生せず，また，制動時に電車のもつ運動エネルギーを電気に変えて電源に回生する回生制動付サイリスタチョッパの開発が各界から要請された。[27]

本研究が開始された頃の高周波サイリスタインバータの単機容量は 1 kHz 百 kVA 以下であり，まだ回転機形の高周波電動発電機が主流を占めていた。また，1500V・1500Aの車輌用サイリスタチョッパ装置（以下，チョッパと略す）においても，チョッパユニットの周波数（以下，素周波数と称す）は220Hzと低く，また1ユニット当り 63個もの多くの電力用半導体素子が使用されていた。このように装置1台当りの容量が小さく，また使用素子数が多いのは，当時のサイリスタ製造技術が今日とくらべ充分でなかった事にもよるが，サイリスタ自体の動特性に関する研究と，それに基づく高速サイリスタの設計法がまだ充分確立されていなかったためでもあった。

このような従来の研究に残された問題点を解明し，高周波サイリスタの基本設計方法を確立させてその制御能力を存分に発揮させるとともに，サイリスタの応用を一層拡大させるため，以下の観点に基づき本研究を進めた。

A　高速サイリスタの動特性の解明

(a)　過渡オン電圧の数式表示化

サイリスタのターンオン広がり過程中の過渡オン電圧の数式表示化は従来困難と考えられていたが，接合の局部導通陰極面積の電流密度の関数としてこれの数式表示化を図る。

(b)　熱抵抗の通電パルス幅依存性

商用周波で使用されるサイリスタの熱抵抗は一定値と考えることができるが，高周波応用においてはこの熱抵抗が通電パルス幅によって変化する。

従来この熱抵抗は単に局部導通陰極面積と陰極全面積との比に逆比例すると考えられていたが，電算機のシュミレーション計算，ならびに実測によってこの値を正確に求めるとともにこの変化割合を数式表示化する。

(c) 逆導通サイリスタの熱抵抗の逆電力損失依存性

逆導通サイリスタは同一ウエハ中にサイリスタ部とダイオード部とが有り，夫々の接合で発生した電力損失の比によって熱抵抗の値が変化する。ここでは，逆電力損失の熱抵抗への影響を明らかにしてその変化割合を数式表示化する。

B 接合温度上昇と電流定格

(a) 許容高周波電流ならびに許容パルス電流の計算

通電パルス幅が１００μsのようなパルス電流に対する許容電流値は従来計算で求めることが不可能と考えられていた。ここでは数式表示化されたサイリスタの動特性を用いて計算で求める方法を研究する。

(b) 逆導通サイリスタの許容電流の計算

逆導通サイリスタのHF－PWMインバータ応用においては，その許容電流がサイリスタの動特性ならびに回路条件によって変化する。これらの影響を全て考慮して許容電流値を計算で求める方法を研究する。

(c) サブサイクルサージオン電流定格

商用周波半波１サイクル以下の短い時間に対するサージオン電流定格はサブサイクルI^2t定格で表わされ，ヒューズとの保護調和をとるために用いられる。従来，このような短時間における熱の放散は無視できI^2t一定と考えられていた。ここでは，このような短時間においても熱放散が有るものとしてサブサイクルサージオン電流定格を研究する。

C サイリスタの設計

(a) 高周波逆阻止サイリスタの設計

許容高周波電流値と許容パルス電流値とはサイリスタの過渡オン電圧の大きさに依存しており，高周波サイリスタの設計においては過渡オン電圧

の減少に設計の重点が置かれる。過渡オン電圧減少のためのゲート対向陰極周長について研究し，これらの研究成果に基づいた高周波サイリスタを製作する。

(b) 高速逆導通サイリスタの設計

サイリスタの高耐圧化と高速化とはサイリスタにとって相反する事項であるためその特性向上には限界がある。逆阻止機能を取り去り陽極短絡構造とした高速逆導通サイリスタを開発し，チョッパやインバータへの応用を図る。

D 新しいチョッパ回路の開発

高速逆導通サイリスタはインパルス転流回路に適した比較的新しい素子であり，高圧直流電源に接続される高圧チョッパ用として日本で開発された。そのため低圧直流電源に接続される低圧チョッパに適した主回路方式が確立されていない。ここでは制御範囲が広く，かつ転流に要する転流コンデンサが小さくて良いチョッパ主回路を研究する。

本研究はかかる立場に基づいて進められ，以下に示す成果が得られた。

1. 世界で初めてサイリスタの過渡オン電圧を数式表示化することに成功した。また，熱抵抗の通電パルス電流幅依存性および逆損失依存性を解明し数式表示することに成功した。
2. 世界で初めてサイリスタの許容高周波電流値を計算で求めることに成功し，各種高速サイリスタの基本設計法を確立させた。またこの成果は世界最初の逆導通サイリスタ式ＤＣチョッパに用いられた転流用サイリスタ設計に応用され所期の成積をおさめることができた。
3. サブサイクル I^2t 定格値は一定値ではなく，サージオン電流の通電時間幅によって変る時間関数であることを示し，$I^2\sqrt{t}$ が一定であることを示した。この事によりヒューズと素子との調和が従来以上にとれるようになり，素子の保護を強化することが可能となった。

4. 高速逆導通サイリスタを用いた低圧直流電源用チョッパ主回路を開発し，転流コンデンサの大きさを従来回路方式とくらべ２７％に減少させることが可能となった。

本研究による成果はＪＩＳ[6]や，電気学会技術報告書[5]にも採用されたのをはじめ，ＩＥＥＥ，電気学会誌等の内外の学会，学術論文誌に広く発表され，関連分野の研究の進歩に寄与した。

１－３　論文の構成

第１章では，関連分野の研究の歴史的概要を述べ，これを背景として本論文の位置付けを明確にするとともに，従来未解決であった問題点を指摘し，本研究の対象と研究の動機を明かにする。

第２章では，高速サイリスタの動特性の内，接合温度上昇計算に必要なターンオン広がり速度，過渡オン電圧，局部導通時の熱抵抗および逆損失による逆導通サイリスタの熱抵抗について，それらが高周波電流応用時にいかに変化するかを研究するとともに，その変化状況を数式表示化することを研究する。

第３章では，サイリスタの各種応用時の接合温度上昇を計算で求める方法を研究する。許容高周波電流値および許容インパルス転流電流値を，過渡オン電圧および局部導通時の熱抵抗を用いて算出する。次に，HF－PWMインバータ応用時の逆導通サイリスタの許容電流値を計算で求める方法を研究する。更に，サブサイクルI^2t定格に関し，サージオン電流によって素子が破壊する時の接合温度は一定との観点から，新しいサブサイクルI^2t定格を研究する。

第４章では，高速逆阻止サイリスタの基本設計に関する研究をおこない，サイリスタのターンオフ時間とオン電圧との関係，過渡オン電圧とゲート構造との関係を明らかにした後，これらの研究成果に基づき開発されたサイリスタの定定格特性を示す。

第５章では，高速逆導通サイリスタの基本設計に関する研究をおこない，逆

阻止サイリスタに比べ，同一のオフ電圧でもより低いオン電圧特性が得られることを示した後，これらの研究成果に基づき開発された逆導通サイリスタとその定格特性を示す。

第6章では，高速逆導通サイリスタを低圧直流電源に接続したＤＣチョッパの主回路に関する研究をおこなう。インパルス転流方式を用いた新主回路とＴＣ転流方式を用いた新主回路との２方式を開発し，これらを従来の回路方式と比較する。

第7章は，第2章～第5章で述べた研究成果を総括し本論文の結論とする。

1－4　あ　と　が　き

本章では，高速サイリスタの許容高周波電流値の求め方に関する歴史的概要を述べ，その中でサイリスタの動特性がこれに及ぼす影響を明らかにし，この影響度を解明するために解決しなければならない問題点を指適すると共に，本研究の動機，対象及び目的について明らかにした。

第１章の参考文献

(1) "Controlled rectifier manual" 1st edition General Electric Company (1960)

(2) G. Bemski:"Recombination in semiconductors" Proc. IRE, 46, p990 (1958)

(3) R. L. Davis, F. E. Gentry:"Turn on Criterion for PN PN devices" IEEE Trans. ED, FD−11, p313 (1964)

(4) E. S. Spenke:"Versuchausführung eines Thyristors für 700" Siemens Zeitshift, 39, p253 (1965)

(5) "高速サイリスタの動向" 電気学会技術報告 (Ⅱ)部 第91号 (1980) 高電力半導体常置専門委員会

(6) "半導体整流ダイオード試験方法" JIS−C−7033 (1975) 日本規格協会

(7) W. K. Brasher:"Silicon power rectifiers" Proceeding IEEE 108A, №40, p273 (1961)

(8) J. S. Read, E. E. Von Zastrow:"Semiconductor rectifier overload rating" AIEEE Conference CP, 61−1075 (Aug. 1961)

(9) N. Mapham:"Overcoming turn−on effects in silicon controlled rectifiers" Electronics, p50 (Aug−17, 1962)

(10) N. Mapham:"The rating of SCR's when switching into high currents" IEEE Trans. paper 63−1091 (Jul. 1963)

(11) R. F. Dyer:"Concurrent characterization of SCR switching parameters for inverter applications"

SCP and Solid State Technology, p15 (Apr. 1965)

(12) R. F. Dyer: "The rating and application of SCRs designed for power switching at high frequencies" IEEE Trans. IGA, IGA−2, p5 (Jan/Feb. 1966)

(13) J. S. Read, R. F. Dyer: "Power thyristor rating practices" Proceeding of IEEE, 55, p1288 (Aug. 1967)

(14) R. E. Locher: "Characterization of high−frequency high−current reverse blocking triode thyristors for trapezoidal current waveforms" IEEE Trans. IGA, p228 (Mar/Apr. 1968)

(15) S. Ikeda, S. Tsuda, Y. Waki: "The current ratings of thyristors" IEEE Trans. ED, ED−17, p690 (Sep. 1970)

(16) 岡，飯田，岩本，石堂："サイリスタの高周波電流定格" 昭和44年電気学会東京支部大会 #353 (1969)

(17) 岡，飯田，岩本，石堂："高速スイッチングサイリスタの高周波応用" 三菱電機技報，44，p692 (1970)

(18) 船川，蒲生，飯田，川上，岩本："高周波高速スイッチングサイリスタ" 三菱電機技報，45，p486 (1970)

(19) 飯田，蒲生："高耐圧大容量高速スイッチング用サイリスタとその応用" 電子通信学会，電子装置研究会資料，ED70−19 (1970−09)

(20) 岡，飯田，岩本："サイリスタの高周波電流定格（第2報）" 昭和46年電気学会全国大会 #1201

(21) 北川，北岡，岡，蒲生，飯田："チョッパ回路用サイリスタの問題点" 昭和45年電気学会東京支部大会 #382

(22) J. Simizu, H. Oka, S. Funakawa, H. Gamo, T. Iida,

A. Kawakami:"High－voltage high－power gate－assisted turn－off thyristor for high－frequency use" IEEE Trans. ED, ED－23, p883 (Aug. 1976)

(23) H. J. Ruhl, E. D. Wolly: "Dynamic plasma configration of an interdigitated thyristor" International Electron Device Meeting (Oct. 1970)

(24) J. D. Balenovich, D. M. Gillott, J. W. Motto: "Thyristor high frequency ratings by concurrent testing and computor simulation" IEEE IGA Group Annual Meeting (1971)

(25) H. J. Ruhl, P. O. Shafer: "A new rating system for high current, high frequency thyristor" IEEE IGA Group Annual Meeting (1972)

(26) 橋本，大胡："高周波サイリスタの動作挙動　電気学会"制御変換装置研究会資料 PCC－76－7 (1976－9)

(27) H. Oka, H. Gamo: "High－voltage high－power fast switching reverse conducting thyristor and it's application for chopper use" IEEE ISPCC TOD－72－123 (1972)

第 2 章　高速サイリスタの動特性の解明

2－1　ま え が き

本章においては，高速サイリスタの接合温度上昇計算に必要な動特性の解明をおこなう。サイリスタに流れる電流の通電パルス幅が狭くなると，ターンオン広がり現象のため接合が全面に利用されなくなり，オン電圧が増大し，接合－基準点間熱抵抗が増加する。また逆導通サイリスタにおいては，その逆損失によってもサイリスタ部接合－基準点間熱抵抗が変化する。本章においては過渡状態におけるオン電圧および熱抵抗の動特性を解明し，数式で表示することを研究する。

2－2　オン電圧とターンオン広がり速度

サイリスタの陽極特性（陽極電圧対陽極電流の特性）の内，オン（状態）特性はサイリスタ接合での電流密度があまり大きくなく（例えば 1 A／㎠ 以下）かつ接合以外での電圧降下が無視し得るとき，次式で与えられる。[28]

$$v_T = \frac{kT}{q}\left[\delta \exp\left(\frac{Wn_B}{2L_p}\right) + \ln\frac{i_T}{I_{S_1}}\right] \qquad \cdots\cdots\cdots\cdots (2-1)$$

ここで，v_T はオン電圧，i_T はオン電流，Wn_B は n_B 層の幅，L_p は n_B 層における少数キャリアの拡散長，δ は最大 2 以下の定数（ライフタイムと素子の構造に関する値），I_{S_1} はサイリスタの 3 つの接合 J_1，J_2，J_3 の飽和電流により決まる値。

式（2－1）において，第 1 項は高比抵抗 n_B 層での電圧降下を示し，オン電流に依存しない値である。サイリスタのオン特性においてこの値は立ち上り電圧（エン層電圧とも呼ばれる）に対応し，n_B 層のライフタイムの影響を強く受けて $Wn_B/2L_p$ の値が 1 以上になると急激に増大する。一方，第 2 項は

接合での電圧降下を示すものである。

接合での電流密度が増大すると，接合以外でのシリコン内部での電圧降下も無視できなくなる。この電圧降下は p^+nn^+ 素子によってもたらされる電圧降下の一般的形状に似て，次式で近似できる。[29]

$$v_T - V_0 = K\sqrt{i_T} \qquad \cdots\cdots\cdots\cdots (2-2)$$

ここで，V_0 は接合での電圧降下，Kは比例定数.

また，外部リード線などの抵抗 R_0 による電圧降下もあるため，結局オン電圧 v_T は一般的に次式で表わすことができる。

$$v_T = \frac{kT}{q}\left[\delta \exp\left(\frac{Wn_B}{2L_p}\right) + \ln\left(\frac{i_T}{Is_1}\right)\right] + K\sqrt{i_T} + R_0 i_T \qquad \cdots\cdots\cdots\cdots (2-3)$$

サイリスタの電力損失の計算では，式（２－３）を式（２－４）の形で使用する。[5]

$$v_T = A\ln\left(\frac{i_T}{S_0}\right) + B\sqrt{\frac{i_T}{S_0}} + C\left(\frac{i_T}{S_0}\right) + D \qquad \cdots\cdots\cdots\cdots (2-4)$$

ここで，A，B，C，Dは素子により決まる定数，S_0 は接合面積.

一方，このオン特性は広い範囲にわたって次式でも近似させることができる。[30]

$$v_T = A\left(\frac{i_T}{S_0}\right)^{0.0561} + B\left(\frac{i_T}{S_0}\right)^{0.8932} \qquad \cdots\cdots\cdots\cdots (2-5)$$

または，

$$v_T = A'\left(\frac{i_T}{S_0}\right)^{0.0682} + B'\left(\frac{i_T}{S_0}\right)^{0.918} \quad \cdots\cdots\cdots\cdots (2-6)$$

ここで，A，A′，B，B′は素子により決まる定数。

式（2−5）および式（2−6）は物性的な意味を持たず，ただ単にオン特性を数式で表示したにすぎないが，僅か2個の定数A，B（またはA′，B′）によって，オン電流の2桁もの広い範囲にわたる変化に対し数十mVの誤差範囲内で v_T を正確に表わすことができるため，本論文においては式（2−5）を用いることにする。

式（2−1）から式（2−6）までの v_T を表わす式は，サイリスタの接合全面が完全にオンしているときにのみ成立するものと考えられていた。そして，ターンオン過渡状態での過渡オン電圧は簡単な定性的な説明に終っていた。

N. Mapham の指摘したターンオン広がり現象は，接合に対して横方向の過渡現象であるため，その解明は困難をきわめ多数の仮説が発表された。[31][32][33][34][35] しかし，今日ではH. J. Ruhl の「横方向バイアスモデル」が定説化している。[36] この「横方向バイアスモデル」においては，サイリスタのターンオン広がりは p_B 層の横方向の電界によって $p_B - n_E$ 層が順次バイアスされることにより生じるとされている。その広がり速度 v_S は $p_B - n_E$ 間の電圧降下に比例し，次式で与えられる。

$$v_S = A\frac{mkT}{q}\ln\left(\frac{J_{e(r)}}{J_0} + K\right) + C \quad \cdots\cdots\cdots\cdots (2-7)$$

ここで，Tは接合の絶対温度，kはボルツマン定数，J_0 は $p_B - n_E$ 接合の逆飽和電流密度，$J_{e(r)}$ はオン領域での接合の電流密度，mは再結合トラップ密度でエネルギーレベルと電流密度に依存する増倍係数，AとCは定数．

温度Tがほぼ一定のとき式（２－７）は

$$v_S = A' \ln J_{e(r)} + C' \qquad \cdots\cdots\cdots\cdots (2-8)$$

ここで，A'，C' は定数.

で与えられる。

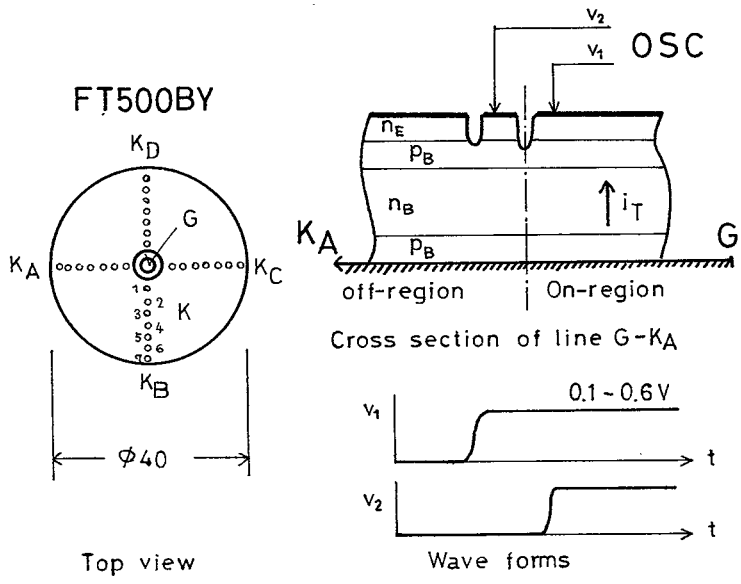


図２－１　　ターンオン広がりの測定（探針法）

Turn-on spreading measurement

このターンオン広がり速度を求めるために，図２－１に示すように，５００Ａクラスサイリスタのシリコン基体の陰極面に p_B 層の電位測定用の島を設けた。この島の電位変化を探針で測定し図２－２に示すような広がり速度対オン電流の特性を得た。図２－２の特性を単位面積当りの電流密度の関数に改めると図２－３に示す特性となり，これより v_S は次式で表わせることが判明した。

$$v_S \simeq 0.0424 \ln J_{e(r)} + 0.053 \qquad \cdots\cdots\cdots\cdots (2-9)$$

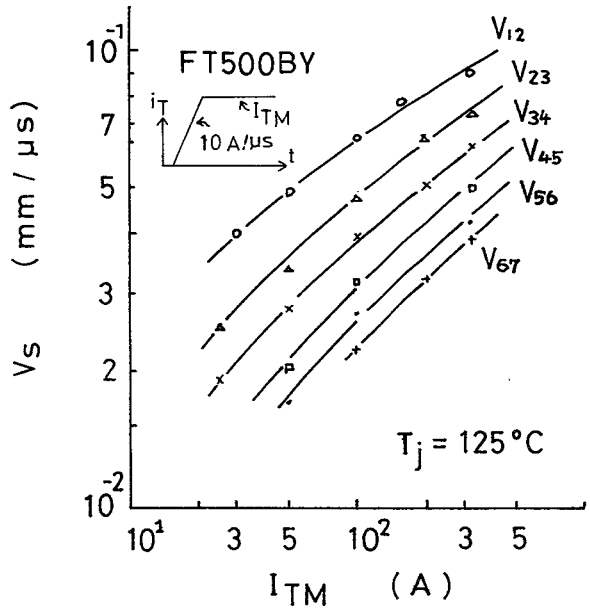


図２－２　　ターンオン広がり速度対オン電流

Spreading velocity vs. on-state current

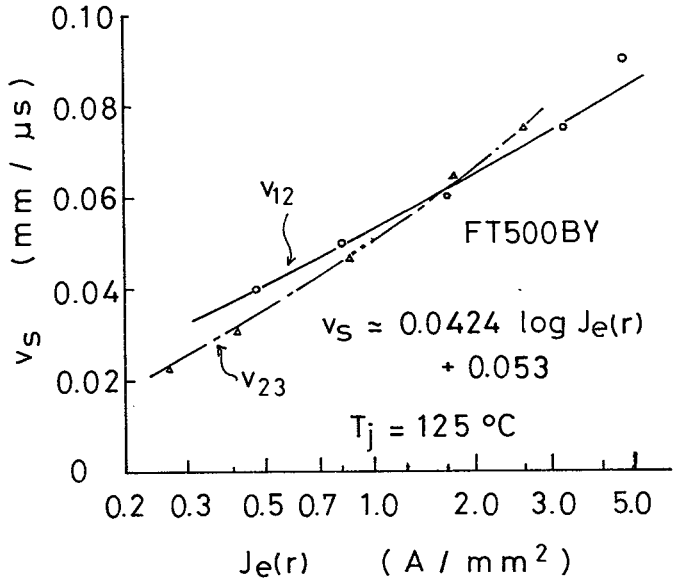


図２－３　　ターンオン広がり速度対オン電流密度

Spreading velocity vs. on-state current density

なお，v_S を測定する方法には上述の探針法に加え，ホールと電子の再結合時に発生する 1.1 4 μm の赤外線を測定しておこなう方法[37]があり，最近ではこの赤外線法が広がり速度測定の有力な手法となっている。[38]

2－3　過渡オン電圧

サイリスタをゲートターンオンさせたときの陽極電圧・陽極電流波形の概念図を図２－４に示す。ゲートターンオン直後の過渡オン電圧と時間との詳細関係を図２－５に示す。また，ターンオン直前のオフ電圧の影響を図２－６に示す。ターンオン損失は図２－４中の領域Ⅱで示されるターンオン時間内で発生する電力損失である。この損失は一瞬の内にサイリスタを永久破壊させるほどの大きなピーク値を有しているが，１サイクルで平均するとその値は僅かな値となる。

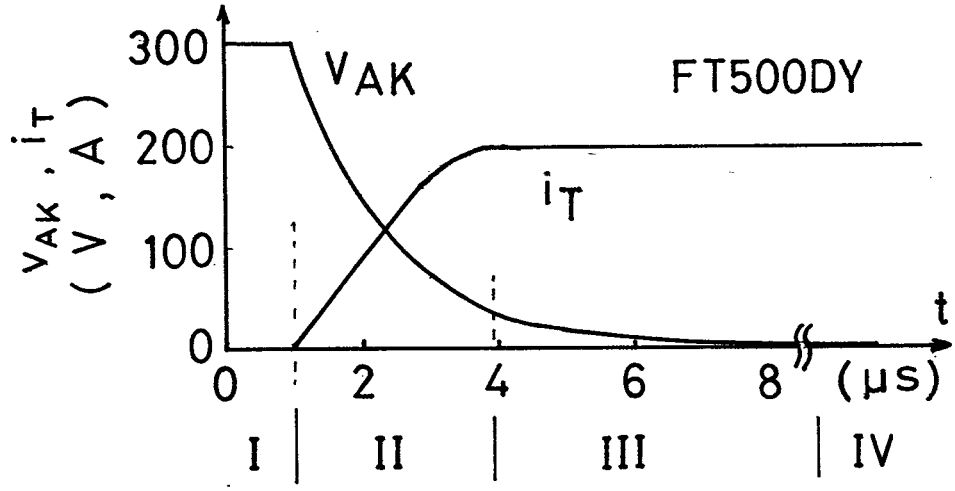


図２－４　　ターンオン時の陽極電圧・電流波形

Turn-on waveforms

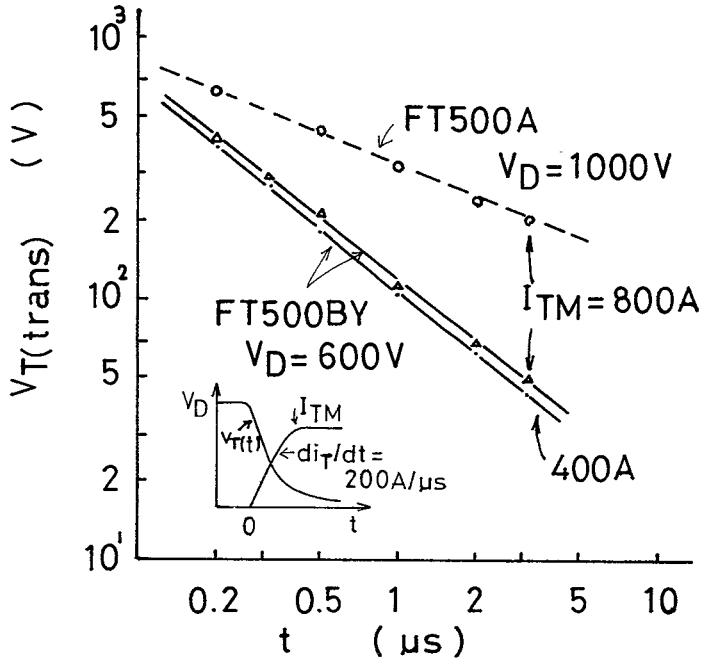


図２－５　　過渡オン電圧特性

Transient on-state voltage

一方，（ターンオン）広がり損失は，図２－４中領域Ⅲで発生する電力損失で，ターンオン時間以降オン電圧が定常値に収れんするまでの広がり時間内に生じる損失である。この広がり時間は表２－１に示すように，数十μｓから数百μｓもあり，サイリスタの高周波応用においてはこの広がり損失が，サイリスタの全損失中の大きな割合を占めるようになる。サイリスタのオン電流波形は外部回路により決まる既知の波形であるため，この広がり損失を求めるためには，サイリスタの過渡オン電圧を求めなければならない。

２５０Ａ クラス高速スイッチングサイリスタ ＣＲ２５０AWの過渡オン電圧の実測値を図２－７に実線で示す。

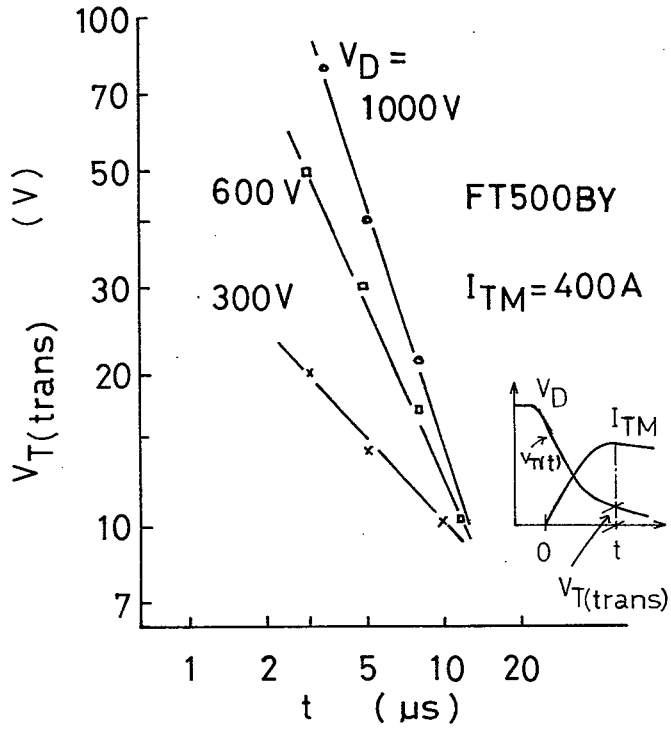


図２－６　　過渡オン電圧特性

Transient on-state voltage

表２－１　　定常オン電圧に達するまでの時間
（センタゲート構造のサイリスタ）

用途	形　名	定常オン電圧に達るまでの時間(μs)	陰極(p_B層)内径(mm)	有効陰極外径(mm)	測定条件 V_{DM}/I_{TM}
一般用	CR250A	150～200	3.2	12	35V / 280A, T_j～25℃
	FT500A	500～550	4.5	26	
高速用	CR70CX	60	3.6	12	
	CR250AX	150～200	3.2	19	
	FT500AX	300～350	4.5	24	
	FT500BX	150～200	10.0	30	

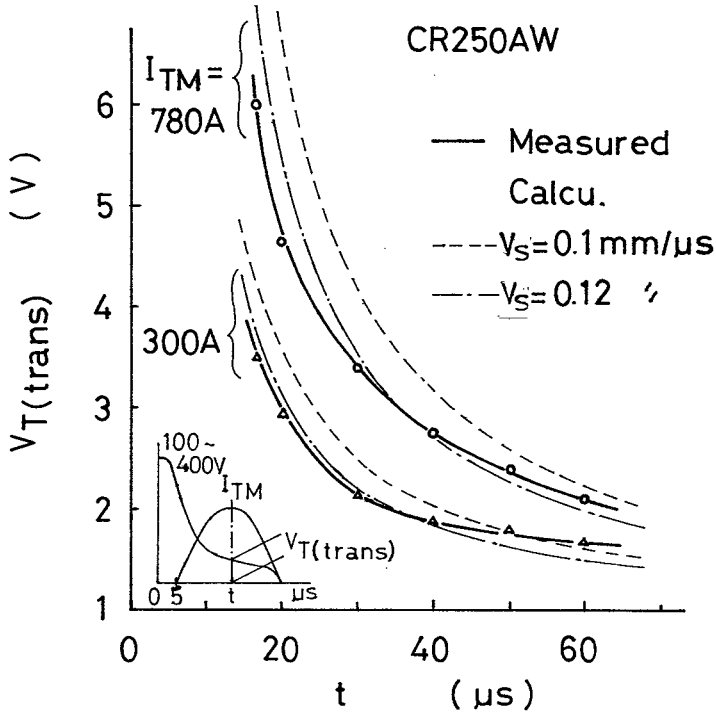


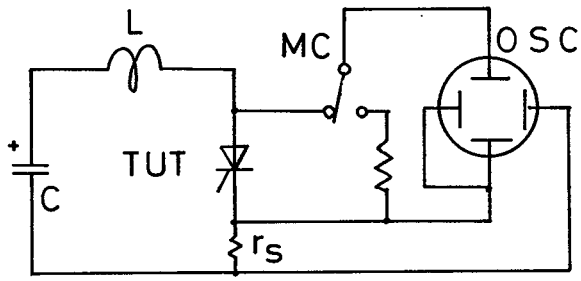
図２－７　　過渡オン電圧の実測値と計算値

Transient on-state voltage
Measured & calculated values

この過渡オン電圧の測定回路を図２－８に示す。コンデンサＣに充電された電荷は，空心リアクトルＬと供試サイリスタ TUT とを通して放電され，TUT に所定の電流を与える。TUT のオフ電圧がオッシロスコープ OSC に印加されて，OSC の零点がドリフトしないように，TUT と OSC との間には水銀チョッパ MC が挿入されており，測定したい過渡オン電圧のみが OSC に印加されている。

供試サイリスタ CR250AWの定常オン電圧 v_T は式（２－５）を用いて次式で示される。

$$v_T = 1.17\left(\frac{i_T}{S_0}\right)^{0.0561} + 0.219\left(\frac{i_T}{S_0}\right)^{0.8932} \quad \cdots\cdots\cdots\cdots (2-10)$$



MC : Mercury chopper

図２－８　　過渡オン電圧の測定法

Measurement method of transient on-state voltage

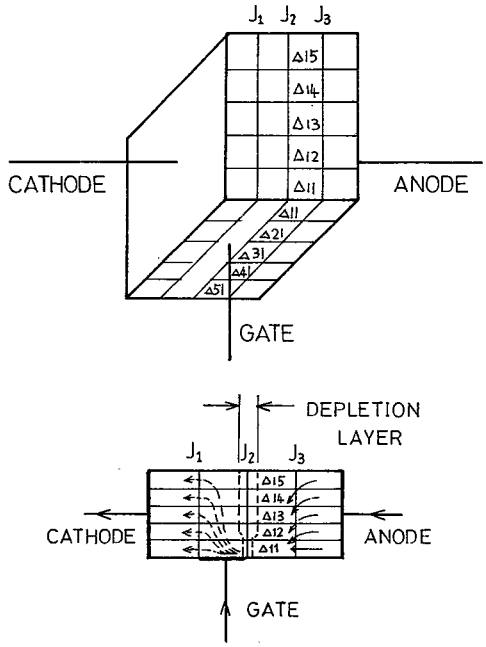


図２－９　　pnpn 構造の細分化表示

Filamentary representation of PNPN structure

ここで，S_0 は陰極の接合面積で実際には陰極モリブデン板の面積（275.6 ㎟）．

一方，サイリスタは図2－9で示すように多数の微小サイリスタの集合体と考えることができ，[39] ターンオン広がり過程においてはこの微小サイリスタが順次ターンオンしていくと見なすことができる。したがって，過渡オン電圧 v_T は式（2－10）において S_0 の代りに局部導通陰極面積 s とおくことにより次式で示すことができる。[16][19]

$$v_T = A\left(\frac{i_T}{s}\right)^{0.0561} + B\left(\frac{i_T}{s}\right)^{0.8932} \quad \cdots\cdots\cdots\cdots (2-11)$$

ここで，CR250AWの場合

$$\left.\begin{array}{l} A = 1.17 \qquad B = 0.219 \\ s = \dfrac{\pi}{4}\left[\left(2v_S t + D_{min}\right)^2 - D_{min}^2\right] \\ \leqq S_0 \equiv 275.6\ \text{㎟} \end{array}\right\} \cdots\cdots (2-12)$$

v_S はターンオン広がり速度，

t はオン電流の立ち上がりからの時間，

D_{min} は陰極内径で 3.2 ㎜．

今，v_S は一定値の 0.10 ㎜/μs および 0.12 ㎜/μsとして式（2－11）に代入し，v_T を求めた。図2－7の破線はその計算結果を示す。図2－7よりオン電流の立ち上りから 40μs 以内の v_T は $v_S = 0.12$ ㎜/μs とおいて計算された値とほぼ一致することが判明した。しかし，40μs 以降においては，広がり速度が遅くなるためか，$v_S = 0.10$ ㎜/μs とおいて計算した値に近い値となる。更に正確な v_T を計算で求めるには，v_S を一定とせず，式（2－9）

で示された電流密度の関数値を用いれば良いのであるが，v_S 一定として得られる v_T の第一次近似値でも次節の接合温度上昇計算には充分な精度が得られるので，以下では v_S を一定として v_T を求めることとする。

次に，式（２－１２）で与えられる局部導通陰極面積 s が実際の局部導通面積と一致していることを確認するため，以下の実験をおこなった。すなわち，図2－１０に示すようにシリコン基体の直径 14 ㎜ の所に細い砂を吹き付けて（サンドブラスト）ここに溝を設け，導通領域がこれより外部に広がることのできないシリコン基体を試作した。オン特性直視装置で測定したこの試料のオン特性 $v_{T(DC)}$ を，図２－１０に実線で示す。一方，式（２－１３）において，タ

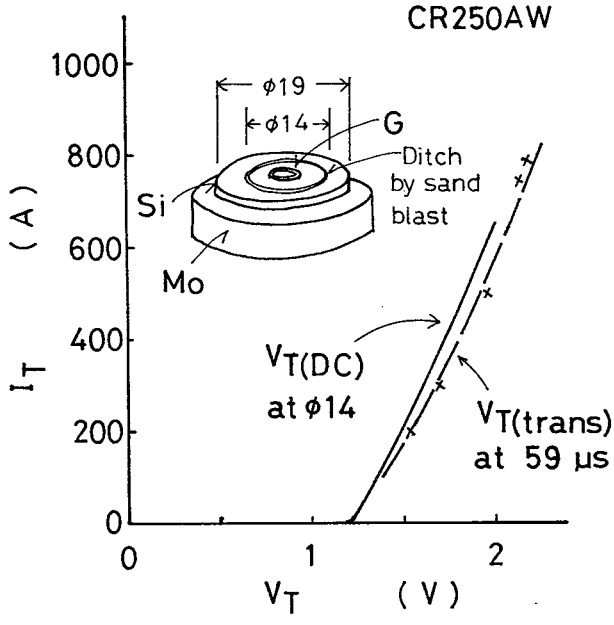


図２－１０　　オン電流対オン電圧

On-state voltage

ーンオン遅れ時間 t_d ＝ 5 μs，v_S ＝ 0.1 ㎜/μsとして，オン電流の立ち上りの時点から導通領域が直径 １４ ㎜ の所まで広がるに要する時間 t_S を計算し，t_S ＝ ５９μsを得る。

$$t_S = \frac{14 - 3.2}{2\,v_S} + t_d \qquad \cdots\cdots\cdots\cdots (2-13)$$

図２－７において，ｔ ＝ ５９μｓでの v_T を図２－１０にプロットし，これを破線で示す。陰極外形１４㎜の時の（定常 ）オン電圧 $v_{T(DC)}$ が，５９μｓにおける過渡オン電圧とほぼ一致することから，オン電流立ち上り時点から５９μｓ後には局部導通領域が陰極外形１４㎜の所まで広がっていることが立証された。したがってサイリスタを微小サイリスタの集合体と見なし，ターンオン広がり過程においてはこの微小サイリスタが順次ターンオンしてゆくものとして v_T を計算する式（２－１１）は成立することが判明した。

５００Ａクラス高周波サイリスタＦＴ５００ＢＹ，ＦＴ５００ＤＹの過渡オン電圧実測値を図２－１１に実線で示す。

ＦＴ５００ＢＹの過渡オン電圧 v_T は

$$v_T = 1.238\left(\frac{i_T}{s}\right)^{0.0561} + 0.4103\left(\frac{i_T}{s}\right)^{0.8932} \qquad \cdots\cdots\cdots (2-14)$$

ここで，

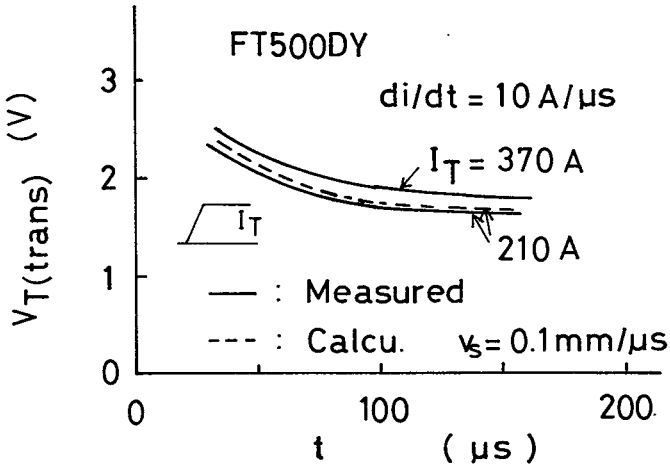
$$s = \left[\,(6.5 + 2\,v_S t\,)^2 - 6.5^2\,\right] \times \frac{\pi}{4}$$

$$\leqq S_0 \equiv 673.7\,\text{㎟}$$

$$v_S = 0.1\,\text{㎜}/\mu\text{s}$$

ＦＴ５００ＤＹの過渡オン電圧 v_T は

$$v_T = 1.53\left(\frac{i_T}{s}\right)^{0.0561} + 0.426\left(\frac{i_T}{s}\right)^{0.8932} \qquad \cdots\cdots\cdots\cdots (2-15)$$



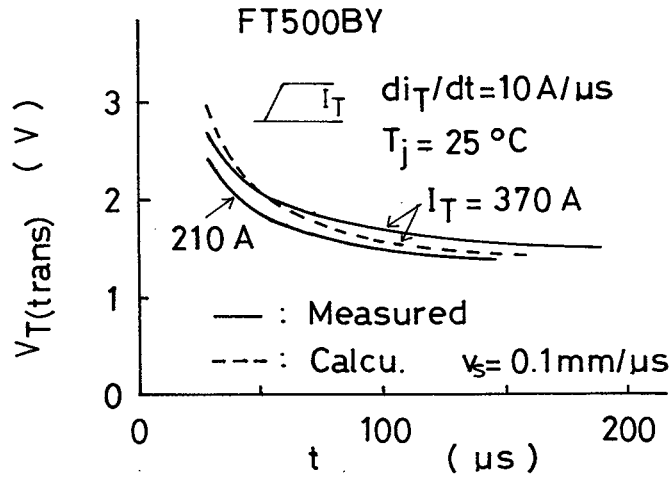


図2－11　　過渡オン電圧特性

Transient on-state voltage

ここで

$$s = \left[(12 + 2 v_S t)^2 - 12^2 \right] \frac{\pi}{4}$$

$$\leqq S_0 \equiv 593.8 \ mm^2$$

$$v_s = 0.1 \ mm / \mu s$$

夫々与えられる。式（２－１４）および式（２－１５）から得られた特性曲線を図２－１１中に破線でもって示す。これより式（２－５）および式（2－6）は陰極面積 S_0 を局部導通陰極面積 s に置きかえることによって，ターンオン広がり過程中の過渡オン電圧を示せることが判明した。

２－４　局部導通時の熱抵抗

サイリスタがゲートターンオンされると，ゲート近傍の陰極が最初に導通する。この局部導通領域は約 0.1 ㎜／μs という比較的遅い速度で陰極全面へと広がっていく。この広がりに要する時間は，表２－１に示すように６０～３００μs であるため，サイリスタが数 kHz で動作している場合では，陰極全面が導通しないうちにその通電パルスが終了してしまう事も有り得る。このような状態においては陰極の使用率は低下し過渡オン電圧が上昇して，サイリスタ内の電力損失が商用周波数応用時よりも増大する。サイリスタの応用上更に悪いことは陰極の実使用面積の減少に伴って接合－基準点間熱抵抗（基準点としては素子のケースもしくは素子が取付けられた冷却フィンが用いられる）が増大することである。

商用周波数応用時のサイリスタの接合－基準点間熱抵抗はサイリスタ内部の構造とその材質，各部品間のロウ付状況，もしくは圧接面の状態と圧接力などによって決まる定数である。しかし，高周波応用などにおいては陰極は局部導通状態となるため，その接合－基準点間熱抵抗は通電電流のパルス幅の関数となる。この局部導通時の過渡的状態を定常的に再現してその時の熱抵抗を測定するため，図２－１２に示すような溝をシリコン基体上にサンドブラストで設けた。[16][19][26]

熱抵抗の測定に際し必要なサイリスタの接合温度は，サイリスタのオン電圧の温度依存性を用いて間接的に測定される。[40] しかし，この微少オン電流によるオン電圧は特に高速サイリスタの場合ヒステリシス特性のため正確な測定が困難となる。このヒステリシス特性に起因する測定誤差を除くため，本実験では

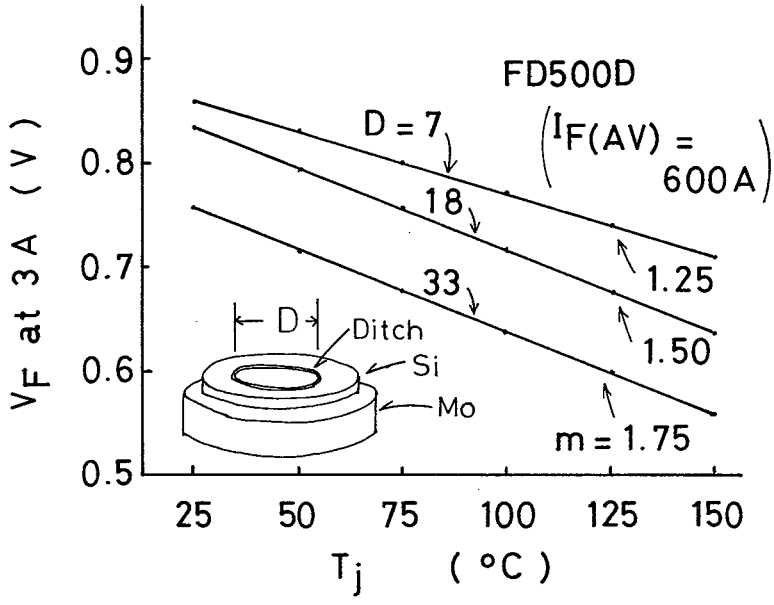


図２－１２　各種陰極直径に対する順電圧降下

Forward voltage drops at various cathode diameters

供試サイリスタと同一のシリコン基体を持つ整流ダイオードのシリコン基体を供試サイリスタの外装に封入し熱抵抗を測定した。５００Ａクラス高周波サイリスタＦＴ５００ＢＹと同一寸法のシリコン基体をもつ整流ダイオードＦＤ５００Ｄの有効陰極外径Ｄを３３㎜，１８㎜および７㎜と変えたとき，順電流３Ａでの順電圧降下の温度依存性を図２－１２に示す。このような順電圧降下の温度依存性が判明しているシリコン基体を平形ないしはスタッド形の外装に封入して熱抵抗を実測した。図２－１３はその実測結果を示す。この実測結果より，次式で示す熱抵抗$R_{Th(D)}$の有効陰極直径Ｄ依存性が判明した。

すなわち，片面冷却のスタッド形素子ＣＲ２５０ＡＷでは

$$R_{Th(D)} = -0.352 \log\left(\frac{D}{19}\right) + 0.13 \quad (℃/W) \qquad \cdots\cdots\cdots\cdots(2-16)$$

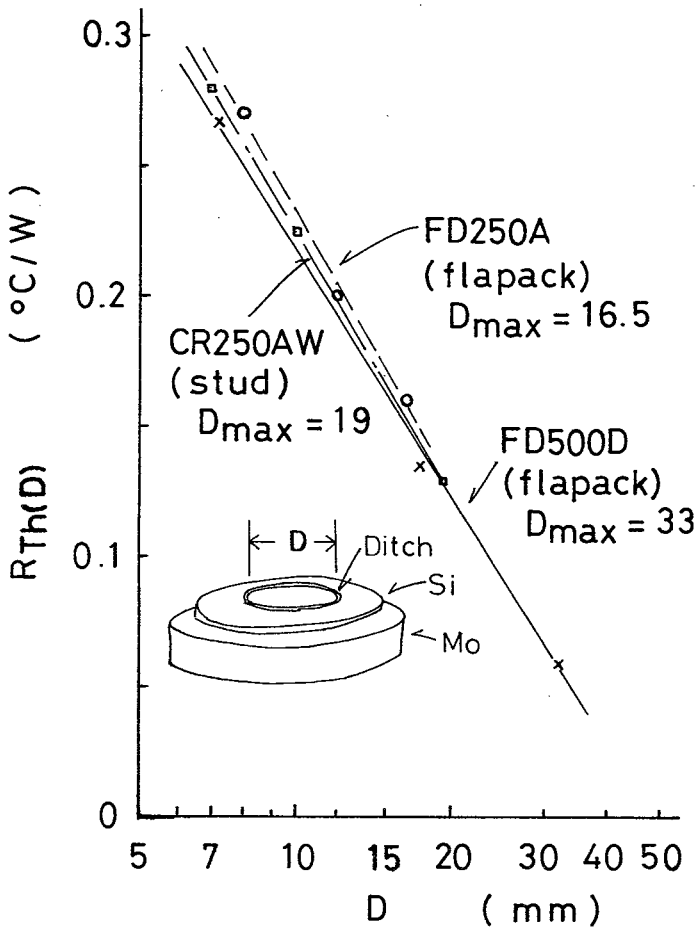


図２－１３　　熱抵抗対有効陰極直径

Thermal resistances vs. actual diameter of cathode

両面冷却の平形素子ＦＤ２５０ＡおよびＦＤ５００Ｄでは夫々

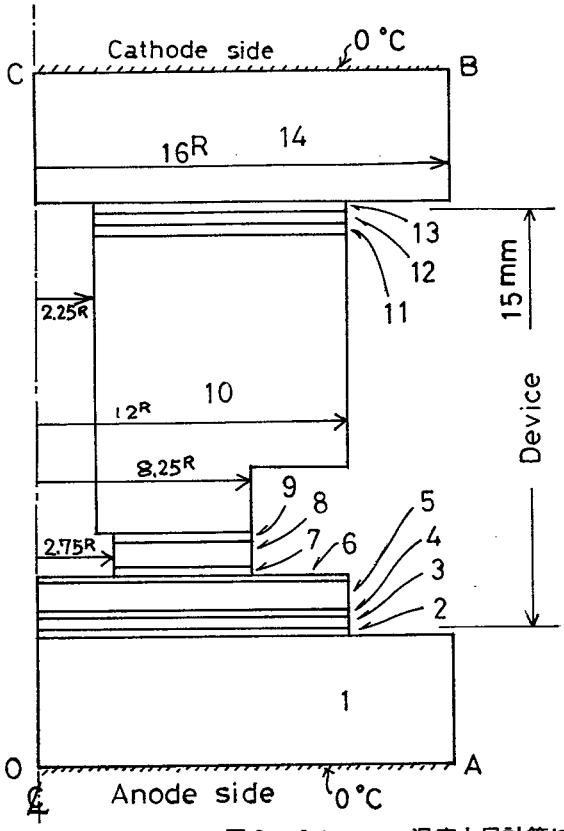
$$R_{Th(D)} = -0.3489 \log\left(\frac{D}{16.5}\right) + 0.16 \quad (℃/W) \qquad \cdots\cdots\cdots\cdots (2-17)$$

$$R_{Th(D)} = -0.3108 \log\left(\frac{D}{33}\right) + 0.06 \quad (℃/W) \qquad \cdots\cdots\cdots\cdots (2-18)$$

であった。

各素子の熱抵抗の有効陰極直径依存性はほぼ同じであり，熱抵抗の測定精度を考慮すれば，外装およびシリコン基体の大きさとは無関係に一定と考えることができる。したがい，本論文では以下，この勾配が一定として研究を展開する。

図２－１３に示す特性が妥当なものであることを確認するため，電算機で熱抵抗を計算した。計算機の入力条件（各部寸法とその材質）を図２－１４に，計算に用いた物性定数を表２－２に示す。平形サイリスタＦＴ１５０Ｄ（外装並びにシリコン基体の寸法はＦＤ２５０Ａと同一寸法である）の両面に，厚さ５㎜の吸熱体（ヒートシンク）を圧接させ，吸熱体の他面を図示のように基準点とし，その温度は一定（０℃）とする。各部品間の圧接面には厚さ 0.35 ㎜の



Parts No.	Material	Remarks
1	Cu	Heat sink 5^t
2	Air	
3	SPC	Case 0.4^t
4	Air	
5	Mo	Basic element 1^t
6	Si	
7	Air	
8	Mo	1^t
9	Air	
10	Cu	
11	Air	
12	SPC	Case 0.4^t
13	Air	
14	Cu	Heat sink 5^t

図２－１４　　温度上昇計算に用いたＦＴ１５０Ｄの各部寸法

Dimension of FT150D. for temperature rise calclation

表２－２　　温度上昇計算に用いた諸定数

材　　質	熱伝導率（cmW／℃）	比熱J/g℃	比　重
等価空気層	0.163	－	－
M_0	1.46	30	10.2
S_i	0.86	76	2.3
C_u	3.88	39	8.9
圧延鋼板＊	0.50	44	7.86

なお，空気層の厚さは一律に0.35 mmとする。

＊図中では記号ＳＰＣを用いる。

空気層が介在しているものとしその熱伝導率を0.163 cmW／℃とした。

供試サイリスタＦＴ１５０Ｄのシリコン基体および外装は軸対称構成であるので，サイリスタ内部温度分布は，円筒座標（ｒｚ座標）の熱伝導方程式を解くことにより求めることができる。図２－１５において，領域ＡＢＣＤ内では次式が成立する。

$$K_r\left(\frac{1}{r}\frac{\partial u}{\partial r}+\frac{\partial^2 u}{\partial r^2}\right)+K_z\frac{\partial^2 u}{\partial z^2}+Q=0 \quad \cdots\cdots\cdots(2-19)$$

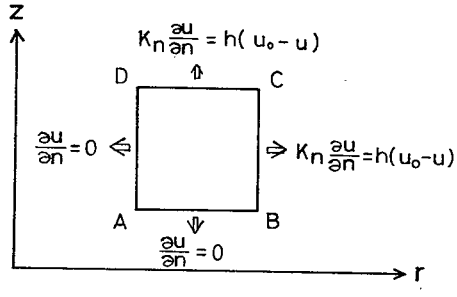


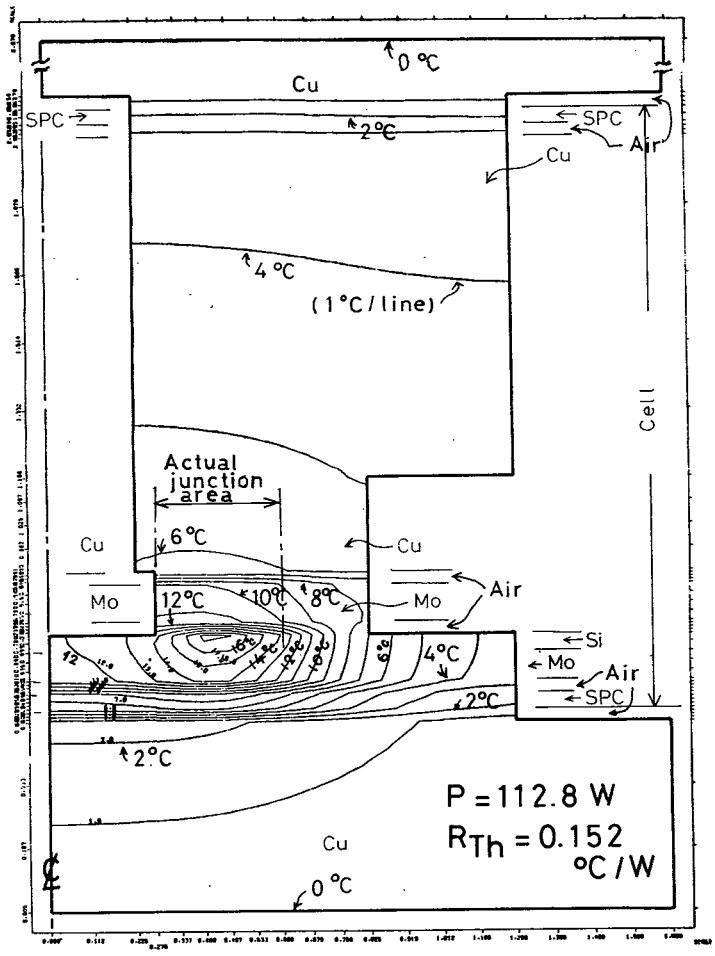
図２－１５　　ｒｚ座標での熱伝導と熱伝達

Thermal conduction & convection at r-z coordinates

ここで，K_r は r 軸方向の熱伝導率，u は温度，Q は発熱量．

一方，境界 $\overline{AB}$ および $\overline{AD}$ が断熱のとき，ならびに境界 $\overline{BC}$ および $\overline{CD}$ で熱伝達のとき，夫々次式が成立する。

$$\frac{\partial u}{\partial n} = 0 \qquad \cdots\cdots\cdots\cdots (2-20)$$



** TEMPERATURE RISE FOR FT150DY AT VARIOUS CATHODE.DIA (NO.2)
CASE NO1 : CATHODE DIA OF 1.6 CM, NO2 : 1.2, NO3 : 0.8
POWER LOSS FOR NO1 IS 240W. POWER DENSITY IS ALL SAME OF 6313.
AIR LAYER IS CONSIDERED. BY M.ISHIDOH. T.IIDA 1979/9

図２－16　　陰極有効直径 12 mm 時の素子内部温度分布

Temperature distribution at D = 12

$$K_n \frac{\partial u}{\partial n} = h(u_0 - u) \qquad \cdots\cdots\cdots\cdots (2-21)$$

ここで，hは熱伝導率，u_0は外温，uは領域内温度，K_nはn軸方向の熱伝導率.

計算には，三菱総合研究所が開発した熱解析プログラムHEATを用いた。このプログラムではADI法[41]（Alternating Direction Implicit Iterative Method）を用いているため，3ケースのDに対してIBM370システムでの所要計算時間は22秒と極めて短い時間であった。有効陰極外径Dが12㎜で，接合での損失が112.8Wのときの計算結果（プロッタ図）を図2－16に示す。このケースでの最高温度はシリコン基体の上面（陰極側）中ほどで17.15℃であった。この最高接合温度をを損失で割って熱抵抗0.152℃／Wを得る。このようにして得られた熱抵抗の値を図2－17に破線で示した。図2－17には参考のため，図2－13で示した実測値と空気層を無視して計算したときの熱抵抗の値とを示す。これより計算に用いた接触熱抵抗の値（空気層の熱抵抗の値）をより実際に近い値に選べば，計算値はより一層実測値に一致すると思われ，逆に実測値も妥当な値である事が判明した。

なお，陰極外径36㎜のサイリスタの熱抵抗$R_{Th(D)}$に対し次の式(2－22)が成立するとの報告があるが，[5][26]今回は式（2－22）の関係を確認することができなかった。

$$R_{Th(D)} = 0.04 \left(\frac{s}{S_0}\right)^{-0.42} \qquad \cdots\cdots\cdots\cdots (2-22)$$

ここで，S_0は陰極全面積，sはサンドブラスト内の有効陰極面積.

1ms以下の短い時間tに対する過渡熱インピーダンスは陰極全面導通時，時間tの平方根に比例する[5][39]ので，局部導通時の過渡熱インピーダンス$Z(t, s)$はその面積比に逆比例するものとして[5]，次式で表わされるものとした。

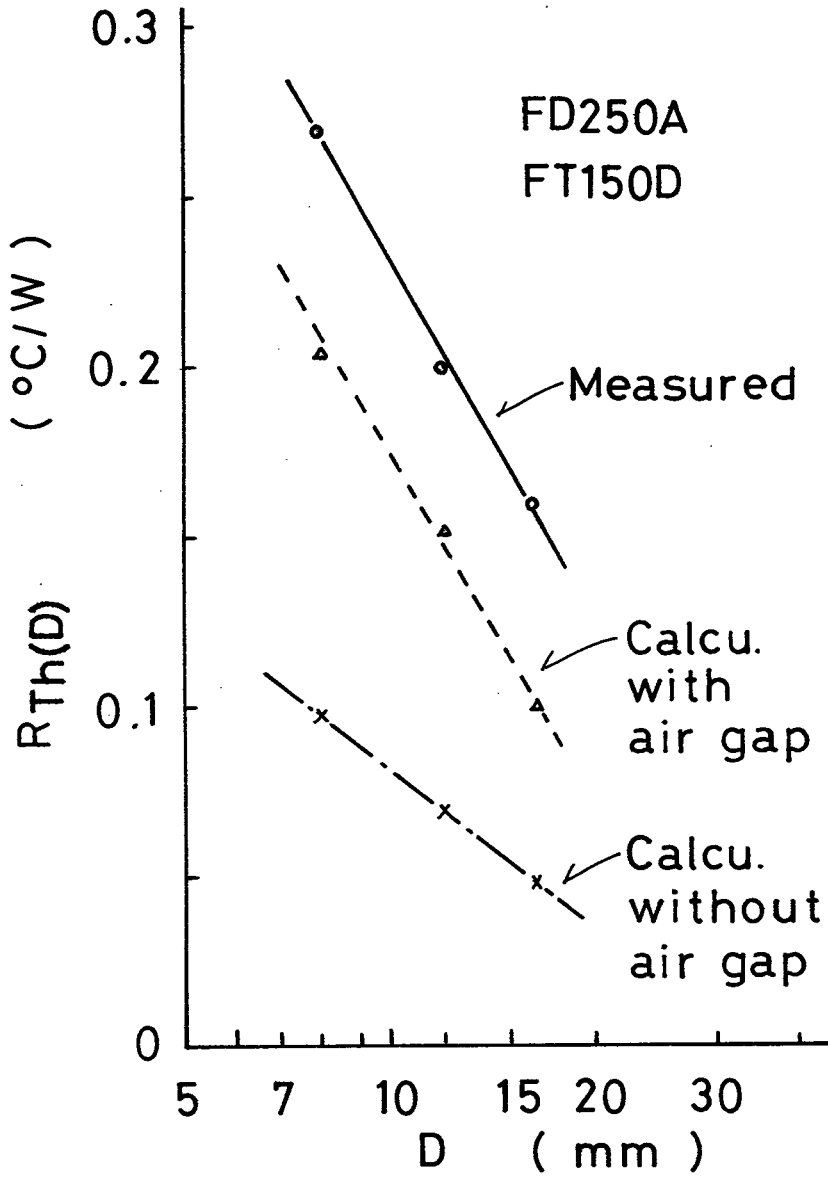


図２－１７　　熱抵抗の測定値と実測値

Thermal resistances
measured & calculated values

$$Z_{(t,s)} = Z_{(1ms)}\sqrt{\frac{t}{10^{-3}}}\left(\frac{S_0}{s}\right) \qquad (2-23)$$

ここで，$Z_{(1ms)}$は陰極全面導通時の時間1msでの過渡熱インピーダンス，S_0は陰極全面積，sは時間tにおける局部導通陰極面積．

2－5　逆損失による熱抵抗の変化

逆導通サイリスタのサイリスタ部とダイオード部とでそれぞれ発生する損失をP_TおよびP_Dとすると，その損失比x

$$x \equiv P_D / (P_D + P_T) \qquad \cdots\cdots\cdots\cdots (2-24)$$

によって図2－18に示すように接合から基準点（ケース）までの熱流の経路が変化する。したがって，接合－基準点間熱抵抗はxの関数となる。[42][43][44]

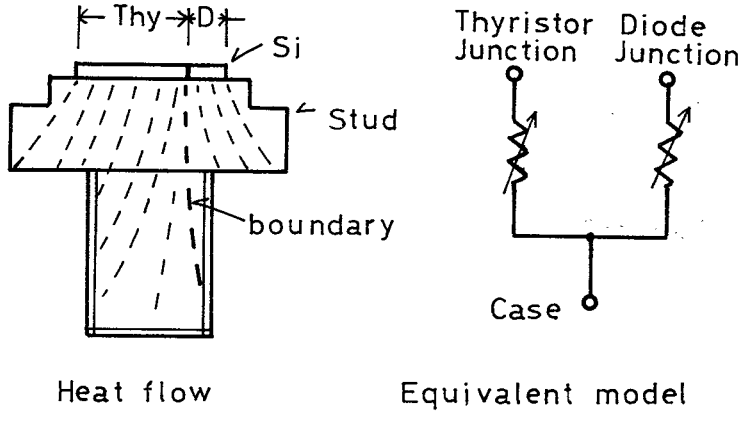


図2－18　素子内での熱の流れ

Heat flow in device

一方，逆導通サイリスタには逆阻止サイリスタと同様，ターンオン広がり現象があるため，その接合－基準点間熱抵抗は導通（オン）領域の面積（瞬時値）sの関数でもある。ここでsは広がり速度v_S，時間tおよび陰極の形状に依存する値である。したがって，サイリスタ部接合－基準点間熱抵抗$R_{T(x,s)}$はxとsとの関数となり，式（2－25）で表わすことができる。

$$R_{T(x,s)} = f_{(x)} g_{(s)} R_T \qquad \cdots\cdots\cdots\cdots (2-25)$$

ここで，$f_{(x)}$は熱抵抗のx依存性を表わす関数で，$x=0$のとき，$f_{(x)}=1$，$g_{(s)}$は熱抵抗のs依存性を表わす関数で，接合全面が導通（$s=S_T$ S_Tはサイリスタ部陰極面積）のとき，$g_{(s)}=1$，R_Tは$x=0$，$s=S_T$のときのサイリスタ部接合－基準点間熱抵抗．

ダイオード部接合－基準点間熱抵抗$R_D(x)$はターンオン広がり現象とは無関係にxのみの関数となり，次式で表わすことができる

$$R_{D(x)} = f'(x) R_D \qquad \cdots\cdots\cdots\cdots (2-26)$$

ここで，$f'(x)$は熱抵抗のx依存性を表わす関数で，$x=1$とと き $f'(x)=1$，R_Dは$x=1$のときのダイオード部接合－基準点間熱抵抗．

つぎに，定格オン電流／定格逆電流が150A／60Aで図2－19に示すような諸元のセンタゲート構造の逆導通サイリスタの$f_{(x)}$，$f'_{(x)}$，$g_{(s)}$を求める。

$f_{(x)}$を求めるため，逆導通サイリスタ内部の温度分布を電算機を用いて計算で求めた。上記シリコン基体を平形素子の外装に封入し，更にその外装の両面に厚さ5㎜の銅製ヒートシンクを圧接させたときの素子内部構造を示す切開図とxz断面図とを図2－20に示す。上部ヒートシンクの上面と，下部ヒートシンクの下面を同一基準温度（0℃）とし，両接合での損失値を入力条件としてつぎのxz座標での熱伝導方程式を解いて温度Tを求めた。[41]

$$K_x \frac{\partial^2 T}{\partial x^2} + K_z \frac{\partial^2 T}{\partial z^2} + Q = 0 \qquad \cdots\cdots\cdots\cdots (2-27)$$

ここで，K_x，K_zはそれぞれx軸，z軸方向の熱伝導率，Qは損失（発熱量）．

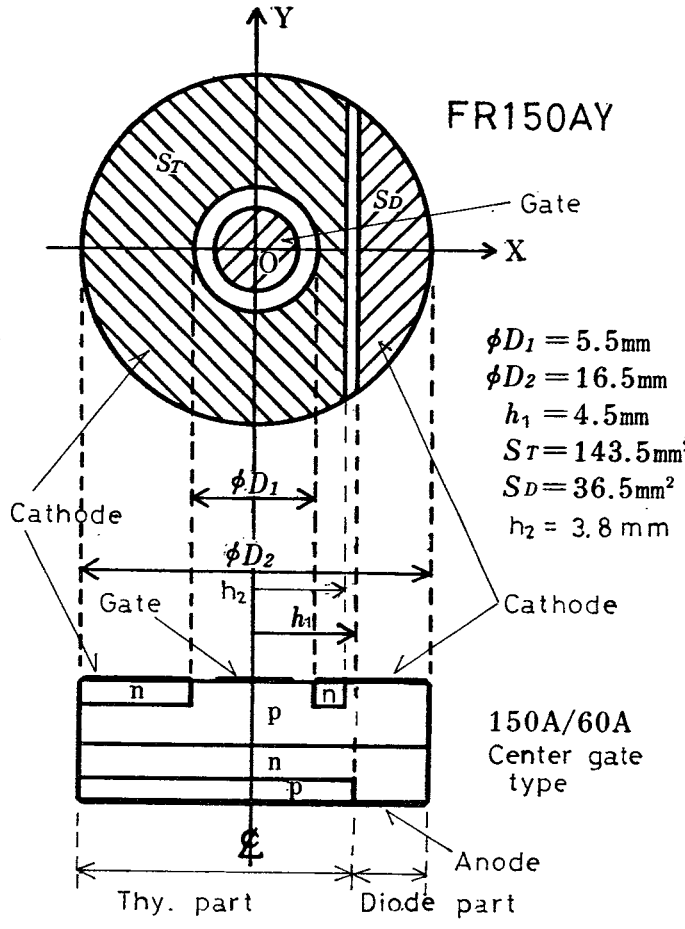
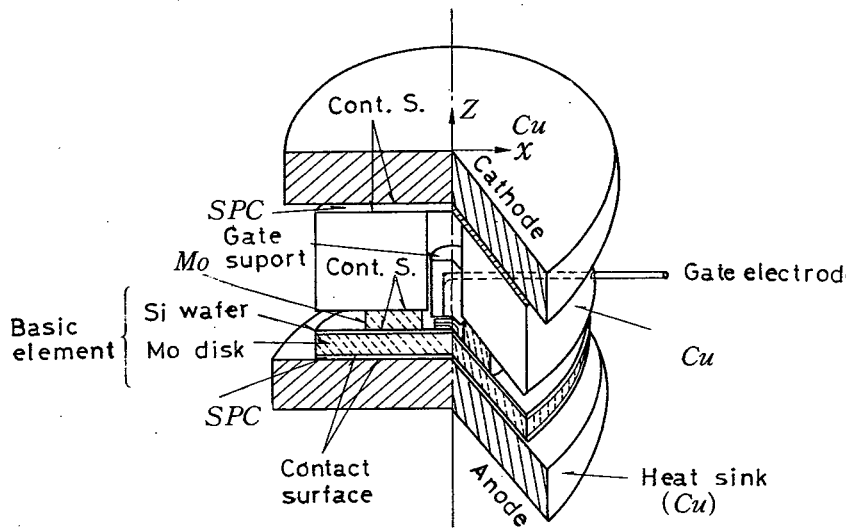


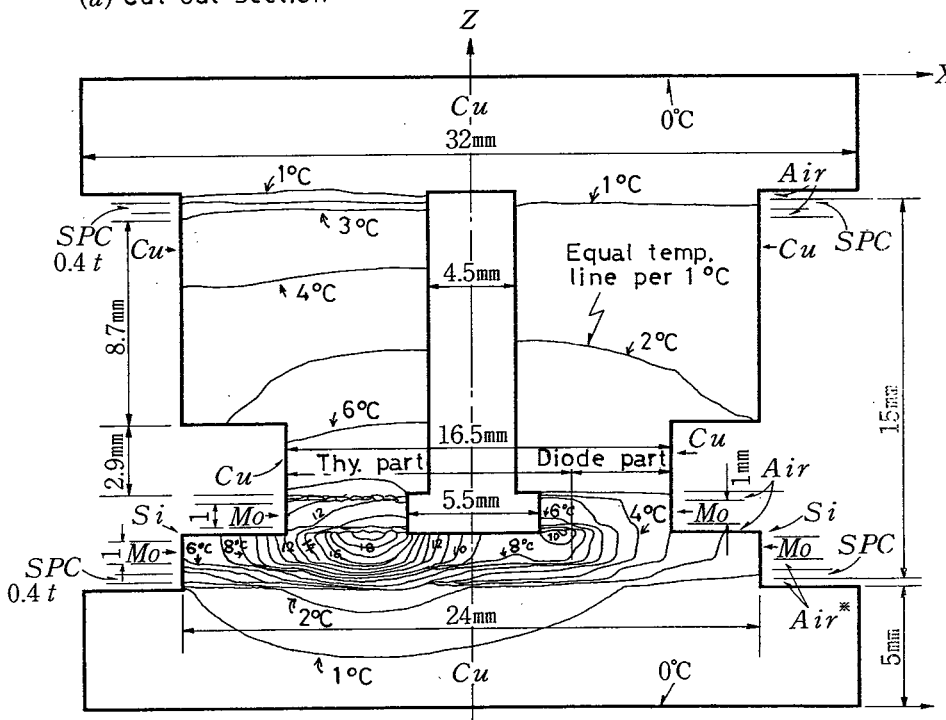
図2－19　　150／60Aの逆導通サイリスタのシリコン基体の寸法

Dimentions of basic element of 150 A/60 A center gate type reverse conducting thyristor

この計算により得られた温度分布図の一例を図２－２０に示す。各金属間の接触熱抵抗は計算上薄い空気層として扱っている。こうして得られた各 x に対する xz 軸断面上での温度分布を図２－２１に示す。各 x におけるサイリスタ接合温度の最高値を P_T で割って $R_T(x, S_T)$ を算出し，式（２－２５）から $f_{(x)}$ を求めた。（ここで，$g_{(S_T)} = 1$ である）このようにして求めた $f_{(x)}$ の x 依存性を図２－２２に実線で示す。なお，同図には後述の通電試験から得られた $f_{(x)}$ の実測値を破線で示す。これより計算値と実測値とは比較的よく



(a) Cut-out section



(b) Temperature distribution

図2－20　　xz 軸断面上の温度分布
（$x=0$，$P_T+P_D=240$ W，$T_j max=19.5$ ℃）

Temperature distribution
on xz axisis cross section

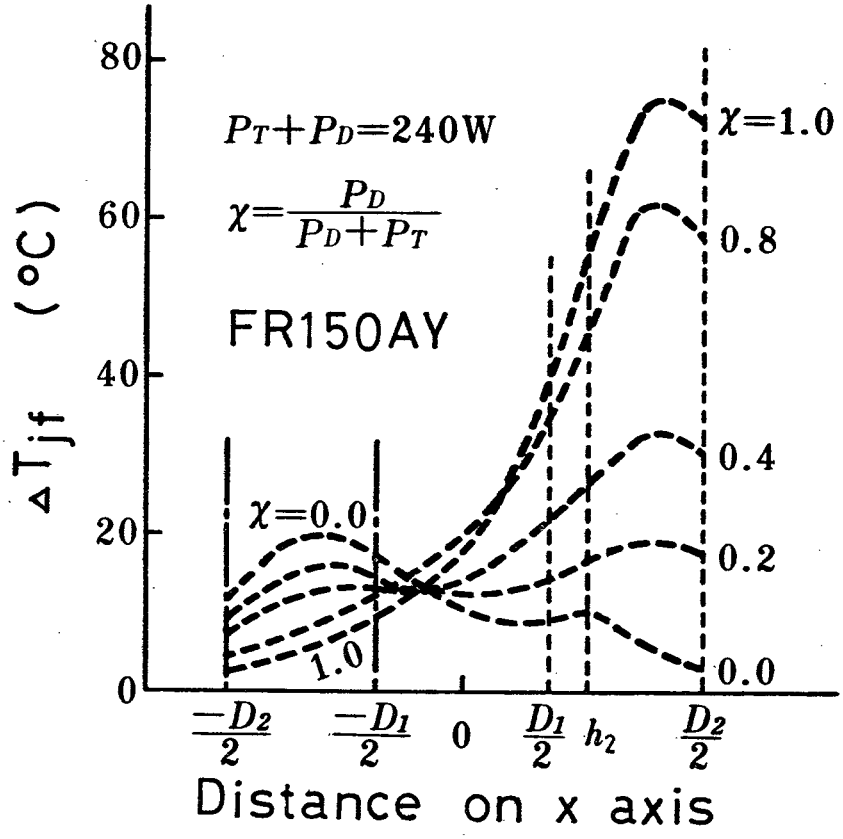


図２－21　　シリコンウエハのｘ軸上温度分布

Temperature distribution on X axis of silicon wafer

一致することが確認された。図２－２２の $f_{(x)}$ は一般に x の多項式で次のように表わすことができる。

$$f_{(x)} = A_0 + A_1 x + A_2 x^2 + A_3 x^3 + A_4 x^4 + A_5 x^5 \quad \cdots (2-28)$$

ここで，A_0，$A_1 \sim A_5$ は素子で決まる定数.

電算機の多項回帰プログラムを用いてこれらの定数を求めると，図２－２２の $f_{(x)}$（実線）に対しては

$A_0 = 0.9878$ ， $A_1 = 1.6467$ ， $A_2 = -31.178$ ，

$A_3 = 205.37$ ， $A_4 = -431.075$ ， $A_5 = 322.126$ ，

であった。

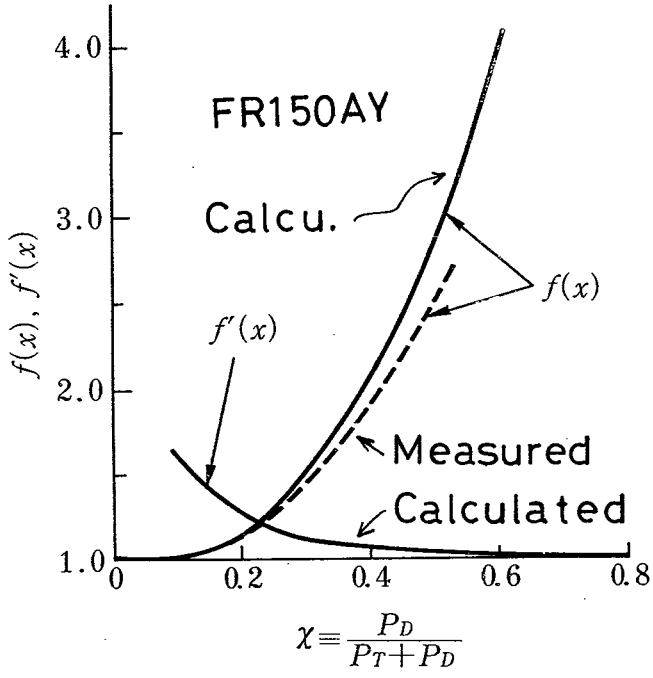


図２－２２　　$f(x)$，$f'(x)$ の x 依存性

Thermal resistance variation versus reverse power dissipation ratio to total power (χ)
(measured and calculated values)

また，$f'_{(x)}$ の x 依存性は，$f_{(x)}$ と同様の計算からダイオード部接合の最高接合温度を P_D で割った値を $P_{D(x)}$ とすることにより式（２－２６）から求めることができる。このようにして求めた $f'_{(x)}$ を図２－２２に示す。この $f'_{(x)}$ 曲線は $f_{(x)}$ と同様に x の多項式で表わすことができる。

$$f'_{(x)} = A'_0 + A'_1(1-x) + A'_2(1-x)^2 + A'_3(1-x)^3 \quad \cdots\cdots\cdots\cdots (2-29)$$

ここで，A'_0，A'_1，A'_2，A'_3 は素子により決まる定数.
図２－２２の $f'_{(x)}$ に対しては

$$A'_0 = 1 \quad , \quad A'_1 = 1.0243 \quad , \quad A'_2 = -3.1374 ,$$
$$A'_3 = 2.794$$

であった。

一方，$g_{(s)}$ を求めるため，図２－１９のシリコン基体において，ダイオード部を除去した通常のセンタゲート構造のサイリスタについて円筒座標（ rz 座標 ）での熱伝導方程式を電算機で解いて温度 T を求めた。[21][22]

$$K_r\left(\frac{1}{r}\frac{\partial T}{\partial r}+\frac{\partial^2 T}{\partial r^2}\right) + K_z\frac{\partial^2 T}{\partial z^2} + Q = 0 \quad \cdots\cdots(2-30)$$

ここで，K_r は r 軸方向の熱伝導率である.
計算で得られた $R_{T(o,s)}$ と s で決まる有効陰極外径 d（ d は導通領域の陰極外径で，$d = (4s/\pi + D_1^2)^{\frac{1}{2}}$ で与えられる）との関係を図２－２３に示す。また，同図には比較のため熱抵抗の実測値をも示す。これより $R_{T(o,s)}$ の d 依存性は計算値，実測値ともよく同じ傾向を示すことが判った。図２－２３と式（２－２５）から $g_{(s)}$ は次式で示されることが判明した。

$$g_{(s)} = 1-1.163\log\left[\frac{\pi}{4}(d^2 - D_1^2)/S_T\right] \quad \cdots\cdots(2-31)$$

以上より，x と d が与えられると，逆導通サイリスタのサイリスタ部接合－基準点間熱抵抗およびダイオード部接合－基準点間熱抵抗（定常値）は，式（２－２５），式（２－２６），式（２－２８），式（２－２９）および式（２－３１）から求められることが判った。

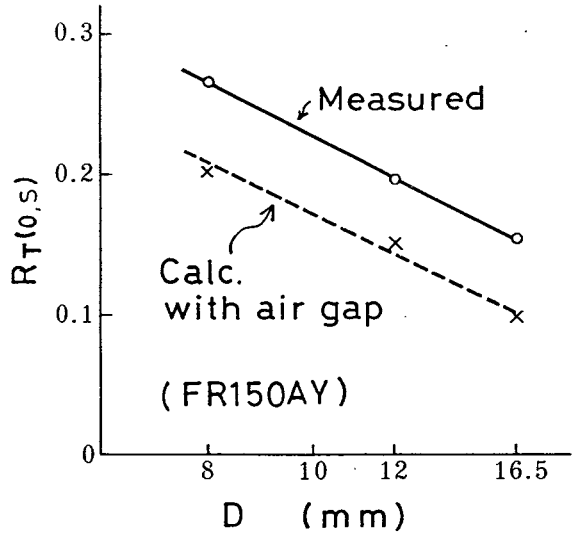


図2－23　R_T(o,s)対有効陰極直径

Thermal resistance versus actual outer cathode diameter (measured and calculated values)

2－6 あとがき

サイリスタの過渡オン電圧はその局部導通陰極面積の関数であり，接合の幾何学的形状ならびにターンオン広がり速度が与えられれば計算で求めることができる。ターンオン広がり速度は接合の電流密度の関数であるが，その速さを一定値の 0.1 ㎜／μsとして過渡オン電圧を算出することができる。

また，接合－基準点間熱抵抗も局部導通陰極面積の関数であり，実測でこの関係を求めた。また，電算機を用いて熱伝導方程式を解くことによって接合温度を求め，これより局部導通時の熱抵抗を求めた。実測値はこの計算値とよく一致していることが判明した。そしてこれを数式表示することができた。

一方，逆導通サイリスタの熱抵抗は局部導通陰極面積と逆損失の関数である。逆損失による接合温度上昇の変化を電算機による計算から求めることにより，逆損失の熱抵抗に及ぼす影響を求め，これを数式表示した。また，通電温度上昇試験からも逆損失の接合温度に与える影響を実測し，これと計算値とを比較した。実測値は計算値とよく一致した。

第２章の参考文献

(28) V. A. Kuzumin: "Volt−Ampere Characteristics of p-n-p-n type Semiconductor devices in "ON" Condition"
Radio Eng. and Electronic Phys., 8, p150(1963)

(29) J. Shields : "The forward characteristics of p^+nn^+ Diodes in theory and experiment"
Proc. IEE, 105B (1959)

(30) Werner Luft : "Forward voltage drop and power loss in silicon rectifier" AIEE Trans. paper 60−34 (Feb. 1960)

(31) R. L. Longini, J. Melngailis : "Gated turn−on of four layer switch"
IEEE Trans. ED, ED−10, p178 (May 1963)

(32) 大塚 : "ＳＣＲの点弧の広がり速度について"
昭和３９年度電気四学会連合大会 ＃１３１７

(33) G.D. Bergman : "The gate−triggered turn−on process in thyristors" Solid State Electronics, 8, p757(1965)

(34) W. H. Dodson, R. L. Longini : "Proved determination of turn−on spread of large area thyristors"
IEEE Trans. ED, ED−13, p478 (May 1966)

(35) W. H. Dodson, R. L. Longini: "Skip turn−on of thyristors" IEEE Trans. ED, ED−13, p598 (Jul. 1966)

(36) Harold J. Rull : "Spreading velocity of the active area boundary in a thyristor" IEEE Trans. ED, ED−17, p672 (Sep. 1970)

(37) Von W. Gerlach : "Untersuchen über den Einschalt-vorgang des Leistungsthyristors" Telefunken-Zeitung, 39, p301 (1966)

(38) Istvan Somos, Dante E. Piccone : "Plasma Spread in high power thyristor under dynamic and static conditions" IEEE Trans. ED, ED-17, p680 (Sep. 1970)

(39) "Silicon controlled rectifier designer's handbook -2nd edition" Leslie R. Rice Westinghouse Electric Corporation (Sep. 1970)

(40) "逆阻止三端子サイリスタ" JEC-189(1973) 電気学会電気規格調査会標準規格

(41) J. Spanier : "Alternating methods applied to heat conduction problems" Mathematical Methods for Digital Computers ,2 (1967)

(42) 飯田，多田 : "PWMインバータ応用における逆導通サイリスタの電流定格" 電気学会誌，101-B, p503 (1981)

(43) 飯田，渡辺，石堂，清水 : "逆導通サイリスタの熱抵抗について" #452 昭和48年度電気学会全国大会

(44) 飯田，岩本 :"逆導通サイリスタの定格電流の決定法" 電気学会電子装置制御装置合同研究会資料 EDD-74-70, PCC-74-11 (1974-6)

第３章　高速サイリスタの接合温度上昇と電流定格

３－１　ま　え　が　き

本章においては逆阻止サイリスタの高周波電流定格とインパルス転流電流定格を計算で求める方法を研究し，次に，逆導通サイリスタのＨＦ－ＰＷＭインバータ応用におけるサイリスタの電流定格を計算で求める方法を研究する。更に，サブサイクルサージ電流定格についての研究をおこなう。

サイリスタの電流定格はその通電電流によって生じた接合温度上昇がその定格最高接合温度を超えないように決められる。逆阻止サイリスタにおいてはターンオン広がり現象に起因する過渡オン電圧および熱抵抗と過渡熱インピーダンスの増加を考慮してその電流定格が決定される。一方，逆導通サイリスタにおいてはターンオン広がり現象に起因する諸特性の変化に加え，その逆損失によって変化するサイリスタ部接合－基準点間熱抵抗をも考慮してその電流定格が決定される。

サブサイクルサージオン電流に関しては従来，短時間内での熱容量は一定との考えから I^2t が一定とされていた。しかし，サブサイクルサージオン電流により素子が破壊するときの接合温度は一定との考えから，サブサイクルサージオン電流に関する新しい関係式を検討する。

３－２　高周波電流定格

ターンオン以後の任意の時点での過渡オン電圧と局部導通陰極面積を数式表示出来たので，オン電流が時間関数として与えられると，シリコン基体中の各点の電力損失が算出できる。この電力損失を計算機の入力条件として熱伝導方程式を電算機で解くと，サイリスタの接合温度上昇値ならびにサイリスタ内部の温度分布が求められる。

例えば，２５０Ａクラス高速サイリスタＣＲ２５０ＡＷに３.３ｋＨｚの正弦半波

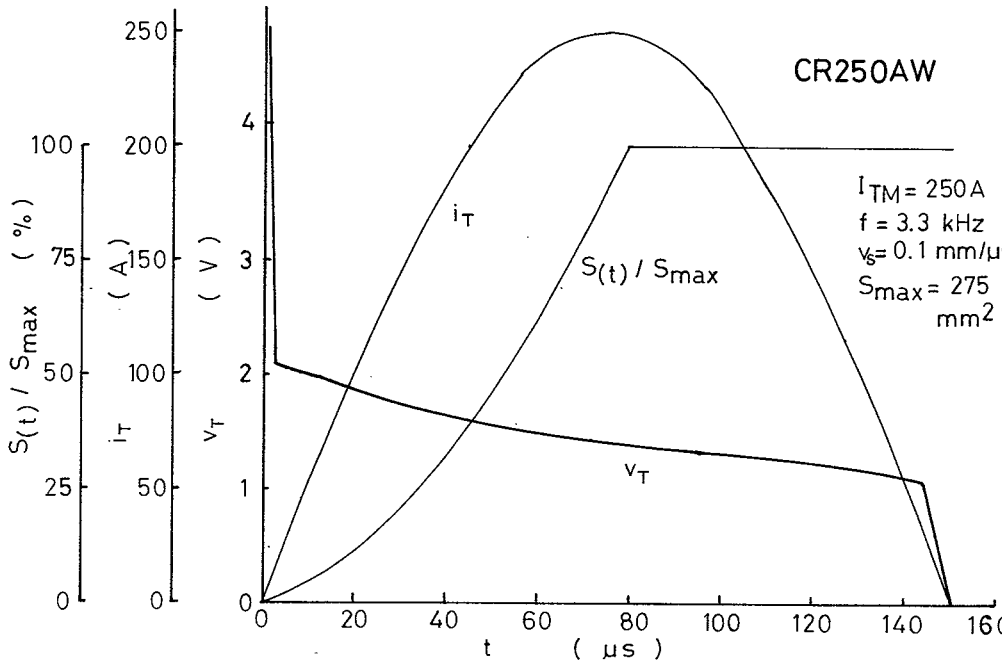


図３－１　　算出されたオン電圧波形

Calculated on-state voltage waveform

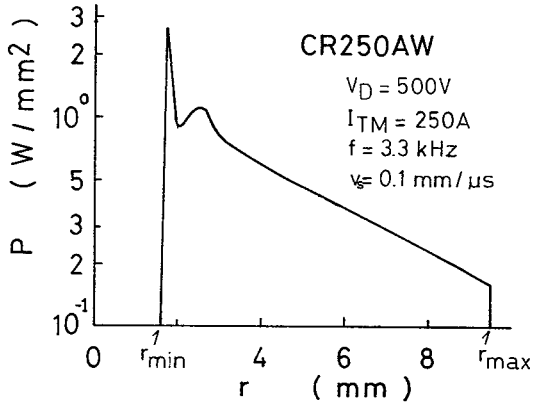


図３－２　　ウエハ中の電力損失密度

Power density in wafer

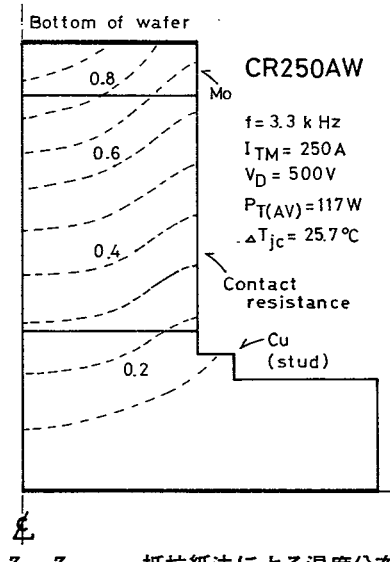


図３－３　　抵抗紙法による温度分布の測定

Temperature distribution
(Resistatnt sheet method)

電流を通電したときの過渡オン電圧 v_T は式（２－１１）と式（２－１２）より図３－１に示すような波形となる。これを各時点での局部導通面積で割ると図３－２に示すような各点での電力損失密度が得られる。接合温度上昇値はこの値を入力条件として，上記の熱伝導方程式を解いて求めることが出来る。あるいは抵抗紙による模写実験で求める事も出来る。図３－３は後者の方法で求めた温度分布図である。このようにして得られた温度は１サイクルの平均的な温度上昇値であるので，これに１サイクル中の温度上昇を加算すると，１サイクル中の最高接合温度が求まる。

しかし，電力半導体の接合温度上昇計算法には，熱抵抗を用いて温度上昇を求める簡便な方法がありこれが広く使用されている。ここではこの熱抵抗および過渡熱インピーダンスを用いて接合温度上昇計算を行う方法を研究する。本論文においては，接合温度上昇計算にあたり次の仮定を設けた。

1. ターンオン広がり速度を電流密度および温度と無関係な一定値とする。
2. 過渡オン電圧は局部導通状態での陰極接合の電流密度の関数であって，式（２－１１）で与えられるものとする。
3. 局部導通状態での接合－基準点間熱抵抗 $R_{Th(D)}$ は図２－１３の関係に従うものとする。ただし，$R_{Th(D)}$ 算出のための有効陰極直径Ｄはオン電流パルス幅 t_W で与えられる一定値とする。
4. 局部導通状態での過渡熱インピーダンス $Z(t, s)$ は式（２－２３）で与えられるものとする。ただし，局部導通状態での陰極面積ｓは上記のＤから与えられた値とする。
5. 式（２－１１）に基ずき算出される瞬時損失は，時間的にも場所的にも変化しているが，温度上昇を計算する際はこれらの損失がＤから決まるｓ内で一様に発生したものとする。
6. 接合温度上昇計算では，温度に対する「重ね合せの原理」が成立するものとする。

シリコン基体内で発生する電力損失を図３－４に示すような等価パルス群に

分割するとき，時間 t_5 における接合温度上昇 ΔT_j は次式で与えられる。[13][15][45]

$$\Delta T_j = \frac{t_3}{t_2} P_1 [R_{Th(D)} - Z_{(t_1, s)}] + P_1 [Z_{(t_1, s)} - Z_{(t_2, s)}]$$

$$+ P_3 [Z_{(t_3, s)} - Z_{(t_4, s)}] + P_4 [Z_{(t_4, s)} - Z_{(t_5, s)}]$$

$$+ P_5 Z_{(t_5, s)} \qquad \cdots\cdots\cdots\cdots (3-1)$$

ここで，P_1 はパルス幅 t_W で平均されたピークオン損失，P_3，P_4，P_5 は時間 t_3，t_4，t_5 に対応する等価分割パルスのピークオン損失。

$$P_n = \frac{1}{t_{n+1} - t_n} \int_{t_n}^{t_{n+1}} v_T \cdot i_T \, dt \qquad \cdots\cdots\cdots\cdots (3-2)$$

ただし，n は 1 から 5 までの整数で $t_6 = 0$ とする。

v_T は式（2－11）で与えられる値。

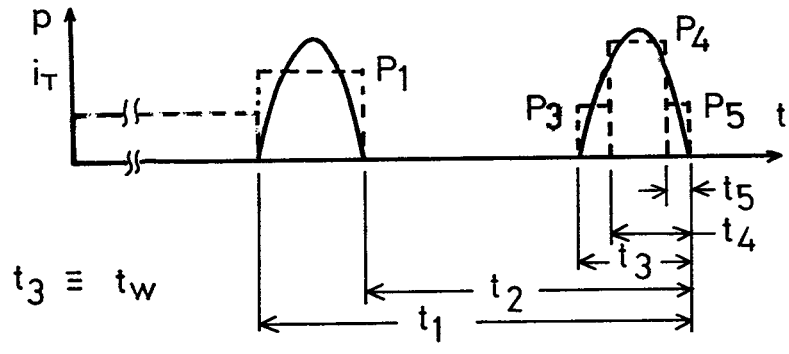


図３－４　　計算に用いる等価電力パルス

Equivalent power pulse for culculation

$R_{Th(D)}$ は式（2−16），式（2−17），式（2−18）で与えられる熱抵抗。

$Z(t, s)$ は時間が t で，局部導通陰極面積が s のときに式（2−23）で与えられる過渡熱インピーダンス。

今，

$$\left.\begin{aligned} t_5 &= \frac{1}{3} t_3 \\ t_4 &= \frac{2}{3} t_3 \\ P_3 &= P_5 = \frac{1}{2} P_4 \\ P_1 &= \frac{1}{3} (P_1 + P_2 + P_3) \end{aligned}\right\} \quad \cdots\cdots\cdots\cdots (3-3)$$

とすると，式（3−1）は次のようになる。

$$\begin{aligned} \Delta T_j = P_1 \{ & \frac{t_3}{t_2} R_{Th(D)} \\ & + Z_{(t_1, s)} [1 - \frac{t_3}{t_2}] - Z_{(t_2, s)} \\ & + \frac{3}{4} [Z_{(t_3, s)} + Z_{(t_4, s)} - Z_{(t_5, s)}] \} \cdots\cdots (3-4) \end{aligned}$$

式（3−2）を区分求積法を用いて電算機で計算し，式（3−4）の ΔT_j の値が所定の値となるような i_T を逆算で求める。すなわち，$i_T = 1$ A と 10,000 A を代入して，夫々の ΔT_j を求め，補間法で所定の誤差内に入るまで i_T を変えては順次くり返し計算して i_T を求めた。このようにして求めた許容電流値を図3−5に，また電力損失を図3−6に示す。

図3−5に示された電流値が妥当かどうかを調べるための通電試験回路を図3−7に示す。[14] これは直列インバータの無負荷回路である。しかし，サイリスタ内部の電力損失や，コイル，コンデンサに抵抗成分が有るため，回路のQは際限なく大きくならず，約16にとどまる。したがって僅かな容量の直流

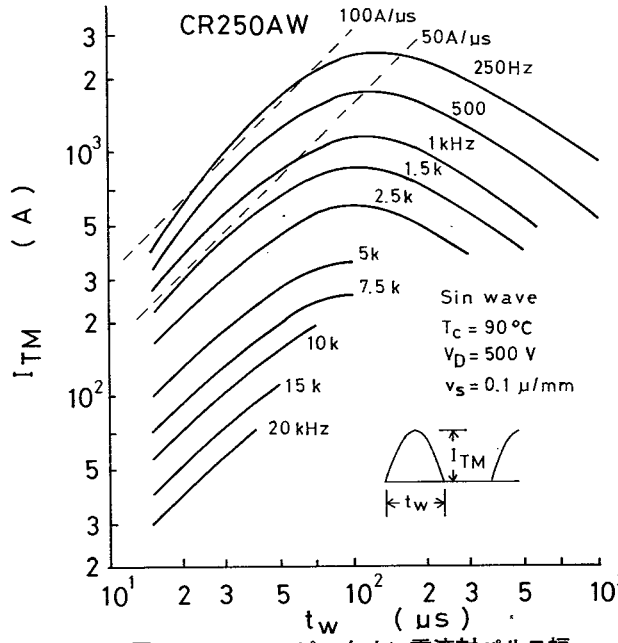


図3－5　ピークオン電流対パルス幅

Peak on-state current vs. pulse width

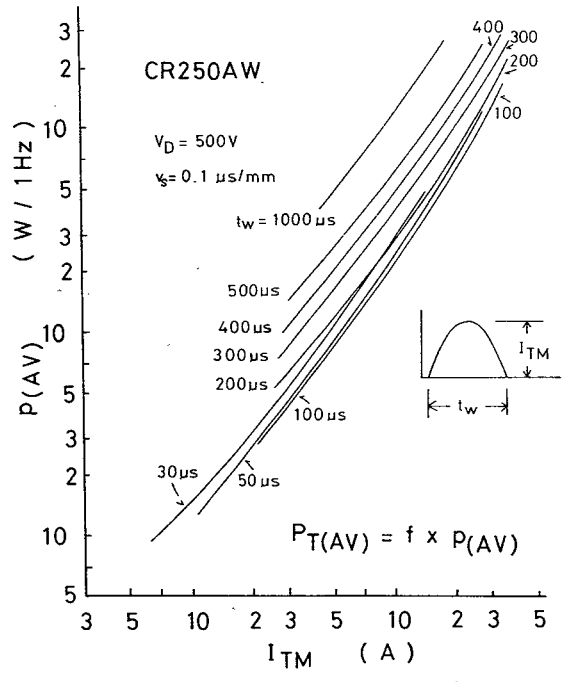
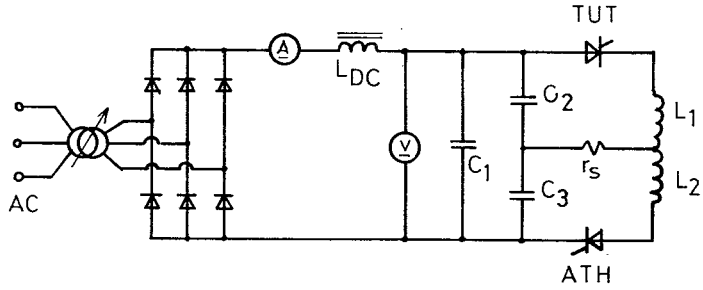


図3－6　1Hz当りの電力損失対ピークオン電流

Power loss per 1Hz vs.
peak on-state current



C_1 : 32 μF (5 kHz)
C_2 , C_3 : 3.1 μF (10 kHz)
L_1 , L_2 : 10T ≃ 30 μH
r_s : 6.63 mΩ

図3－7　試 験 回 路

Test circuit

電源で大きな無効電力が得られ，大電流をサイリスタに流すことができる。例えば２５V×２５Aの直流電源で，供試サイリスタにはオフ電圧 ４００Vピークオン電流１５０Aを加えることができた。図 3－8に通電試験でのサイリスタの陽極電圧電流波形を示す。通電試験においては図３－７のL_2の大きさを調整して逆バイアス時間を所定の値に設定しておく。直流電圧を徐々に上昇させ

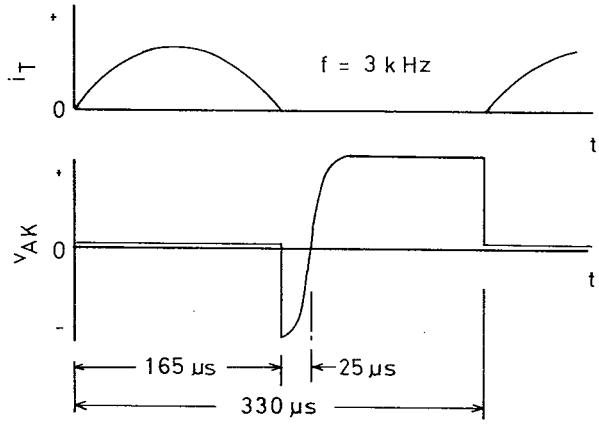


図3－8　3 kHz 動作時の陽極電圧電流波形

Waveforms at 3 kHz operation

表3－1　　高周波通電時の接合温度上昇

	接合温度上昇値	条件		
		f	t_W	I_{TM}
電算機での計算値	20 ℃	3.0 kHz	150 μs	300 A
抵抗紙での実験値	25.7 ℃	3.3	150	250
通電試験での実測値	20 ℃	3.0	175	300

て高周波電流を増大させてゆき，転流失敗が生じた時の基準点温度を測定する。一方，ターンオフ時間（逆バイアス時間）と接合温度との関係を求めておき，転流失敗時の接合温度を逆バイアス時間から求める。通電試験で得られた実測値と電算機による計算結果および抵抗紙の模写実験から得られた値を表3－1に示す。条件が夫々異なっているので直接そのまま比較する事はできないが，電算機による計算値と通電試験での実測値はほぼ一致している。

電算機による接合温度上昇計算には計算過程に種々の仮定が入っており，一般的にはこの計算値に補正定数Kを乗じた値が真値となる。従って，式（3－4）の一般式は補正定数Kを乗じた式（3－5）となる。

$$\Delta T_{jR} = KP_1 \left\{ \frac{t_3}{t_2} R_{Th(D)} + Z_{(t_1,s)} \left[1 - \frac{t_3}{t_2} \right] - Z_{(t_2,s)} + \frac{3}{4} \left[Z_{(t_3,s)} + Z_{(t_4,s)} - Z_{(t_5,s)} \right] \right\} \cdots\cdots (3-5)$$

ここで，ΔT_{jR}は接合－基準点間の温度上昇差，

Kは補正定数で周波数fが3 kHz，ディュティーサイクル50％の正弦半

波高周波電流に対しては1.0である。

P_1はパルス幅t_Wで平均されたピークオン損失。

$$t_1 = \frac{1}{f} + t_W$$

$$t_2 = \frac{1}{f}$$

$$t_3 = t_W$$

$$t_4 = \frac{2}{3} t_W$$

$$t_5 = \frac{1}{3} t_W$$

$R_{th}(D)$は式（２－１６），式（２－１７），式（２－１８）で与えられる熱抵抗．但し，広がり速度v_sは0.1㎜／μs一定，$Z(t, s)$は時間がtで，局部導通面積がsのときに式（２－２３）で与えられる過渡熱インピーダンス．

３－３　インパルス転流電流定格

３－３－１　インパルス転流回路

インパルス転流回路とは，インバータやチョッパの主サイリスタを強制的にターンオフさせるための転流回路の一種である。主電流（負荷電流）を制御する主サイリスタに対し，転流回路は補助的な役割を担っているので転流用サイリスタを補助サイリスタと呼ぶこともある。インパルス転流回路の基本を図３－９に示す。同図でコンデンサＣに充電されていた電荷を，主電流とは逆の方向にＬＣ共振で放電させ，その電流でもって主サイリスタをターンオフさせるものである。この方式は主回路の特性と転流効率が良いため近年益々広く使用

されている。転流特性を更に改善した各種の改良回路も考案されている[46]。したがって，一層この補助サイリスタの許容電流値を正確に求めることが必要となった。しかし何分，この転流電流（共振電流）のパルス幅は50～100 μs と狭い上，電流のピーク値が1500～2000Aと大きく，また繰返し周波数も100～500Hzと高いため許容電流値は容易に決めることが出来なかった。しかしこのインパルス電流は，車輌用チョッパ回路に採用されたため，許容電流を正確に求める計算法の開発が強く要望されるようになった。

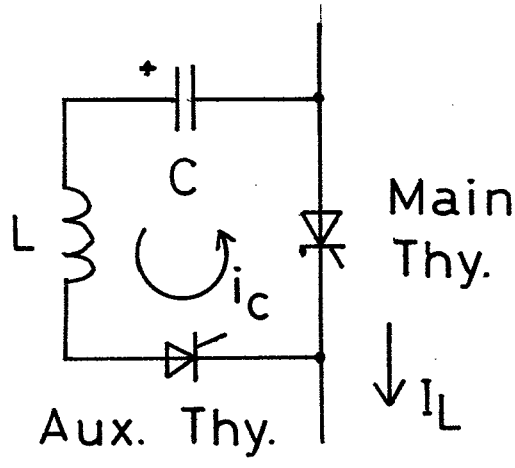


図3－9　　インパルス転流回路

Impulse commutation circuit

電鉄チョッパ制御装置の代表的な仕様例を表3－2に示す。一般に，チョッパ電車は回生制動方式を採用している。すなわち，電車の力行時は図3－10 aのツナギを用いる。一方，制動時は主回路のツナギを図3－10 bに切替えて，電車の持っている運動エネルギー（モータの回転エネルギー）を一旦，DCリアクトルに電磁エネルギーとして蓄える。そのエネルギーをチョッパで電気エネルギーに変換して架線に戻し，制動エネルギーを得るものである。この回生

表３－２　　代表的な電鉄チョッパ制御装置仕様

項　　目	定　　格	単　位
定格電圧	１５００	V
定格電流	１５００	A
相　　数	２相２重	
合成周波数	２×３３０（一定）	Hz
モ　ー　タ	１５０×8台	kW
制動方式	回生制動	

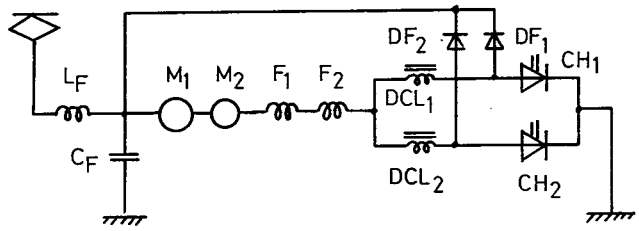
表３－３　　電鉄チョッパ制御装置に必要なサイリスタ特性定格

項　　目	特性定格	単　位
定格電圧 *1	５０００	V
定格電流 *2	８００	A
転流パルス電流 *2	３０００ （６５μｓ，３３０Hz）	A
ｄｉ／ｄｔ定格 *2	４００	A／μｓ
ターンオフ時間 *3	２０	μｓ

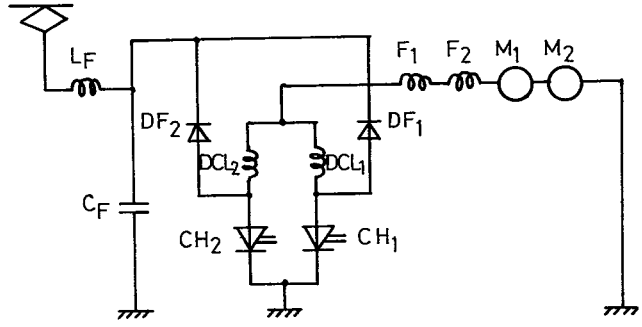
＊１：ｎ個直列時は１／ｎ

＊２：ｍ個並列時は１／ｍ

＊３：逆導通サイリスタの時は３０μs



(a) driving



(b) Regenerative braking

L_F, C_F	:	Filter	DCL_1, DCL_2	:	DC Reactor
M_1, M_2	:	Motor	F_1, F_2	:	Field
DF_1, DF_2	:	Diode	CH_1, CH_2	:	Chopper

図３－１０　　地下鉄のチョッパ装置主回路

Chopper circuit for subway

制動方式は近年の省エネルギーブームに乗って一般に広く使用されている。[47]

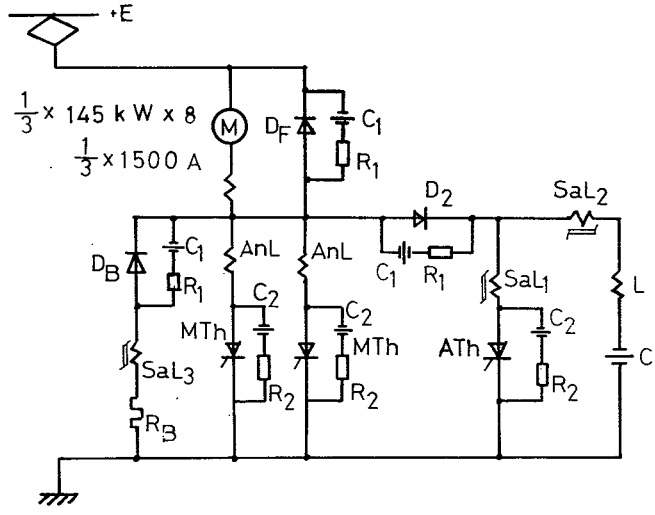
このようなチョッパ装置に必要なサイリスタの特性定格を表３－３に示す。この表において研究の対象となった事項は転流パルス電流に関するサイリスタへの要求仕様である。ピーク値３０００Aパルス幅６５μs周波数３３０Hzと言う電流は主サイリスタをターンオフさせるために必要なインパルス転流電流であるが，この電流を制御するためにどのようなサイリスタをどのように（何本並列接続）使用すべきかが，研究課題となった。本研究を始めた頃のチョッパ

表３－４　　チョッパ装置におけるサイリスタの直並列接続構成

	A	B	C	D
チョッパ相数と素（合成）周波数	３相２２０Hz（３×２２０Hz）	２相　３３０Hz　（２×３３０Hz）		
サイリスタの種類	逆阻止形	逆阻止形	逆　導　通　形	
サイリスタの定格	１３００V　４００A　４０μs	１３００V　４００A　２０μs	１３００V　400^{A}/150A　30μs	２５００V　400^{A}/150A　30μs
主サイリスタ接続 補助サイリスタ接続 合　　計	４S－２P－３A＝２４ ４S－１P－３A＝１２ ３６個	４S－２P－２A＝１６ ４S－２P－２A＝１６ ３２個	４S－２P－２A＝１６ ４S－２P－２A＝１６ ３２個	２S－２P－２A＝８ ２S－２P－２A＝８ １６個
過電圧防止用（一般用）サイリスタ	３S－１P－３A＝９	３S－１P－２A＝６	３S－１P－２A＝６	３S－１P－２A＝６
ダイオード合計	１８個	１６個	８個	８個
電力用半導体素子合計	６３個	５４個	４６個	３０個
	試作車（現状）	研究の対象となった接続例		

装置のサイリスタ直並列構成を表３－４に示す。[48]

本研究が開始された頃のサイリスタの構成は同表のＡであり，３相チョッパ装置でのチョッパ単体の周波数（素周波数）は２２０Ｈｚであった。その主回路結線１相分の詳細を図３－１１に示す。



E ： 900 ~ 1800V　　C_1 , C_2 ： 1 μF / Cell
AnL ： 60 μH　　R_1 , R_2 5 Ω / Cell
SaL_1 , SaL_2 ： 1800 V 3 μs Ferite 1T
SaL_3 ： 1800 V 40 μs C-Cor 1T
C ： 80 μF　　L ： 38 μH
MTh , ATh ： FT500AW　　D_B,D_F : FD1000A
f_{chop} ： 220 Hz

図３－１１　地下鉄のチョッパ主回路（１相分）

Main circuit of chopper for subway car (for 1 phase)

本回路は反発インパルス転流方式とも呼ばれるものであるが，一度転流失敗をおこすと，主電流が補助サイリスタを通して流れ続けるという欠点があり，転流失敗は絶体に許されないものである。

チョッパの相数が２相となって素周波数は３３０Ｈｚに上昇し，サイリスタの接続構成は表３－４のＢとなった。また，サイリスタの特性向上によりターン

オフ時間は40μsから20μs に短くなり転流パルス幅も80μsから65μs と狭くなった。この様な転流電流を制御するための補助サイリスタの接続は，1素子で良いのか2本並列接続とすべきかが研究課題となった。

3－3－2　許容電流計算と通電試験

インパルス転流回路に用いる補助サイリスタの許容電流計算には前述の許容高周波電流の計算用として開発された式（3－5）をそのまま使うことができる。

表3－4中の構成B用の補助サイリスタとしては主サイリスタと同じ定格のFT500BY（但し，オン電圧は2.4V／1250A）が使用される。サイリスタに課せられる電流責務は，1素子のときピーク3000A，パルス幅82μs 周波数330Hzである。並列使用のときは電流の不平衡を考慮し1素子当りの電流は1800Aになる。0.1㎜／μs のターンオン広がり速度を用いて式（3－5）から求めた許容電流値を図3－12に示す。補助サイリスタの許容接合温度上昇は使用環境条件から55℃が最高値であった。この条件と図3－12の曲線から1素子でピーク電流3000Aを制御することは不可能であり，2本並列接続でこの電流を制御すべきことが判明した。[21]

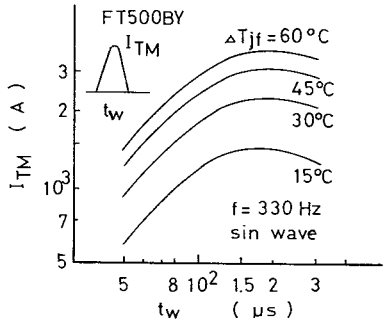


図3－12　ピークオン電流対パルス幅（計算値）

Peak on-state current vs. pulse width (calculated.)

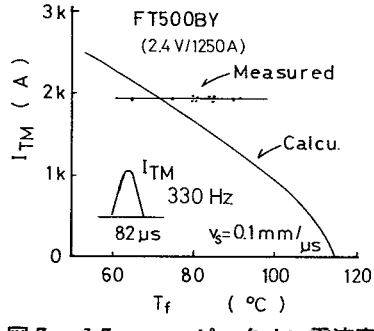


図3－13　ピークオン電流実測値と計算値

Measured & calculated peak on-state current

しかし，式（3－5）による計算では，素子内横方向（r軸方向）の温度分

布が充分考慮されておらず，許容フィン温度は使用可能な値よりも高い値になる傾向があり，これを通電試験で確認する必要がある。接合温度を１１５℃に保ってピーク電流１９００Ａを流したときの許容フィン温度実測値を図３－１３に示す。この接合温度はターンオフタイムの温度依存性を利用して測定された。計算値は，実測された素子の大半を良品と判定する値であったが，計算値よりも許容フィン温度の低い素子が１本有った。その素子の過渡オン電圧は図３－１４に示すように他のものよりも著しく高い値であった。この素子は過渡オン

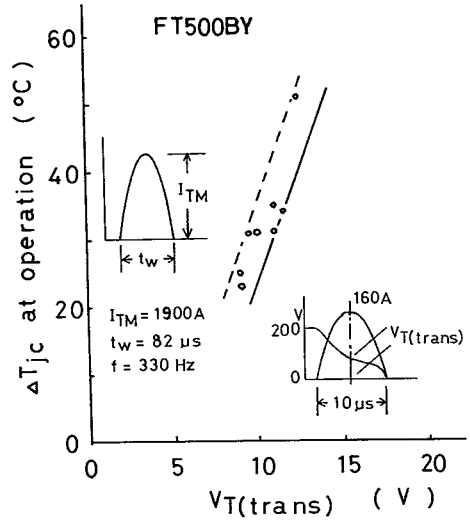


図３－１４　　接合温度上昇と過渡オン電圧

Temperature rise at operation vs. transient on-state voltage

電圧からみて不良品として除去されるべきものであった。

以上の実験から３３０Ｈｚに対しては，式（３－５）の補正定数Ｋを１とすべきことが判明した。

補正定数Ｋの繰返し周波数に対する依存性を知るため１ｋＨｚにおける許容フィン温度の実測値と計算値とを求め，これを図３－１５に示す。３３０Ｈｚでは計算値に対し温度上昇差に余裕の有った素子が１ｋＨｚではその余裕が無くなり，逆に計算通りで使用すると危険な状態となる。しかし，ターンオン広がり

速度を0.07㎜／μsに変えて計算すると温度上昇差に余裕ができることが判明した。したがって，ターンオン広がり速度として0.07㎜／μsを用いて，式（３－３）から接合温度上昇を求めることもできる。しかし，式（３－５）を用いて接合温度上昇を計算し，補正定数Kを用いて補正するときは，広がり速度0.1㎜／μsと0.07㎜／μsでの接合温度上昇差より補正係数Kとして1.6を用いれば良いことが判明した。

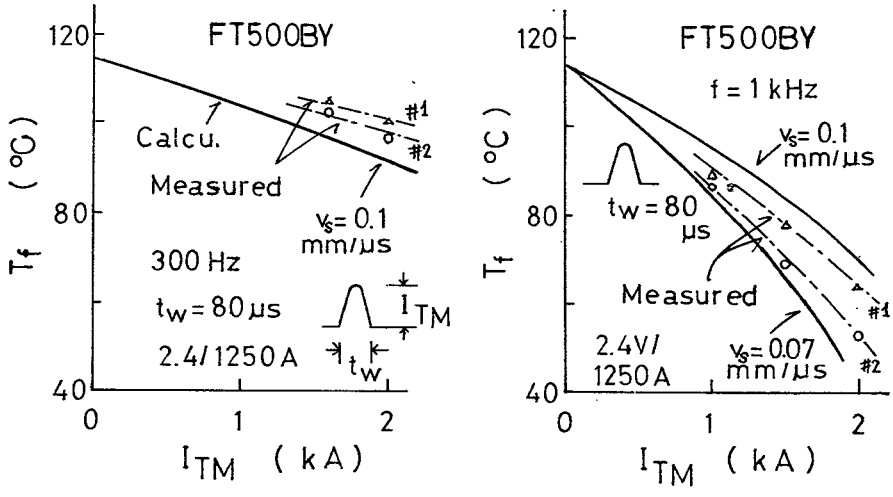


図３－15　　300Hz と 1kHz 動作時の接合温度上昇実測値と測定値

Measured & calculated values at 300 Hz & 1 kHz operation

３－４　ＨＦ－ＰＷＭインバータ応用での電流定格

３－４－１　ＨＦ－ＰＷＭインバータでの電流責務

高速サイリスタの特性定格が飛躍的に向上し，自励式サイリスタインバータが広く実用化されるに至った。しかし，インバータには出力電圧変動率の小さいこと，動作周波数範囲が広いこと，および負荷電流とその力率が広範囲に変化しても安定に動作し，かつ高調波成分が少ないこと，などの厳しい仕様が要求されている。これらの要求を満たす一方法として，出力電圧の基本波半サイク

ル中に複数個のパルスを与えパルス幅とその間隔を適当な関数で変調して高調波成分を減少させるパルス幅変調インバータ（以下，HF−PWMインバータと略す）がある。

このHF−PWMインバータの主回路においては，各アームは全て高速逆阻止サイリスタと逆並列に整流ダイオードが接続されている。これを高速逆導通サイリスタに置替えることにより，主回路結線の簡素化，転流部品の小容量化に伴なう装置の小形軽量化，ならびにインバータの電気的性能の向上を図ることができる。[21][49]

HF−PWMインバータのパルス幅変調周波数 f_M は転流回路中の各種転流損失と，転流用捕助サイリスタの許容ピーク電流，および転流回路動作上からの制約によって500Hzが実用上の最高周波数と報告されている。[50] しかし，各種高性能転流回路の開発[46][51] とサイリスタの定格の向上[52] によって，パルス幅変調周波数 f_M は1～2 kHz まで上昇できるものと思われる。したがって本章では，HF−PWMインバータの出力周波数 f_0 が数百 Hz 以下の範囲で，パルス変調周波数 f_M がその1～5倍であるときの遅れ力率，および純抵抗負荷における逆導通サイリスタの電流定格について研究する。

単相 PWMインバータの主回路図を図3−16に示す。逆導通サイリスタ（FR_1～FR_4）のサイリスタ部（T_1～T_4）を流れる電流（以下，オン電流と略す）と，ダイオード部（D_1～D_4）を流れる電流（以下，逆電流と略す）とを明らかにするため，図3−16においては従来通り逆阻止サイリスタと整流ダイオードとの逆並列接続でもって主回路図が示されている。また，サイリスタの電流責務と直接関係のない転流回路は省略されている。

HF−PWMインバータにおいては，主サイリスタのオンおよびオフパルス信号は図3−17に示す三角波電圧 e_r と正弦波電圧 e_s との振幅が丁度等しくなった時点で発生する。負荷の力率が0.9および0.7におけるN＝5（1サイクル $1/f_0$ 中に出力電流パルスが5個有るモード）で運転中のHF−PWMインバータの出力電圧波形と導通素子との関係を図3−18，図3−19に夫々

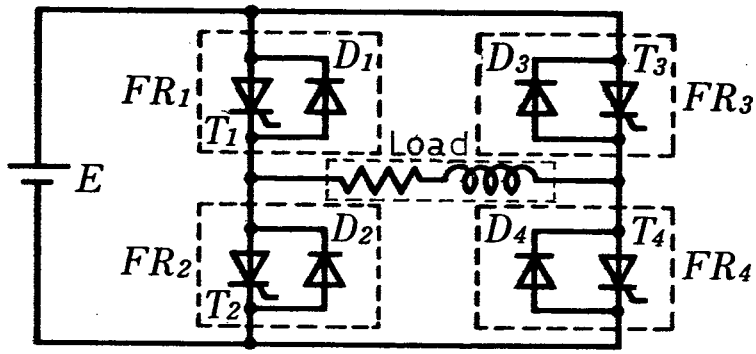


図3－16　　HF－PWMインバータ主回路

Main circuit of HF-PWM inverter

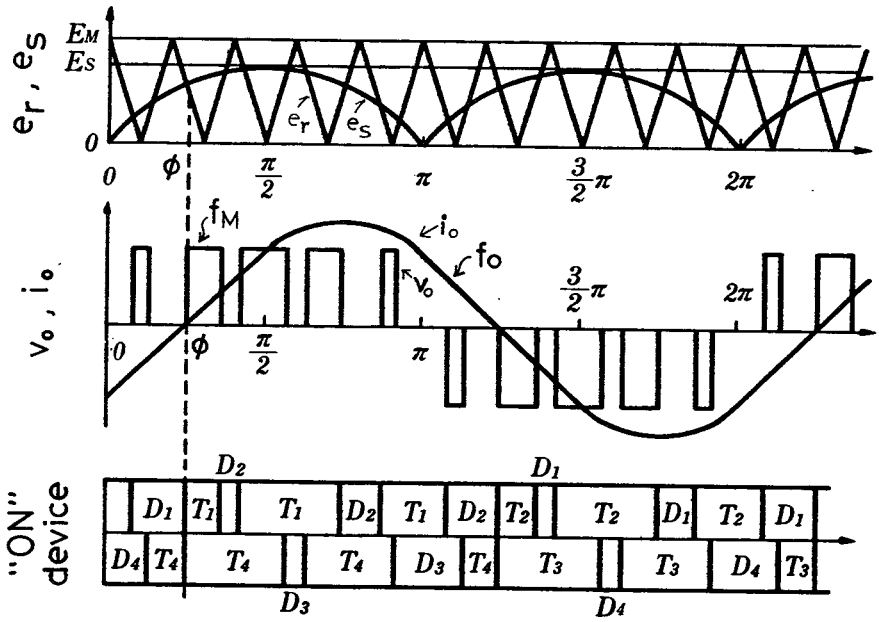


図3－17　　点弧パルスのタイミングと出力波形

Timing of triggering pulse & output waveforms

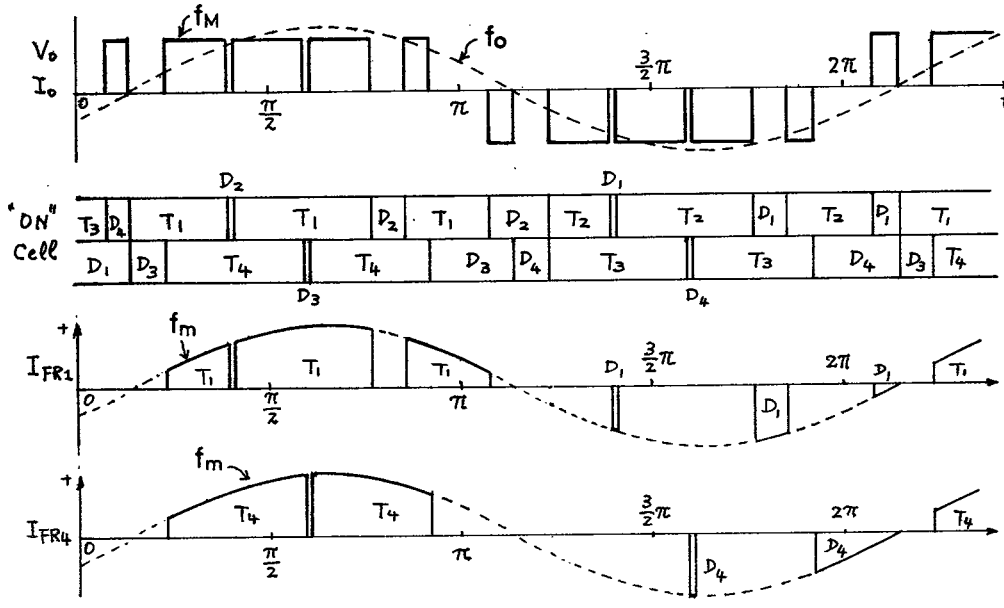


図３－18　　N＝5，cos φ＝0.9のときの波形

Waveforms at N = 5, cos φ = 0.9

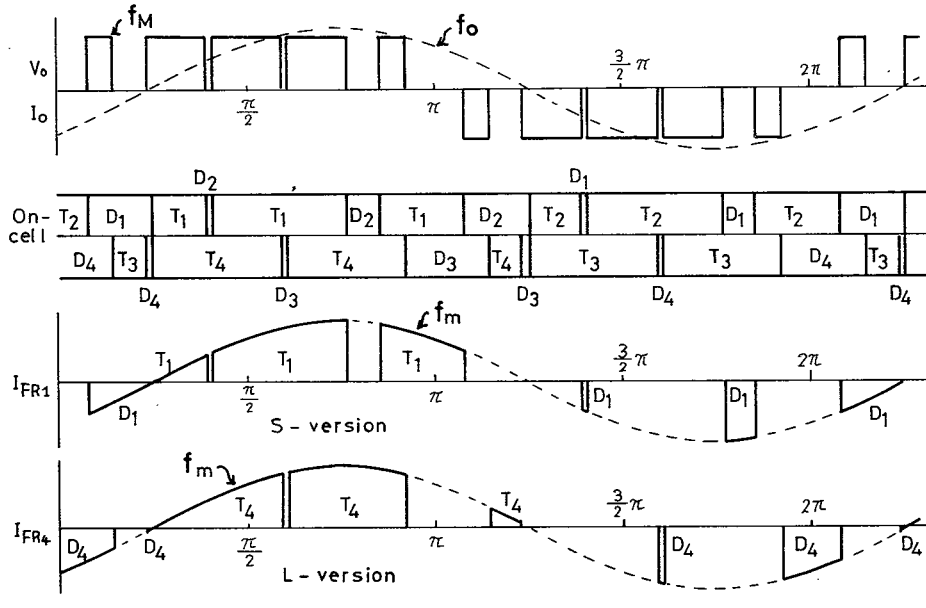


図３－19　　N＝5，cos φ＝0.7のときの波形

Waveforms at N = 5, cos φ = 0.7

示す。

なお，図３－１７において上段の図は逆導通サイリスタのオン及びオフパルスを発生させる為の制御信号発生回路の波形であり，同図中段の図は，HF－PWMインバータの出力電圧（ v_0 ）波形と出力電流波形（ i_0 ）を示している。

これらの図より判るように，逆導通サイリスタ FR_1 と FR_4 とでは，いずれの力率においても，流れる電流の波形が著しく異なっている。したがって，許容電流の計算においては，両者の電流責務を検討して夫々の場合について接合温度上昇を計算する必要がある。また，半サイクル（ $\frac{1}{2f_0}$ ）中に複数個の電流パルスが存在するので，これらのパルス内の，どのパルスの時に接合温度が一番高くなるかを知らねばならない。

さらに，力率が丁度１のとき，すなわち負荷が純抵抗負荷の時は負荷電流 i_0 が断続するとともに，サイリスタに流れるパルス電流の周波数 f_m が変調周波数 f_M と一致する。このため，スイッチング損失が急増し，サイリスタには遅れ力率のときとは違った電流責務が課せられる。したがって，許容電流計算においては，純抵抗負荷の場合についても検討しておかねばならない。このように，逆導通サイリスタの許容電流は，

(a) 負荷が純抵抗負荷か誘導負荷か。

(b) 誘導負荷時はその力率角がいくらか。

(c) HF－PWM インバータ主回路のどのアームにサイリスタが接続されているか。

によって影響される。また,さらに

(d) 逆導通サイリスタの逆電流 i_R により発生する電力損失（以下，逆損失 P_R と略す）によるサイリスタ部接合－基準点間熱抵抗 $R_T(x, s)$ の増加。

(e) オン電流のパルス幅減少にともなうサイリスタ部接合－基準点間熱抵抗 $R_T(x, s)$ の増加。

(f) ターンオン広がり現象によるスイッチング損失の増加。

によっても影響をうける。

これらの要因のうち，(e)，(f)は逆阻止サイリスタの高周波電流定格に関する節ですでに検討してあるので，本節においては主に(a)～(d)の電流定格におよぼす影響について検討する。

3－4－2 許容電流計算と通電試験

HF－PWM インバータ応用における逆導通サイリスタの許容電流計算方法は，逆阻止サイリスタの許容電流計算方法と本質的に変るところなく，パルス電流の通電終了直後の接合温度が，定格最高接合温度と等しくなるよう許容電流直が決められる。

しかし，HF－PWM インバータ応用においては，出力周波数 f_0 の半周期中にパルス幅 t_W とピークオン電流，すなわちピークオン損失 P_T の異なるパルスが m_0 個存在する。この点が許容高周波電流の計算と異なっており，新たな計算方法の開発が待たれていた。[42]

本研究においては，周波数 f_0 で繰返される m_0 個の夫々位相の違うパルス電流が逆導通サイリスタに流れるものとして接合温度上昇を計算した。すなわち，図3－20おいて，$1/f_0$ 期間中の任意の m' 番目のパルス電流終了時点 $t_{2m'}$ での接合温度上昇 $\Delta T_j(m')$ は

$$\Delta T_j(m') = \sum_{m=1}^{m_0} f_0 t_{W(m)} Pm \left\{ R_T(x_1 Sm) - Z\left[\frac{1}{2f_0}, Sm\right] \right\}$$

$$+ \sum_{m=1}^{m'} Pm \left\{ Z\left[(t_{(2m')} - t_{(2m-1)}), Sm\right] \right.$$

$$-Z[(t_{(2m')}-t_{(2m)}),\ S_m]\Big\}\cdots\cdots\cdots\cdots(3-6)$$

として求めることができる。

ここで，

m_0 は $\dfrac{1}{2f_0}$ 中にあるパルス電流の総数，

m' は m_0 中の任意番目のパルス電流，

m は m' 中の任意番目のパルス電流，

$t_{(2m-1)}$ は第m番目のパルス電流が立ち上る時点の時間，

$t_{(2m)}$ は第m第目のパルス電流が減衰した時点の時間，

P_m は第m番目のパルス電流によるピークオン損失，

$P_{T(x,Sm)}$ は式（２－２５）において，$s=S_m$ とおいた値，

ただし，S_m は第m番目パルス通電時の局部導通面積，

$Z_{(t,Sm)}$ は式（２－２３）において，$S=S_m$ とおいた値．

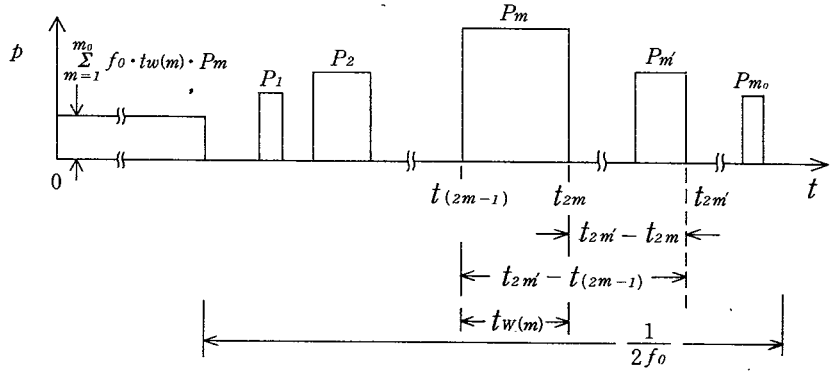


図３－２０　接合温度上昇計算のための等価電力損失

Equivalent power pulses for temperature rise calculation

今，m′を1から m_0 まで遂次変えて，各 $\Delta T_{(m')}$ を求めると，1サイクル中の各パルス電流通電終了時点での接合温度上昇が求まる。これらの温度を相互に比較することによって，サイリスタ部の最高接合温度 $T_{j(T)max}$ を求めることができる。この $T_{j(T)max}$ をダイオード部最高接合温度 $T_{j(D)max}$ と比較することによって，逆導通サイリスタの最高接合温度を求めることが出来る。

なお，ここで用いるオン損失 P_T は，サイリスタのターンオン広がり効果を考慮した値である。

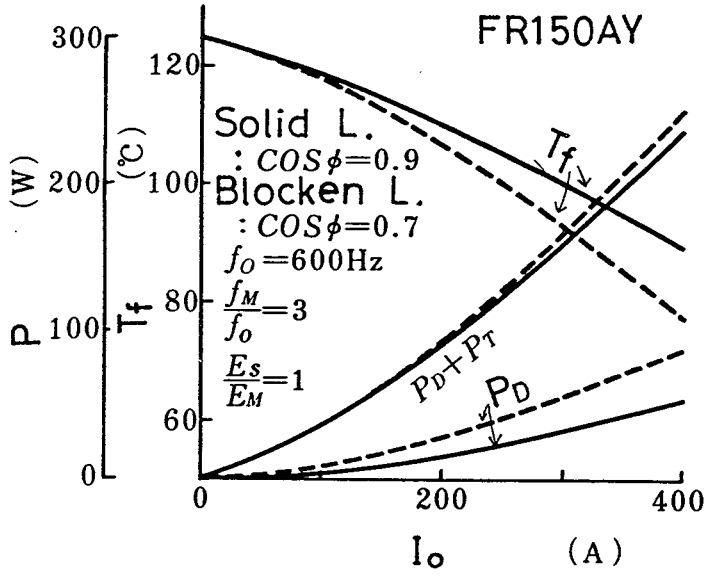


図3－21　許容フィン温度と平均電力損失対ピーク出力電流（S－version）（誘導負荷）

Allowable fin temperature and average power dissipation versus peak output current for S - version

逆導通サイリスタに流れる電流の波形は，HF－PWMインバータの主回路接続中のアームによって異なる。すなわち，通電1周期中，最初に流れる電流のパルス幅が短いものと，長いものとの2種類があり，本研究においては前者をShort version（S－version），後者をLong version（L－version）と呼ぶことにする。

逆導通サイリスタFR150DYに f_0 ＝ 600Hz f_M/f_0 ＝ 3 E_S/E_M ＝1の条件で電流を流すとき，S－およびL－versionの各々についての許容電流値を式（3－6）から求めた。その計算結果の一例を図3－21と

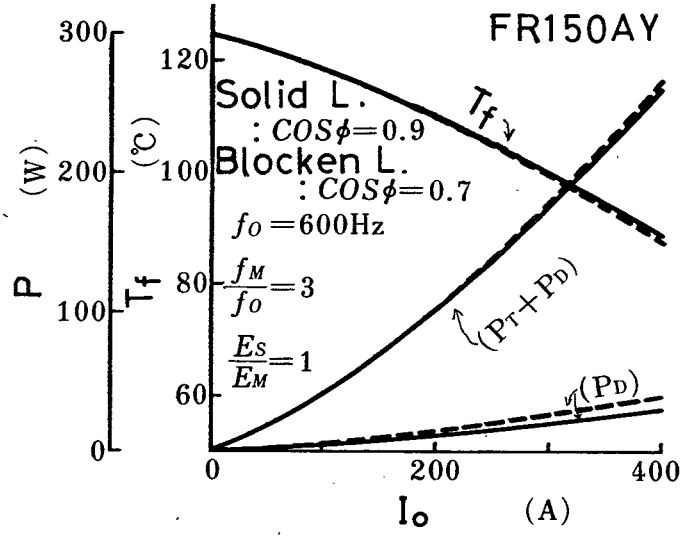


図3－22　許容フィン温度と平均電力損失対ピーク出力電流（L－version）（誘導負荷）

Allowable fin temperature and average power dissipation versus peak output current for L - version

図３－２２に示す。

この計算によって許容フィン温度はＳ－ｖｅｒｓｉｏｎの方が力率によって大幅に変化することが判明した。逆導通サイリスタのＨＦ－ＰＷＭインバータの応用においてはこの点を留意すべきである。

一方，負荷が純抵抗負荷となって負荷の力率が１になると出力電流は完全な方形波となり，サイリスタに流れる電流のパルス周波数 f_m はインバータの変調周波数 f_M に一致する。式（３－６）の m_0 と P_m を純抵抗負荷での値に変更すれば，式（３－６）は純抵抗負荷での接合温度上昇計算にそのまま用いることができる。なお，逆電流による逆損失はほとんど無視することができて，$f_{(x)}$ は１となり熱抵抗 $R_{T(x,s)}$ はｓすなわち $g_{(s)}$ だけの関数となる。これらの点を全て考慮して純抵抗負荷に対する許容電流を求めた。その計算結果を図３－２３に示す。ＨＦ－ＰＷＭ インバータの出力電流ピーク値を一定に保ちながら負荷の力率を１から 0.7（遅れ力率）まで変えたとき，逆導通サイリスタにとっては力率が１のとき一番厳しい使用条件となることが判明した。

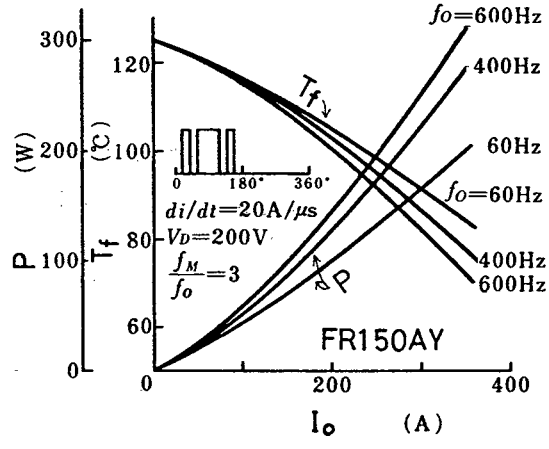


図３－２３　許容フィン温度と平均電力損失対ピーク出力電流（純抵抗負荷）

Allowable fin temperature and average power dissipation versus peak output current for pure resistive load

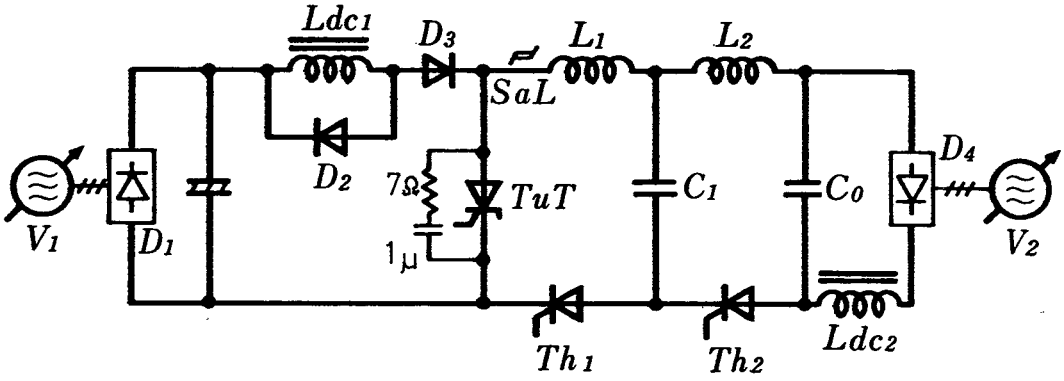


図３－２４　　純抵抗負荷に対する等価動作試験回路

Equivalent operation test
circuit for pure resistive load

本研究により開発された計算法を用いて算出した接合温度上昇値と，実使用時での接合温度上昇値とを比較するため，図３－２４，図３－２５に示すような回路を用いて通電試験を実施した。なお，図３－２４の回路は純抵抗負荷用等

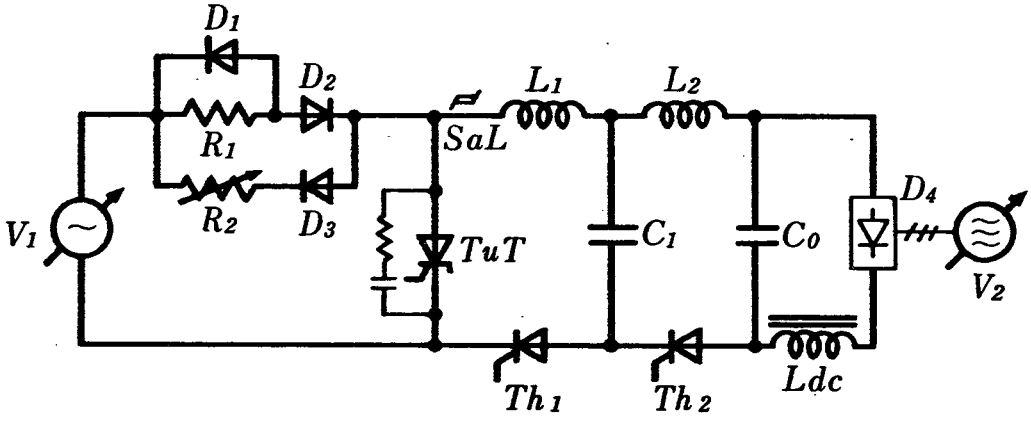


図３－２５　　誘導負荷に対する等価動作試験回路

Equivalent operation test
circuit for inductive load

価通電試験回路であり，図３－２５の回路は誘導負荷に対する等価通電試験回路である。

接合温度上昇を求めるには，接合温度を測定しなければならない。逆導通サイリスタのターンオフ時間には図３－２６に示すような接合温度と共に増加する温度特性がある。このターンオフ時間と接合温度との関係は図３－２４あるいは図３－２５と全く同一の回路を用いて求められたものである。ただパルス電流のくり返し周波数のみ２Ｈｚとし，あらかじめ所定の温度に保った供試素子のターンオフ時間を測定した。このような低い繰り返し周波数を用いても，通電期間中に数℃の温度上昇が計算上にあり，図３－２６ではこの温度上昇が補正されている。

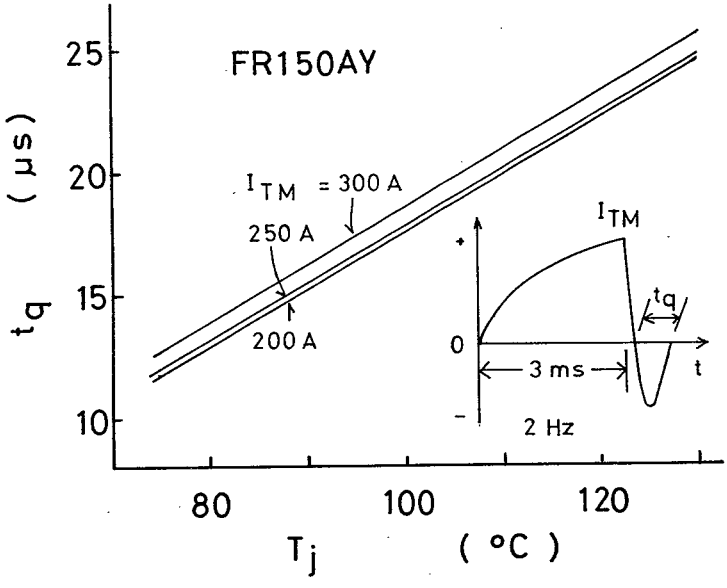


図３－26　ターンオフ時間対接合温度

Turn-off time vs. junction temperature

次に，通電試験回路の繰り返し周波数を指定の値に上昇させ，かつ，逆バイアス時間（転流余裕時間）を所定の値に設定して供試素子にＨＦ－ＰＷＭの電

流を流し，素子の接合温度が上昇してくるのを待つ。やがて，素子のターンオフ時間が転流余裕時間以上になって転流失敗し，インバータ動作は停止する。この時の基準点温度と，ターンオフ時間から推定された接合温度との温度差より接合温度上昇値を求める。

$f_0 = 600$Hz ， $f_M / f_0 = 3$ の回路条件で，純抵抗負荷等価通電試験回路中の供試サイリスタＴＵＴの電流，およびコンデンサ C_1 の充放電電流波形を図３－２７ａに示す。また，同一運転条件において，ターンオフ時に素子に印加される電圧および電流の波形を図３－２７ｂに示す。

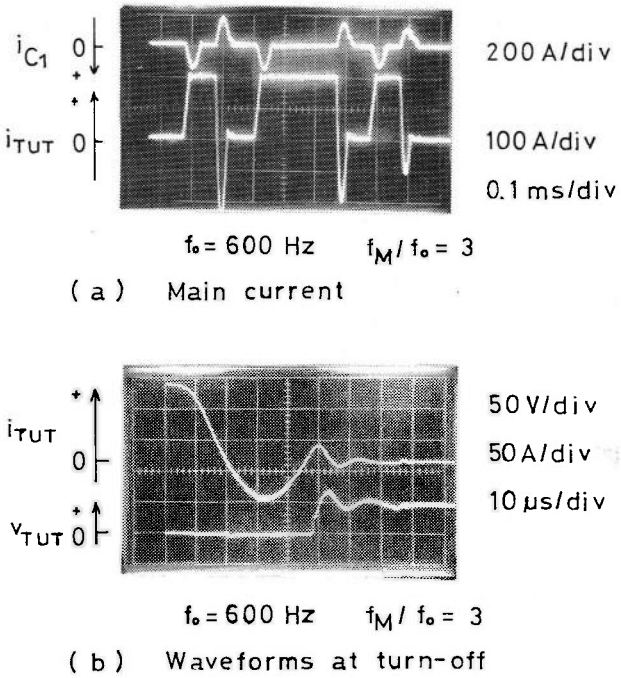


図３－２７　純抵抗負荷時の波形

Waveforms at pure resistive load

このようにして得られた純抵抗負荷通電試験回路での実測結果と，式（３－６）より得られた計算結果を表３－５に示す。これより，計算値は実測値とよく一致することが判明した。

表３－５　　純抵抗負荷時の接合温度上昇値と実測値

通電モード f_M/f_0	基本周波数 f_0（Hz）	オン電流波高値(A)	接合－フィン間温度差（℃）	
			実測値	計算値
3	60	200	18	20
	600	200	23.5	24
		240	30.5	31

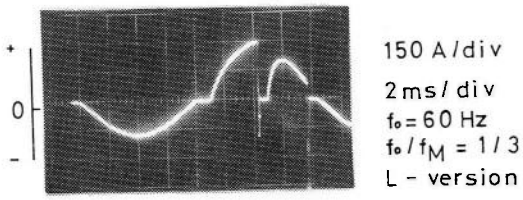


図３－28　　図25の等価試験回路での試料の電流波形

Current waveform of reverse conducting thyristor at equivalent operation test of Fig. 25

誘導負荷等価通電試験回路での逆導通サイリスタの電流波形を図３－２８に示す。本実験においては，電源の漏洩インピーダンスが大きかったため，供試素子ＴＵＴのオン電流上昇値は極めて低く，図３－２１，図３－２２で想定した電流波形とはオン電流上昇率の点ではなはだ違った波形となった。そこで，図３－２８と同一波形に対するオン損失を求めてこれをピークオン損失とし，式（３－６）から得られる温度上昇値と，本回路より得られた温度上昇値とを表３－６に示す。これより，誘導負荷等価通電試験回路での実験においても，計算値は実測値とよく一致することが判明した。

なお，誘導負荷等価通電試験回路において，R_2 を調整することにより，オン電流と逆電流との比を種々変えて接合温度上昇を実測し，その値から逆に熱抵抗の x 依存性を逆算した。このようにして得られた熱抵抗の x 依存性と，電

算機のシュミレーション結果から得られた値とを表３－７と図２－２２に示す。これらより熱抵抗の x 依存性も，電算機のシミュレーション値と，実測値はよく一致することが判明した。

表３－６　　誘導負荷時の接合温度上昇計算値と実測値

通電モード f_M/f_0	基本周波数 f_0（Hz）	オン電流波高値(A)	逆電流波高値(A)	接合－フィン間温度差(℃) 実測値	計算値
3	60	200	55	7.5	8.6
		250	65	9.9	11.0
		300	80	14.0	14.8

表３－７　　全損失に対する逆損失に対する熱抵抗の変化比
（計算値と実測値）

逆損失/全損失（x）	0.2	0.33	0.42	0.49
計算値	1.11	1.66	2.20	2.75
実測値	1.1	1.57	2.05	2.42

３－５　サブサイクル I^2t 定格

３－５－１　従来のサブサイクル I^2t 定格

サイリスタや整流ダイオードの非くり返しサージオン電流耐量の表示には，１サイクル以上の時間帯に対してその許容値を表わす「定格非くり返しサージ

オン電流」と，1サイクル未満の時間帯に対する「サブサイクル I^2t 定格」の2種類がある。前者はサージオン電流の許容値をそのピーク値で表わしたものであり，後者はサージ電流の2乗値をその通電時間で積分した値 $\int i^2\,dt$ である。この I^2t 定格はサイリスタや整流ダイオードの応用において，ヒューズとの保護調和をとるために用いられるものであり，1960年にはすでに確立した表示方法であった。

しかし，当時においては，1サイクル内（8.3 ms 以内）のような短い時間内においては，サイリスタは一定の熱容量をもつ一種の抵抗体と見なし，その間の熱放散は無いものと見なされていた。[1] したがって I^2t 定格は時間とは無関係な一定値と考えられていた。

また，「I^2t 一定」との考え方より，60 Hz における半波1サイクルサージ電流耐量 I_{TSM}（60Hz）との換算には次式が用いられていた。

$$I_{TSM}(60\mathrm{Hz}) = I_{TSM}(50\mathrm{Hz})\sqrt{\frac{60}{50}} \quad \cdots\cdots\cdots (3-7)$$

ただし，I_{TSM}（50Hz）は50Hz での半波1サイクル定格非くり返しサージオン電流，

I_{TSM}（60Hz）は60Hz での半波1サイクル定格非くり返しサージオン電流。

このような I^2t ＝一定との考え方に対し，著者はサージオン電流によって素子が破壊するときの接合温度が一定であるとの仮定を立て，$I^2\sqrt{t}$ が一定との結論を得た。また，この結論は実験でも正しいことを立証した。この新しい仮説はその後広く認められるところとなって，JIS[6] および電気学会の技術報告[5] にも採用された。

3－5－2　新しいサブサイクル I^2t 定格

サイリスタが高周波で使用されるに至り，商用周波数の半波1サイクル未満に対するサージ電流定格は一層重要となり，かつ正確に求める必要が生じた。サイリスタのサージオン耐量を規定するものは接合温度であるので，サージオン電流通電直前の接合温度が決まれば（例えば，定格最高接合温度），サージオン電流による許容接合温度上昇値をサイリスタ内部の電力損失と過渡熱インピーダンスから計算することができる。

サブサイクルサージオン電流による接合温度の上昇値 $\Delta T_{j(t)}$ は次式で与えられる。

$$\Delta T_{j(t)} = P Z_{(t)} \qquad \cdots\cdots\cdots\cdots (3-8)$$

ここで，Pはサージオン電流によるピークオン損失，

$Z_{(t)}$ はサージオン電流通電時間tに対す過渡熱インピーダンス.

サイリスタのオン（特性）抵抗を R_T（一定値）とすると，ピークオン損失は次式で与えられる。

$$P = \frac{1}{t} \int_0^t R_T i^2 dt \qquad \cdots\cdots\cdots\cdots (3-9)$$

これより式（3－8）は次のようになる。

$$\Delta T_{j(t)} = \frac{R_T}{t} Z(t) \int_0^t i^2 dt \qquad \cdots\cdots\cdots\cdots (3-10)$$

サージオン電流の通電時間tが充分短い場合は（例えば1 ms以下の場合），$Z_{(t)} \propto \sqrt{t}$ が成立するので[(5)(39)]，式（3－10）は次のようになる。

$$\Delta T_j(t) \propto \frac{R_T}{\sqrt{t}}\int_0^t i^2 dt \propto \frac{R_T}{Z_{(t)}}\int_0^t i^2 dt \quad \cdots\cdots (3-11)$$

又は

$$\int_0^t i^2 dt \propto \sqrt{t} \quad \cdots\cdots\cdots\cdots\cdots (3-12)$$

したがって次の関係を得る。

$$i^2\sqrt{t} = 一定 \quad \cdots\cdots\cdots\cdots\cdots (3-13)$$

あるいは

$$\frac{\int_0^t i^2 dt}{Z_{(t)}} = 一定 \quad \cdots\cdots\cdots\cdots\cdots (3-14)$$

これより，f_1Hz での半波サイクルサージ電流 $I_{TSM(f_1)}$ と f_2Hz での $I_{TSM(f_2)}$ との換算式は

$$I_{TSM(f_1)} = I_{TSM(f_2)}\sqrt{\frac{Z(\frac{1}{f_2})}{Z(\frac{1}{f_1})}}$$

$$= I_{TSM(f_2)}\sqrt[4]{\frac{f_1}{f_2}} \quad \cdots\cdots\cdots (3-15)$$

となる。

$I^2\sqrt{t}$ ＝一定が成立するか否かを知るよめに，0.2Aクラスの小電流サイリスタを用いて，次のようなサージ電流耐量試験をおこなった。[53]すなわち，図3－29において，コンデンサの充電電圧を 200V 一定に保ち，放電抵抗Rの値を順次減少きせることにより，サージオン電流値を増大させて，サイリスタの破壊耐量を求める。サージオン電流のパルス幅は放電コンデンサCを所定の値に設定することにより，20μsから900μs まで変えた。また，図3－30の8.3msは商用周波半波1サイクルを用いた。実験結果を表3－8及び図3－30

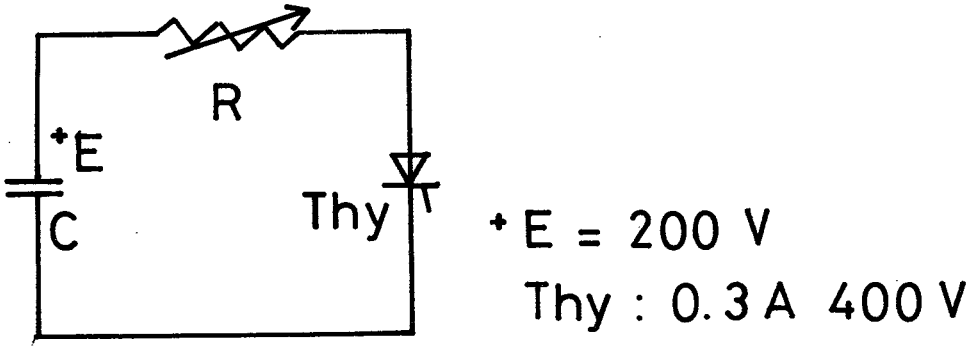


図3－29　サージ電流試験

Surge current test

に示す。99%信頼度のI^2t値は，1ms以下の時間範囲において，式（3－12）によく合致することが立証された。しかし，8.3msでの I^2t 実験値は0.15 A^2sから0.6 A^2s の間に大きくばらつき，かつ，式（3－12）の値とは大きくかけ離れた値となった。接合で発生した熱は8.3ms後にはシリコンのチップからハンダ層を経てフレームにまで達する。このときハンダ層に空隙があるとチップからフレームへの熱伝導率が大幅に変化し，8.3ms での I^2t の値は素子により大幅に変化するのである。しかし，1ms 以内では式（3－12）の関係が成立することが判明した。

サイリスタあるいは，整流ダイオードの I^2t 値は，回路の短絡事故から素子を保護するために，ヒューズとの調和をとるために用いられている。これま

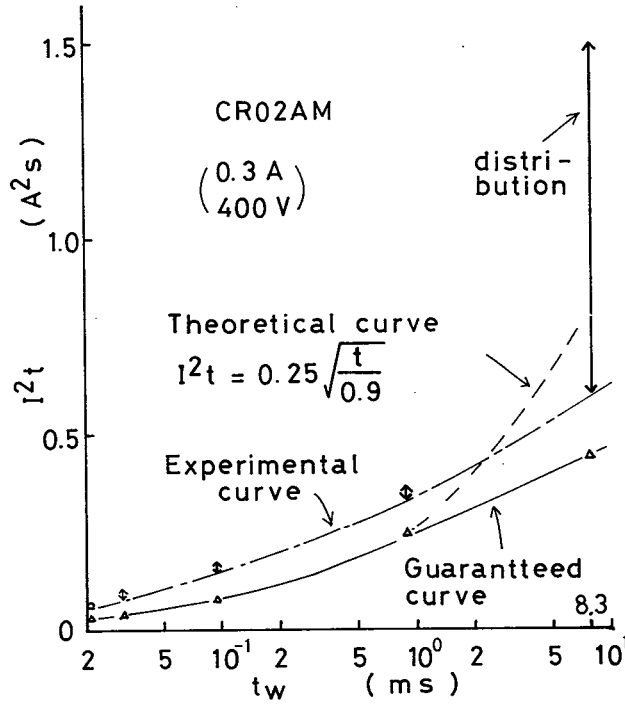


図3－30　I^2t 対サージ電流パルス幅

I^2t vs. pulse width of surge current

表3－8　サージ電流パルス幅対 I^2t

サージ電流パルス幅（μs）	I^2t 破壊値（A^2s）	99％信頼度 I^2t 値（A^2s）	I^2t の計算値*1（A^2s）
20	0.06～0.09	0.03	0.037
30	0.09～0.11	0.04	0.045
100	0.15～0.16	0.9	0.83
900	0.34～0.37	0.25	0.25
8300*2	0.6 ～1.5	0.45	0.76

＊1　0.9 ms での I^2t 値，0.25 A^2s から式（3－12）を用いて計算した値

＊2　商用周波単相半波電流

で，素子の I^2t 値は一定とみなされていたが，本研究により誤りであることが判明した。そして，I^2t 値が時間関数であることが理論的にも実証された。

3－6 あとがき

サイリスタの高周波電流定格およびインパルス転流電流定格は，ターンオン広がり現象を考慮した過渡オン電圧，ならびに熱抵抗と過渡熱インピーダンスを用いて算出することができる。サイリスタの許容電流値は通電パルス幅が狭くなるほど増加するが，パルス幅が100μsより狭くなると，ターンオン広がり現象のためその許容値は急激に減少する。インパルス転流回路応用においてはサイリスタに流れる電流のパルス幅が60～80μs であるため，この点に留意してその許容電流を決定しなければならない。ターンオフタイムの温度依存性を利用して得られた通電試験回路での接合温度上昇実測値と比較した結果，広がり速度を 0.1 ㎜／μs 一定として得られた接合温度上昇計算値に，補正定数 1.0～1.6 を乗ずれば，計算値は実測値によく一致することが判明した。

一方，逆導通サイリスタのHF－PWMインバータ応用時の電流定格は上記の諸特性に加えて，逆損失によるサイリスタ部接合 ― 基準点間熱抵抗の変化を考慮して算出することができる。逆導通サイリスタの許容電流は HF－PWMインバータ主回路中のどのアームにサイリスタが接続されているかによっても相違する上，負荷の力率にかっても大幅に変化する。力率が1のときサイリスタには一番厳しい仕様が課せられることが判明した。力率が1ならびに遅れ力率用の通電試験回路での接合温度上昇実測値と比較した結果，計算値は実測値とよく一致することが判明した。

サブサイクルサージオン電流定格に関しては，従来 I^2t が一定と考えられていたが $I^2\sqrt{t}$ が一定であることを理論的に示した。また，通電パルス幅を20μsから8.3msまで変えておこなったサージ電流試験の結果からも，$I^2\sqrt{t}$ が一定であることが立証された。

第３章の参考文献

(45) “Silicon Controlled Rectifier Manual” 4th ed. General Electric Co.

(46) 赤松，熊野，加我：“転流用変流器を用いたサイリスタの強制転流法” 電気学会誌，93－B，p305（1973）

(47) 北岡，芦谷，古田，成戸，赤松：“帝都高速度交通営団向け回生ブレーキ付第二次試作チョッパ制御電車” 三菱電機技報，44，p237（1970）

(48) 小原，永岡：“サイリスタによる電車用チョッパ制御装置”三菱電機技報，41，p310（1967）

(49) 北岡，芦谷，成戸，蒲生，赤松：“逆導通サイリスタ式ＤＣチョッパ制御装置”三菱電機技報，45，p1463（1971）

(50) J. Zubek, A. Abbondanti, C. J. Norby: “Pulsewidth modulated inverter motor drives with improved modulation” IEEE Trans. IA, IA－11，p695 （1975）

(51) 松井，佐藤：“転流効率を改善したＰＷＭ用サイリスタインバータ回路” 電気学会誌，99－B，p481（1979）

(52) 川上，石堂，小田：“高周波ＰＷＭインバータ用サイリスタの開発とその応用”三菱電機技報，50，p389 （1976）

(53) 石井，喜多，杉本，飯田：“整流ダイオード・サイリスタのサブサイクル I^2tについて”G－11－23（Ｇ308）昭和47年度電気関係学会関西支部連合大会

第４章　逆阻止サイリスタの設計

４－１　ま　え　が　き

サイリスタを高速化するためには，そのターンオフ時間を短縮しなければならない。このために金などの重金属不純物原子を適量シリコンウエハ中にドープし，そのライフタイムが短くなるよう制御している。サイリスタのターンオフ時間はこのライフタイムに比例して短くなる。しかし，サイリスタのオフ電圧（耐圧）を高くするにはライフタイムの長い高比抵抗のシリコンウエハを用いねばならない。オフ電圧が高いサイリスタほど，ライフタイムの増減が直接オン電圧の減増となって表われ，サイリスタの許容オン電流にも大きな影響を与える。

高耐圧サイリスタの高速化において問題となる事項には，上記の他にスイッチング損失の増加とそれに伴う実質的な許容オン電流の減少がある。これは高耐圧高速化による di/dt 耐量の低下と，ターンオン時のオン領域の広がり速度の低下によるもので，特に後者はチョッパやインバータに不可欠な大電流パルスの通電能力あるいは高周波電流の通電能力を著しく低下させる。これはシリコンウエハの大きさを大きくしても解決されず，局部オン領域の広がり速度を早める構造と，初期ターンオン面積を広げるようなゲート構造とを採用することによって，ある程度まで改善することができる。高速サイリスタの諸特性定格と設計パラメータとの相互関係を表４－１に示す。

４－２　ターンオフ時間とオン電圧の設計

サイリスタのターンオフ時間 t_q はサイリスタの４層構造のうち，中央の n_B 層（高比抵抗層）のライフタイムに強く依存する。このターンオフ時間 t_q は近似的に次式で表わされる。[19][54]

$$t_q \propto \tau_p \, \ell n\left(\frac{I_T}{I_H}\right) \qquad \cdots\cdots\cdots\cdots\cdots\cdots\cdots\cdots \quad (4-1)$$

ここで，τ_p は n_B 層の小数キャリアのライフタイム，I_H は保持電流，I_T はターンオフ直前に流れているオン電流．

表４－１　高速サイリスタの諸定格特性と設計パラメータとの相互関係

改善したい特性定格 ＼ 設計パラメータ	n_B 層を薄くする	ライフタイムを短くする	陰極短絡の密度を高める	ゲート形状を改善する
ターンオフ時間を短くする	○	○	○	※
耐圧を高くする	×	×	○	－
オン電圧を低くし電流定格を大くする	○	×	×	○
dv/dt 耐量を高める	×	○	○	－
di/dt 耐量を高める	○	×	×	○

○印は有効であることを示す。　　×印は逆効果を招くことを示す。

※印はGTO およびゲート補助ターンオフサイリスタに有効であることを示す。

シリコンウエハに金を拡散してライフタイム τ_p を制御する。τ_p はシリコンウエハ中の金濃度 N_{Au} に反比例して減少する。金の拡散温度と得られたターンオフ時間との関係とを図４－１に示す。ライフタイムは接合温度依存性を有しているので，ターンオフ時間もまた接合温度依存性を持つ。

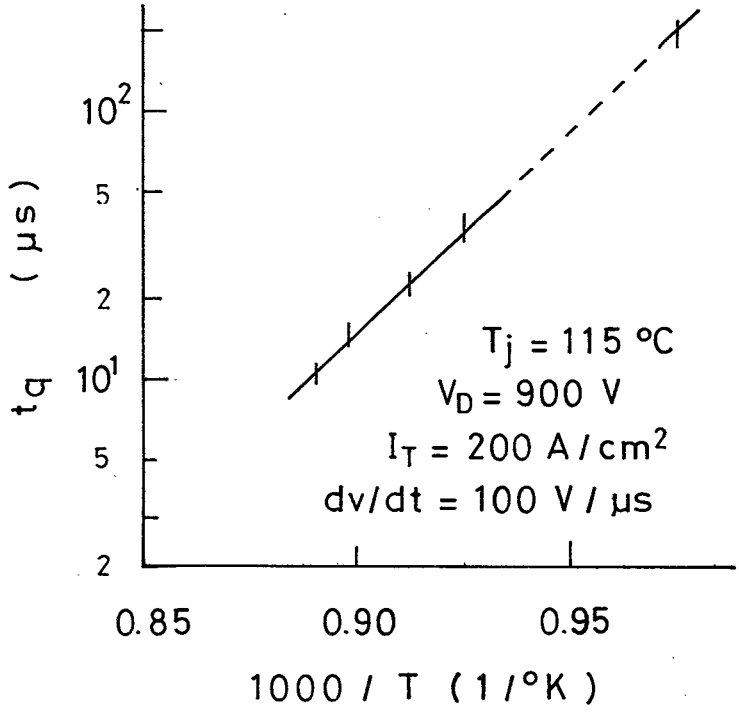


図４－１　　ターンオフ時間対金拡散温度

Turn-off time vs. gold diffusion temperature

ターンオフ時間の接合温度依存性の一例を図４－２に示す。同図の中の V_{DRM} は素子の阻止電圧を示す。室温での値とくらべ，１１５℃ では約２倍ターンオフ時間は長くなっているが，これは n_B 層のライフタイムが温度によって変化したためである。

高耐圧素子の高速化における設計上の困難点は，オン電圧の増加をいかに小さくおさえるかである。ライフタイムを下げて高耐圧素子のターンオフ時間を

短くしていくときのオン特性には，図４－３に示すように主として立ち上り電

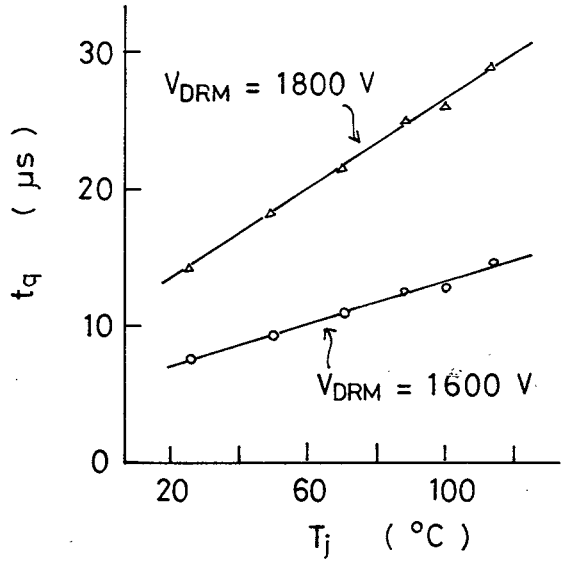


図４－２　　ターンオフ時間対接合温度

Turn - off time vs.
junction temperature

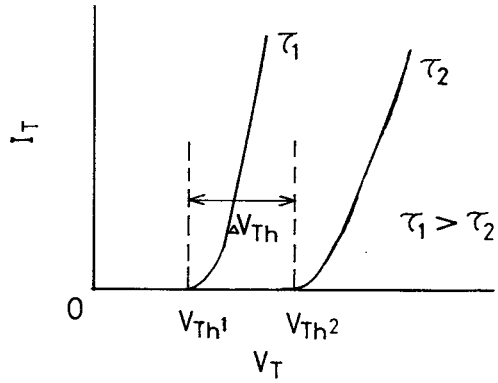


図４－３　　代表的なオン特性

Typical on-state characteristic

圧V_{Th}が増大し，オン特性の傾斜はそれほど変化しない傾向が見られる。サイリスタのオン電圧 V_T は通常次式を用いて表わされる。(55)

$$V_T = \frac{kT}{q}\left(\delta \exp\left(\frac{W}{2L}\right) + \ell n\left(\frac{I_T}{I_o}\right) + I_T R\right) \quad \cdots\cdots\cdots\cdots (4-2)$$

ここで，

$L = \sqrt{D_p \tau_p}$,

L は拡散長，

D_p はホールの拡散係数，

W は中央高比抵抗層（ n_B 層 ）の厚み，

I_o は pn 接合の飽和電流，

I_T はオン電流，

R はオーミック抵抗分，

δ は最大２以下の定数でライフタイムと素子構造に関する値.

右辺第１項は電流依存性を持たず，立ち上り電圧V_{Th}を示すものである。この値は $\exp\left(\frac{W}{2L}\right)$ で決まるため，ライフタイムが短くなって $\left(\frac{W}{2L}\right)$ が１より大きくなるとV_{Th} の値は急激に増加する。

一方，n_B 層の厚みWと目標とするオフ電圧 V_D との間には次式の関係がある。

$$W \propto K\sqrt{V_D \rho_n} = K' V_D^{1.185} \quad \cdots\cdots\cdots\cdots (4-3)$$

ここで，K，K' は定数.

サイリスタの立ち上り電圧 V_{Th} とそのターンオフ時間との関係を図４－４に示す。また，オン電流一定におけるオン電圧とターンオフ時間 tq との関係は，単にライフタイムだけでなく不純物のドープ法とその分布によっても変る。二つのドープ法で作られた素子の特性を図４－５に示す。

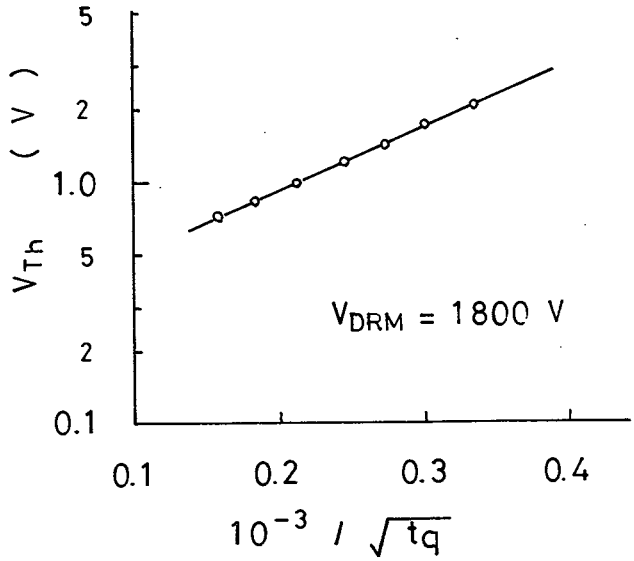


図４－４　　エン層電圧対ターンオフ時間

Threshold voltage vs. turn-off time

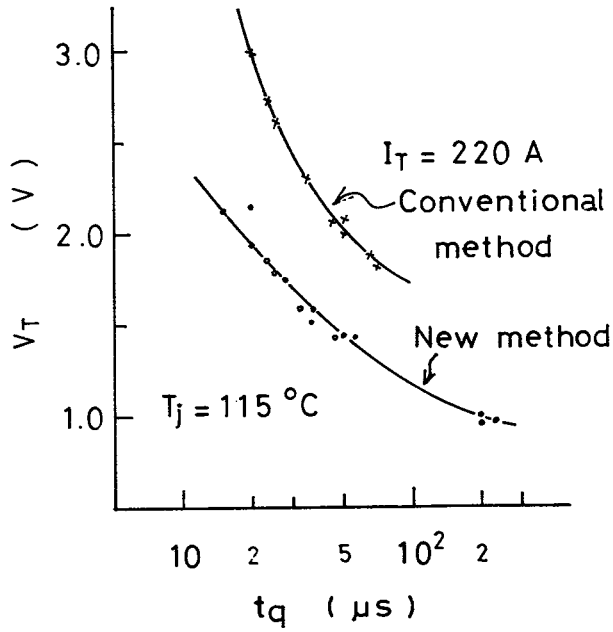


図４－５　　オン電圧対ターンオフ時間

On-state voltage vs. turn-off time

4－3　過渡オン電圧とゲート構造の設計

サイリスタの設計においてはその許容電流が大きくなるようそのオン電圧を低く設計するのが普通であるが，高周波サイリスタの設計においてはオン電圧よりも過渡オン電圧の減少に重点がおかれる。これは，高周波サイリスタの許容高周波電流容量が定常オン電圧による電力損失よりも，スイッチング損失によって大きく影響されるためである。

このスイッチング損失は動作周波数に比例して増大し，許容高周波電流は事実上このスイッチング損失によって決定される。図４－６に動作周波数が６０Hz用，３kHz用および５kHz用サイリスタの過渡オン電圧特性を示す。６０Hz用サイリスタFT５００AYのオン電圧はターンオン後３００μsで定常値の1.4V／３７０Aになる。一方，５kHz用サイリスタFT５００EYのオン電圧はターンオン後１００～１５０μsで定常値になるが，その値は2.2V／３７０Aとかなり高い値となっている。３kHz用サイリスタFT５００DYの特性は両者

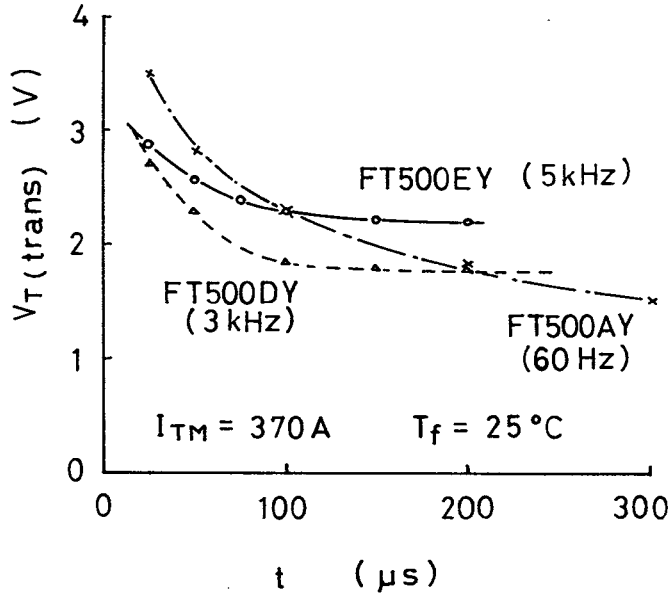


図４－６　過渡オン電圧

Transient on-state voltage

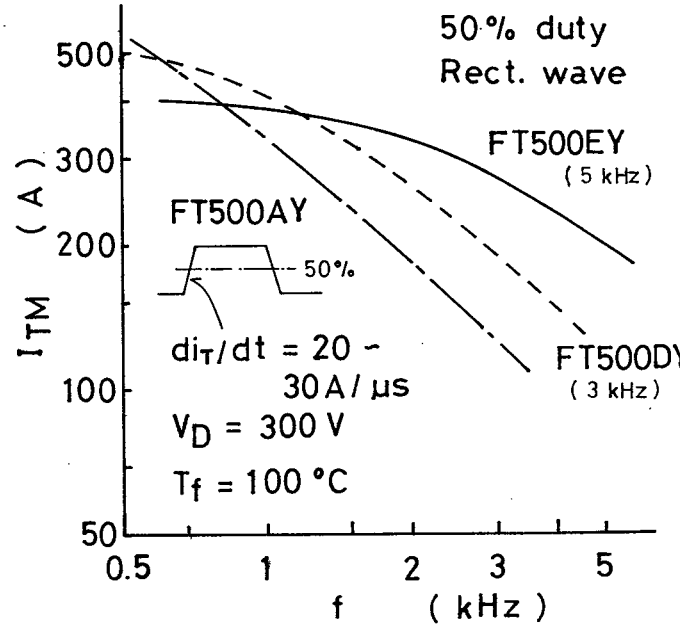


図4－7　　許容ピークオン電流対周波数

Allowable peak on-state current vs. frequency

の丁度中間的なものとなっている。図4－7にこれらのサイリスタの許容ピークオン電流対周波数の関係を示す。オン電流の低いFT500AYは0.5kHz以下の周波数帯で大きな電流を流せるが，動作周波数の上昇とともにその許容電流は急激に減少する。これに対して，FT500EYでは0.5kHz以下での許容電流は低いものの動作周波数による許容電流の減少が少なく，3～5kHzの高周波においては3素子中一番大きな電流を流すことができる。このように，サイリスタの許容高周波電流容量は，過渡オン電圧に大きく依存しており，この過渡オン電圧をいかに低く設計するかが設計の要点となる。

この過渡オン電圧を低くかつ，早く定常値に収れんさせるには，次の方法がある。

(a)　ゲートと相対向する陰極周長を長くする。

(b) ターンオン広がり速度を早くする。

ゲートと相対向する陰極周長 ℓ_K 対過渡オン電圧との関係を図４－８に示す。これより ℓ_K を長くするほど過渡オン電圧は減少することが判る。[22] サイリスタの動作周波数が高くなるほど長い ℓ_K が必要で１０kHz用サイリスタ FT５００GZの ℓ_K は５０cm にもなっている。陰極周長が長くなってもゲートトリが電流が過大な値とならないように改良されたゲート構造[56][57]が採用されている。図４－９のFI ゲートはゲートターンオン時，ゲート陰極間の n_E 層上に設けた抵抗 r に発生する電圧が，$p_B - n_E$ 接合を更に深く順バイアスさせて n_E 層からの注入を増加させるものである。また，増幅ゲート（アンプリファイイングゲートまたはダイナミックゲート）は独立した n_E 層（$n_{E(1)}$）をゲ

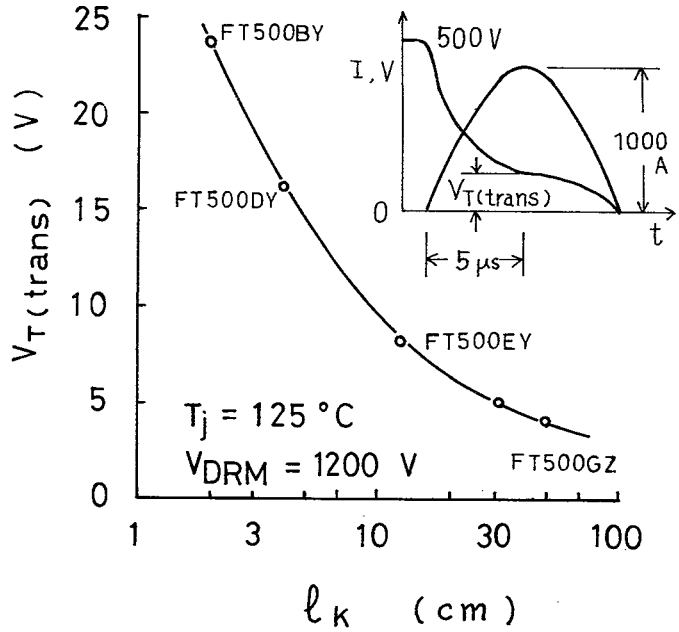


図４－８　過渡オン電圧対ゲート対向陰極周長

Transient on-state voltage vs. cathode peripheral length facing to gate

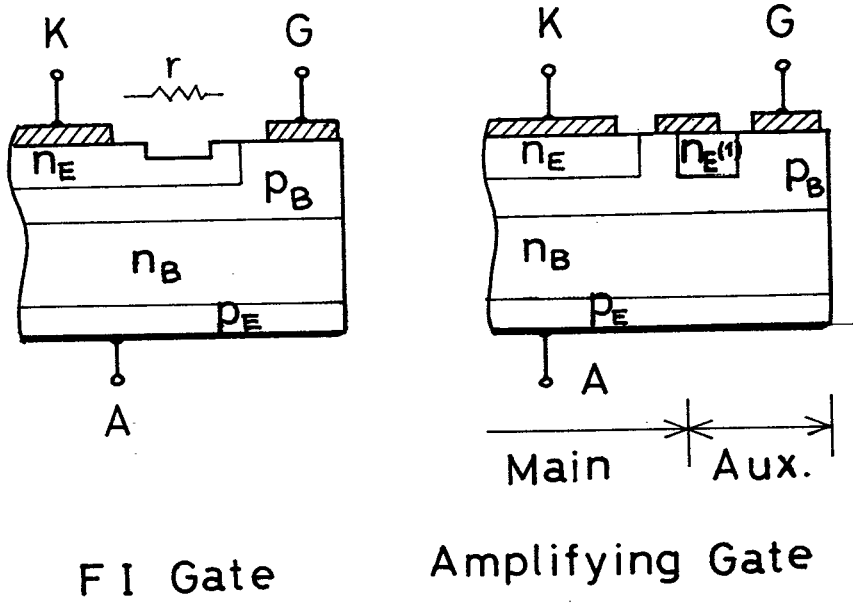


図4－9　ゲート構造

Gate constructions

ート電極と陰極との間に設けて補助サイリスタを構成させて，この補助サイリスタで増幅された電流で主サイリスタをトリガさせようとするものである。

高周波サイリスタのゲート電極形状の一例を図４－１０に示す。FT500AYはＦＩゲート構造であるが，FT500DYは増幅ゲート構造，FT500EYはリングゲート形状の増幅ゲート構造，そしてFT500GZはインターディジタル形状の増幅ゲート構造である。ゲート電極形状についてはこの他インボリュート形状など種々の形状がある。このように複雑なゲート構造におけるサイリスタのターンオン広がり状況は，ゲート付赤外線イメージコンバータ[58]で直視することができる。サイリスタをゲートトリガ電流に近いゲート電流でターンオンさせた場合（ソフトゲート駆動）と，充分大きなゲート電流でターンオンさせた場合（ハイゲート駆動）での試料FT500DYのターンオン状況を図４－

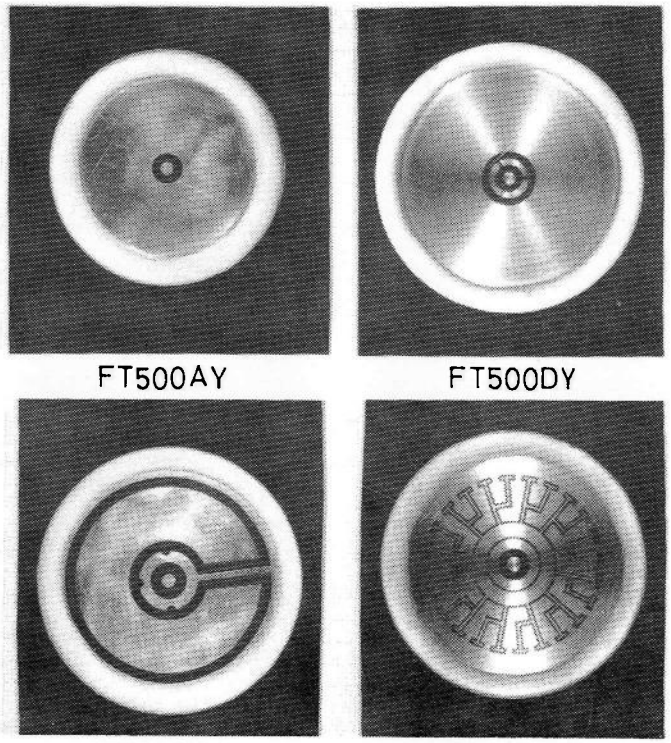
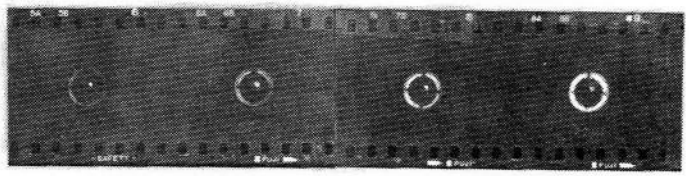


図4－10　ゲート電極配置

Gate electrode configurations

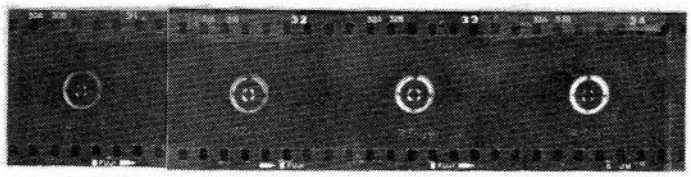


t = 0 ~ 0.2 μs　0.5 ~ 0.7　1.0 ~ 1.2　3.0 ~ 3.2 μs

Gate III is triggered 0.6μs faster than other gates

Soft gate drive (equivalent test)

I_{TM} = 400 A
V_D = 800 V
I_G = 1 A
di_G/dt = 1 A/μs



t = 0~0.2 μs　0.5~0.7　1.0 ~ 1.2　3.0 ~ 3.2 μs

All the gates are triggered at same time

High gate drive

図4－11　赤外線直視装置によるターンオン広がり測定

Turn-on spreading measurement using image converter

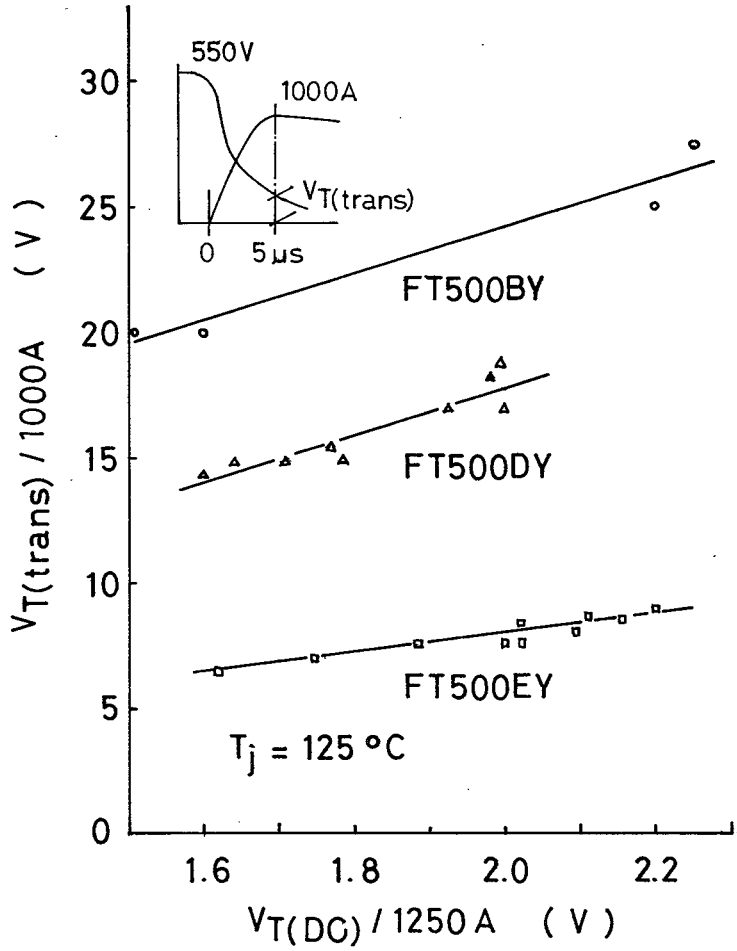


図４－１２　　過渡オン電圧対定常オン電圧

Transient vs. steady state on-state voltage

１１に示す。これよりソフトゲート駆動では局部ターンオンとなり補助サイリスタの機能が充分に発揮されないことが判る。各種サイリスタの過渡オン電圧と定常オン電圧との関係およびその分布を図４－１２に示す。このように過渡オン電圧はゲートと相対向する陰極周長のみならずゲート駆動電流や製造上のバラツキによっても大きく影響される。ターンオン広がり速度は短絡エミッタ構造によって低下するため，FT500GZ のように短絡エミッタ構造を持たな

いサイリスタも設計されている。[22]

4－4　高速逆阻止サイリスタの製作とその定格特性

第2章と第3章ならびに前節までの研究成果に基づき製作された高耐圧大電流のチョッパ用ならびに3kHzおよび5kHz用高速サイリスタの定格特性について述べる。製作されたサイリスタのシリコンウエハ直径はいずれも40㎜で，そのゲート電極はシリコンウエハの中央に配置されたセンタゲート構造となっている。また僅かなゲート電流で陰極が一様にオンするように増幅ゲート構造が採用されている。更に，スイッチング損失を減少させて高周波応用時の許容電流の減少を防ぐため,ゲート対向陰極周長はチョッパ用サイリスタでは20㎜，3kHz用サイリスタでは36㎜，5kHz用サイリスタでは120㎜となっている。これらのサイリスタのゲート電極構造を図4－10に，その主要定格特性を表4－2に示す。

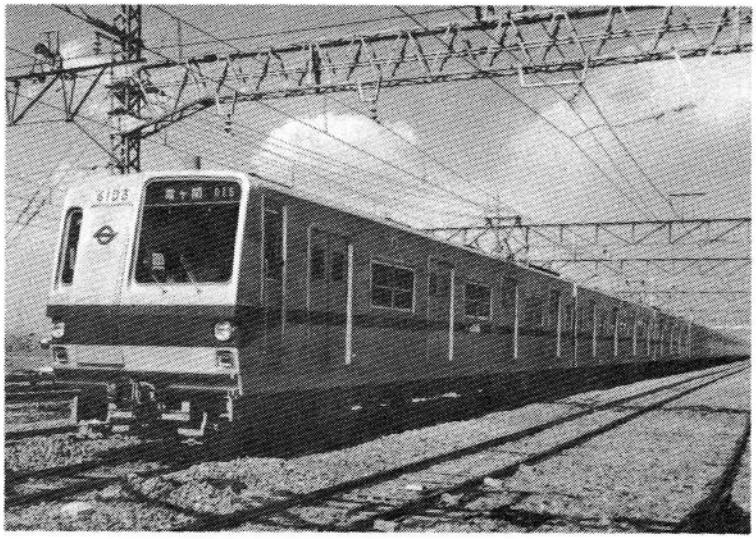
チョッパ用サイリスタFT500BYは，図4－13に示す帝都高速度交通営団千代田線用電車のチョッパ装置の主サイリスタおよび転流用サイリスタとして用いられ，所期の好成績をおさめることができた。[21]　一方，3kHz用と5kHz用サイリスタは，300kVAの1kHzならびに3kHzの各種焼入れ用高周波方形波インバータの主サイリスタとして用いられ，いずれも所期の成果をおさめることができた。[18] 図4－14および図4－15はそのインバータ装置の外観ならびに内部写真である。

4－5　あ　と　が　き

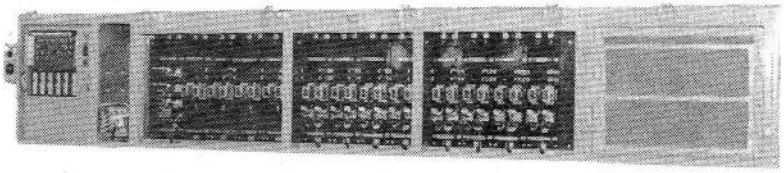
高耐圧大電流の高速サイリスタの設計における，ターンオフ時間とライフタイムならびにオン電圧との関係を明らかにした。ターンオフ時間が短くなるほど，オン（状態）特性中の立ち上り電圧が増加する。
サイリスタの高周波電流容量は過渡オン電圧に依存している。この過渡オン電圧を減少させるため，各種のゲート電極形状が考案され，陰極周長を長くする

表４－２　高耐圧大電流高速サイリスタの主要定格特性

形　　名	FT500BY－24	FT500DY－24	FT500EY－24	単　位
用　　途	チョッパ用	1～3kHz 発振用	3～5kHz 発振用	
定格ピーク繰り返しオフ電圧	1200	1200	1200	V
定格平均オン電流（at 60Hz）	400（T_f＝73℃）	400（T_f＝83℃）	400（T_f＝83℃）	A
定格臨界オン電流上昇率	200	500	800	A/μs
定格最高接合温度	115	125	125	℃
ピーク繰り返しオフ電流	30（at 1200V）	70（at 1200V）	70（at 1200V）	mA
ピークオン電圧	2.2（at 1250A）	2.2（at 1250A）	2.2（at 1250A）	V
臨界オフ電圧上昇率	200	200	200	V/μs
ターンオフ時間	20	20	20	μs
接合－フィン間熱抵抗	0.045	0.045	0.045	℃/W



(A) Chopper controlled cars of
Teito Rapid Transit Authorities
in Chiyoda Line



(B) Chopper controller
(1500V·1500A·330Hz)

図4－13　　チョッパ電車とチョッパ制御装置の一例

Chopper controlled cars

方策が構じられている。ゲートトリガ電流が大きくなるのを防ぎ，かつ陰極と相対向しているゲートが一斉にオンするように，増幅ゲート構造等が採用されている。

以上の研究成果を基にしてチョッパ用ならびに3kHzおよび5kHz用高耐圧大電流サイリスタを製作した。これらのサイリスタは帝都高速度交通営団のチョッパ装置および1kHzと3kHzの300kVA方形波インバータに用いられ好成績をおさめることができた。

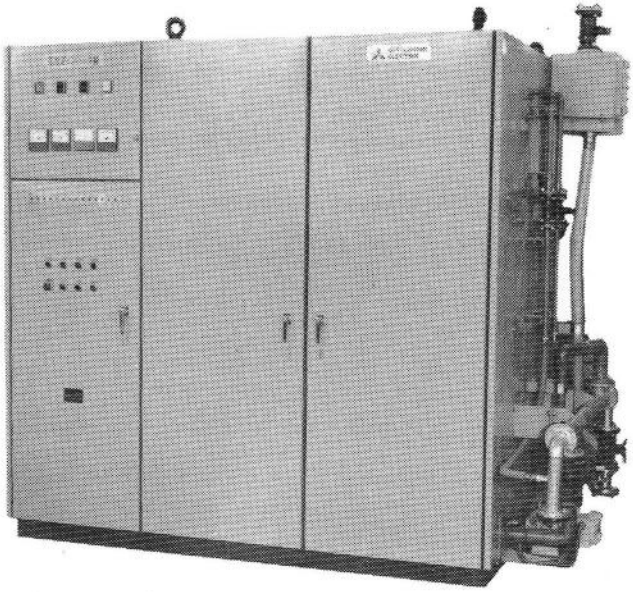


図4－14　　3 kHz 300 kVA 高周波インバータ

High frequency thyristor inverter (3 kHz, 300 kVA)

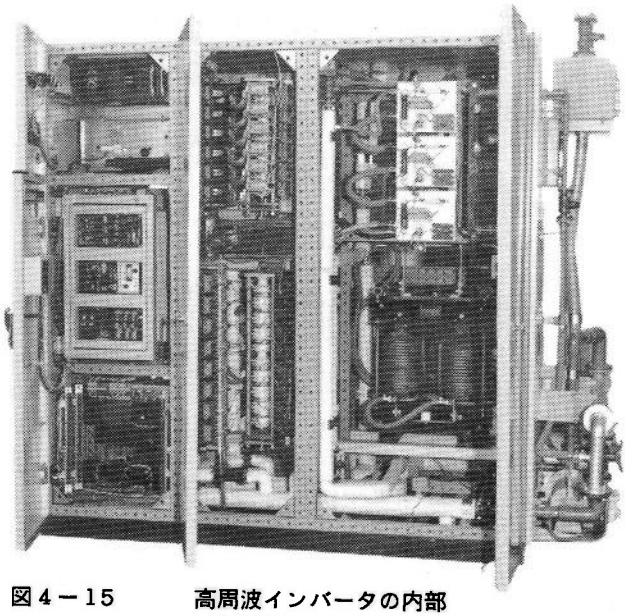


図4－15　　高周波インバータの内部
（使用素子　FT500EY：2S1P4A）

Inside of the inverter (FT500EY-24, 2S1P4A)

第４章の参考文献

(54) F. E. Gentry et al: "Semiconductor Controlled Rectifier" Prentice Holl (1964)

(55) R. A. Kokosa: "The potential and carrier distributions of p−n−p−n devices in the on−state" Proc. of IEEE, 55 p1389 (1967)

(56) 特許 (特公昭４２−８３３９) (特許番号 第５０１７２０号)
アルジエロ・デセロ，イストバン・ソモス，ダンティー・ピコン：
"改良された開閉特性を有する制御整流器"

(57) 特許 (特公昭４４−２４９８２)
ペル・スベトベルグ，ベングト・アルネ・ベディン：
"１個の主要サイリスタおよび少なくとも１個の補助サイリスタを含んでいる制御しうる半導体装置"

(58) 倉橋，井上："サイリスタのターンオンひろがり直視装置"
昭和５１年 電気関係学会 関西支部連合大会 G2−25

(59) T. Katta "Situation of chopper control cars in Japan" UIP 4th Meeting (Sep. 1976)

第５章　高速逆導通サイリスタの設計

５－１　ま　え　が　き

昭和４０年以降，高耐圧大容量の高速スイッチング逆阻止サイリスタは高周波焼入れ炉用の高周波電源，および車輌用ＤＣチョッパ用として広く使用されるに至った。そして，昭和４４年にはその定格特性は，１２００Ｖ・４００Ａ　ターンオフ時間２０μs　にまで向上した。しかし，装置の小形軽量化のために一層厳しい仕様がサイリスタに課せられた。特に，車輌搭載用ＤＣチョッパにおいては，使用素子数の削減と転流コンデンサの容量減少とによる装置の小形軽量化が強く要望された。使用素子の削減はサイリスタのオフ電圧を一層高くし，その許容電流容量を一層大きくする事を意味する。また，転流コンデンサの容量減少にはサイリスタのターンオフ時間の短縮が必要である。

サイリスタはその動作原理上，ターンオフ時間の短縮がオフ電圧の低下，ならびにオン電圧の増大による許容電流容量の減少をもたらす。この傾向はオフ電圧の高い素子ほど一層顕著に現われる。このため高速サイリスタにおける高耐圧化・大容量化と高速化とは全く相反するものでありその両立には限界がある。

高耐圧大容量の高速サイリスタの進歩の状況を示すためその制御容量（電圧×電流）／ターンオフ時間（$V \cdot A \cdot \mu s^{-1}$）を目安にとり，その変遷を図５－１に示す。逆阻止サイリスタでは，その値は3×10^4以下であるが，逆導通サイリスタにおいては1×10^5にもなろうとしている。

逆導通サイリスタは元来，ジェネラル・エレクトリック社のＫｏｋｏｓａにより提案されたものである。[55] これは素子に逆阻止機能を持たせない代りに，高いオフ電圧と，高い動作接合温度（１２５～１５０℃）を持たせようとするものであった。しかし彼の提案した新しいサイリスタは逆方向に（オン電流と匹敵するような）大きな逆電流を流すことが出来なかったため，以下に述べる逆導通サイリスタと特に区別するとき逆導電サイリスタと呼ばれることがある。この

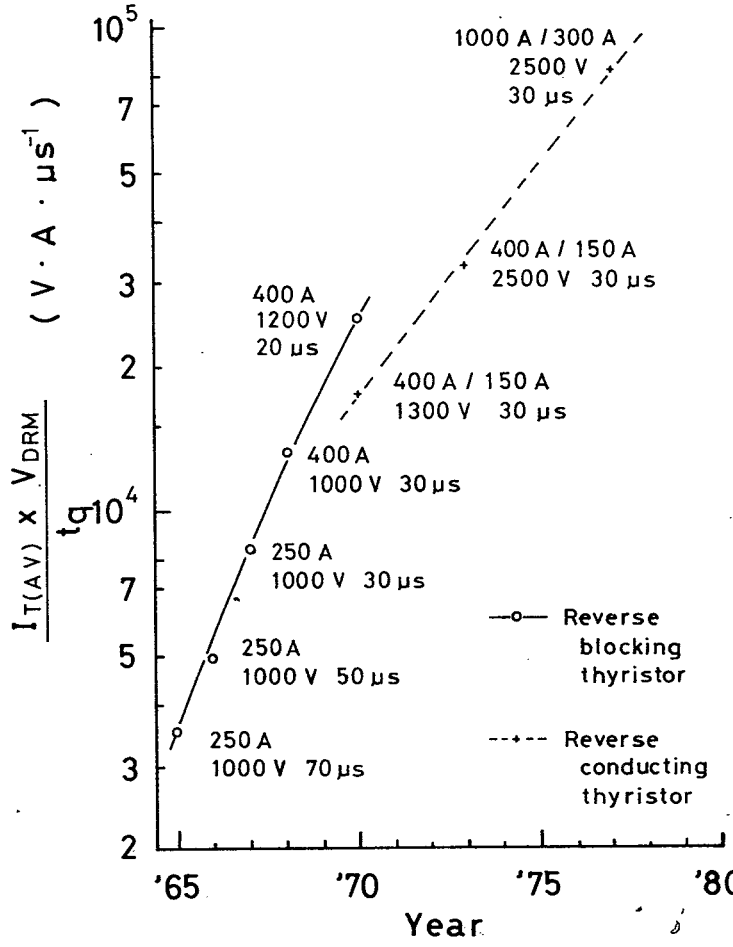


図５－１　　高速サイリスタの進歩

Progress of fast switching thyristors

逆導電サイリスタの実用化報告は未だなされていないが，本節で研究する逆導通サイリスタは日本で開発ならびに実用化されたサイリスタである。(49)(60)

逆導通サイリスタは同一シリコンウエハ中にサイリスタとダイオードとが逆並列接続された状態で存在する一種の複合素子である。この逆導通サイリスタの基本構造，図記号および静特性を図５－２に示す。

5－2　オフ電圧の設計

図５－２の逆導通サイリスタの構造図で示されたように，逆導通サイリスタでは陽極側の p_E 層と n_B 層とが短絡構造を構成している。この陽極短絡構造によって高耐圧大電流容量でしかも高速が可能という特長が生まれた。サイリスタにオフ電圧を印加した時の等価構造図を図５－３に示す。逆阻止サイリスタが pnp トランジスタ構造であるのに対して，逆導通サイリスタでは pn ダイオード構造となる。pnp トランジスタのコレクタ・エミッタ間耐圧 V_{BO} はコレクタ接合のなだれ降服電圧を V_{BD} とするとき次式で示される。

$$V_{BO} = (1-\alpha_{1N})^{\frac{1}{n}} \quad V_{BD} \qquad \cdots\cdots\cdots\cdots\cdots\cdots (5-1)$$

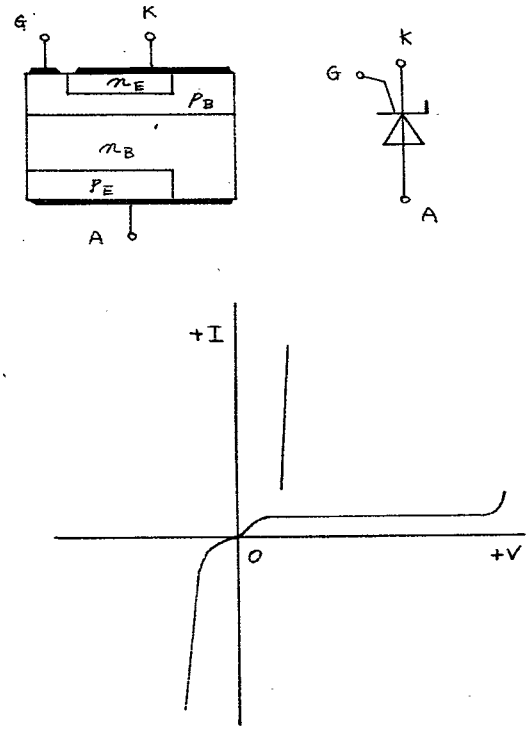


図５－２　逆導通サイリスタの構造，図記号及び陽極特性

Structure, symbol and characteristic of reverse conducting thyristor

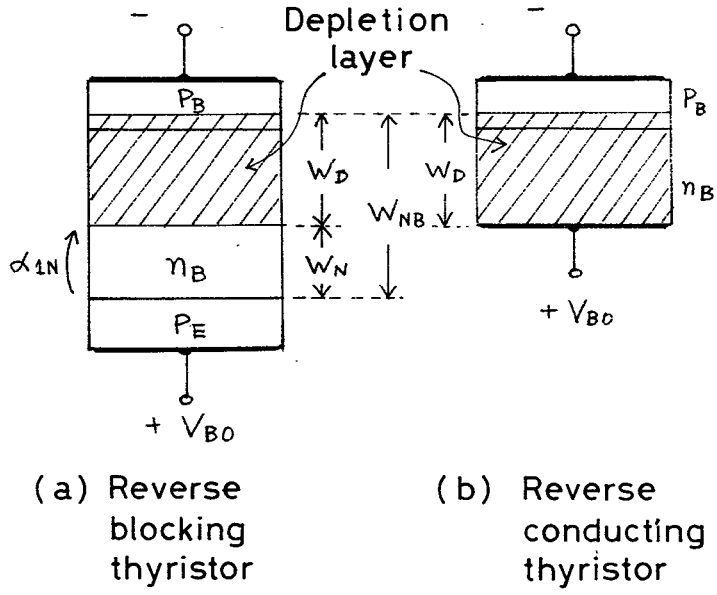


図5－3　　オフ状態での等価構造

Equivalent structure at off-state condition

ここで，

α_{1N} は n_B 層の厚み W_{NB} からコレクタ電圧 V_{BO} が印加されたときの空乏層の厚み W_D を差し引いた実質的なベース厚み W_N を有する pnp トランジスタの電流増幅率，

n は 2 ～ 4 の定数.

逆阻止サイリスタにおいて，V_{BO} をほぼ V_{BD} とするためには，実質的ベース厚さ W_N を正孔の拡散長よりも充分長くとって，α_{1N} がほぼ零になるよう設計しなければならない。これに対して逆導通サイリスタでは pn 構造であるため，中央 n_B 層の厚みは W_D のみで良い。すなわち，図 5－3 に示す W_N の長さだけ n_B 層を薄く設計することができる。この結果，逆阻止サイリスタに比べ逆導通サイリスタは

(a)　オン電圧が低くなる。（ターンオフ時間を同じとしたとき）

(b)　ターンオフ時間を短縮できる。（オン電圧を同じとしたとき）

(c)　もれ電流に対する増幅作用がないので，もれ電流が少なくなると同時に，高い接合温度まで耐圧が低下しない。

と言う特長が得られる。オフ電圧の代表的な接合温度依存性を図５－４に示す。

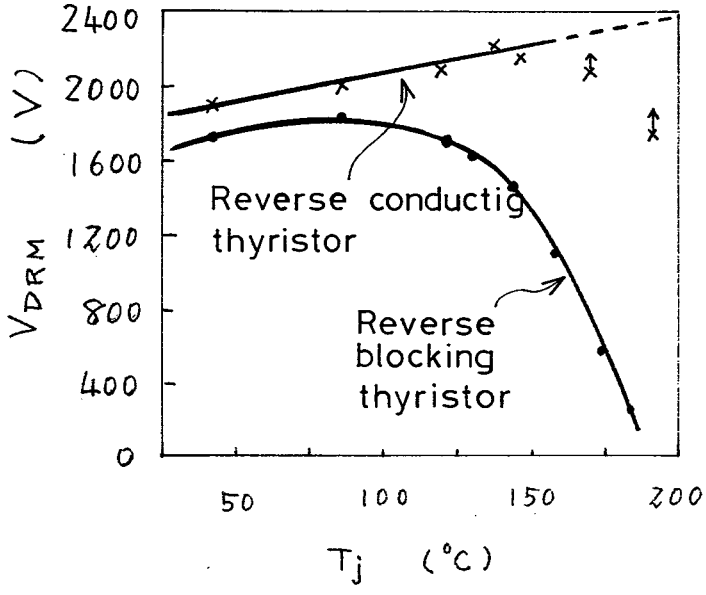


図５－４　　オフ電圧対接合温度

Off-state voltage vs. junction temperature

ｐｎ接合のなだれ降服電圧 V_{BD} に関する報告は多くあるが，[61] [62] 近似的には次式で表わされる。

$$V_{BD} = 100 \times \rho_n^{0.73} = 100\left(\frac{1}{\mu q N_d}\right)^{0.73} \quad \cdots\cdots\cdots\cdots (5-2)$$

ここで，ρ_n は高比抵抗側ｎ層の比抵抗，N_d はその不純物濃度，ｑは電子電荷量，μは易動度.

式（５－２）の関係を図で示すと図５－５となる。

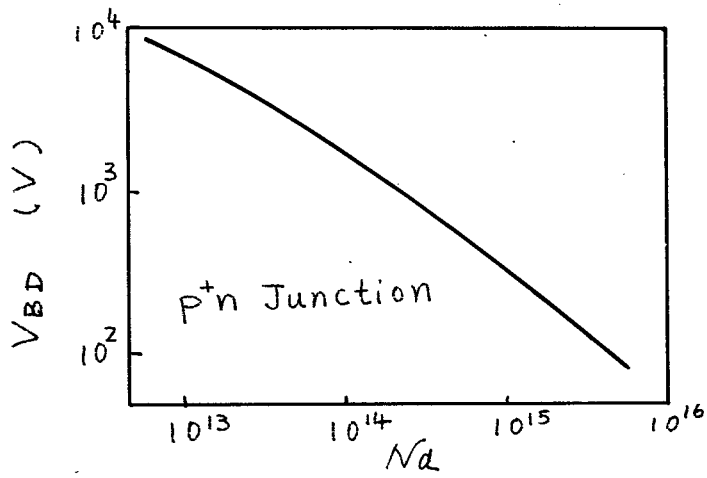


図5－5　　アバランシェ・ブレークダウン電圧対n層の不純分濃度

Avalanche breakdown voltage vs. impurity density of n layer

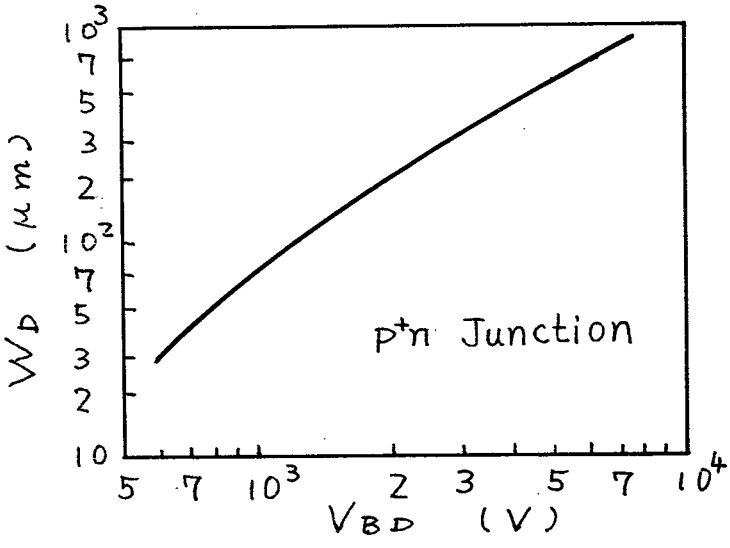


図5－6　　空ぼう層幅対ブレイクダウン電圧

Depletion layer width vs. breakdown voltage

p層の不純物度がn層にくらべ充分高い接合（p^+n 接合）の場合，印加電圧Vにおける空乏層の幅 W_D は次式で与えられる。[54]

$$W_D = \left(\frac{2(V+V_o)K\varepsilon_o}{q\,N_d}\right)^{\frac{1}{2}} = (2K\varepsilon_o\mu)^{\frac{1}{2}}(\rho_n)^{\frac{1}{2}}V^{\frac{1}{2}} \qquad \cdots\cdots\cdots(5-3)$$

ここで，V_o は拡散電位，Kは比誘電率，ε_o は真空の誘電率，ρn はn層の比抵抗.

式（5－3）に式（5－2）を代入し，印加電圧Vがなだれ降服電圧に等しいとおくと次式を得る。

$$W_D = 0.0427\times(2K\varepsilon\mu)^{\frac{1}{2}}\cdot V_{BD}^{\ 1.185} = 2.461\times10^{-6}\times V_{BD}^{\ 1.185} \qquad \cdots\cdots\cdots\cdots\cdots\cdots(5-4)$$

これより空乏層の幅 W_D はなだれ降服電圧 V_{BD} の約1.2乗に比例して長くなることが判明する。W_D と V_{BD} との関係を図5－6に示す。

5－3　高速逆導通サイリスタの製作とその定格特性

第2章～第4章および前節までの研究成果に基づき製作された，高耐圧大電流のインバータ用高速逆導通サイリスタの定格特性について述べる。

製作されたサイリスタのシリコンウエハ直径は24㎜，30㎜および40㎜でいずれもセンタゲート構造となっている。シリコンウエハ直径24㎜のシリコン基体構造図を図2－19に示す。直径30㎜のシリコン基体の構造もこれと同様のものとなっている。シリコンウエハ直径40㎜のシリコン基体構造図を図5－7に示す。すなわち，シリコンウエハの中央部がサイリスタ部となり，それを取り囲む外周部がダイオード部となっている。

これらのサイリスタはインバータの主回路に用いられ，インバータの小形軽量ならびに特性向上に所期の成績をおさめることができた。特に，シリコンウ

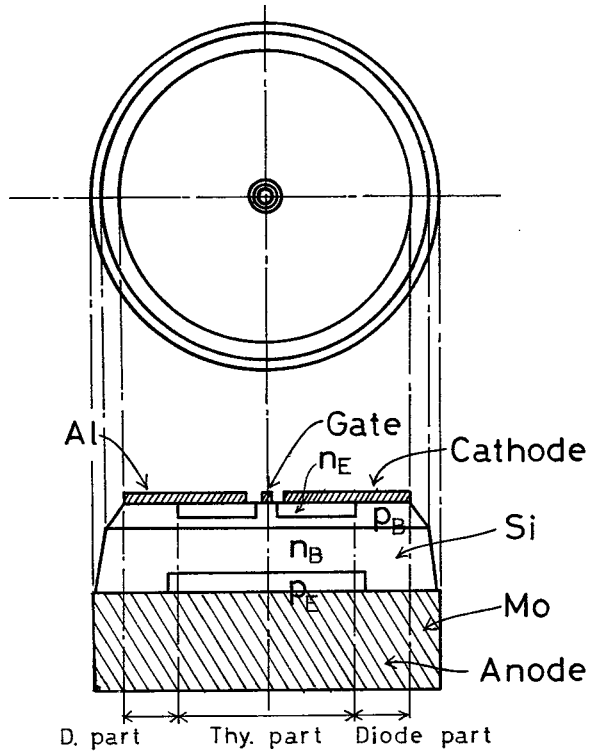


図５－７　　逆導通サイリスタのシリコン基体の構造

Structure of reverse conducting thyristor

エハ直径４０㎜ のサイリスタ FR５００AXは，表３－４に示す帝都高速度交通営団のチョッパ車搭載用チョッパ装置の主回路用素子として世界で始めて応用され，チョッパ装置の小形軽量化に大いに寄与することができた。(49)(63)
表５－１にこれらの素子の主要定格特性を示す。図５－８に平形ならびにスタッド形の逆導通サイリスタの外観を示す。

表５－１　　高速スイッチング逆導通サイリスタの定格特性

形　　名	FR150AY−12	FR300AY−12	FR500AX−24	単 位
シリコンウエハ直径	24	30	40	mm
定格ピーク繰り返しオフ電圧	600	600	1200	V
定格平均オン電流	150 （T_f =82℃）	300 （T_f= 83℃）	400（T_f= 77℃）	A
定格平均逆電流	60 （T_f =88℃）	100 （T_f= 85℃）	150（T_f=103℃）	A
定格最高接合温度	125	125	125	℃
ピーク繰り返しオフ電流	15	30	50	mA
ピークオン電圧	1.80（I_{TM}=470A）	1.75（I_{TM}=780A）	2.2（I_{TM}=1200A）	V
ピーク逆電圧	2.05（I_{RM}=190A）	2.05（I_{RM}=310A）	2.2（I_{RM}=1200A）	V
転流時臨界逆電流減少率	50	60	200	A／μs
ターンオフ時間	20	20	30	μs
サイリスタ部接合ーフィン間熱抵抗	0.15	0.10	0.05	℃／W
ダイオード部接合ーフィン間熱抵抗	0.30	0.20	0.10	℃／W

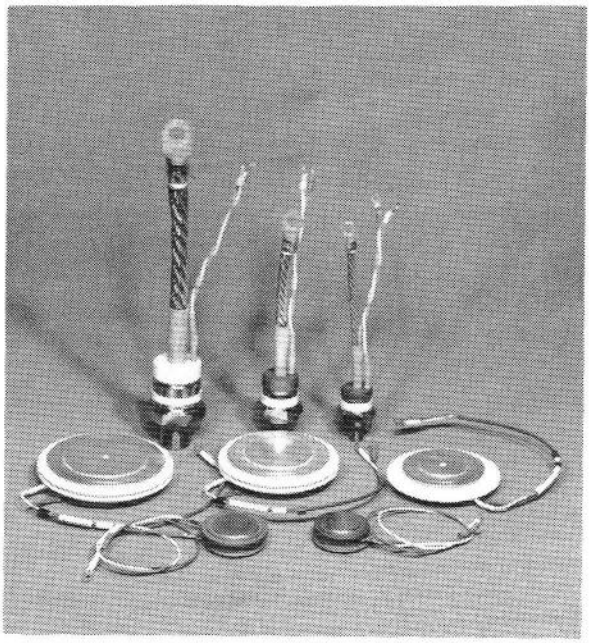


図5－8　　各種逆導通サイリスタ

Revers conducting thyristors
in stud and flat packages

5－4　あとがき

本章においては，サイリスタの高耐圧大容量化と高速化とを両立させるために考案された逆導通サイリスタの設計法，ならびにそれに基づき設計された素子について論じた。

すなわち，逆導通サイリスタにおいては，シリコンウエハ中の中央 n_B 層の厚み W_D を，p^+n 接合のブレークダウン電圧 V_{BD} で決まるn層の厚さと同じ値に設計することができる。この W_D は V_{BD} の約 1.2 乗に比例して長くなる。これらの研究成果を基にして150A，300A および400A の高速逆導通サイリスタが製作され，各種インバータの主回路素子に応用されてインバータの小形軽量ならびにインバータの特性向上に大きく寄与した。特に400A の逆導通サイリスタは世界で始めて地下鉄チョッパに応用され，逆導通サイリスタの有用性を示した。

第5章の参考文献

(60) 岡，蒲生，飯田，川上，宮嶋，石堂："高性能チョッパ用逆導通サイリスタ" 三菱電機技報，45，p471 (1971)

(61) K. G. Mckey: "Avalanche Breakdown in Silicon" Phys. Rev., 94, p877 (1954)

(62) J. Meserjian: "Determination of Avalanche Breakdown in p-n Junctions" JAP 30, p1216 (1958)

(63) H. Oka, H. Gamo: "Electrical characteristics of high voltage high power fast switching reverse conducting thyristor and its applications for chopper use" IEEE Trans. IA, IA-9 p236 (1973)

第６章　高速逆導通サイリスタのチョッパ応用に関する研究

６－１　ま え が き

本章では，高速逆導通サイリスタの低圧直流電源用ＤＣチョッパ装置への応用を研究する。高速逆導通サイリスタは架線電圧（直流）１５００Ｖ の地下鉄電車搭載用ＤＣチョッパ装置の小形軽量化を図るため日本で開発された新形素子である。(63)

一方，電気自動車や，フォークリフトのように１００Ｖ 前後の低圧直流電源に用いられるＤＣチョッパ回路は従来大きな転流コンデンサを必要として，装置の小形軽量化を阻んでいた。ここでは，高速逆導通サイリスタを用いた低圧直流電源用のチョッパ主回路を開発し，ＤＣチョッパ装置の小形軽量化を図るとともにその制御特性の向上について研究する。

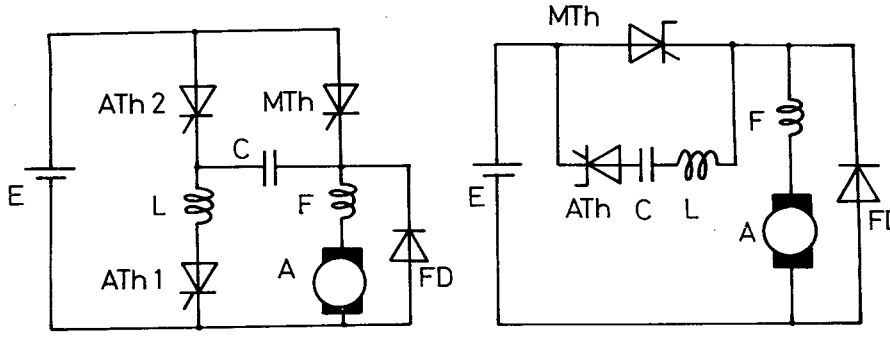
６－２　低圧直流電源用チョッパ回路

６－２－１　インパルス転流チョッパ回路

逆導通サイリスタは元来，直流電車搭載用ＤＣチョッパ装置の小形化と軽量化，ならびにその電気的性能の向上のために開発されたものである。(63) したがってこのチョッパ回路は高圧直流電源に適した回路となっている。しかしこの逆導通サイリスタは，インパルス転流回路に対して優れた適応性を示すため，単に高圧回路のみならず低圧回路においてもその優れた特長を発揮させることができる。ここでは，電気自動車や，フォークリフトのように１００Ｖ 前後の直流電源に適した逆導通サイリスタのチョッパ回路について研究する。(64)

直流電動機を制御するチョッパ回路を大別すると，図６－１ａに示すブリッジ方式と，図６－１ｂ に示す直列方式の２方式がある。

ブリッジ方式ではブリッジを構成する主回路中の１アームに負荷が接続されている。この方式はサイリスタの使用本数が若干他とくらべ多くなるが，コンデ



(a) Circuit diagram for the low voltage dc motor control.

(b) Circuit diagram for the high voltage dc motor control.

図６－１　　従来型のチョッパ主回路

Circuit diagrams of the conventional dc chopper circuits.

ンサへの昇圧充電機能があり本質的に低圧直流電源に適している。

一方，昇圧充電機能のない直列方式は本質的に高圧回路に適しており，直流電車用チョッパに広く用いられている。図６－１ａ のブリッジ方式のチョッパ回路における各部波形を図６－２ に示す。

図６－１ａ のブリッジ方式のチョッパ回路動作は次の通りである。

まず，補助サイリスタ ATh_2 をオンさせて，転流コンデンサＣを充電する。

次に主サイリスタ MTh と補助サイリスタ ATh_1 をオンさせると，MTh にはＬＣの共振電流と，負荷電流とが重じようして流れる。その時，Ｃの電圧の極性は反転されると共に３Ｅに昇圧される。ATh_2 がオンされると，MTh は逆バイアスされる。そして負荷電流が ATh_2 に転流し，MTh はオフする。

転流期間中，負荷電流 I_0 が一定とすると，逆バイアス期間 t_0 および転流コンデンサＣは次式で与えられる。

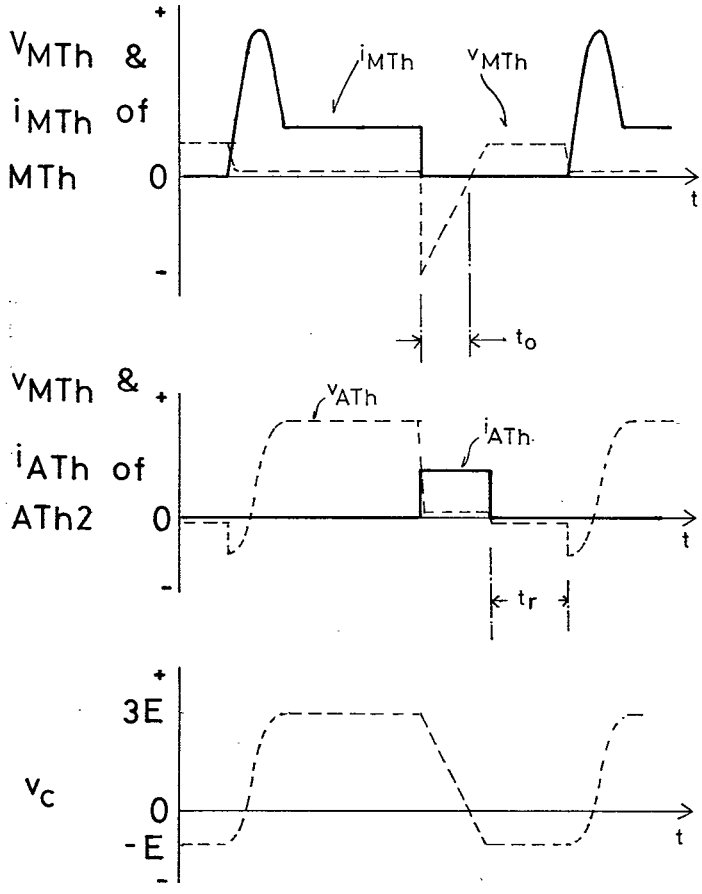


図６－２　　低圧用チョッパの電圧・電流波形

Waveforms in low voltage DC chopper

$$t_o = \frac{3EC}{I_o} \geq t_q \qquad \cdots\cdots\cdots\cdots\cdots (6-1)$$

あるいは

$$C = \frac{t_o\ I_o}{3E} \geq \frac{t_q\ I_o}{3E} \qquad \cdots\cdots\cdots\cdots\cdots (6-2)$$

ただし，Ｅは直流電源電圧，

t_q はサイリスタのターンオフ時間．

しかし，この方式は逆バイアス期間 t_o が負荷電流の大きさに反比例しているため，重負荷では t_o がターンオフ時間より短くなって転流失敗をおこす。また，軽負荷においても，コンデンサの放電が不充分となってやはり転流失敗が生じる。

チョッパ回路の優劣は，その安定に制御できる制御範囲が広いことと，同一負荷電流をいかに小さな転流コンデンサで制御できるかで評価される。この点から見ると，逆阻止サイリスタを用いたブリッジ方式のチョッパ回路は，制御範囲が狭く使いにくい回路と言える。

一方，図６－１ｂの直列方式では，転流エネルギーを最小とする転流コンデンサＣの値は次式で与えられる。(65)

$$C = 0.893\,\frac{I_o\ t_o}{E} \geq 0.893\,\frac{I_o\ t_q}{E} \qquad \cdots\cdots\cdots\cdots\cdots (6-3)$$

すなわち，図６－３において

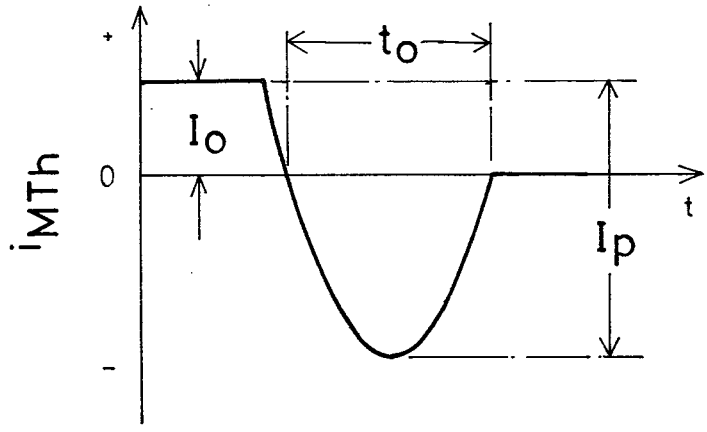


図６－３　　転流時の主サイリスタ電流波形

Current waveform of main thyristor at commutation

$$\mathrm{Cos}\ \frac{\omega t_o}{Z} = \frac{I_o}{I_p} = \frac{1}{X} \qquad \cdots\cdots\cdots (6-4)$$

ここで

$$\omega = \frac{1}{\sqrt{LC}} \qquad \cdots\cdots\cdots (6-5)$$

$$X = \frac{I_p}{I_o} \qquad \cdots\cdots\cdots (6-6)$$

$$\frac{1}{\sqrt{LC}} = \frac{2}{t_o}\ \mathrm{Cos}^{-1}\left(\frac{1}{X}\right) \equiv g(X) \qquad \cdots\cdots\cdots (6-7)$$

ここで，MTh ターンオフ させるために，転流回路に蓄えられたエネルギーを Wとすると

$$W = \frac{1}{2} CE^2 = \frac{1}{2} L I_p^2 \qquad \cdots\cdots\cdots (6-8)$$

$$W = \frac{1}{2}\sqrt{LC}\ E I_p = \frac{1}{2}\ \frac{t_o}{2\,\mathrm{Cos}^{-1}\frac{1}{X}}\ E X I_o \qquad \cdots\cdots\cdots (6-9)$$

$$\frac{W}{E\ I_o\ t_o} = \frac{X}{4\,\mathrm{Cos}^{-1}\frac{1}{X}} \equiv h(X) \qquad \cdots\cdots\cdots (6-10)$$

を得る。このノーマライズされたエネルギーh (X)は X = 1.5 のとき最小値 0.446 となり，このとき

$$\frac{t_o}{\sqrt{LC}} = 1.68 \qquad \cdots\cdots\cdots (6-11)$$

となる。したがって，転流回路のコンデンサCの値は

$$C = \frac{X}{g(X)}\left(\frac{I_o\ t_o}{E}\right) = 0.893\ \frac{I_o\ t_o}{E} \geq 0.893\ \frac{I_o\ t_q}{E} \qquad \cdots\cdots (6-12)$$

となる。

直列方式では，コンデンサCは直流電源電圧Eまで充電される。回路には昇圧機能がないため，過大な電圧がコンデンサに充電され，その電圧が素子の耐圧をおびやかす事はない。また，軽負荷においてもチョッパ動作が不安定になる事はない。その反面，転流コンデンサの大きさは，式（6－2）にくらべ約2.68 倍となっている。

この両方式の長所を取り込んだインパルス転流式チョッパ回路を図6－4に示す。本回路においては，主サイリスタ MTh として逆導通サイリスタが用いられ，転流回路にはインパルス転流方式が用いられている。また，補助サイリスタ ATh2には並列に放電用ダイオードADと放電用抵抗Rの直列体が接続されている。この新回路は次のように動作する。

ATh2をオンさせてCを充電させる。このとき，直流電源電圧E以上に充電された電圧は，放電用ダイオードADと放電用抵抗Rを通して放電され，コンデンサ電圧は電圧Eにクランプされる。ここで，MTh とATh1 がオンされると，負荷電流が流れると共に，LC共振によりCの電圧は反転されながら3Eに昇圧される。

次にATh2をオンさせると，C→L→MTh→ATh2→Cの閉ループに共振電

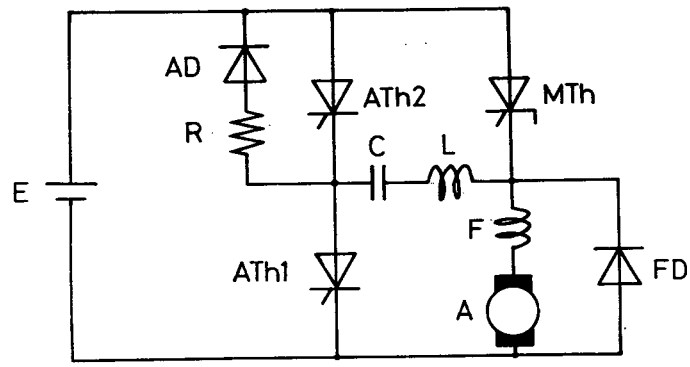


図6－4　　インパルス転流新型チョッパの主回路

Circuit diagram of the new impulse commutation dc chopper.

流が流れ，MTh（逆導通サイリスタ）がターンオフする。反転されたCの電圧は，ADとRにより電圧Eにクランプされるので，Cの電圧が共振によって異常に上昇し，サイリスタの耐圧をおびやかすことは全くない。各部の波形を図6－5に示す。

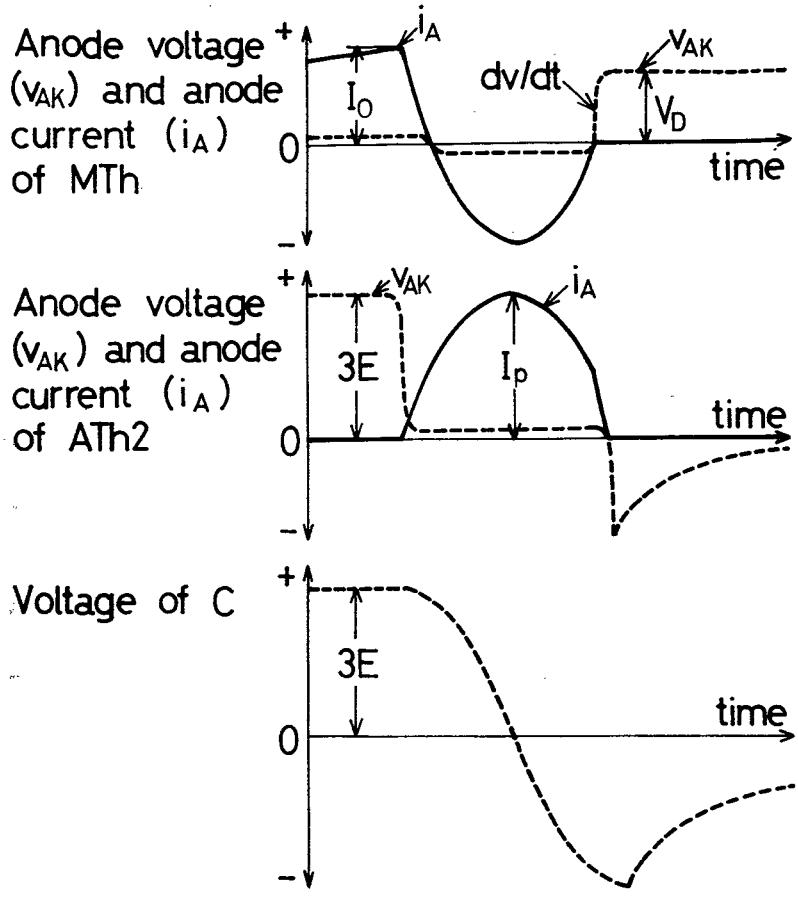


図6－5　　主サイリスタの転流時の電圧・電流波形

Voltage and current waveforms at the commutation of the main thyristor.

転流コンデンサの充電電圧は３Ｅであるため，必要なＣの大きさは

$$C = 0.893 \times \frac{I_o\ t_o}{3E} = 0.298\ \frac{I_o\ t_o}{E} \qquad \cdots\cdots\cdots\cdots\cdots (6-13)$$

となる。

式（６－１３）と式（６－２）とをくらべると，必要なＣの大きさは 0.89 倍に減少していることが判る。また，軽負荷時の制御特性も改善され，無負荷運転が可能となっている。Ｃに充電される電圧は直流電源電圧の３倍であるが，直流電圧そのものが １００V 前後と低いため，３倍に昇圧されてもコンデンサの耐圧がおびやかされることも，また，コンデンサの耐圧ランクを一段上げる必要もない。また，式（６－１３）を式（６－３）とくらべると必要なＣの大きさは 0.33 倍に減少していることが判る。両回路ともインパルス転流回路を使用し，制御特性は同一であるから，図６－４の新回路の性能が格段に向上していることが判る。

6-2-2　ＴＣ転流チョッパ回路

逆導通サイリスタとインパルス転流方式を用いて転流コンデンサを飛躍的に減少させた回路を図６－４に示したが，さらに転流コンデンサを減少させた新しいチョッパ回路を図６－６に示す。本回路においては転流用変流器を用いて，サイリスタを強制的に転流させるＴＣ転流回路[66]を採用している。ＴＣ転流方式についてはすでに詳細な動作解析がなされている。[46]
ここでは，回路動作を簡単に説明するとともに，実用的な回路解析をおこなう。[67] [68]

今，Ｃは３Ｅに充電され，MTh から負荷電流 I_o が供給され，そして転流用変流器ＣＴの磁束は $+\Phi max$ になっているとする。ATh2 をオンさせると，Ｃから負荷電流が供給されるが，Ｃ→Np→MTh→ATh2 →Ｃの閉ループを流れる電流はＣＴのトランス作用によって nI_o に制限される。このＣＴの磁束はプラス側よりマイナス側に移動し，図６－７に示すようにＣＴの磁束が

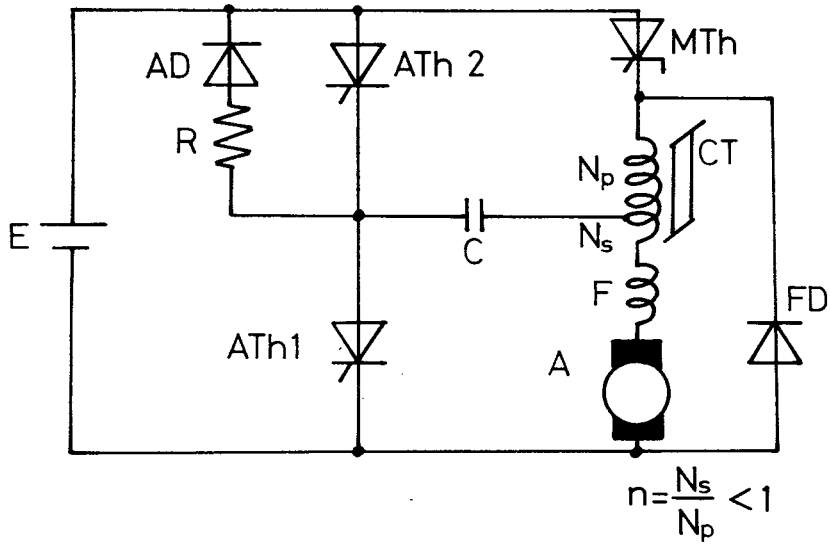


図６－６　　ＴＣ形チョッパの主回路

Circuit diagram of the transformer commutation dc chopper.

－Φmaxに達してマイナス側で飽和すると，ＣＴの飽和インダクタンスとＣとでの共振がおこる。この共振電流はＣ→Np→MTh→ATh2→Ｃの閉クールプを流れ，Ｃの電圧は一気に反転される。Ｃの電圧が反転されると，CTの磁束レベルは－Φmaxから＋Φmax の方向に移動し，＋Φmaxに達するとＣＴのトランス作用が消失するためMThには逆電流は零となりMThはオフする。MTh がオフすると，負荷電流は E→A→F D→Np→Ns→F の閉回路を循環し，Ｃの電圧はその間にＣ→R→A D→E→F D→Np→ Ｃの経路を通して放電し，電圧Ｅに減少する。

負荷電流の大きさが大きくなると，ＣＴの磁束が－Φmax に達する前に Ｃの電圧が反転するようになり，ＬＣの共振は生じなくなる。したがって，MThを流れる逆電流は転流期間中 nI_0 一定となる。すなわち，重負荷での ATh2の電流波形は図６－８ａ のような台形波となる。そして，MTh を逆バイアスしている期間は，（$t_4 - t_1$）となる。

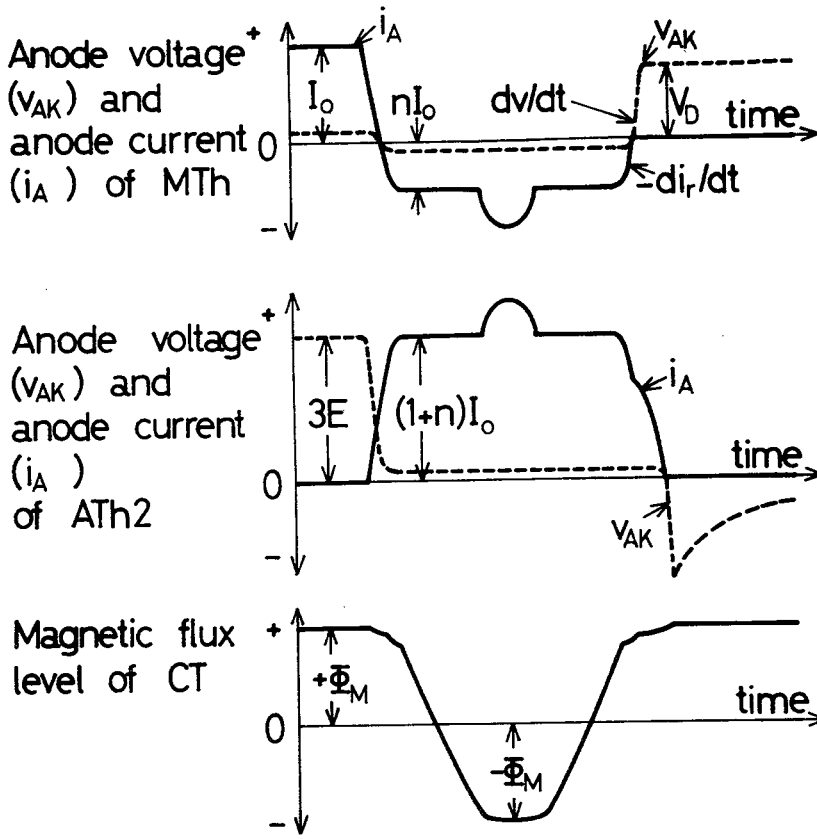
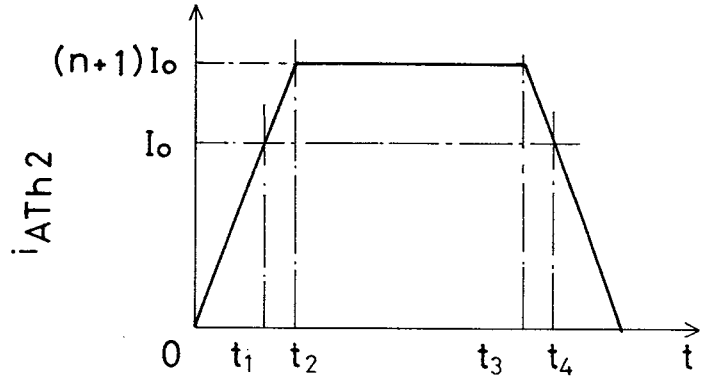
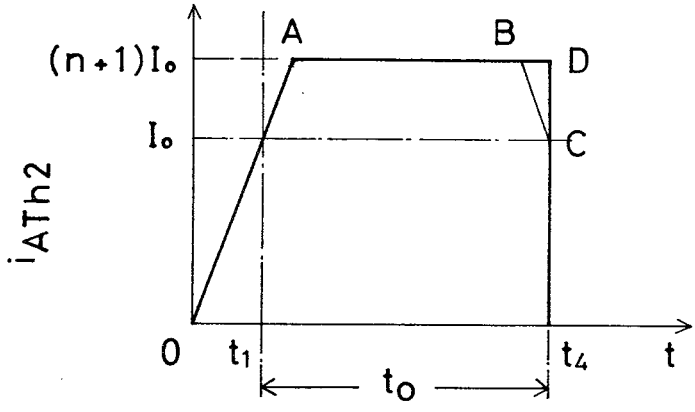


図６－７　　主サイリスタ転流時の電圧・電流波形と磁束レベル

Voltage and current waveforms and magnetic flux level at the commtation of the main thyristor.



(a) Actual current waveform



(b) Waveform for calculation

図6－8　　ATh_2の電流波形

Current waveforms of ATh2

時間0からt_4までに流れた電流の総電荷量がMThをターンオフするのに必要なコンデンサの電荷量Qqであるが，計算を簡略化するため，ATh2を流れる電流波形を，図6－8bのような台形波とみなす。すなわち（$t_4 - t_3$）は数μsであるのでこの様な近似が成立する。

Q_q は

$$Q_q = \frac{1-n^2}{2m} I_o^2 + (n+1) I_o t_o \qquad \cdots\cdots\cdots\cdots (6-14)$$

ここで

$$n = \frac{N_s}{N_p} \qquad \cdots\cdots\cdots\cdots (6-15)$$

m は ATh2 のオン電流上昇率，

I_o は転流期間中の負荷電流，

$t_o = (t_4 - t_1) \geq t_q$

この間，コンデンサの電圧は＋３Ｅから－３Ｅを往復しているので，コンデンサに蓄えられた電荷 $Q_c = C \times 3E$ の２倍の電荷が転流動作に寄与している。

$$Q_q = 2Q_c = 2 \times C \times 3E = 6CE \qquad \cdots\cdots\cdots\cdots (6-16)$$

式（６－１４）と式（６－１６）より

$$C = \frac{(n+1) I_o t_o}{6E} \left(1 + \frac{1-n}{2m} \cdot \frac{I_o}{t_o}\right) \qquad \cdots\cdots\cdots\cdots (6-17)$$

$$t_o = \frac{6EC}{(n+1) I_o} - \frac{1-n}{2m} I_o \qquad \cdots\cdots\cdots\cdots (6-18)$$

を得る。

ここで，表６－１，表６－２の諸元と，図６－１６ の波形から得られた動作条件を式（６－１７）に代入すると，

$$C = 0.24 \frac{I_o t_o}{E} \qquad \cdots\cdots\cdots\cdots (6-19)$$

となって，図６－６の転流用変流器を用いたブリッジ方式のＴＣ転流チョッパ回路が他の回路，すなわち図６－１ａ，図６－１ｂ，および図６－４の回路とくらべ一番小さな転流コンデンサですむことが判明した。[64] 表６－３に同一転流限界条件に対する各種チョッパ主回路の必要諸元と転流コンデンサの大きさを示す。

表６－１　　チョッパ主回路の諸元

記　　号	仕　　様
MTh	$I_{T(AV)}=150A$, $I_{R(AV)}=60A$ $V_{DRM}=200V$, $t_q=15\mu s$
ATh1, ATh2	$I_{T(AV)}=70A$, $V_{DRM}=200V$ $t_q=100\mu s$
AD	$I_{F(AV)}=30A$, $V_{RRM}=200V$
FD	$I_{F(AV)}=200A$, $V_{RRM}=200V$
C	$25\mu F$　図６－４及び，図６－６とも同じ
CT	断　面　積　　$5\,cm^2$
	飽和インダクタンス　　$\doteqdot 4\mu H$
	材　　質　　フェライト
	巻　数　比　　n = 0.2
サージアブゾーバ	$C=0.5\mu F$, $R=10\Omega$
E	48V
直流モータ	5kW

表６－２　　チョッパの動作条件

項　　目	動　作　条　件
負　荷　電　流	１０～１００A
過　　電　　流	３００A ，３０秒
動　作　周　波　数	５～３３０Hz
デューティサイクル	５～９５％　（３３０Hz 時）
周　囲　温　度	３０℃
風　　速	２ｍ／ｓ

表６－３　　チョッパ性能比較

	従　来　形		新　　形	
	ブリッジ形※	チョッパ形	インパルス転流形	ＴＣ転流形
全素子数	4	3	5	5
リアクトル	空　芯	空　芯	空　芯	可飽和形
コンデンサ	３０μF	８０.４μF	２６.８μF	２１.６μF
転流限界条件	$E=50V$，$I_o=300A$，$t_o=15\mu s$			

※ 無負荷運転不可能

6−2−3　新形チョッパの評価

2種類の新形チョッパ回路を示し，いずれの回路も従来の回路にくらべ，必要な転流コンデンサの大きさが小さくて良いことを理論的に示したが，ここでは実際にチョッパ回路を動作させ，その優位性を実験で実証する。

逆導通サイリスタにはスタッド形のものもあるが，ここでは図6−9に示したような平形素子を用いて実験をおこなった。実験では，一番電流容量の小さな150A クラス（サイリスタ部電流定格）のものを図6−10 に示す軸流形風冷スタックに組込み，実負荷試験をおこなった。

主サイリスタとして，逆導通サイリスタを用いると，

(a)　主回路結線が簡素化される。

(b)　転流コンデンサの大きさは，逆阻止サイリスタ使用時にくらべ，半分ですむ。

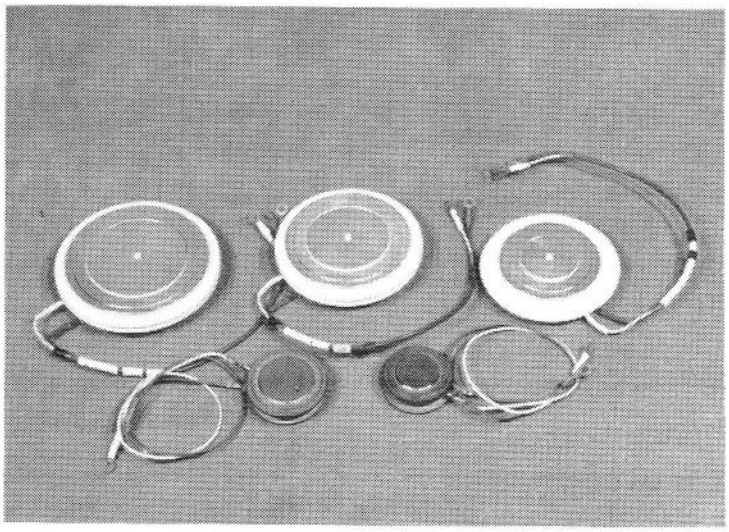


図6−9　　平形逆導通サイリスタ

Various types of reverse conducting thyristors in flat packages

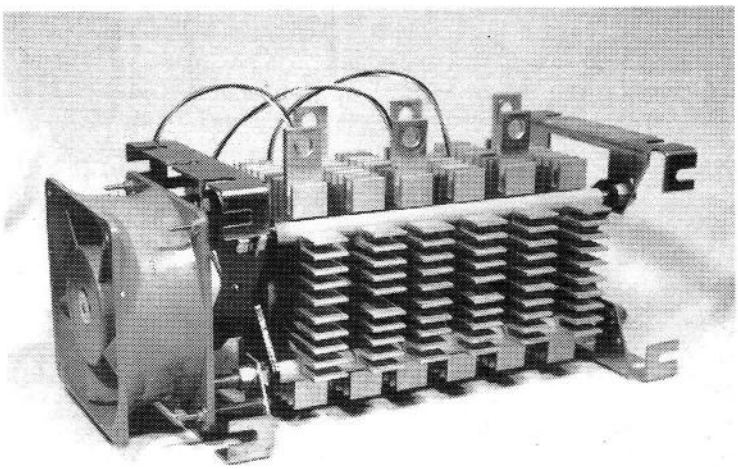


図6－10　　軸流冷却型風冷スタック

Stack assembly in coaxial cooling flow type

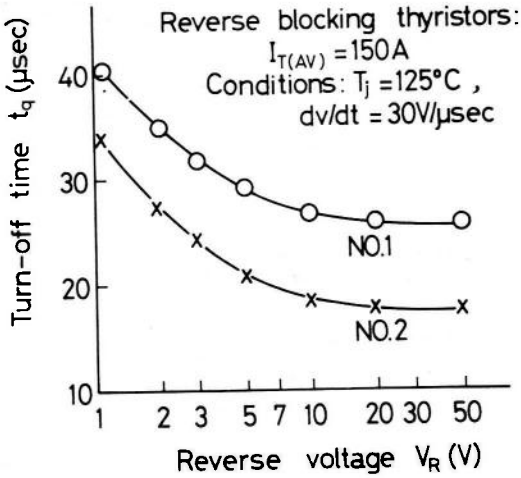


図6－11　　逆阻止サイリスタのターンオフ時間対逆電圧

Turn-off time vs. reverse voltage of reverse blocking thyristors.

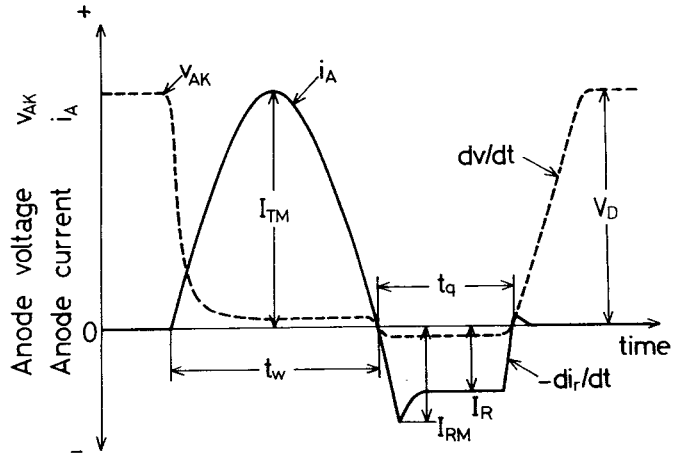


図６－１２　　ターンオフ時間測定用の電圧・電流波形

Proposed voltage and current waveforms for the turn-off time measurement.

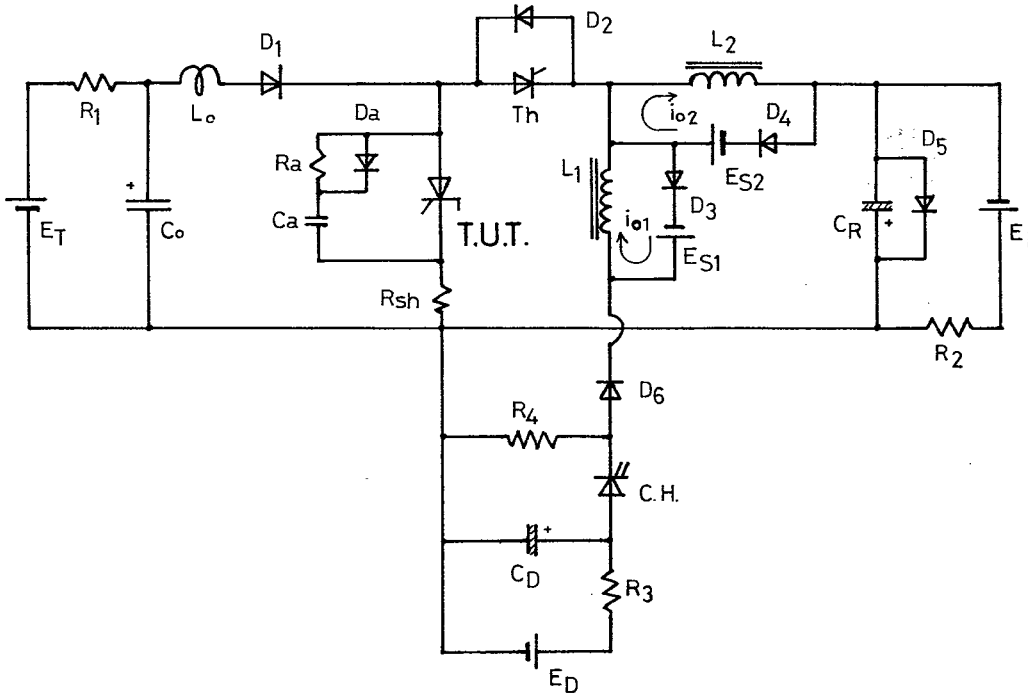


図６－１３　　ターンオフ時間測定回路

Turn-off time measurement circuit

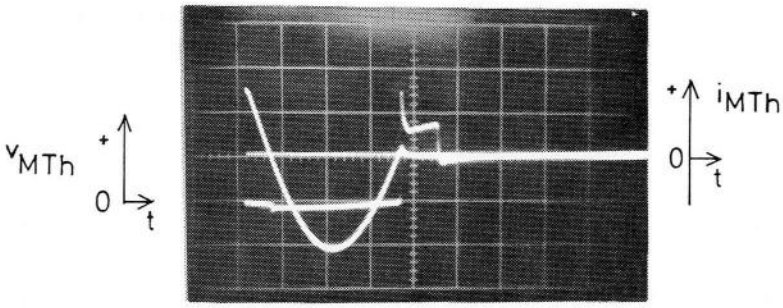
などの特長がでる。すなわち，逆阻止サイリスタのターンオフ時間には逆バイアス電圧依存性があり，ダイオードと逆並列接続時のように逆バイアス時間が１Ｖ位になると，ターンオフ時間は図６－１１に示すように約２倍になる。一方，逆導通サイリスタのターンオフ時間は，図６－１２に示すように，実使用に近い大きな逆電流を流して測定されているので，ターンオフ時間が測定時と使用時とで変化することがない。なお，図６－１３にターンオフ測定回路を示す。(69)

インパルス転流チョッパ回路における主サイリスタ（MTh，逆導通サイリスタ）と補助サイリスタ（ATh2，逆阻止サイリスタ）の波形を図６－１４に示す。主サイリスタの通電終了後も，引きつづき補助サイリスタには電流が流れ，その間，主サイリスタには誘起された過電圧が印加される。

この過電圧はフライホイーリングダイオードＦＤの配線インダクタンスと転流電流の上昇率（ｄｉ／ｄｔ）とにより生じたものであり，配線にあたってはＦＤへの配線が短くなるような配慮が必要である。

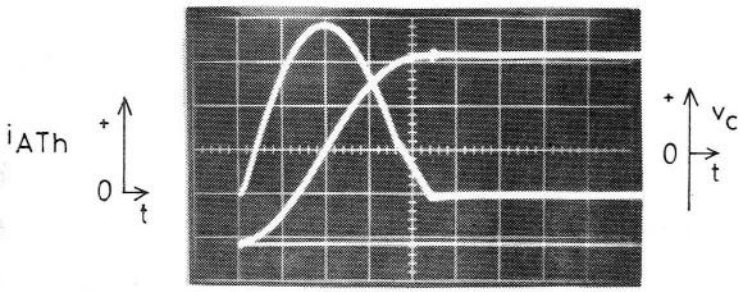
過負荷時のMTh電流とATh2電流を図６－１５に示す。負荷電流が大きくなるほど転流余裕時間が減少し，転流重なり時間が長くなることが判明する。

ＴＣ転流チョッパ回路における主サイリスタ（ＭＴｈ，逆導通サイリスタ）の電圧電流波形を図６－１６に示す。図６－１６ａは定常負荷時の波形であり，転流用変流器ＴＣが飽和して共振電流が流れている様子が判る。一方，図６－１６ｂは重負荷時の波形であり，ＴＣは逆方向に飽和せず，ＭＴｈの逆電流は一定になっている様子が判る。この図より



100 A/div. 10 μs/div.
50 V/div.

(a) Waveforms of MTh



100 A/div. 10 μs/div.
100 V/div. $I_L \simeq 90$ A

(b) Waveforms of ATh & C

図6－14　転流時の波形（定格負荷時）

Waveforms at commutation
(impulse commutation at rated load condition)

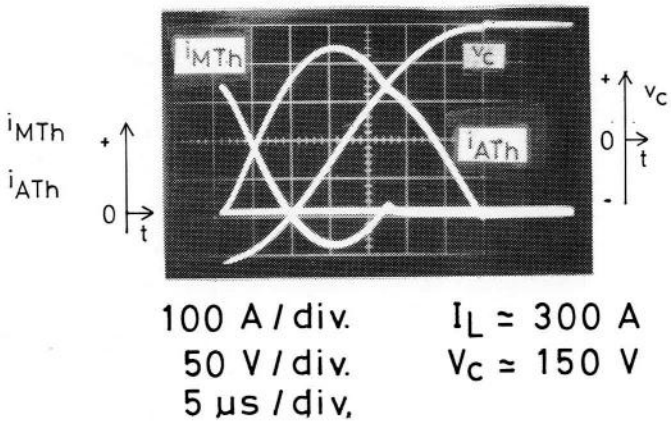


図６－１５　　転流時の波形（過負荷時）

Waveforms at commutation
(impulse commutation at overload condition)

$$\left.\begin{array}{l} m = 40 \ \ A/\mu s \\ I_o = 200A \\ E = 50 \ \ V \end{array}\right\} \cdots\cdots\cdots\cdots\cdots (6-20)$$

であり，

$$C = 25\mu F$$

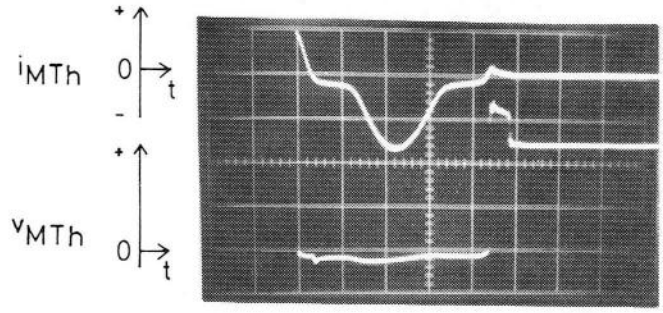
$$n = 0.2$$

であるので，これらの値を式（６－１８）に代入すると

$$t_o = 29.2\mu s \qquad \cdots\cdots\cdots\cdots\cdots (6-21)$$

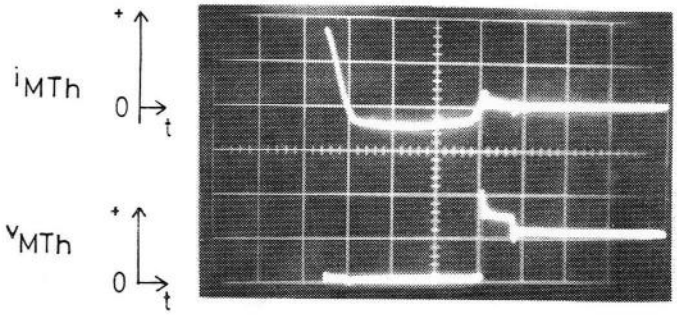
が得られる。

一方，図６－１６ｂ より，ＭＴｈの逆電流通電期間は３０μｓ である。これよりＴＣ転流チョッパ回路の設計においてその転流コンデンサの大きさは，



100 A / div.　　10 μs / div.
20 V / div.　　$i_L \simeq 90$ A

(a)　Rated load condition



100 A / div.　　10 μs / div.
50 V / div.　　$i_L \simeq 200$ A

(b)　Overload condition

図６－１６　　転流時の波形（ＴＣ転流方式）

Waveforms at commutation
(transformer commutation)

式（6−17）により得られる値のものを使用すれば良いことが実験から立証された。

6−3　あとがき

本章においては，高速逆導通サイリスタを，低圧直流電源用チョッパ回路に応用することを研究した。

インパルス転流方式のブリッジ形チョッパ主回路の主サイリスタに逆導通サイリスタを用い，共振による過充電圧防止回路を付加することにより，広い制御範囲をもち，転流コンデンサの大きさが従来の$\frac{1}{3}$でよい新チョッパ回路を開発した。また，この新回路にＴＣ転流回路方式を応用することによって，転流コンデンサは従来とくらべ0.27倍に減少できた。

転流コンデンサの大きさを決める新しい設計式を導入すると共に，実負荷試験によってその性能の優れていることを実証した。

第６章の参考文献

(64) T. Iida, H. Iwamoto, H. Oka, S. Funakawa : "New dc chopper circuit using fast switching reverse conducting thyristors for low voltage DC motor control"
IEEE Trans. IA, IA−16 p111 (Jan./Feb. 1980)

(65) B. D. Bedford, R. G. Hoft : "Principle of inverter circuits" NewYork, Wiley

(66) 赤松，熊野，矢野，川畑，加我，長南："サイリスタ高性能転流法とその応用"
三菱電機技報，47 p321 (1973)

(67) 飯田，岩本，宮本："逆導通サイリスタを用いたバッテリー車制御用ＤＣチョッパ方式"
昭和４９年電学全国大会 ♯４９０

(68) 飯田，岩本："逆導通サイリスタによるｄｃチョッパ"
昭和４９年電気四学連合大会 ♯５１

(69) 飯田，石堂："逆導通サイリスタのターンオフ時間について"
電気学会電子回路・制御装置合同研究会資料ＥＣＴ−７２−２２，(ＰＣＣ−７２−６) (１９７２)

第 7 章　　結　　論

高速サイリスタの動特性，およびそれに基づく高速サイリスタの接合温度上昇計算と電流定格に関する研究ならびに，高速逆阻止サイリスタと高速逆導通サイリスタの設計，および高速逆導通サイリスタのチョッパ応用に関する一連の研究を行なった。本研究によって得られた主な結果を以下に要約し，本論文の結論とする。

7－1　第2章の結論

第2章では高速サイリスタの接合温度上昇計算に必要な動特性であるターンオン広がり速度，過渡オン電圧，局部導通時の熱抵抗および逆導通サイリスタの逆損失による熱抵抗の変化について論じ，以下の結論を得た。

(1)　ターンオン広がり速度は局部導通領域での電流密度の対数値に比例する。

(2)　過渡オン電圧は局部導通領域の電流密度の関数で与えられる。広がり速度を 0.1 ㎜／μs 一定として計算しても，実用上支障のない精度の過渡オン電圧が算出できる。

(3)　局部導通時の接合－基準点間熱抵抗は有効陰極外径の対数値に逆比例する。この逆比例定数は素子の電流定格やその外形とはほぼ無関係な一定値である。

(4)　逆導通サイリスタのサイリスタ部接合－基準点間熱抵抗は局部導通面積と逆損失の関係式で表わすことができる。これらの関係式はそれぞれ多項式の形で数式表示することができる。一方ダイオード部接合－基準点間熱抵抗は逆損失のみの関数となり，これも多項式の形で数式表示することができる。

7－2　第3章の結論

第3章では逆阻止サイリスタの高周波電流定格と，インパルス転流電流定格ならびに逆導通サイリスタのHF－PWMインバータ応用におけるサイリスタの

電流定格を計算で求める方法を研究し，更にサブサイクルサージ電流定格について論じ，以下の結論を得た。

(1) 逆阻止サイリスタの高周波電流定格およびインパルス転流電流定格は，ターンオン広がり現象を考慮した過渡オン電圧と熱抵抗および過渡熱インピーダンスを用いて算出することができる。

(2) サイリスタの許容電流は通電パルス電流幅が狭くなるほど増加するが，約100μsのところから局部導通状態の影響が出はじめて，これより狭くなるほどその許容電流値は急激に減少する。

(3) インパルス転流回路応用については，インパルス転流電流のパルス幅が50～100μsであるため，サイリスタの許容電流決定に際しては慎重な検討が望まれる。

(4) 接合温度上昇計算値と通電試験で得られた実測値とを比較した結果，計算値に補正定数1.0～1.6を乗ずれば計算値は実測値とよく一致した。

(5) HF－PWMインバータ応用における逆導通サイリスタの電流定格は，ターンオン広がり現象に起因する諸特性変化と，逆損失により変化する熱抵抗を考慮して算出することができる。この計算で得られた値は通電試験で得られた実測値とよく一致する。

(6) HF－PWMインバータ応用における逆導通サイリスタの電流定格は，負荷の力率およびインバータ主回路中のアームの位置によっても影響を受ける。

(7) サブサイクルサージオン電流耐量を表わすために用いられていたI^2t値は一定値ではなく，$I^2\sqrt{t}$値が一定である。

7－3 第4章の結論

第4章では，高耐圧大電流高速サイリスタの基本的設計に関する事項について，特にターンオフ時間とオン電圧との関係，および過渡オン電圧とゲート構造について論じ，この成果に基づき製作された高耐圧大電流の高速スイッチング

サイリスタの定格特性について報告する。

(1) ターンオフ時間を短くするほど，オン（状態）特性中の立ち上り電圧が増加する。

(2) 高速サイリスタの高周波電流容量は過渡オン電圧に依存している。この過渡オン電圧を低くするためゲートと相対向する陰極周長を長くした各種のゲート電極構造が開発されている。

(3) 1200V・400A・20μsの高速サイリスタ FT500BYを製作し，直流電車搭載用チョッパ装置の主サイリスタおよび転流用サイリスタに応用して，所期の成績をおさめることができた。

(4) 1200V・400A・3kHzおよび5kHz高速サイリスタ FT500DY，FT500EYを製作し，各種焼入れ用の高周波インバータに応用し，所期の成績をおさめることができた。

7－4 第5章の結論

第5章では，高耐圧大電流高速逆導通サイリスタの基本設計について，特にシリコンウエハ中央の n_B 層の厚さとブレークダウン電圧との関係について論じ，この関係に基づいて設計されたインバータ用高速逆導通サイリスタの定格特性について報告する。

(1) 逆導通サイリスタの中央 n_B 層の厚さは，p^+n接合のブレークダウン電圧で決まる厚さと同じ値に設計することができる。

(2) 600V・150A および600V・300Aでターンオフ時間が20μsの逆導通サイリスタを製作し，各種インバータの主回路に応用してインバータの小形軽量に寄与することができた。

(3) 1200V・400Aターンオフ時間30μsの逆導通サイリスタを製作し，世界で初めて地下鉄チョッパに応用することに成功した。

7－5　第6章の結論

第6章では，高速逆導通サイリスタを用いた低圧直流電源用チョッパ回路について検討し，以下の結論を得た。

(1)　高速逆導通サイリスタは高圧直流回路のみならず，低圧直流回路にも応用でき，チョッパ装置の小形軽量に寄与できる。

(2)　インパルス転流方式のブリッジ形チョッパ回路ならびに，転流変流器を用いた強制転流方式を応用したブリッジ形チョッパ回路を新たに開発した。

(3)　新しく開発されたチョッパ回路では転流コンデンサの大きさが大幅に減少すると共に，負荷電流の制御範囲幅が広く無負荷でも安定に動作することができる。

(4)　実負荷試験により新回路方式の持つ優れた特長が実証された。

謝　　辞

本論文をまとめるにあたって，終始懇切なる御指導と御鞭達を賜った大阪大学基礎工学部教授・藤沢和男博士に深く感謝いたします。

また，本論文につき懇切なる御指導を頂いた大阪大学基礎工学部教授・難波 進 博士，大阪大学基礎工学部教授・末田 正 博士，大阪大学基礎工学部教授・浜川圭弘博士，大阪大学基礎工学部教授・白江公輔博士に厚くお礼申し上げます。

本研究の進展にあたり，懇篤なご教示と適切な御助言を頂いた大阪電気通信大学教授・清水潤治博士に厚く御礼申し上げます。

本研究遂行にあたり，絶えざる御指導と御鞭達を賜わり，また本論文作成の機会を与えて下さった三菱電機ＬＳＩ研究所所長・岡 久雄博士，ＬＳＩプロセス技術部部長・中田秀文博士，三菱電機北伊丹製作所集積回路第一製造部部長・小野 力氏，および半導体製造部部長・多田昭晴氏に深く感謝いたします。

おわりに，本研究にあたって種々の御協力と有益な討論を頂いた三菱電機北伊丹製作所半導体製造部次長・蒲生 浩 博士，開発課課長・川上 明 博士，応用技術課主任・岩本英雄氏および技師・石堂道治氏ならびに，本社半導体部第一部産業第三課課長・石井 真 氏に心から感謝いたします。

研究業績目録

【論　文】

1. J. Shimizu, H. Oka, S. Funakawa, H. Gamo, T. Iida, A. Kawakami : "High-Voltage High-Power Gate-Assisted Turn-Off Thyristor for High-Frequency Use"
   IEEE Trans. ED, ED-23, p883(1976)
2. T. Iida, H. Iwamoto, H. Oka, S. Funakawa : "New DC chopper circuits using fast-switching reverse-conducting thyristors for low-voltage DC motor control"
   IEEE Trans. IA, IA-16, p111 (1980)
3. 飯田，多田 : "PWMインバータ応用における逆導通サイリスタの電流定格"
   電気学会誌，101B，p503(1981)

【国際会議発表】

1. H. Oka, S. Funakawa, T. Iida, H. Iwamoto : "New DC chopper circuits using fast switching reverse-conducting thyristors for low voltage DC motor control"
   IEEE IAS Autumn Meeting (1974)
2. H. Oka, S. Funakawa, H. Gamo, T. Iida, A. Kawakami: "Electrical characteristics of high-voltage high-power gate-assisted turn-off thyristors

for high frequency use”
Electrochem. Soc. Annu. Meeting (Oct. 1973)

【学会および研究会】

1. 岡，飯田，岩本，石堂：“サイリスタの高周波電流定格”
昭和44年電気学会東京支部大会353（1969）
2. 多田，蔵島，尾仲，飯田：“大電力ダイオードサイリスタのサージ電流印加時の接合温度について”
昭和44年電気学会関西支部連合大会G166（1969）
3. 岡，飯田，石堂：“パルス電流によるサイリスタの接合部温度上昇”
昭和45年電気四学会連合大会609（1970）
4. 岡，飯田，石堂：“サイリスタのパルス電流応用における動特性”
昭和45年電気四学会連合大会1732（1970）
5. 北川，北岡，岡，飯田，蒲生：チョッパ回路用サイリスタの問題点”
昭和45年電気学会東京支部大会562（1970）
6. 飯田，蒲生：“高耐圧大容量高速スイッチングサイリスタとその応用”
電気学会電子装置研究会資料ED70－19（1970－09）
7. 岡，飯田，岩本：“サイリスタの高周波電流定格（第2報）”
昭和46年電気学会全国大会1201（1971）
8. 岡，飯田，石堂：“逆導通サイリスタのスイッチング特性”
昭和46年電気学会全国大会1206（1971）
9. 渡辺，蒲生，飯田，岩本：“1200V・240A・3μs高周波用シリコン整流素子”
昭和47年電気学会全国大会348（1972）
10. 飯田，岩本，川上，蒲生：“高周波高速スイッチングサイリスタの実負荷試験”

昭和４７年電気学会全国大会５１５（１９７２）

１１. 飯田："逆導通サイリスタの転流特性について"
電気学会電子回路・制御変換装置合同研究会ＥＣＴ－７２－２３（ＰＣＣ７２－７）（１９７２）

１２. 飯田，石堂："逆導通サイリスタのターンオフ時間について"
電気学会電子回路・制御変換装置合同研究会ＥＣＴ－７２－２２（ＰＣＣ－７２－６）（１９７２）

１３. 石井，喜多，杉本，飯田："整流ダイオードのサブサイクルI^2tについて"
昭和４７年電気学会関西支部連合大会Ｇ１１－２３　（１９７２）

１４. 飯田，岩本："サイリスタの定格サージオン電流決定の一方法について"
昭和４８年電気学会全国大会４５１（１９７３）

１５. 飯田，渡辺，石堂，清水："逆導通サイリスタの熱抵抗について"
昭和４８年電気学会全国大会４５２（１９７３）

１６. 飯田，岩本，宮本："逆導通サイリスタを用いたバッテリ車制御用ＤＣチョッパ方式"
昭和４９年電気学会全国大会４９０（１９７４）

１７. 飯田，岩本："逆導通サイリスタによるＤＣチョッパ"
昭和４９年電気学会連合大会５１（１９７４）

１８. 飯田，石堂："サイリスタ式抵抗溶接機の異常突入電流の解析"
昭和４９年電気学会全国大会（１９７４）

１９. 飯田，岩本："逆導通サイリスタの定格電流決定法"
電気学会電子装置・制御変換装置合同研究会ＥＤＤ－７４－７０（ＰＣＣ－７４－１１）（１９７４）

２０. 飯田，石堂，荻原："サイリスタのターンオン時の温度上昇"
昭和５０年電気学会全国大会４５６（１９７５）

２１. 飯田，小嶋，由宇："直列式自動調光ストロボ回路におけるサイリスタ

のターンオフ特性”
昭和５１年電気学会全国大会５３３（１９７６）
２２. 飯田，小嶋，森，山本：“三相電源における単相電力制御とトライアックの転流特性”
昭和５１年電気学会全国大会６４９（１９７６）
２３. 行本，梶原，渡壁，別所，飯田：“高速静電誘導形スイッチング素子”
電気学会電子装置・制御変換装置合同研究会ＥＤＤ－７６－９１（ＰＣＣ－７６－１）（１９７６）

電気学会，ＩＥＣ並びに国内標準化活動実績

【電　気　学　会】

1. 電気学会高電力半導体素子常置専門委員会　幹事（昭和５１年）
2. “高速サイリスタの動向”（電気学会技術報告(Ⅱ)第９１号）の作成に参画。
3. “電気工学年報（昭和４８・４９年度版）”の執筆を担当。

【ＩＥＣ】（国際電気標準会議）

1. ＩＥＣ　ＴＣ４７　München大会（昭和４８年6月）に電力用半導体素子の定義・定格特性・測定法・外形審議に関する日本代表として出席し，Ｐｕｂｌｉｃａｔｉｏｎ　１４７の審議に参画。
2. ＩＥＣ　ＴＣ４７　東京大会（昭和５０年６月）に日本代表として出席しＰｕｂ．１４７の審議に参画。
3. ＩＥＣ　ＴＣ４７　Ｍｏｓｃｏｗ大会（昭和５２年６月）に日本代表として出席しＰｕｂ．１４７の審議に参画。

【国内標準化活動】

1. シリコン整流ダイオード試験方法（ＪＩＳ－Ｃ－７０３３）の作成に参画。
2. 抵抗溶接機用サイリスタスタック（ＪＩＳ－Ｃ－９３１９）の作成に参画。