

Title	大気圧プラズマCVD法による機能薄膜の超高速形成技術の開発
Author(s)	垣内, 弘章; 大参, 宏昌; 安武, 潔 他
Citation	大阪大学低温センターだより. 2004, 125, p. 16-22
Version Type	VoR
URL	https://hdl.handle.net/11094/11726
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

大気圧プラズマ CVD 法による 機能薄膜の超高速形成技術の開発

超精密科学研究センター 精密科学専攻
垣内弘章、大参宏昌、安武 潔、
芳井熊安、遠藤勝義、森 勇藏
(内線7269)

E-mail: kakiuchi@prec.eng.osaka-u.ac.jp

1. はじめに

エレクトロニクス、エネルギー、あるいは光学素子等の最先端科学技術分野において、機能薄膜の形成技術（成膜技術）は、最先端技術産業における基幹技術となっている。近年、デバイスの大面積化、高集積化により、スループットが高く、しかも低コストな成膜技術の確立が求められている。従来の成膜プロセスには、主として減圧下におけるプラズマ CVD 法が採用されており、その延長線上で成膜速度の向上や電極の大面積化等の技術開発が進められている。しかし、高性能かつ均質な機能薄膜を高速形成するためには、個々の成膜対象に合わせたプロセスや電極の最適設計と同時に、不純物混入を抑止するための高価な真空排気系が必要となっている。そのような成膜装置を含めた半導体製造設備に関するコストの高騰は、今後のマイクロエレクトロニクス産業の発展に限界をもたらすことにつながる。また、太陽光発電に関しては、電力用としての実用化を考えると、その製造コストを大幅に削減することが必要である。

そこで本研究では、高性能かつ均質な種々の機能薄膜を、大面積の低温基板上に超高速形成することを目的とした、全く新しい成膜技術の確立を目指している。それを可能とするために、大気圧プラズマと高速回転電極を用いた大気圧プラズマ CVD 法および装置の開発を進めている。

2. 大気圧プラズマ CVD 法^[1]

大気圧プラズマ CVD 法は、大気圧・高周波プラズマ中で生成した高密度ラジカルを利用する、機能薄膜の超高速形成技術である。高速回転電極を用いることにより、微小な成膜ギャップ部にプロセスガスを高能率かつ均一に供給することができるため、原理的に大面積基板上に均質な薄膜を高速形成することが可能と考えられる。現在、本研究では、アモルファスシリコン (a-Si)、エピタキシャルシリコン (Epi-Si)、多結晶シリコン (poly-Si)、シリコンカーバイド (SiC)、シリコンナイトライド (SiN) 等の機能材料について、高速成膜の研究を進めている。

図 1 は、本研究で用いている大気圧プラズマ CVD システムの概略図である。回転電極は直径300

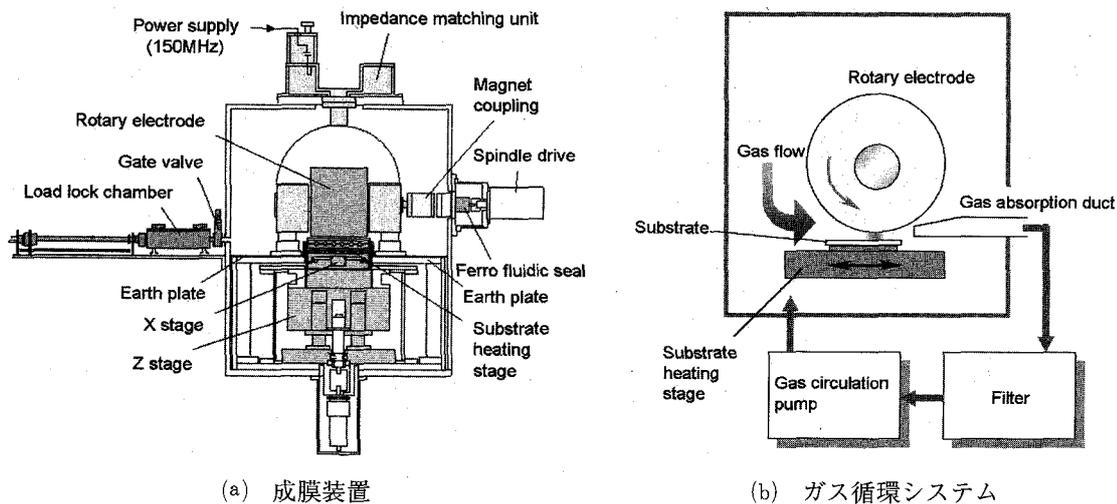


図1 大気圧プラズマCVDシステムの概略

mm、幅100 mmまたは200 mmの円筒型である。基板はXステージに設置された基板加熱ステージ上に真空チャックにより固定し、成膜温度まで加熱する。Xステージを走査させることにより、その走査距離に応じた面積の均一な成膜が可能である。また、Zステージの昇降により、電極-基板間ギャップ（以下、成膜ギャップ）を調節できる。成膜ギャップにプラズマを発生させると、電極の軸方向に細長く伸びた帯状のプラズマとなり、基板を回転電極の軸に垂直な方向に走査することにより、大面積基板上に連続的に成膜することが可能である。使用している高周波電源の周波数は150 MHzである。プラズマ中で発生するパーティクルは、図1(b)に示すガス循環システムにより除去している。

3. 太陽電池用アモルファスシリコン (a-Si) の超高速成膜^[1,2]

アモルファスシリコン(a-Si)は、太陽電池や薄膜トランジスタなどの大面積機能デバイス用材料として広く応用されている。図2は、大気圧プラズマCVDで成膜したa-Si薄膜の電気・光学特性の評価結果（種々の条件で形成したa-Si薄膜の光伝導度 (σ_{ph}) および暗伝導度 (σ_d) の成膜速度依存性をまとめたものである。太陽電池の発電層として用いるa-Si薄膜としては、 σ_{ph} が十分に大きく、光感度 (σ_{ph}/σ_d) が6桁以上あることが必要とされている。図中の白抜きのシンボルで示すa-Si薄膜は、それらの条件を満たしており、デバイス品質であるといえる。この結果より、従来の低圧プラズマCVDに対して100倍以上の成膜速度が得られているにも関わらず、本成膜法により、高品質なa-Siを成膜可能であることが示された。現状においては、図2中に示しているように、最大0.28 $\mu\text{m/s}$ の成膜速度でデバイス品質a-Si薄膜が得られている。この条件を用いると、5 mm/sの基板走査速度で太陽電池の発電層に必要な厚さ約0.3 μm のa-Si薄膜を形成でき、1 m

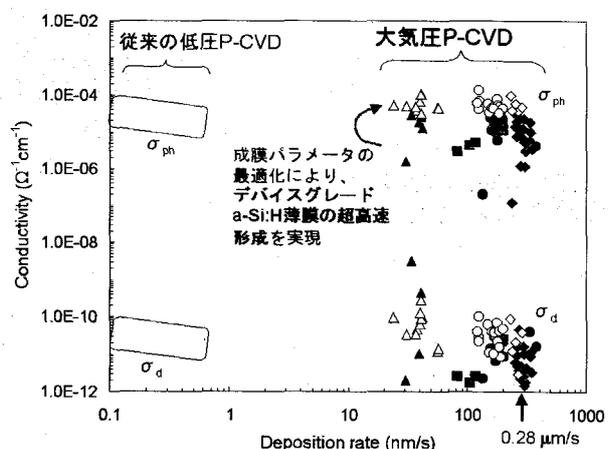


図2 a-Siの電気伝導度の成膜速度依存性

×1 mの大きさの基板全面に約200秒で成膜可能となる。つまり、3000秒程度を要する従来の低圧プラズマCVD法に対して10倍以上の速度で1 m×1 mの大面积基板上に発電層を形成できることになる。

一方、本成膜法により超高速形成した a-Si 薄膜を発電層とした太陽電池デバイスを製作し、その性能評価を行うことにより、本成膜法をデバイス製造プロセスに適用可能かどうかについて検討した。太陽電池の発電層としては、高い電気特性をもつだけではなく、光学的バンドギャップが十分に小さく、入射光を効率よく吸収することが必要である。種々の成膜条件で発電層を形成し、デバイス特性の評価を行った結果、従来の低圧プラズマCVD法と比較してほぼ同等の変換効率を達成できることが明らかになっている。

4. エピタキシャルシリコン (Epi-Si) の低温・高速成膜^[3]

エピタキシャル Si ウエハは、今後の高性能 ULSI 用基板として注目されている。現在、エピタキシャル Si ウエハは1000~1100℃での熱CVD法により製造されているが、製造プロセスの低温化が工業的に非常に重要な課題となっている。本研究では、大気圧プラズマCVD法を用いて、エピタキシャル Si の低温かつ高速成膜技術を確立することを目的としている。

図3に、基板温度610℃、投入電力1500Wにおいて成長させたエピタキシャル Si 薄膜の断面TEM像およびAFM像を示す。得られたエピタキシャル Si 層はほぼ無欠陥であり、基板と膜界面に歪のないこと、また、表面の平坦度は基板 Si ウエハよりも良好であることが分かった。図4に、本研究で得られたエピタキシャル Si の平均成膜速度の温度依存性を示す。SiH₄を用いた一般的な熱CVD法による典型的な成膜条件は、基板温度1100℃、成膜速度0.3 μm/min程度であることから、本方法を用いることにより、低基板温度においても高い成膜速度が得られること、従来の高温熱CVD法と比べて基板温度が600℃低い条件下でも、同等の成膜速度が得られることが分かる。

以上の結果より、大気圧プラズマCVD法を用いることによって、高品質なエピタキシャル Si ウエハの製造プロセスを大幅に低温化することが可能であることが実証された。

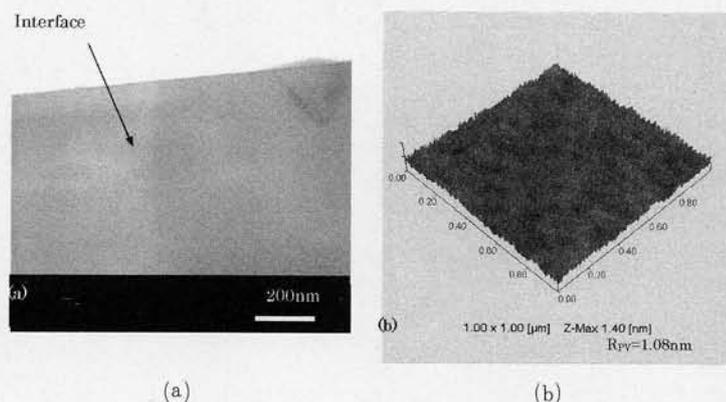


図3 610℃、1500Wで形成したエピタキシャル Si 薄膜の断面TEM像(a)およびAFM像(b)

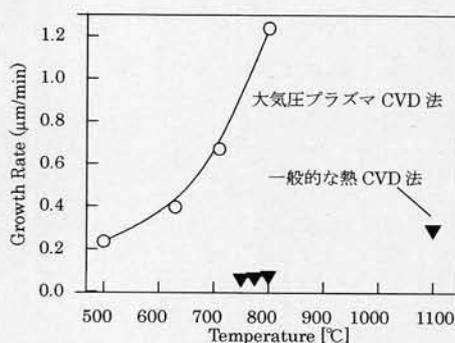


図4 エピタキシャル Si 成長速度の基板温度依存性

5. 大粒径多結晶シリコン (Poly-Si) の低温・高速成膜^[4]

多結晶シリコン (poly-Si) 薄膜は、これまで太陽電池や薄膜トランジスタ (TFT) に用いられてきた a-Si では到底実現できない高い電界移動度や素子特性を実現可能である。本研究では、大気圧プラズマ CVD 法を用いて、Poly-Si 薄膜の低温・高速形成技術の確立を目指している。

まず、本手法による Si 薄膜の結晶化条件に関して検討した結果、投入電力が 2500 W、水素濃度が 10 % の条件下では、SiH₄濃度が 0.02% 以下の時に、成膜領域全域にわたって poly-Si が得られることが分かった。成膜速度は最大 8 nm/s で、従来の低圧プラズマ CVD 法と比較して 8 倍以上高速な値が得られた。また、図 5 の SEM 観察結果から、基板を走査することにより、各結晶粒が連続的に柱状成長した poly-Si 薄膜を基板全面へ形成可能であることが分かった。

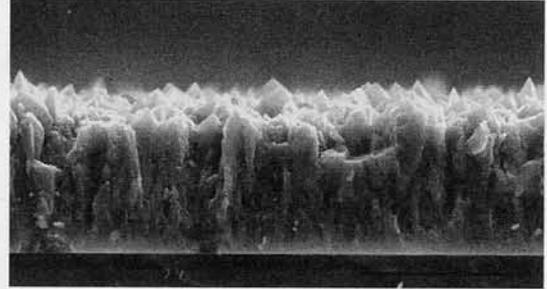


図 5 poly-Si 薄膜の断面 SEM 像

次に、原料ガス中の水素ガス濃度 (H₂/SiH₄比) に着目し、その他の条件を一定 (SiH₄濃度 0.01%) として、成膜速度、結晶化度の検討を行った。その結果、図 6 に示すように、H₂/SiH₄比が 500 となるまで結晶化度及び成膜速度が増加することが明らかとなった。このことから、本成膜法において、水素が Si の結晶化および SiH₄分子の分解に重要な働きを有していることが明らかとなった。また H₂/SiH₄比が 500 以上となる条件においては、作製した Si 膜の結晶化度はいずれも 80% を越えており、従来報告されている低圧プラズマ CVD による高速形成 poly-Si に比較して、非常に高い結晶化度と成膜速度を有することが分かった。これらの poly-Si 薄膜の構造を X 線回折法により調べた結果、図 7 に示すように、いずれも (110) 配向が優勢であることが分かった。このような配向が得られた理由は、Si 表面の各面方位における原子密度と、表面自由エネルギーの大きさを考慮することで説明できる。一般的に Si の電子移動度は (110) が最も大きいため、ここで得られている poly-Si 薄膜は、膜の成長方向の電子移動を伴う太陽電池デバイス等に適していると予想される。

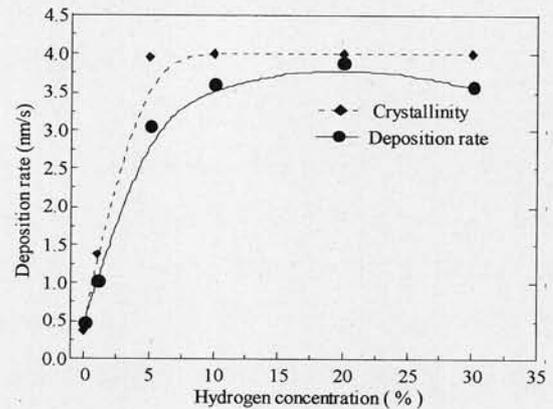


図 6 結晶化率・成膜速度の H₂濃度依存性

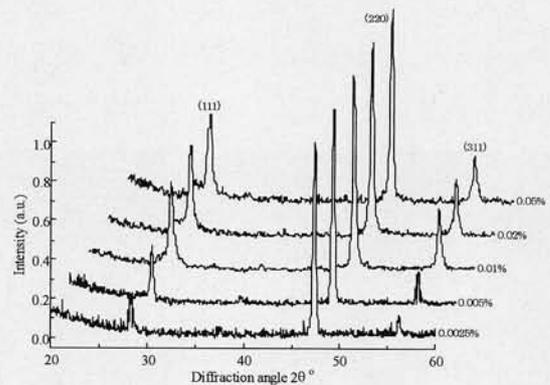


図 7 poly-Si 薄膜の XRD スペクトル

6. アモルファスシリコンカーバイド (a-SiC) の超高速成膜^[5]

シリコンカーバイド (SiC) は、高硬度であることや化学的に安定であるといった、優れた物理的・化学的特性を持った材料である。バンドギャップが大きく p、n 制御が可能なため、種々の機能デ

バイスへの応用について活発な研究が行われている。結晶 SiC だけではなく、アモルファス SiC (a-SiC) 薄膜についても、光電子デバイスや太陽電池、X線光学素子、発光ダイオード、カラーセンサ等への応用が試みられている。また、SiC は耐熱変形性、強じん性、平滑研磨性に優れているため、a-SiC 薄膜は SPring-8 のような大型放射光施設で必要となる極紫外光・X線用ミラーの表面コーティング材料としても非常に有望視されている。これまで a-SiC や a-Si_{1-x}C_x:H 薄膜の形成には、RF スパッタリング法、減圧下でのプラズマ CVD 法などが用いられているが、成膜速度が遅く、大型ミラーの作製には大面積の成膜が必要となることから、格段の成膜速度の高速化が望まれている。そこで、本研究では、大気圧プラズマ CVD 法を用いて高性能な a-SiC 膜を超高速成膜することを目指している。

図 8 は、a-Si_{1-x}C_x:H の成膜速度の投入電力依存性であり、40 nm/s の成膜速度が得られていることが分かる。この成膜速度は、一般的な低圧プラズマ CVD 法による a-Si_{1-x}C_x:H の成膜速度が 1 nm/s にも満たないことを考えると、極めて速いといえる。また、図 9 は、本成膜法により高速形成した a-Si_{1-x}C_x:H 薄膜の均質性を評価するために、KOH 水溶液により膜をエッチングした結果である。膜組成が Si:C=1:2 (図 9(b)) の場合に、Si の偏析が少ない膜が得られている。さらに、基板温度を 500 °C まで高くする (図 9(c)) と、Si の偏析の全くない、均質性の非常に高い a-Si_{1-x}C_x:H 薄膜が得られることが分かった。

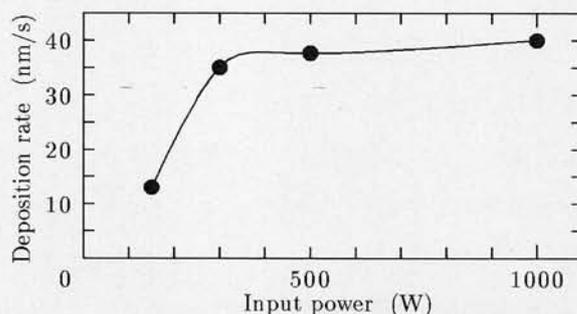


図 8 a-Si_{1-x}C_x:H の成膜速度の投入電力依存性

投入電力や成膜ギャップ、電極回転速度等のパラメータをさらに変化させると、膜の組成が Si:C=1:1 で、しかも高い均質性を有する a-SiC 薄膜を形成可能であることも分かっており、現在 X 線ミラー等のデバイスへの応用に関して検討中である。

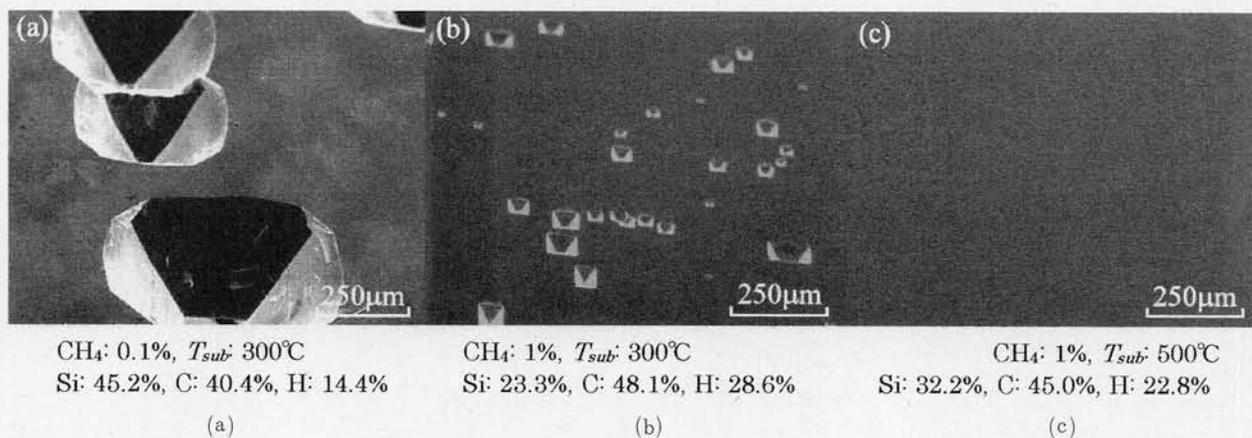


図 9 15 % KOH 水溶液による a-Si_{1-x}C_x:H 薄膜のエッチング結果 (H₂: 1 %, SiH₄:0.05 %, 投入電力:1000W)

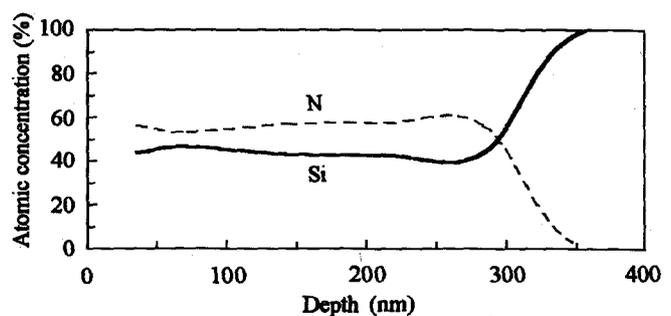
7. シリコンナイトライド (SiN_x) の超高速形成^[6]

SiN_x 薄膜は、高誘電率、高密度、フッ酸エッチングに対する高い耐性を有する薄膜材料であり、

Si 半導体デバイスにおいて重要な役割を担っている。例えば、液晶ディスプレイ駆動用 a-Si TFT のゲート絶縁膜やパッシベーション膜として用いられているのをはじめ、DRAM や不揮発性メモリのキャパシター容量膜、LOCOS 酸化膜形成における酸化マスク材など、その用途は幅広い。本研究では、大気圧プラズマ CVD 法を用いて、液晶ディスプレイ駆動用 a-Si TFT のゲート絶縁膜やパッシベーション膜として適用可能な高品質な SiN_x 薄膜を高速形成することを目指している。

反応ガスとして SiH_4 と NH_3 を用い、本成膜法による SiN_x の成膜特性を検討した。 NH_3 の結合解離エネルギーは 4.7 eV で、 SiH_4 (4.0 eV) に近いため、N ソースとして N_2 ガスを用いるよりも、 SiN_x 薄膜の均質化に有効であると考えられる。種々の検討の結果、適切な基板温度において、成膜ギャップおよび電極回転速度を両方とも大きくするとともに、電力を過剰にならない範囲で十分に投入することが、成膜領域全体における SiN_x 薄膜の均質性を向上させる上で有効であることが

分かった。図10は、最適成膜条件（投入電力 400 W、成膜ギャップ $800 \mu\text{m}$ 、基板温度 300°C 、電極回転速度 5000 rpm）において、基板を 5 mm/s で走査して形成した SiN_x 薄膜の膜厚方向の組成分析結果である。膜の底部から表面にかけて、Si 原子と N 原子がほぼ 3 :



4 の割合で一定の均質な SiN_x 薄膜を形成可能であることが確認できた。また、成膜速度は最大 120 nm/s であり、従来の低圧プラズマ CVD 法の 10 倍以上高速な値が得られた。現在、本成膜法による SiN_x 薄膜をデバイスに応用するための種々の検討を進めている。

図10 基板を走査して形成した SiN_x 薄膜の深さ方向の組成分析結果 (SiH_4 : 0.05 %, NH_3 : 1 %, 投入電力: 400W)

8. まとめ

以上のように、大気圧プラズマ CVD 法を用いた種々の機能薄膜の超高速形成技術開発に関する成果を概観した。大気圧という高圧力雰囲気において安定なプラズマを発生・維持し、大面積基板に超高速かつ均質な成膜を実現するためには、一般的な低圧プラズマ CVD 法とは異なり、電極構造や反応ガスの供給・排気（循環）方法、高周波電力供給系等、従来にはない多くの新たな開発要素技術があり、本研究ではこれまで回転電極を有する独創的な装置の開発を進めてきた。そして、種々の機能材料、すなわち a-Si、Epi-Si、poly-Si、a-SiC、 SiN_x 等の成膜研究を通じて、開発した大気圧プラズマ CVD 装置の性能評価を行い、現時点において、個々の要素技術はほぼ完成しつつある。ただし、実際の面積デバイスへの応用を考えた場合にはいくつかの課題をクリアする必要がある、それらをブレイクスルーし得る技術を現在開発中である。

9. 参考文献

- [1] Y. Mori, K. Yoshii, H. Kakiuchi and K. Yasutake: Atmospheric pressure plasma chemical vapor deposition system for high-rate deposition of functional materials, *Rev. Sci. Instrum.*, **71**, 8, pp. 3173-3177 (2000).

- [2] 森 勇藏, 垣内弘章, 芳井熊安, 安武 潔, 松本光弘, 江畑裕介: 大気圧プラズマ CVD 法による太陽電池用アモルファス Si の超高速成膜, 精密工学会誌, **68**, 8, pp.1077-1081 (2002).
- [3] Y. Mori, K. Yoshii, K. Yasutake, H. Kakiuchi, H. Ohmi, and K. Wada: High-rate growth of epitaxial silicon at low temperatures (530-690°C) by atmospheric pressure plasma chemical vapor deposition, *Thin Solid Films*, **444**, pp.138-145 (2003).
- [4] 森 勇藏, 芳井熊安, 安武 潔, 垣内弘章, 大参宏昌, 中濱康治, 江畑裕介: 回転電極型大気圧プラズマ CVD 法による多結晶 Si の成膜特性, 精密工学会誌, 70, 1, pp.144-148 (2004).
- [5] Y. Mori, H. Kakiuchi, K. Yoshii, K. Yasutake, and H. Ohmi: Characterization of hydrogenated amorphous $\text{Si}_{1-x}\text{C}_x$ films prepared at extremely high rates using very high frequency plasma at atmospheric pressure, *J. Phys. D: Applied Physics*, **36**, 23, pp.3057-3063 (2003).
- [6] 森 勇藏, 垣内弘章, 大参宏昌, 芳井熊安, 安武 潔, 中濱康治: 大気圧プラズマ CVD 法による SiN_x の成膜特性, 精密工学会誌, 印刷中.