



Title	スマート集積化センシング・システムに向けたCMOS集積回路技術
Author(s)	松岡, 俊匡
Citation	大阪大学低温センターだより. 2011, 154, p. 14-19
Version Type	VoR
URL	https://hdl.handle.net/11094/12796
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

「次世代電子デバイス教育研究開発拠点」

拠点リーダー：尾崎 雅則（工学研究科）

事業推進者

氏名	所属・役職	GCOEでの役割
尾崎 雅則	工学研究科（電気電子情報工学専攻）・教授	拠点リーダー、材料開発支援部門長 教育実践支援室長
大森 裕	工学研究科（電気電子情報工学専攻）・教授	材料開発支援部門 フレキシブルデバイス材料
森 勇介	工学研究科（電気電子情報工学専攻）・教授	連携推進支援室室長（兼）産学連携担当 材料開発支援部門（高品質結晶育成）
吉村 政志	工学研究科（電気電子情報工学専攻）・准教授	材料開発支援部門 高品質結晶育成
松岡 俊匡	工学研究科（電気電子情報工学専攻）・准教授	インテグレーション支援部門 デバイスデザイン
森 伸也	工学研究科（電気電子情報工学専攻）・准教授	評価解析支援部門長
阿部 真之	工学研究科（電気電子情報工学専攻）・准教授	評価解析支援部門 極限計測評価
伊瀬 敏史	工学研究科（電気電子情報工学専攻）・教授	パワーデバイス部門長
伊藤 利道	工学研究科（電気電子情報工学専攻）・教授	パワーデバイス部門 半導体パワー
葛原 正明	福井大学工学研究科（電気電子工学専攻）・教授	パワーデバイス部門 パワーデバイス設計
片山 光浩	工学研究科（電気電子情報工学専攻）・教授	センシングデバイス部門長 戦略研究推進室長
糸崎 秀夫	基礎工学研究科（システム創成専攻）・教授	センシングデバイス部門 超伝導磁気センサー
斗内 政吉	レーザーエネルギー学研究センター・教授	センシングデバイス部門 テラヘルツイメージング
永妻 忠夫	基礎工学研究科（システム創成専攻）・教授	センシングデバイス部門 テラヘルツイメージング
奥野 弘嗣	工学研究科（電気電子情報工学専攻）・助教	センシングデバイス部門 生体センサ
兒玉 了祐	工学研究科（電気電子情報工学専攻）・教授	フォトニックデバイス部門長 連携推進支援室 国際連携担当
井上 恭	工学研究科（電気電子情報工学専攻）・教授	フォトニックデバイス部門 量子光デバイス
岡村 康行	基礎工学研究科（システム創成専攻）・教授	フォトニックデバイス部門 光制御デバイス
北山 研一	工学研究科（電気電子情報工学専攻）・教授	フォトニックデバイス部門 フォトニックデバイス
近藤 正彦	工学研究科（電気電子情報工学専攻）・教授	フォトニックデバイス部門 次世代レーザーデバイス
栖原 敏明	工学研究科（電気電子情報工学専攻）・教授	フォトニックデバイス部門 集積レーザーデバイス

印：本号で紹介する研究者及び研究グループ関係者
 太字：低温センターから支援を受けている事業推進者

スマート集積化センシング・システムに 向けたCMOS 集積回路技術

工学研究科 松岡 俊匡 (内線7792)

E-mail: matsuoka@eei.eng.osaka-u.ac.jp

1 . はじめに

近年、電子機器の急速な技術進歩に従い、そこに内蔵される集積回路にもさらなる微細化、高速化、低消費電力化が望まれる。このような要望に応えている技術の1つが、微細化による性能向上が期待できるCMOS (Complementary Metal-Oxide-Semiconductor) 集積回路である。特に、今後、環境・医療分野でのセンシングにおける小型・低消費電力の測定機器の要望が増加しており、このためのスマート集積化センシング・システムの実現に向けたCMOS集積回路技術の開発が国内外で活発化している。

本稿では、このような動向を鑑みて、我々の研究グループが取り組んできた研究開発事例を紹介する。

2 . ガス・センサ用読み出し用集積回路

近年、様々な分野で高感度なガス・センサが求められるようになってきている。例えば、環境分野では大気汚染による地球環境問題が顕在化し、工場や車からの排出ガスの規制が懸案の課題になるに伴い、このような大気汚染ガスを高感度にモニタする必要性が出てきている。これらのガス・センサの環境基準に基づいた利用には、ppbオーダーでの極微量検知が要求され、酸化物半導体ガス・センサなどの従来のセンサではppmオーダーの感度が限界である。そこで、カーボン・ナノチューブ (carbon nanotube, CNT) などをセンシング・コア材料とした高感度ガス・センサが注目されている^[1]。CNTは、付着するガスの濃度によって抵抗値が変化するという性質を持つが、製造プロセス間での初期抵抗値のばらつきが大きいため、その抵抗値の読み出し回路には広範囲において精度良く測定するものが要求される。そこで、測定可能抵抗範囲10 k \sim 100 M Ω 、精度0.5%以内と目標を定めて、簡易かつ高精度な抵抗読み出し用集積回路を開発した^[2]。また、ここで、ガス・センサのインテリジェント化や信頼性向上のために、センサをアレイ化したものを対象とした。

図1(a)に示すように、開発した集積回路は、アナログ回路ブロックとデジタル回路ブロックの2つのブロックから構成される。まず、オペアンプによる負帰還制御したnMOSデバイスを用いて、センサ・アレイの印加電圧を参照電圧 V_{ref} に定め、センサの抵抗値に応じた電流 I_{sens} を生成する。次に、この電流を積分器とデジタル・ブロックからの帰還信号を用いて、三角波に変換する。この

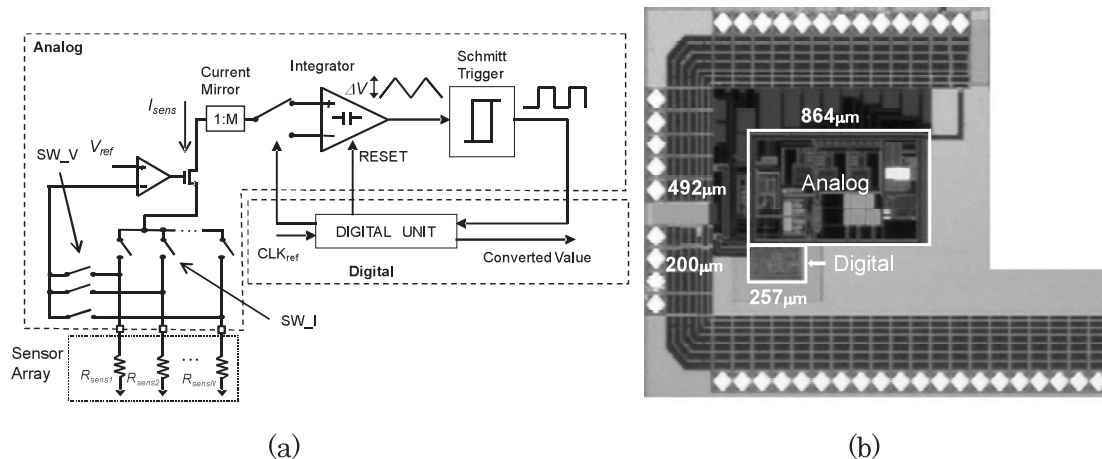


図1 ガスセンサ抵抗読み出し用集積回路の (a) 構成と (b) 試作したチップの写真 (3.3V0.35 μm CMOSプロセス使用)

三角波はシュミット・トリガで矩形波に変換され、デジタル回路での処理により、信号周期のデータを出力する。このようにアナログ・ブロックで、センサの抵抗値に対応した周波数を持つ信号を生成し、それをデジタル・ブロックで処理を行うことで、出力データを得るようにしている。この構成の特長は、電圧スイングによる制約を緩和しつつ高いダイナミック・レンジの抵抗値測定を可能とし、低消費電力化のための低電源電圧化にも容易に対応できる。また、センサの切り替えスイッチによる影響を低減させるために、電流供給経路と電圧検知経路を分離するケルビン法を適用したセンサ・アレイ構成も採用した。図1 (b) に3.3V 0.35 μm CMOSプロセスで試作したチップ写真を示す。

3. 低電力センサ向け低電源電圧動作CMOS集積回路

リモート・センシング用途機器における電池寿命の長期化や周囲の環境からエネルギーを引き出すエネルギー・ハーベスト対応の要望に応えるものとして、集積回路の低電源電圧化や低消費電力化の技術の進歩に大きな期待が寄せられている。低動作電力デジタル回路の電源電圧が将来0.5 Vにまで低下することも予想され、センシング自体や無線でのセンシング・データの通信を考えると、RF・アナログ回路についても0.5 V程度までは低下する可能性がある。このような技術動向を鑑みて、電源電圧0.5 V以下を目標として、微細CMOSデバイスの性能を活かすことのできるRF・アナログ集積回路技術を開発した。

まず、0.5 V電源電圧対応A/D変換器について紹介する。キャパシタの電荷蓄積による浮遊電圧生成回路及びMOSデバイスのしきい値電圧を低減する順方向ボディ・バイアスを駆使して、CMOSインバータをベースに低電源電圧でも高速セトリング可能なオペアンプを開発し、それをを用いて0.5 V電源電圧動作4次Feedforward A/D変換器を180nm CMOSプロセスで開発した^[3]。このA/D変換器はA/D変換器の一種であり、ナイキスト周波数を大幅に上回る高速サンプリングに加えて、信号帯域外に多くの量子化誤差を分配する手法により、低電源電圧動作でも高精度A/D変換を可能としている。図2(a) に試作した集積回路のチップ写真を示す。78 kHzの信号周波

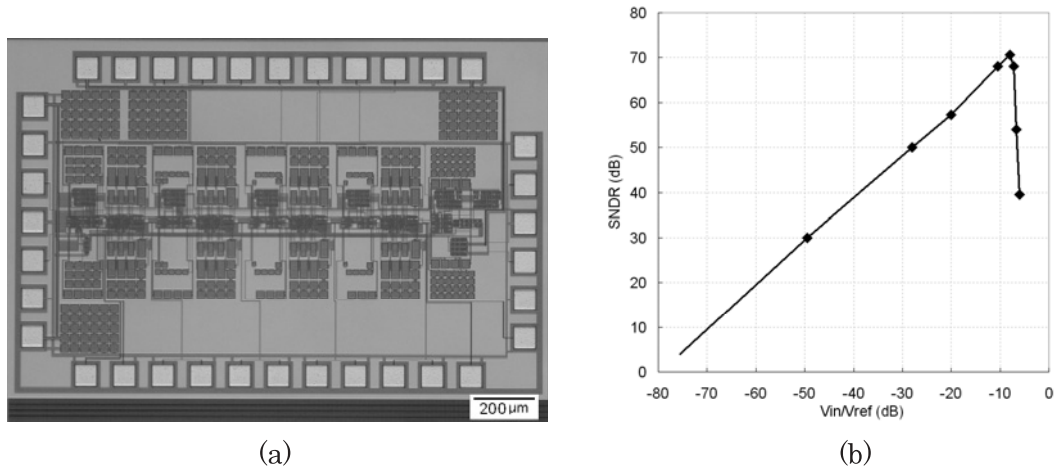


図2 0.5 V動作Feedforward A/D変換器の(a)チップ写真と(b)SNDR測定結果(180nmCMOSプロセス使用)

数帯域に対し10 MS/sでサンプリングした際、図2(b)に示すように71 dBのSNDR (Signal-to-Noise-and-Distortion Ratio) が得られた。この時の消費電力は860 μ Wであった。

一方、微細化に伴い、低電源電圧動作の他にコスト低減のための小面積化がRF回路にも求められている。特に、オンチップ・インダクタなどの占有面積の大きい受動素子が対象となる。0.5 V電源電圧での動作に適した狭帯域用CMOS低雑音増幅器(LNA: Low-Noise Amplifier)として、フォールデッド型LNAがあるが、多くのインダクタを必要とするため占有面積が大きくなる。そこで、図3(a)に示すように、内部インダクタと負荷インダクタを重ね合わせトランスとすることでフォールデッド型LNAよりも小面積となるLNAを提案した^[4]。90 nmデジタルCMOSプロセスによる試作により、図3(b)に示すようにフォールデッド型LNAの約3/4の面積であるが、同等の性能(5 GHzにおいて $S_{11} < -10$ dB, $S_{21} > 16.8$ dB, $NF = 3.9$ dB) が得られている。0.5 Vの電源電圧で1.0 mWの消費電力である。

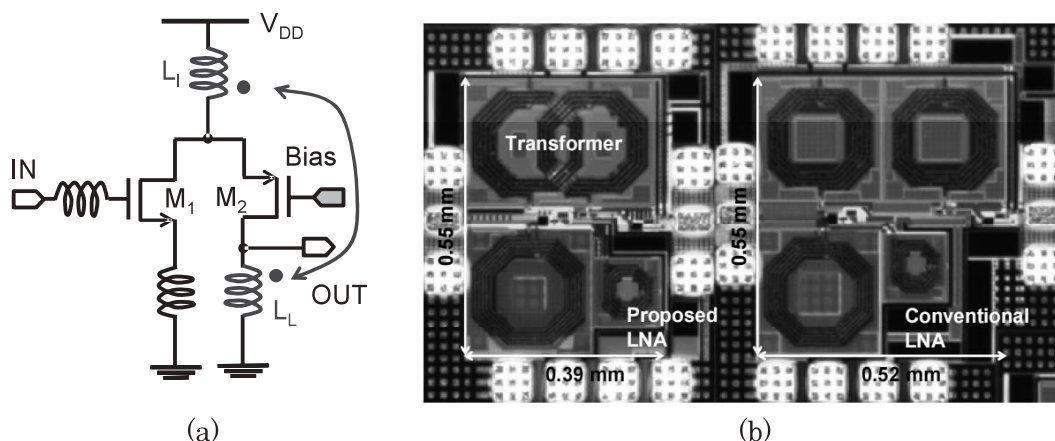


図3 0.5 V動作 5 GHz CMOS LNAの(a)回路図と(b)チップ写真(90 nmデジタルCMOSプロセス使用)

もう一つの無線通信用要素回路である電圧制御発振器(VCO: Voltage Controlled Oscillator)の0.5 V電源電圧での5 GHzの発振動作も達成した。図4(a)に示すような低電流で発振可能な特長を

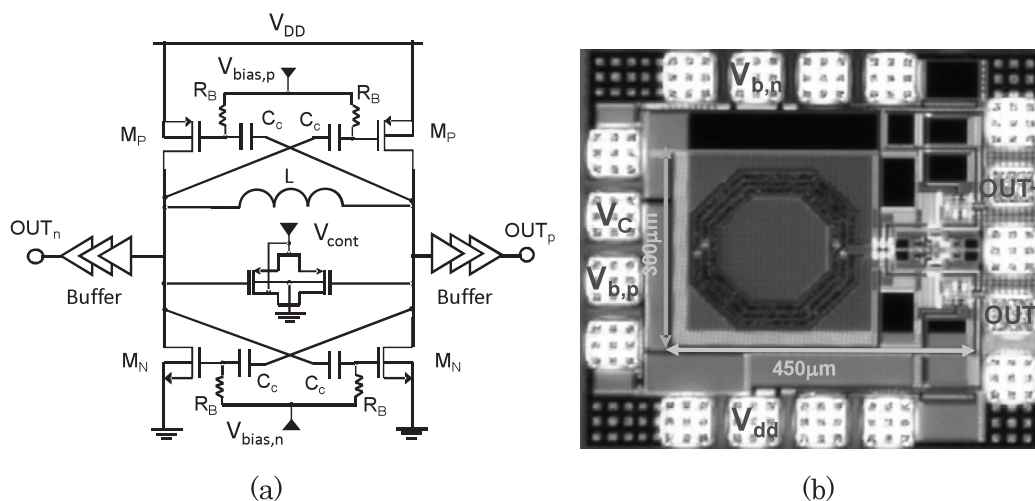


図4 0.5V動作5GHz CMOS VCOの (a) 回路図と (b) チップ写真 (90 nmデジタルCMOSプロセス使用)

持つComplementary構成を採用し、NMOSデバイスとPMOSデバイスの各々にバイアスを設定できる回路構成とすることにより、位相雑音の最適化を図っている^[5]。図4(b)に示すように、90 nmデジタルCMOSプロセスを用いて試作し、チューニング・レンジ4.96 ~ 5.32 GHz, 位相雑音-98 dBc/Hz @ 1 MHz offsetという良好な性能が0.5 V電源電圧動作で達成できている。

この他、0.5 V電源電圧でのCMOSデジタル回路における温度や素子特性ばらつきの影響を補償する技術についても開発し^[6]、低電力センサ向け低電源電圧動作CMOS集積回路の実現可能性に目処をつけることができた。

4 . まとめ

以上、我々が取り組んでいる、スマート集積化センシング・システムに向けたCMOS集積回路技術の開発状況について報告した。今後は、さらなる低電源電圧化、低消費電力化に加えて、各種センサ技術と融合するような専門領域を超えた取り組みによりスマート集積化センシング・システムの創出を目指す。

謝辞

本研究におけるチップの設計は東京大学大規模集積システム設計教育研究センターを通し、シノプシス株式会社および日本ケイデンス株式会社の協力で行われたものである。

参考文献

- [1] 片山光浩, 本多信一, “カーボンナノチューブを用いた超高感度ガスセンサ開発”, 応用物理, vol. 76, No. 10, pp. 1164-1168, Oct. 2007.
- [2] H. Choji, T. Matsuoka, J. Im, J. Wang, and K. Taniguchi, "Application of Kelvin Technique in A Gas-Sensor Read-Out Circuit," IEEJ Trans. Electrical and Electronic Engineering, Vol. 6, No. S1, pp. S94-S95, Feb. 2011.

- [3] T. Matsuoka, J. Wang, T. Kihara, H. Ham, and K. Taniguchi, "Low-Voltage Wireless Analog CMOS Circuits toward 0.5 V Operation," IEICE Trans. Fundamentals, Vol. E93-A, No. 2, pp. 356-366, Feb. 2010.
- [4] T. Kihara, H.-J. Park, I. Takobe, F. Yamashita, T. Matsuoka, and K. Taniguchi, "A 0.5 V Area-Efficient Transformer Folded-Cascode CMOS Low-Noise Amplifier," IEICE Trans. Electron, Vol. E92-C, No. 4, pp. 564-575, Apr. 2009.
- [5] F. Yamashita, T. Matsuoka, T. Kihara, I. Takobe, H.-J. Park, and K. Taniguchi, "Analytical design of a 0.5V 5GHz CMOS LC-VCO," IEICE Electronics Express, Vol. 6, No. 14, pp. 1025-1031, July 2009.
- [6] J. Wang, K. Yasue, T. Matsuoka, and K. Taniguchi, "A Design for Ultra-Low-Voltage CMOS Digital Circuits with Performance Characteristics Compensation," Far East J. Electronics and Communications, Vol. 5, No. 1, pp. 59-65, Sep. 2010.