



Title	電子・イオン・光ビームを用いた半導体集積回路の故障解析に関する研究
Author(s)	二川, 清
Citation	大阪大学, 1995, 博士論文
Version Type	VoR
URL	https://doi.org/10.11501/3108039
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

電子・イオン・光ビームを用いた
半導体集積回路の故障解析に関する研究

平成 7 年

二川 清

内容梗概

本論文は、著者が日本電気株式会社 研究開発グループ および 半導体事業グループにおいて行ってきた、半導体集積回路の故障解析に関する研究のうち、電子ビーム・イオンビーム・光ビームを用いた故障解析に関する研究をまとめたもので、本文は6章から構成されている。

第1章は序論であり、本研究の関連分野の現状、これまでの研究経緯について述べ、本研究を行うに至った動機、目的および意義を明らかにし、本論文の構成を説明する。

第2章では、故障箇所絞り込み技術に関連し、EB テスタ (Electron Beam Tester、電子ビームテスタ) を用いて故障箇所を絞り込む手法における問題点を検討し、これを解決するための手法を提案・開発・実用化した結果について述べる。本研究で提案した手法が、従来用いられていたストロボ像法より高速に像取得が可能であり、実時間像法で問題であったチャージアップを回避できる手法であることを示す。また、本手法が、従来法より高速に故障箇所絞り込みが行える手法であることも示す。

第3章では、物理的故障解析技術に関連し、従来の故障被疑箇所断面出し法の多くの問題点を解決する手法を提案・開発・実用化した結果について述べる。本研究で提案したFIB (Focused Ion Beam, 集束イオンビーム) を用いた手法が、従来非常に困難であったサブミクロン精度の断面出しとその場観察を容易かつ迅速に行うことが出来る手法であることを示す。

第4章では、製造プロセスモニタおよび物理的故障解析技術に関連し、従来のアルミ薄膜結晶粒観察法の多くの問題点を解決する手法を提案・開発・実用化した結果について述べる。本研究で提案したFIBのSIM (Scanning Ion Microscope, 走査イオン顕微鏡) 機能を用いた手法が、従来用いられていたTEM (Transmission Electron Microscope, 透過電子顕微鏡) 法に比べ容易かつ迅速に結晶粒像の観察を行うことが出来る手法であることを示す。

第5章では、製造プロセスモニタおよび物理的故障解析技術に関連し、従来の配線中欠陥検出手法の多くの問題点を解決する手法を提案・開発・実用化した結果について述べる。本研究で提案した光（レーザ）ビームの放射熱を利用した手法は、従来の類似手法であるTW（Thermal Wave：熱波）法より高速に像取得が可能であり、従来用いられていたFE-SEM（Field Emission Scanning Electron Microscope, フィールドエミッション走査電子顕微鏡）の反射電子像法や超高圧TEM（超高圧透過電子顕微鏡）法に比べ、非破壊性、試料作成容易性および迅速性の面で優れていることを示す。ここで提案した方法の今後の課題についても考察する。

第6章では、本研究で得られた成果を総括し、今後の課題について考察する。

目次

第1章 序論	7
1.1 研究の背景	7
1.2 電子・イオン・光ビームを用いた 半導体集積回路の故障解析技術の現状	10
1.3 従来の研究と本論文との関係 —ニーズ面から—	11
1.3.1 故障箇所絞り込み手法	12
1.3.2 サブミクロン精度の断面出し法	13
1.3.3 アルミ配線結晶粒の観察法	14
1.3.4 アルミ配線中欠陥の非破壊検出法	15
1.4 従来の研究と本論文との関係 —シーズ面から—	17
1.4.1 EB テスタの応用	17
1.4.2 FIB の応用	19
1.4.3 レーザビームの応用	20
1.5 論文の構成	20
第2章 EB テスタを用いた電位分布像による故障追跡	22
2.1 まえがき	22
2.2 EB テスタ法の概要	23
2.3 DFI 法による故障箇所絞り込み	27
2.4 従来法の問題点	28
2.4.1 DFI 法	28
2.4.2 SFI 法	30
2.4.3 問題点の検討	32
2.5 可変ゲート幅ゲート法と可変パルス幅ストロボ法	34
2.5.1 3手法の比較検討	37
2.5.2 現実の故障品への適用	38
2.6 最近の他の研究成果との比較	43
2.7 むすび	44
第3章 FIB を用いたデバイスの断面出しとその場観察	46
3.1 まえがき	46
3.2 FIB 装置の基本構成と基本機能	46
3.3 従来法の問題点	51
3.4 FIB による断面出しとその場観察法	53
3.5 現実の故障品への適用	55
3.6 従来法との比較	62
3.7 むすび	63

第4章 FIB を用いた Al 配線結晶粒の観察	64
4.1 まえがき	64
4.2 FIB の SIM 機能	64
4.3 従来法の問題点	65
4.3.1 事後故障解析における問題点	65
4.3.2 事前故障解析における問題点	66
4.4 Al 結晶粒の SIM 像による観察法	67
4.4.1 SIM で結晶粒像を得る方法	68
4.4.2 TEM 像との比較	69
4.4.3 観察例	70
4.5 むすび	75
第5章 レーザビームを用いた Al 配線中の欠陥の観察	76
5.1 まえがき	76
5.2 OBIC 法と TW 法	76
5.2.1 OBIC 法	76
5.2.2 TW 法	77
5.3 従来法の問題点	77
5.4 OBIRCH 法	78
5.4.1 OBIRCH 法の原理	78
5.4.2 OBIRCH 法の実現手段	79
5.4.3 典型的な OBIRCH 像	81
5.4.4 OBIRCH 法の結果の検証	82
5.4.5 OBIRCH 法の制限	85
5.4.6 TW 法との比較	86
5.5 OBIRCH 法の今後の課題	87
5.5.1 OBIC 信号との分離	87
5.5.2 DC 的に一定でない場合	88
5.5.3 検出感度向上	88
5.5.4 電子ビーム・イオンビームの利用	92
5.5.5 配線電流の計測、異常電流配線検出への応用	92
5.6 むすび	92
第6章 結論	93
6.1 CGFI 法による故障箇所絞り込み	93
6.2 FIB によるサブミクロン精度での断面出しとその場観察	94
6.3 FIB の SIM 機能によるアルミ配線結晶粒の観察	94
6.4 OBIRCH 法によるアルミ配線中欠陥の非破壊観測	95
謝辞	96
参考文献	97

関連発表論文および資料	106
I. 学会誌	106	
II. 国際会議	106	
III. 研究会	108	
IV. 学術講演会	111	
V. 解説・その他	112	
VI. 単行本	114	

第1章 序論

1.1 研究の背景

半導体集積回路技術は、今日の産業の米と言われるほどその基盤技術としての地位を不動のものにしている。このような地位を獲得しえた理由のひとつに、低コストで高い品質信頼性が得られるということが挙げられる。この高い品質信頼性を実現するために、故障解析技術は必要不可欠な役割を果たしている。

本節では、半導体集積回路の故障解析技術の内、その中核をなすシリコン集積回路の故障解析技術の概要とその問題点について述べる。以降、本論文では特にことわりがない限り、故障解析の対象はシリコン集積回路のチップである。

故障解析は大きく事前解析と事後解析に分けられる。以下、表 1.1 に沿って説明する。

事前解析とは故障が起きる前に行うもので製造プロセス中のモニタ等がこれに当たる。特に半導体デバイス上の配線を構成する金属薄膜の結晶粒径のモニタは重要である。この結晶粒径は、エレクトロマイグレーションやストレスマイグレーションといった、集積回路における最も重要な故障メカニズムを制御するために重要なパラメータである。結晶粒を直接的に観察する方法には、TEM (Transmission Electron Microscope、透過電子顕微鏡) 法がある。この TEM による結晶粒の観察は、研究段階やオフラインの評価・解析でしばしば用いられている。しかしながら、その試料作成に特別な技能と多大の時間を要するため、モニタ用としてはあまり用いられていない。

配線 (通常は Al [アルミ] 系合金) に発生したボイドの観測は、事前解析・事後解析で共通に重要である。このボイドは製造工程中や使用中に、エレクトロマイグレーションやストレスマイグレーション等によって出来るもので、ボイドを観測することにより、不良が起きる前に事前に不具合を検出できる。また、不良や故障の原因を推定できる。さらには、故障の物理的メカニズムの基礎研究にも有用な情報が得られる。従来この種の観測には金属顕微鏡やレーザ顕微鏡といった光学顕微鏡、FE-SEM (Field Emission Scanning

表 1.1 研究の背景

・事前故障解析	・製造プロセス モニタ	・結晶粒径 モニタ	・TEM 法	・特殊技能と 多大な時間
		・配線中欠陥 モニタ	・TW 法 ・FE-SEM (反射電子像) ・超高压 TEM	・多大な時間 ・半破壊的 ・特殊装置
・事後故障解析 (狭義の故障解析)	・第1ステップ (故障デバイスの検出)		・LSI テスタ	・本研究の対象外
	・第2ステップ (故障箇所絞り込み)		・EB テスタ法： ・電位波形 ・電位分布 ・液晶法： ・エミッション 顕微鏡法： ・OBIC 法：	電位異常観測 異常発熱観測 異常発光観測 電界異常観測
	・第3ステップ (物理的解析：原因解析)		・非破壊観察： 光学顕微鏡法 SEM 法 ・配線修理による確認： FIB FLB ・解剖法： エッチング法 表面研磨法 断面研磨法 ・組成/構造分析法 EPMA SAM TEM	・高度な技巧必要 ・高度な技巧必要

Electron Microscope, フィールドエミッション走査電子顕微鏡) の反射電子像モード [1]

、TW (Thermal Wave: 熱波) 像 [2]、超高压 TEM (超高压透過電子顕微鏡) [3] が提案されていた。しかし、これらの方法は、非破壊性、迅速性等の面で十分とはいえない。

事後解析は大きく三つのステップに分けらる：

- (1) 故障したデバイスを検出するステップ、
 - (2) 故障が発生した箇所を絞り込むステップ (故障箇所絞り込み)、
 - (3) 絞り込まれた故障被疑箇所ので故障の物理的原因を解明するステップ (物理的解析)
- である。

故障デバイスそのものの検出や、故障であることの確認は、入出力ピンを通してLSI テスタで行う。この際、入力ピンから任意のテストパターンを入力し、出力ピンに期待値通りの信号が現れるかどうかを検査する。故障したデバイスを検出するステップは、本研究の対象外であるため以降言及しない。

故障が確認されたデバイスのチップ上での故障被疑箇所の絞り込みの中で、最も汎用性のある方法は、チップ上の配線の電位の異常を検出することによって故障被疑箇所を絞り込む方法である。配線電位を観測するためには、EB テスタ (Electron Beam Tester, 電子ビームテスタ) が用いられる [4-29]。EB テスタで電位を観測する方法には、任意の点の電位波形を観測する方法と、任意の位相 (任意のテストパタンの状態) での電位分布を観測する方法とがある。

故障箇所がしばしば発熱を伴うことから、異常発熱箇所を検出する方法も故障被疑箇所の絞り込み方法として有効な方法である。異常発熱箇所を検出するためには、液晶法が最も簡便で有効な方法として用いられている [30-37]。

また、故障箇所が発光を伴う場合も多いため、発光を検出する方法もよく用いられる。微小発光の検出には、エミッション顕微鏡法が用いられる [37-47]。

Si中のp-n接合部やゲート酸化膜に電界異常を起こす故障も多い。この様なタイプの故障箇所は、OBIC (Optical Beam Induced Current, 光ビーム励起電流) 法により検出可能である [48-50]。

第3ステップである物理的解析においては、まず、非破壊解析を行い、その後、破壊的解析を行う。非破壊解析では、金属顕微鏡で光学的に色や形状の異常を検査するのが、最も簡便な方法である。また、微小な形状異常を検出するためには、共焦点レーザ顕微鏡やSEM (走査電子顕微鏡) が用いられる。

非破壊的な方法により形状や色の異常を発見した場合、その異常が故障の原因と関係したものであるかどうかを確認する。

配線の断線や、ショートと思われる形状異常の場合は、FIB (Focused Ion Beam, 集

束イオンビーム)やFLB (Focused Laser Beam, 集束レーザービーム) を用いて、断線した配線の接続や、ショート箇所の切断といった配線の修理を行った後、LSI テスタで測定することで、故障原因を確認できる。

表面の観測だけで故障原因部位が確認できない場合は、表面保護膜や層間絶縁膜、場合によっては配線部もエッチングしたのち顕微鏡で観測する。白金等通常の方法ではエッチング出来ない薄膜がある場合等、表面研磨を行う場合もある。また、表面からのエッチングだけでは異常の確認が困難な場合は、断面研磨により被疑箇所の断面を出し、その箇所をSEMで観測する。

最後に、形状や色だけからでは、故障原因を確認できない場合には、EPMA (Electron Probe Microanalyze、電子線プローブマイクロアナライザ)、TEM、SAM (Scanning Auger Microanalyzer、走査オージェ電子分光器) 等を用いて、異常箇所の組成や構造の分析を行い、故障の物理的原因の推定を行う。TEMを用いれば、Al配線膜の結晶粒に関する異常の有無の観察も行える。

以上事後解析として述べた中でも、研磨法による被疑箇所の断面出しや、TEMでの結晶粒の観察は、非常に高度な技巧を要するため特別な場合を除いては実施されない。

1.2 電子・イオン・光ビームを用いた半導体集積回路の故障解析技術の現状

半導体デバイスの故障解析技術として必要な制約条件の中で、まず最初に満たすべき条件として、空間分解能あるいは検出可能な物理的欠陥の大きさがサブミクロン以下であることが挙げられる。このような観点から電子・イオン・光ビームを用いた解析技術が従来から研究され、そのいくつかは実用化されてきた。ここでは、現在故障解析技術として実用段階にあるものを概観する。

電子ビームを利用した技術としては、形状を高分解能で観察するSEM法、形状や組成・結晶構造を高分解能で観測するTEM法、ミクロンオーダの表面の元素分析を行うEPMA法、ナノメータオーダの表面の元素分析を行うSAM法、配線の電位を無負荷で非破壊で計

測するEB テスタ法、p-n 接合部の異常を観測するEBIC (Electron Beam Induced Current、電子線励起電流) 法等が用いられている。これらの技術は、程度の差こそあれ、日常の故障解析の中で使われている。ただし、TEM は試料作成に特殊な技術と多大な時間を要することから、特別な場合にしか用いられない。

イオンビームを利用した技術としては、FIB の場所選択的エッチングおよび金属堆積機能を用いての、半導体デバイス上での配線の修理技術(配線の切断、接続、電極形成) [51]、EB テスタでの観測用のための金属配線上の絶縁膜への窓開け [13] が挙げられる。共に、日常の故障解析技術としてよく用いられている。

一方、光ビーム(本論文で対象とする光ビームは、全てレーザービームであるので、以下レーザービームとする。)を用いた技術はFLB の場所選択的エッチングおよび金属堆積機能を用いての、半導体デバイス上での配線の修理技術 [14, 18, 20] や、OBIC 法 [48-50] による電界異常箇所の検出が挙げられる。これらは、共に日常の故障解析に用いられている。

これらの技術が実用化され、日常の故障解析で用いられる条件として、その機能がニーズに合致していることは当然として、それ以外に次の点が上げられる。

- (1) 手法実現のための環境整備、あるいは装置の操作が容易であること(環境整備容易性、操作容易性): SEM 並の容易性が標準。
- (2) 一回の操作、あるいは一連の解析が短時間で済むこと(迅速性): 一回の操作は秒オーダー、一連の解析は時間オーダーが標準。長くても数日以内が限度。
- (3) 手法適用のための試料作成に特殊な技術を要しないこと(試料作成容易性)。

本研究においても、これらの点を念頭に置いて研究を推進した。

表 1.2 従来の研究と本論文の関係 — ニーズ面から —

・故障箇所絞り込み手法			
<ul style="list-style-type: none"> ・ EBテスト法 ・ DFI法 ・ SFI法 ・ 等電位面平均化法 	<ul style="list-style-type: none"> ・ いずれの方法も環境整備容易性あるいは迅速性の面で実デバイスに適用するのは困難 		* 本研究で改良法を提案
<ul style="list-style-type: none"> ・ 液晶法 ・ エミッション顕微鏡法 ・ OBIC法 	<ul style="list-style-type: none"> ・ 発熱のない故障には適用不可 ・ 発光のない故障には適用不可 ・ 検出可能な故障は限定 		
・サブミクロン精度の断面出し法			* 本研究で新手法を提案
<ul style="list-style-type: none"> ・ 断面研磨法 ・ 劈開法 	<ul style="list-style-type: none"> ・ 高度な熟練と、多大の時間を要す ・ 目標箇所の断面出しは非常に困難 		
・アルミ結晶粒の観察			* 本研究で新手法を提案
<ul style="list-style-type: none"> ・ TEM法 ・ SEM法 ・ 金属顕微鏡法 	<ul style="list-style-type: none"> ・ 高度な熟練と、多大の時間を要す ・ 粒界以外の凹凸も同時に観測され、区別が非常に困難 ・ 粒界以外の凹凸も同時に観測され、区別が非常に困難 		
・配線中欠陥の非破壊検出法			* 本研究で新手法を提案
<ul style="list-style-type: none"> ・ TW法 ・ FE-SEMの反射電子像 ・ 超高压TEM 	<ul style="list-style-type: none"> ・ 長時間を要す ・ 配線の欠陥と、他の欠陥との区別が困難 ・ 半破壊 ・ 半破壊で、超大型装置が必要 		

1.3 従来の研究と本論文との関係 — ニーズ面から —

本節では、故障解析に対するニーズ面から見て、従来の研究が本論文とどのような関係にあるのか、その位置づけを明確にする。1.1 節で述べた背景の下に、故障解析に対する重要なニーズのうちから、本研究では次の4つを採り上げた。

- (1) 故障箇所を絞り込む方法
- (2) サブミクロン精度での断面出しと観察法
- (3) アルミ配線結晶粒の観察法
- (4) アルミ配線中の欠陥の非破壊検出法

以下この順に、表 1.2 に沿って従来の研究と本論文の関係を述べる。

1.3.1 故障箇所絞り込み手法

故障箇所を絞り込む手法としては、液晶法、エミッション顕微鏡法、OBIC 法に比べ、

EB テスタ法が汎用性の面で優れていることは前述の通りである。このため、従来の多くの研究もEB テスタ法の改良に向けられている（詳細は 1.4.1 参照）。しかし、従来提案されている方法は、日常の故障解析に適用するという観点からみると、まだまだ問題点が多い。本研究では、従来の研究をこのような観点から見直し、日常の故障箇所絞り込みツールとして実用化できる手法を提案し、実用化を計る（詳細は 1.4.1 参照）。

1.3.2 サブミクロン精度の断面出し法

故障箇所の物理的同定の最後の段階において、故障の物理的原因となった対象物を露出させるために破壊的な解剖法が必要になる。従来は、表面から全面をエッチングしたり、部分的にマスクを施し部分エッチングする方法などが実施されていた。また、断面を露出させる必要が有る場合には、断面研磨により故障原因被疑箇所の断面を出す方法が用いられた。

従来から用いられている断面研磨法を用いて、サブミクロン精度で断面出しを行うには、非常に高度な熟練と多大な時間を必要とした。また、成功率もそれほど高いとは言えなかった。従って、特殊な研究目的か、非常に重要な故障品の解析を行う場合以外では実行されることもほとんどなかった。

また、劈開法は、それほどの熟練は要しないが、精度が低く、サブミクロン精度で目標箇所の断面を出すには非常に多くのサンプルが必要であり、日常の故障解析に用いられることはほとんどなかった。

このため、被疑箇所の断面を簡便に高い成功率で出す方法の出現が望まれていた。しかし、このようなニーズに対する研究は、研磨法や劈開法の改良をのぞいては従来ほとんど行われていなかった。

本研究では、このニーズを満たすためにFIB が応用できないかを検討し、実用化を試みた。

1.3.3 アルミ配線結晶粒の観察法

集積回路中のトランジスタ等の素子の間を相互接続するための配線は、多くはアルミを主材料とした薄膜を、リソグラフ技術によりパタニングして、製造されている。通常、アルミに微量（0.1～1%オーダー）の銅やシリコンを、不純物として混入させたものを用いている。配線の膜厚は1 μm 程度であり、1 μm 程度の大きさの結晶粒が集まった多結晶構造を成している。この多結晶の構造（結晶粒の大きさおよびその分布、個々の結晶粒の方位およびその分布、等）は、デバイスの信頼性を決定する上で重要な故障メカニズムであるエレクトロマイグレーションやストレスマイグレーションに対する耐性を決定する上で、最も重要な要因である。従って、アルミ配線の多結晶構造の観測は、エレクトロマイグレーションやストレスマイグレーションのメカニズムの研究を行うに際して、必要不可欠であるだけでなく、故障解析においても重要である。例えば、故障の原因が「断線、ショート」といったレベルで判明した場合でも、その配線の「断線、ショート」がいかなる原因によって引き起こされたかを知らなければ、再発防止のための知見にはならない。このような、根本原因を知るための手段として、多結晶構造の観測は重要な役割をはたしている。例えば、ボイドの形状や、断線した配線の回路上の位置から、エレクトロマイグレーションによる断線であると推定できる場合を考える。この場合は、その配線の多結晶構造が分かれば、製造上の問題か、設計上の問題かの判断が可能になり、設計・製造へのフィードバックが可能になる。

従来から、この多結晶の構造を観測するためには、TEM が用いられている。しかし、TEM による解析を行うには、試料作成に高度な技術と多くの時間が必要であるため、日常の故障解析では、特別の場合を除いてはほとんど用いられていない。

簡便に、結晶粒の形状・寸法を観測する目的で、しばしば、SEM や金属顕微鏡による観察が行われている。しかし、これらの方法で見えるのは薄膜表面の凹凸であり、結晶粒界による凹凸とそれ以外の凹凸とが区別できないため、正確な結晶粒の形状観察や寸法計測は出来ない。

本研究では、試料作成容易性、操作容易性ともに優れ、迅速かつ正確に、結晶粒の形状観察や寸法計測を行う方法を検討する。

1.3.4 アルミ配線中欠陥の非破壊検出法

製造プロセス中のモニタや故障箇所の物理的同定の最初の段階では、非破壊観測が重要な役割を果たす。現在有効に用いられている非破壊検査法は、金属顕微鏡や共焦点レーザー顕微鏡といった光学顕微鏡とSEMを用いる方法である。金属顕微鏡は集積回路のチップ上の形態を色と形状の両方から観測できるため、その空間分解能に限度が有るにもかかわらず重要な手法として用いられている。一方、共焦点レーザー顕微鏡は色情報は得られないものの、高い空間分解能を持ち、実質的に焦点深度の深い観測が行えるため、またSEMは最表面の形状の情報しか得られないにもかかわらず、その空間分解能が高いことからよく用いられている。しかし、いずれの手法においても検出が困難な欠陥がある。金属配線中のボイドやSiノジュール (Si析出) である。これらは、エレクトロマイグレーションやストレスマイグレーションといった重要な故障メカニズムと密接に関係するため、非破壊検査の段階で検出できることが望ましい。従来の方法では金属配線の表面に現れている欠陥は観測可能なものの、金属配線中に完全に埋もれ表面には現れていない欠陥を検出することは困難であった。

従来この目的のために、提案されていたTW法 [2] は、観測に長時間を要する、配線中の欠陥とその他の欠陥の区別が付きにくい等の理由により、日常の故障解析ではあまり用いられていない。また、FE-SEMの反射電子像モードを用いてもこの種の観測が可能との報告がある [1] が、この方法は半破壊的である。超高圧TEM (加速電圧: 2 MV) を用いてもこの種の観測が可能である [3] が、やはり半破壊的であり、超大型装置が必要であるため日常の解析には使えない。

本研究では、アルミ配線中のボイドやSi析出を非破壊かつ迅速に観測する方法を検討する。

1.4 従来の研究と本論文との関係 – シーズ面から –

本節では、故障解析に対するシーズ面から見て、従来の研究が本論文とどのような関係にあるのか、その位置づけを明確にする。1.1 節および1.2 節で述べた背景の下に、故障解析に関係する重要なシーズのうちから、本研究では、次の3つを採り上げた。

- (1) 電子ビーム (EB テスタ応用) 技術
- (2) イオンビーム (FIB 応用) 技術
- (3) 光ビーム (レーザビーム 応用) 技術

以下この順に、従来の研究と本論文の関係を表 1.3 に沿って述べる。

1.4.1 EB テスタの応用

電子ビームを用いた故障解析手法の内、故障箇所絞り込みに関する手法は、EB テスタ法が多く研究されてきた [4-29]。EB テスタ法では、電子ビームを照射した結果発生する2次電子が検出器に到達する量が発生箇所の電位に依存することを利用し、配線の電位を観測することができる。従って、これで電位の異常を直接検出することが可能である。電位を観測する方法には、位相 (テストパタン) を固定して電子ビームを走査することで電位分布像を得る方法 (電位分布像法) と、プロービング点を固定して電位の時間変化を観測する方法 (電位波形法) とがある。

異常と認識するには期待値と比較する必要があるが、良品と比較する方法と、設計値と比較する方法とがある。設計値は通常 CAD (Computer Aided Design) データを用い、回路情報とレイアウト情報からなる。以下簡単のために CAD データと言う。これらの方法の中では、良品との比較を電位分布像を用いて行う方法が最も研究されている。この方法については後で詳述する。CAD データとの比較を電位分布像を用いて行う方法は、試みられてはいるがまだ実用には至っていない。良品との比較を電位波形を用いて行う方法も、試みられてはいるが、まだ実用には至っていない。CAD データとの比較を電位波形で行う方法は、多く研究されている。この方法では、異常電位を単純に遡るだけだと分岐が爆発

表 1.3 従来の研究と本論文との関係 — シーズンから —

<ul style="list-style-type: none"> 電子ビーム <ul style="list-style-type: none"> EB テスタによる故障箇所絞り込み 	<ul style="list-style-type: none"> 電位分布像法 <ul style="list-style-type: none"> 期待値＝良品 DFI法 (ストロボ法) SFI法 (実時間像法) 等電位面平均化法 	<ul style="list-style-type: none"> 期待値＝CADデータ 	<ul style="list-style-type: none"> 像取得に多大な時間必要、チップ全領域観測に膨大な時間 チャージャヤアツプ、用途限定：CAD環境が必要 用途限定：CAD環境が必要 	<ul style="list-style-type: none"> 提案あるが未実用 	<ul style="list-style-type: none"> * 本研究で改良法を提案し実用化を計る
<ul style="list-style-type: none"> 電位波形法 	<ul style="list-style-type: none"> 期待値＝良品 	<ul style="list-style-type: none"> 提案あるが未実用 			
<ul style="list-style-type: none"> イオンビーム <ul style="list-style-type: none"> FIB 	<ul style="list-style-type: none"> 期待値＝CADデータ 	<ul style="list-style-type: none"> 実用済み、但し用途限定：CAD環境が必要 	<ul style="list-style-type: none"> 像取得に時間を要す、配線以外の欠陥との区別が困難等の理由で未実用 	<ul style="list-style-type: none"> 提案あるが未実用 	<ul style="list-style-type: none"> * 本研究で物理解析への新応用を提案し、実用化を計る
<ul style="list-style-type: none"> 光ビーム <ul style="list-style-type: none"> レーザービーム 	<ul style="list-style-type: none"> 故障解析以外への応用 <ul style="list-style-type: none"> チャネリングコントラストの研究例あり 放射熱を利用し・OBIRCH法配線中の欠陥を検出 <ul style="list-style-type: none"> TW法 電子・正孔対の・OBIC法発生を利用し電界異常を観測 	<ul style="list-style-type: none"> AIでの成功例なし 	<ul style="list-style-type: none"> 故障解析以外の用途のひとつ FIBの最大の用途のひとつ 実用化済み 	<ul style="list-style-type: none"> * 本研究でAIへの適用を計る 	<ul style="list-style-type: none"> * 本研究で提案し、実用化を計る

的に多くなるため、簡略化のための工夫が数多くなされている [21, 28, 29]。CAD データとの比較を行う方法の最大の欠点は、CAD データと比較を行うための環境が整備されている場合にしかこの方法が使えない点である。

ここでは、良品との比較を電位分布像を用いて行う方法について詳しく述べる。故障解析の故障箇所絞り込みの段階では、電位の値の詳細を知る必要はなく、大部分はデジタル信号としての高電位か低電位かを知れば十分である。従って、同時に多くの点の電位の情報を取得できるという点から、電位波形法より電位分布像法の方が有利である。また、日常の故障解析の場面では参照用の良品を入手できる場合は多いが、CAD 環境下であり、かつ対象デバイスの CAD データが入手できる場合は希である。以上の点から、電位分布像による観測を行い、期待値として良品の観測結果を用いる方法が最も実用化の効果が高いと考えられる。

この方向からの最初のアプローチは、1984年に May ら [6] によりなされた（DFI 法：Dynamic Fault Imaging 法、動的故障伝播抽出法）。彼らは、電位分布像の取得法としてストロボ法を用いた。この方法を現在の半導体集積回路に用いる場合に、問題点が二つでてくる。一つはストロボ法の問題点である。現在では、故障を再現するために必要なテストパターン長が数千から数万以上にも達する場合がある。ストロボ法ではテストパターン長に逆比例して S/N（信号対ノイズ比）が悪くなるため、ストロボ法を用いて像を取得しようとすると多大な時間を要し実用的でない。他の一つは、市販の EB テスタでは観測領域がチップ面積に比べはるかに小さいため、チップ全領域を観測するには膨大な時間を要し実用的ではないことである。

この問題の解決策は、1990年に Kuji ら [24] によって提案された（SFI 法：Static Fault Imaging 法、静的故障伝播抽出法）。彼らは、ストロボ像の代わりに実時間像（通常の SEM でのスロースキャン像）を用い像取得時間の低減を計った。また、チップ全領域を観測する代わりに、CAD データをもとにして、次に観測すべき領域を限定した（CAD ナビゲーション）。しかし、この方法にも実用化を阻む問題点があった。その一つは、実時間像を用

いるためにチャージアップ(電子ビームを照射することによって生ずるデバイス表面の帯電現象)が起きやすく、パシベーション膜付きのデバイスでの観測ができないことである。また、CAD ナビゲーションを実現するためには、CAD データベースとのインターフェースを持ったEB テスタが必要であり、CAD データベースが使える環境も必要となる。さらには、故障解析の段階で対象デバイスの CAD データを用意する必要もある。

電位分布像を短時間で取得するための他の方法としては、CAD レイアウトデータから得た等電位面上での電位の平均化を行う方法が Nakamae ら [52] により提案されている。しかし、この方法も CAD 関連の制限があるという意味では、Kuji ら [21] の提案と同様である。

以上のような背景のもとに、本研究では、パシベーション膜がついたデバイスの電位分布像が観測可能な方法、および CAD データベースを使用せずに故障追跡可能な方法の検討を行う。

1.4.2 FIB の応用

FIB の故障解析への応用は、FIB を用いて配線の切断や配線間の接続を行うことにより、故障箇所の確認を行う方法が提案されていた [51]。この方法は広く実用化されている。また、EB テスタでの観測の際、対象配線上の絶縁膜に FIB で穴を形成し、その窓を通して配線の電位波形が観測可能であることも報告され [13]、実用化されていた。

本研究では、このような応用以外に、物理解析への応用がないかを検討する。

故障解析以外への応用で、本研究に関係の深いものとしては、FIB の SIM (Scanning Ion Microscope : 走査イオン顕微鏡) 機能を用いて、金属薄膜のチャネリングコントラスト(結晶方位を反映したコントラスト)が観測可能なことが多くの金属で報告されていた。しかし、半導体デバイスの故障解析で最も重要なアルミについてはその報告はなかった。

本研究では、アルミ配線の結晶粒がチャネリングコントラストにより観察可能な方法の検討を行う。

1.4.3 レーザビームの応用

レーザビームの利用は、光量子としての利用と熱放射としての利用の二通りがある。前者の代表的なものとしてOBIC法があり、電界の異常を検出するために用いられ、多くの研究報告もなされている [48-50]。熱放射の利用の代表的なものとしては、デバイス上の欠陥を検出するTW法が提案されている [2]。

TW法では、パルスレーザビームを照射し熱波を発生させ、その際の温度上昇の変化を別に照射したプローブ用レーザでの反射率の変化として検出することにより、配線の欠陥を検出する。しかしながら、TW法は像取得に時間がかかることや、配線以外の欠陥も同時に検出されるため配線の欠陥とそれ以外の欠陥が見分けにくい等の理由によりあまり用いられていない。

本研究では、熱放射を利用し、迅速かつ正確に非破壊的に配線の欠陥を観測する手法を提案する。

1.5 論文の構成

本論文の構成を図1.1に沿って述べる。

第2章では、EBテストにより電位分布像を取得し故障箇所絞り込みを実効する際の問題点を、DFI法、SFI法をもとに検討し、改良法を提案する。また、改良法を実際の集積回路の故障箇所絞り込みに適用し、その実用性の実証を試みる。さらに、最近の他の研究成果との比較も行う。

第3章では、FIBを用いて集積回路の断面出しをサブミクロン精度で実現し、その場観察を行う方法の検討を行う。さらに、いくつかのデバイスの故障解析への応用を試みる。

第4章では、FIBを用いて集積回路上のアルミ配線の結晶粒の観測を試みる。また、従来法と比較し、その有用性を検討する。

第5章では、レーザビームを用いて配線の欠陥を検出する方法を提案する。また、従来の類似技術との比較検討を行うと共に、今後の発展性についても議論する。

第6章では、本研究で得られた成果を総括し、今後の問題点や残された課題について議論する。

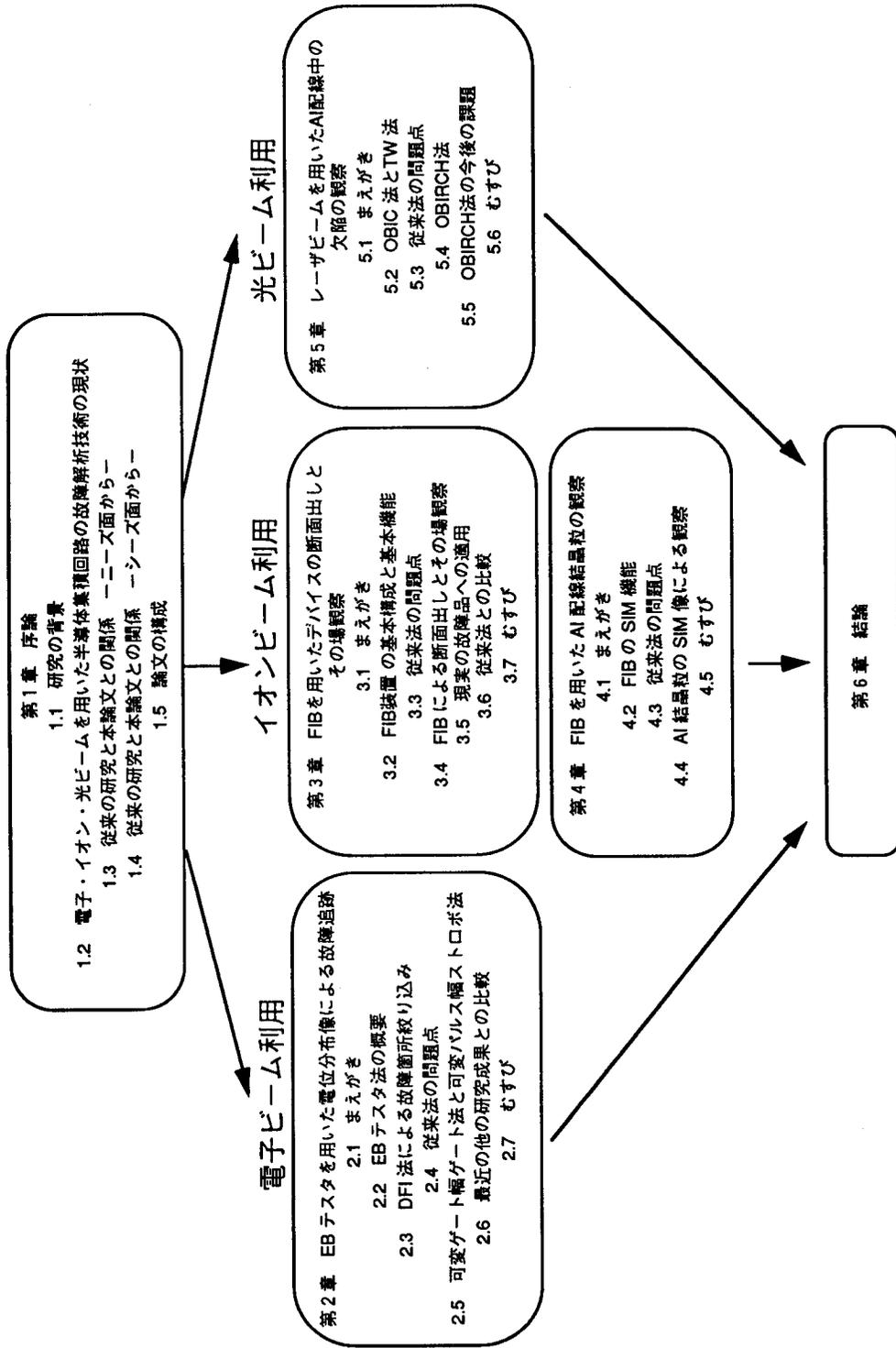


図 1.1 論文の構成

第2章 EB テスタを用いた電位分布像による故障追跡^[10, 16, 53-58, 60]

2.1 まえがき

EB テスタ法の基本的機能は、配線の電位を非接触で観測できることである。このため、故障箇所絞り込み手法としては、発光を観測するエミッション顕微鏡法や発熱を観測する液晶法に比べ汎用性が高い。

しかし、発光や発熱は故障箇所に近い箇所で起きる確率が高いため、エミッション顕微鏡法や液晶法では、故障箇所絞り込みが容易に行なえる場合が多いのに比べ、EB テスタ法で故障箇所を絞り込むためには電位を観測するだけでは不十分で、さらに二つの段階を経る必要がある。

第一は、観測箇所の電位が異常であると認識することで、このためには、電位の期待値を知る必要がある。期待値を知る方法としては、CAD データから知る、良品の観測から知る、といった二通りの方法がある。現実の故障解析の場面においては、設計情報が得られる場合は少ない。従って、良品の観測から得る方法のほうが用途が広い。

二つ目の段階は、故障の追跡である。電位が異常であるからといって、必ずしも故障箇所がその近くにある訳ではない。電位の異常は集積回路内部で発生し、それが集積回路の外側へと伝播して行き、集積回路外部（ボンディングパッド）に到達した時点で故障が外部から認識される。このため、故障箇所に到達するためには、ボンディングパッド部から故障箇所まで、電位異常を故障伝播と逆方向に追跡する必要がある。

CAD データを利用せずに良品と不良品の電位を比較しながら故障追跡を行なうためには、一点一点電位を観測する電位波形法よりも、一度に多くの点の電位情報が得られる電位分布像法が適している。

EB テスタのもう一つの欠点は、パシベーション膜付のデバイスの電位を観測する際に現れる。パシベーション膜の下の配線の電位も、パシベーション膜による容量性結合によりパシベーション膜上に現れるため、原理的にはEB テスタによる観測が可能である。し

かし、実際には、電子ビームの照射条件や配線の電位の条件によっては、チャージアップが起き、電位の正確な情報が得られない場合がある。現実の故障解析で対象とするのはパシベーション膜付のデバイスであるから、観測に際してはこの欠点を表面化させない対策が必要である。

以上の背景の下に、本章ではEB テスタの電位分布像法を用いて、パシベーション膜付のデバイスの故障追跡を、不良品と良品データとの比較で行なう方法を検討する。

2.2 EB テスタ法の概要 [22]

EB テスタにより電位を観測する基本原理を図 2.1 に示す。一次電子ビームに照射された配線から発生する二次電子は、二次電子検出器によって検出される。図に示す0Vの配線と5Vの配線から発生する二次電子の、検出器への到達量を比較すると、二次電子は負の電荷を持つことから、0Vの配線からのほうが、5Vの配線からよりも、多く検出器に到達する。その強弱が電位の強弱として観測される。

電位を観測する方法には、図 2.2 に示すように、ある領域に電子ビームを走査しながら照射し、その領域の電位分布を像として観測するモード（電位分布像法）と、ある一点に電子ビームを照射し、その点の電位を波形として観測するモード（電位波形法）がある。また、デバイスのある特定の状態に設定して観測するためには、デバイスの入力端子にこの

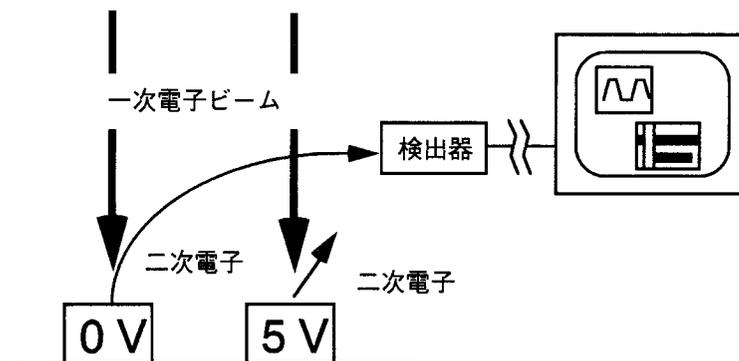
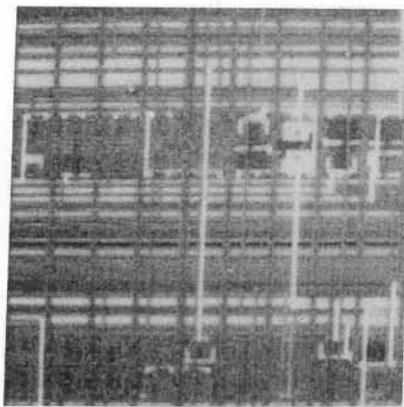
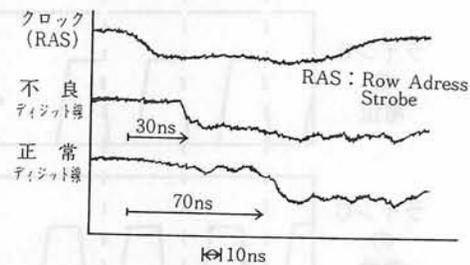


図 2.1 EB テスタによる電位観測の基本原則



(a) 電位分布像の例



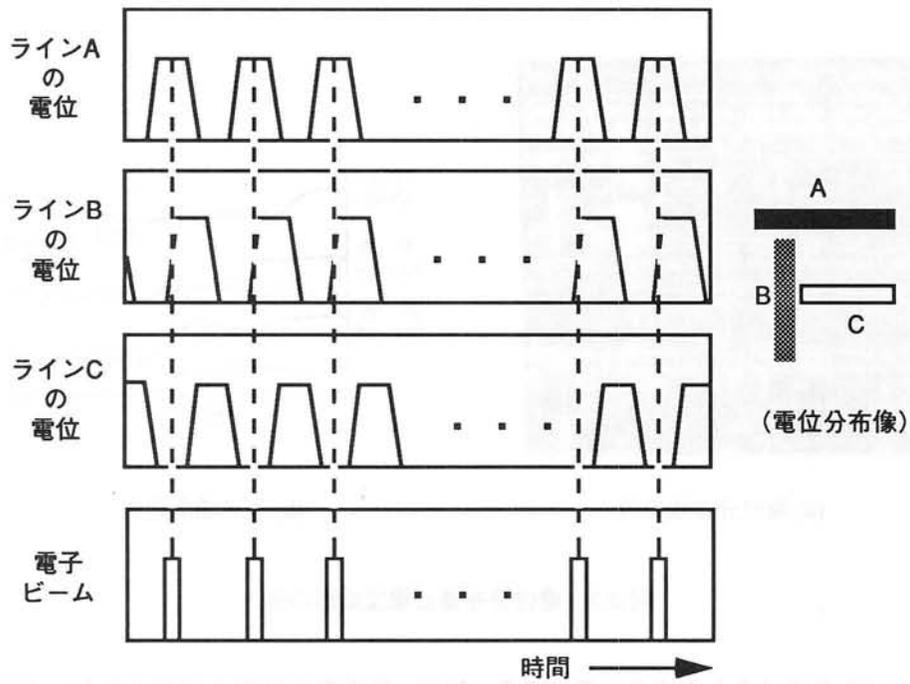
(b) 電位波形の例

図 2.2 電位分布像と電位波形の例

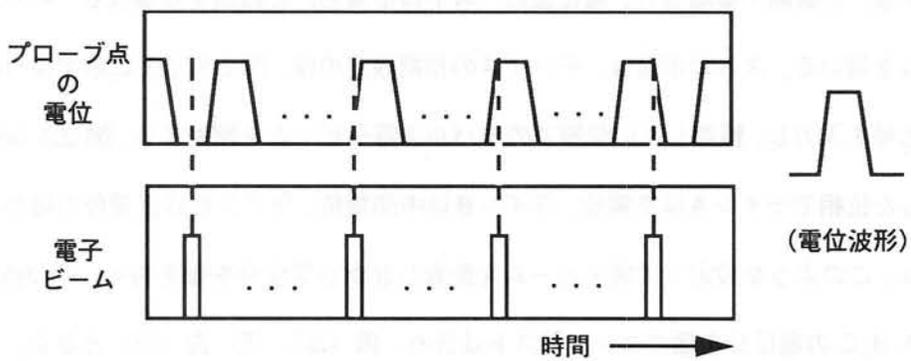
設定に必要な信号を入力する必要がある。特に、高速動作状態を観測するために用いられているストロボ法では、初期設定信号と繰り返し信号の両方が必要である。

ここで、このストロボ法について簡単に説明しておく。ストロボ法では電位分布像（ストロボ像）を観測する場合も、電位波形（ストロボ波形）を観測する場合も、パルス電子ビームを用いる。ストロボ像は、デバイスの初期設定の後、図 2.3. (a) に示すように繰り返し信号を入力し、観測したい位相でのみパルス電子ビームを照射する。図 2.3. (a) では、選択した位相でライン A は高電位、ライン B は中間電位、ライン C は低電位の場合を示している。このような設定下で電子ビームを走査しながら電位分布像を得る。その結果、ライン A, B, C の電位分布像のコントラストは各々、黒（暗）、灰、白（明）となる。ストロボ波形を得るには、デバイスの初期設定の後、電子ビームを一点に照射したままで、図 2.3. (b) に示すように繰り返し信号を入力し、観測したい位相の範囲でパルス電子ビームの位相を少しずつ移動し、縦軸にそのときの信号強度を反転したものを、横軸に時間を表示する。

このような信号設定を個々のデバイス毎に最初から行なうのは、日常の故障解析では困難である。これを解決するために、図 2.4 に示すように LSI テスタと EB テスタとを直結し、LSI テスタから状態設定のための信号（テストパタンという）を送り込む提案がなさ



(a)



(b)

図 2.3 ストロボ法の原理

(a) ストロボ像、(b) ストロボ波形

れた [10]。この方法を用いれば、図 2.5 に示すように EB テスタ用のテストパターンは、LSI テスタでデバイスを検査するためのテストパターンに少し変更を加えるだけで作成できる。

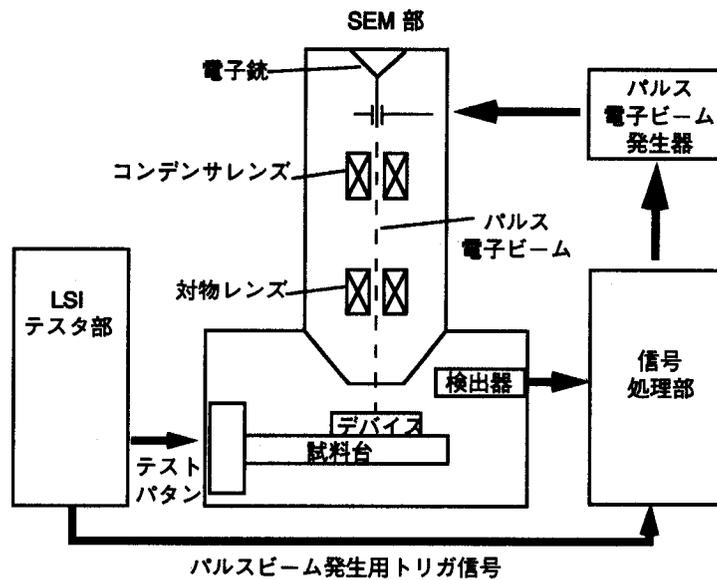


図2.4 LSI テスタ直結の EB テスタの基本構成

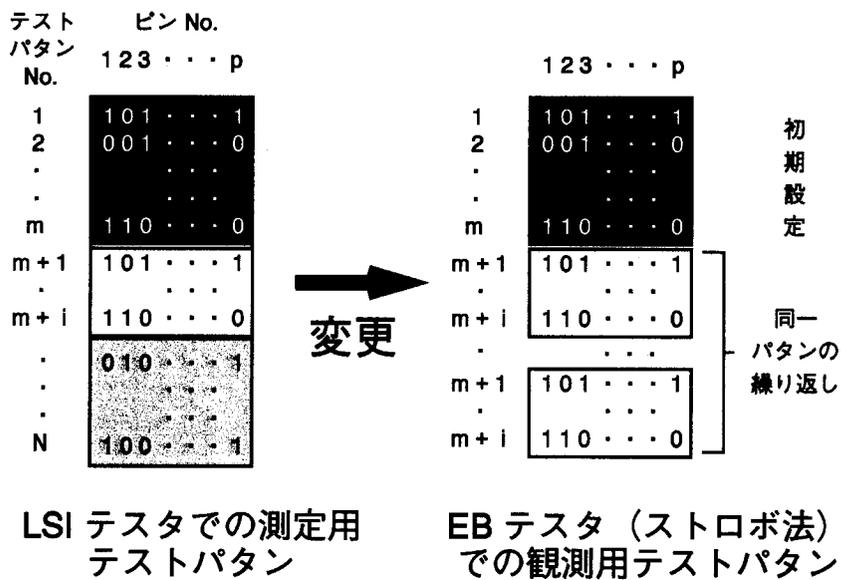


図2.5 LSI テスタ用テストパターンからEB テスタ用テストパターンへの変更

LSI テスタ用のテストパターンは通常、デバイスの設計時に必ず作成されるため、この方法は日常の故障解析にも適用可能となる [10, 16, 53]。現在では、このテストパターン入力方法が一般的に使われている。

2.3 DFI 法による故障箇所絞り込み

電位分布像法を利用した故障箇所追跡法としては、DFI 法が提案されている [6]。この方法は、ストロボ像を用い、故障が検出されたボンディングパッドから、テストパターンと場所を遡りながら故障箇所を追跡する方法である。

図 2.6 にこの原理を示す。テストパターンを集積回路に入力すると、それが集積回路上を伝播し、集積回路の内部で電氣的故障が発生し ($t=t_s$)、故障信号 (実信号とその期待値が異なる信号) が集積回路内を伝播し、枝分かれし、広がっていき、ある時点で、ボンディ

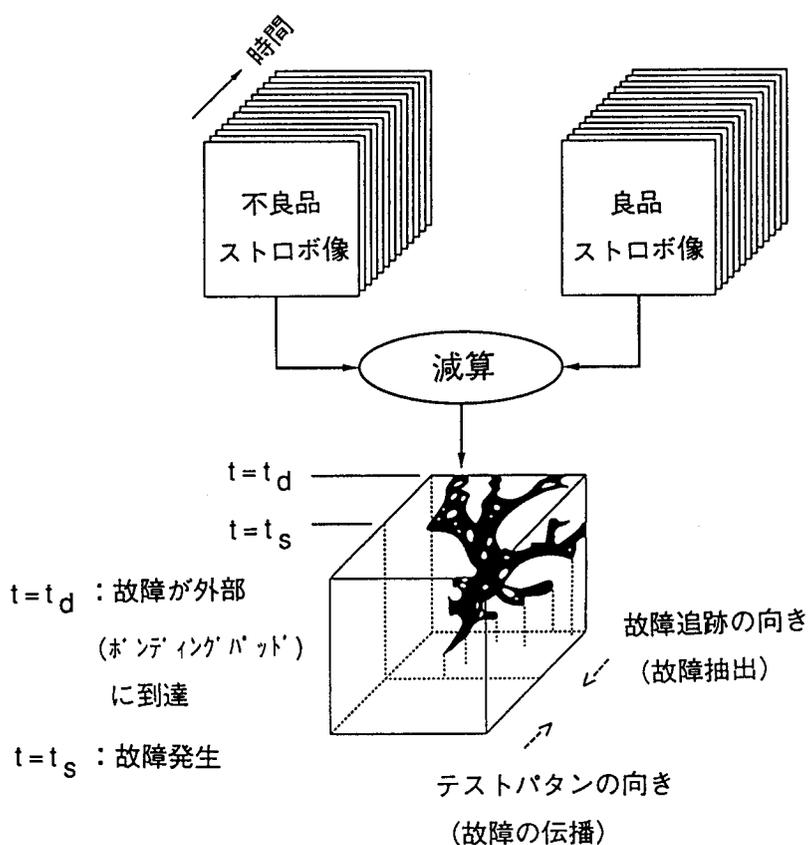


図 2.6 DFI 法 (動的故障伝播抽出法) による故障被疑箇所絞り込みの原理
 $t=t_s$ で発生した故障信号 (期待値と異なる信号) は、枝分かれしながら伝播していき、
 $t=t_d$ で初めてパッドに到達し、外部から故障として検出される。
 故障発生源抽出ではこの経路を遡る。

ングパッドまで到達する ($t=t_d$) (故障伝播)。ここで、初めて集積回路外部から故障が認識される。故障箇所の追跡は、通常は最初に故障信号がパッドに到達した点から始める。この点から、故障信号を、テストパターンと場所の両面から遡れば、電気的故障発生箇所に到達する (故障抽出)。

2.4 従来法の問題点

市販のEB テスタを用いてDFI 法を現在のデバイスに適用しようとする、像取得に長時間を要する、像を蓄積するために膨大なメモリ容量が必要といった点で実用的でない。

このようなDFI 法の欠点を克服する方法としてSFI 法が提案された [24]。SFI 法では実時間で電位分布像を得るため (実時間電位分布像法)、像取得は短時間で実施可能である。また、故障追跡もCAD データをもとに行なうため効率的に行なえる。従って、多くの像を取得する必要がなく、メモリ容量の点でも問題の無い手法である。但し、この方法にも欠点がある。パシベーション膜付のデバイスを観測したい場合は、実時間で電位分布像を取得するため、チャージアップを起こし、電位コントラストを得ることが非常に困難である。また、CAD データを必要とする点で、本研究の目標とは異なる。

CAD レイアウトデータを電位分布像取得の際に、等電位面認識の手段として用い、等電位面内での平均化を行なうことで、電位分布像取得時間を短縮する方法も提案されている [52]。この方法も、CAD データを必要とする点で、本研究の目標とは異なる。

ここでは、DFI 法、SFI 法の問題点を、具体的に検討し、その中から問題解決の糸口を探る。

2.4.1 DFI 法

DFI 法を商用のデバイスに、市販のEB テスタ (IDS5000, シュルンベルジェ社製) を用いて適用した場合の問題点を実験結果をもとに検討する。

まず、DFI 法で用いられるストロボ法で電位分布像を取得するのに必要な時間を計測し

た。ストロボ法で電位分布像を取得する際のテストパタン、クロック、パルス電子ビームの関係を図 2.7 に示す。繰り返しパタン数は 4 で、着目位相が 4 番目のパタンの場合を示している。また、簡単のために初期設定は示していない。パシベーション膜 $0.5 \mu\text{m}$ が付いたデバイスを用い、テストパタン数としては我々が故障箇所絞り込みを行った経験から、典型的なパタン数と考えた 2000 パタンを用いた。初期設定に必要なテストパタンは無い。また、クロック周波数は典型的な $1 \mu\text{s}$ にした。ストロボ法で、S/N (信号対ノイズ比) のよい電位分布像を得るのに必要な時間を計測したところ、約 20 分必要なことが分かった。従って、故障像 (良品と不良品での電位分布像の差像) を得るためには、少なくとも、約 40 分必要である。ただし、差像をとるための演算時間は 1 秒以下とし、また良品と不良品を取り替える時間 (マージン不良品の場合には、条件を変更する時間) は無視できるほど短いとした。

このストロボ像を用いて故障箇所を絞り込むために必要な時間と、故障像を蓄積するのに必要なメモリ容量を見積もってみる。時間とメモリ容量を最も必要とするケースは、電気的故障発生源が第一テストパタン目の場合である。この場合には、電位分布像を遡った場合に最後の像 (第一テストパタンでの像) まで故障像が見える。チップの寸法として典型的な $10 \text{ mm} \times 10 \text{ mm}$ 、電位分布像取得領域として典型的な $0.5 \text{ mm} \times 0.5 \text{ mm}$ 、テス

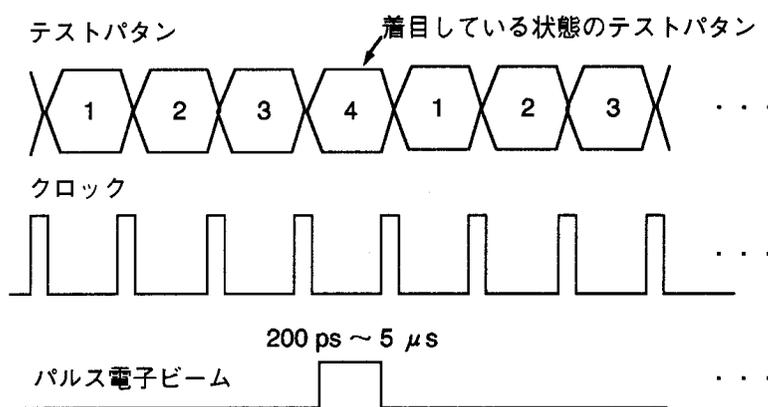


図 2.7 ストロボ法での電位分布像取得
周期的にテストパタンを流し、着目している状態に対応するパタン (この例では、第 4 番目) でのみパルスビームを照射して、その際発生する二次電子信号を取り込む。

トパターン長として典型的な 2000 パタンを想定すると、必要な像の数は $(10/0.5) \times (10/0.5) \times 2000 = 8 \times 10^5$ 枚になる。従って、故障像取得に必要な時間は、約 40 分/枚 $\times 8 \times 10^5$ 枚 = 約 3.2×10^7 分 = 約 5.3×10^5 時間 = 約 61 年と膨大な時間になり実用的でない。また、必要なメモリ容量は、一枚の像に 250 k バイト必要なことから、250 k/枚 $\times 8 \times 10^5$ 枚 = 200 G バイトと膨大なメモリ容量となる。これもやはり日常の故障解析に用いるものとしては、実用的でない。

この 61 年の時間と 200 G バイトのメモリ容量をどこまで短縮できるかが、実用化のポイントとなる。

2.4.2 SFI 法

次に、Kuji ら [24] が提案した SFI 法で用いている実時間電位分布像法で問題になっているチャージアップの程度を、実験結果をもとに検討する。実時間電位分布像法におけるテストパタン、クロック、電子ビームの関係を図 2.8 に示す。簡単のために、初期設定が不要で、着目テストパタンが 4 番目のパタンの場合を示している。繰り返しは行わない。EB テスタの加速電圧は 1 kV, プローブ電流は 0.7 nA である。パシベーション膜 $0.5 \mu\text{m}$

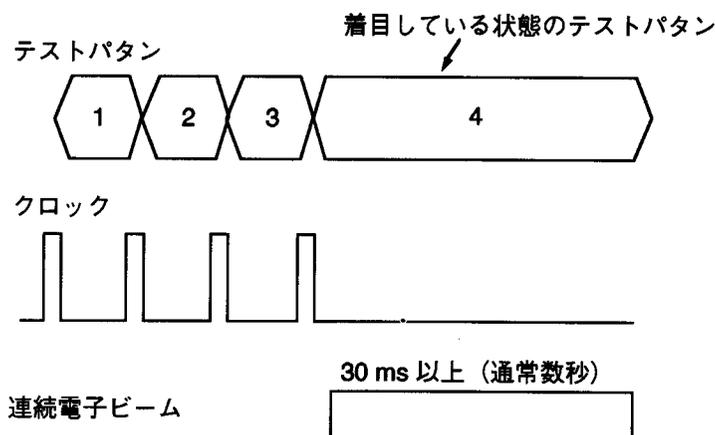


図 2.8 実時間電位分布像法

テストパタンは単発で流す。着目している状態に対応するパタン（この例では、第 4 番目）でのみパタンを引き延ばし、その間に連続ビームを照射して、その際発生する二次電子信号を取り込む。

が付いたCMOSゲートアレイを用いた。これは開発段階にある通常のプロセスで製造されたデバイスであることから、ここで得られたチャージアップに関するデータは、実的な改善のための目安になるものと考えられる。このデバイスに、出力部の電位分布像が観測できるようなテストパターンを入力し、その実時間電位分布像 (SEM 像) の時間的な変化を観測した。実時間電位分布像で観測した結果を図 2.9. (a) ~ (f) に示す。また、チャージアップの影響が無い方法である可変ゲート幅ゲート法を用いて、その領域の一部の電位分布像を取得した結果を図 2.9. (g) に示す。可変ゲート幅ゲート法については、2.5 節で述べる。図 2.9. の (a) と (g) を見比べることで、実時間電位分布像ではすでに 30 ms でチャージアップによる電位分布像の消失があることが分かった。また、図 2.9. (f) より 1 秒後にはパシベーション膜上では完全に電位分布像が消失していることも確認できた。

これより、同一電位で、同一照射条件を継続させる時間は少なくとも 30 ms 未満であることが必要ことが分かった。実的な実時間像法の最も高速な走査は TV スキャンである

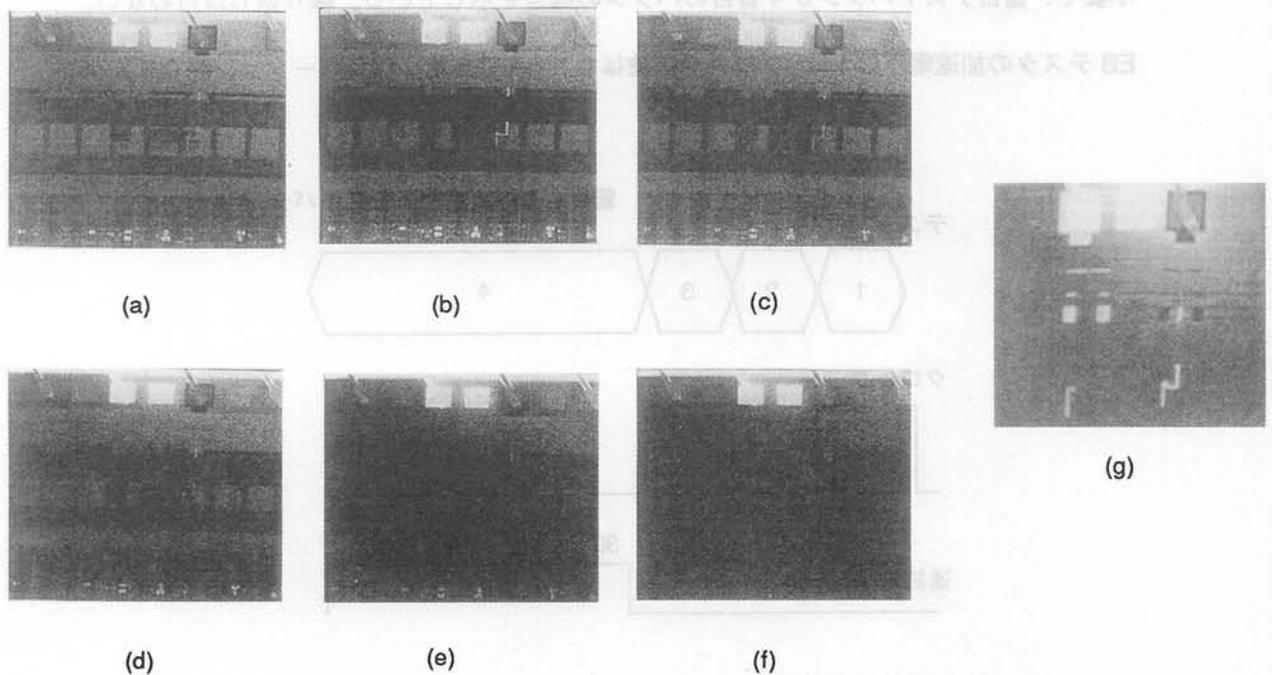


図 2.9 実時間電位分布像法におけるチャージアップによる電位コントラストの消失
 (a) 30 ms, (b) 60 ms, (c) 100 ms, (d) 200 ms, (e) 500 ms, (f) 1 s, (g) 可変ゲート幅ゲート法
 30 ms ですでに一部コントラストが消失している。

り、TVスキャンにおける一画面の走査には約 40 ms かかることから考えて、実時間像法では、パシベーション膜付きのデバイスの観測は非常に困難である。Kuji ら [24] は数秒かけて電位分布像を取得しており、パシベーション膜付きのデバイスではチャージアップによる電位分布消失が起これ観測できない、と報告している。我々のこの結果は、彼らの報告を裏づけるとともに実時間像法の限界をも示したといえる。

2.4.3 問題点の検討

電位分布像取得に関する従来法の問題点を整理すると以下の2点である。

(1) DFI 法で用いられるストロボ法では、パシベーション膜付きのデバイスの電位分布像を取得するのに 20 分もかかる。

(2) SFI 法で用いられる実時間像法では数十ミリ秒～数秒で電位分布像を取得できるが、チャージアップによる電位コントラスト消失が起きるため、パシベーション膜付きのデバイスには適用できない。

これらの問題を解決するために、ストロボ法および実時間像法の問題点の中身をもう少し、詳細に検討する。

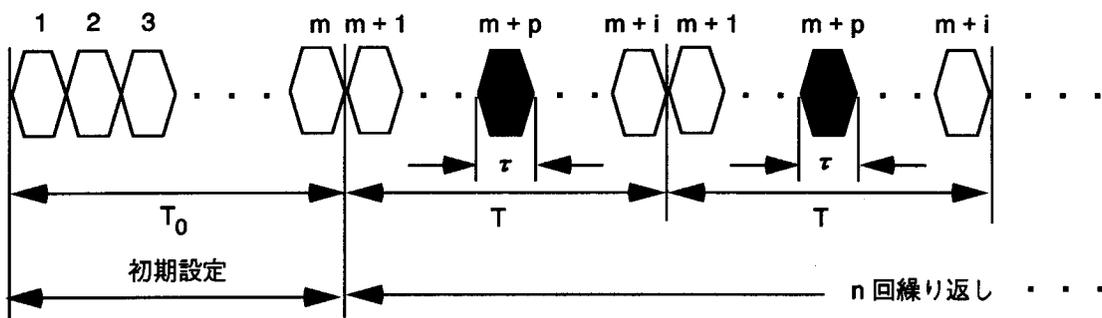


図 2.10 EB テスタ用テストパタンの詳細構造

まず、EB テスタでの観測に必要なテストパタンの構成をもう少し詳しく考えてみる。

図 2.10 に基本的なテストパタンの構成を示す。初期設定に必要なテストパターン数を m とする。着目している状態がテストパターン $m+p$ である。ストロボ法の様に、 $m+p$ の状態で一度信号を取り込んだだけでは、データが不完全（像の一部分しか得られない）であったり、S/N が不十分である場合には、 $m+1$ から $m+i$ は、 n 回繰り返される。実時間像法の場合には、 $n = 1, p = i$ で、 $m+p$ のパタンの長さ (τ) は十分な S/N が得られるだけ延ばされる。

詳細な検討の際に重要な要因として、観測を行っている時間のうち、実際に二次電子から信号を得ている時間の割合、がある。これを、二次電子有効取得時間比と呼び、次のように定義する。

$$\alpha = n \tau / (T_0 + nT) \quad (2.1)$$

ここで、 α : 二次電子有効取得時間比

n : 初期設定後のテストパタンの繰り返し数

τ : 着目状態のテストパタンの時間的長さ

T_0 : 初期設定の時間的長さ

T : 初期設定後に繰り返すテストパタンの周期

また、二次電子は τ の時間でのみ、信号として有効に取得されるような、設定がなされているものとする。その方法としては、少なくとも次のふた通りがある：

(1) ストロボ法のように τ の時間幅でのみパルス電子ビームを照射する。検出系は常時働いている。ストロボ法では、通常、 τ は他のテストパターンと同一長さに設定されている。

(2) 連続電子ビームを照射し、検出器では連続的に二次電子を取得するが、検出器以降の

電気回路においてゲート機能を設けることで、 τ の時間幅でのみ、信号を得る（ゲート法）。

ストロボ法で像取得に時間がかかる理由を図 2.7 の例を見ながら考える。図は簡単のために、初期設定がなく、テストパターンが 4 パタンの場合（ $T_0 = 0, p = i = 4$ ）を示している。通常ストロボ法では同一長さのテストパターンを繰り返しデバイスに入力しながら、観測したいテストパタンの状態でのみ、パルス電子ビームが試料上に照射されるように、デバイスのクロック信号とパルスビーム発生の同期をとる。二次電子有効取得時間比は、初期設定がない場合には式（2.1）より τ/T となり、図の例のようにテストパターン長が 4 の場合には、1/4、上述の典型的な例のようにテストパターン長が 2000 の場合には 1/2000 となる。このようにストロボ法では、テストパターン長が長くなるにつれて二次電子有効取得時間比が短くなるため、S/N が低下し、十分な S/N を得るためには積算に時間がかかる。

2.5 可変ゲート幅ゲート法と可変パルス幅ストロボ法

以上述べた様な理由から考えて、像取得時間を短くするためには、何らかの方法で、二次電子有効取得時間比を大きくすればよい。

二次電子有効取得時間比を大きくする手段として、次の二通りの方法が考えられる。

(1) 図 2.11 に示すように、電位分布像を取得したいテストパターンでのみ（図 2.10 の m

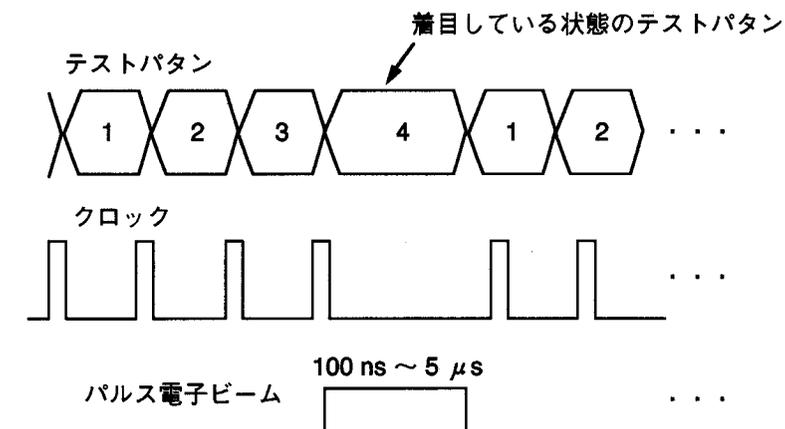


図 2.11 可変パルス幅ストロボ法
周期的にテストパターンを流し、着目している状態に対応するパターン（この例では、第 4 番目）のみパターンを引き延ばし、その位相および長さに対応したパルスビームを照射して、その際発生する二次電子信号を取り込む。

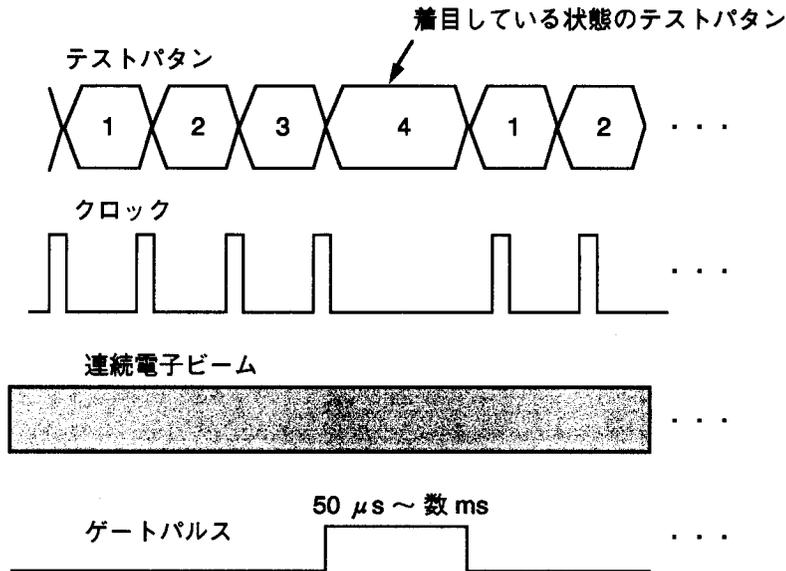


図 2.12 可変ゲート幅ゲート法

連続ビームを照射しながら周期的にテストパターンを流し、着目している状態に対応するパターン（この例では、第4番目）のみパターンを引き延ばし、その位相および長さに対応したゲートを二次電子検出器以降の電気回路で開き信号を取り込む。

+ p パタン) その幅を広げ、その位相と幅に対応したパルス電子ビームを照射する。これを可変パルス幅ストロボ法、これを用いた故障追跡法を TSFI (Temporary Static Fault Imaging) 法と命名する。

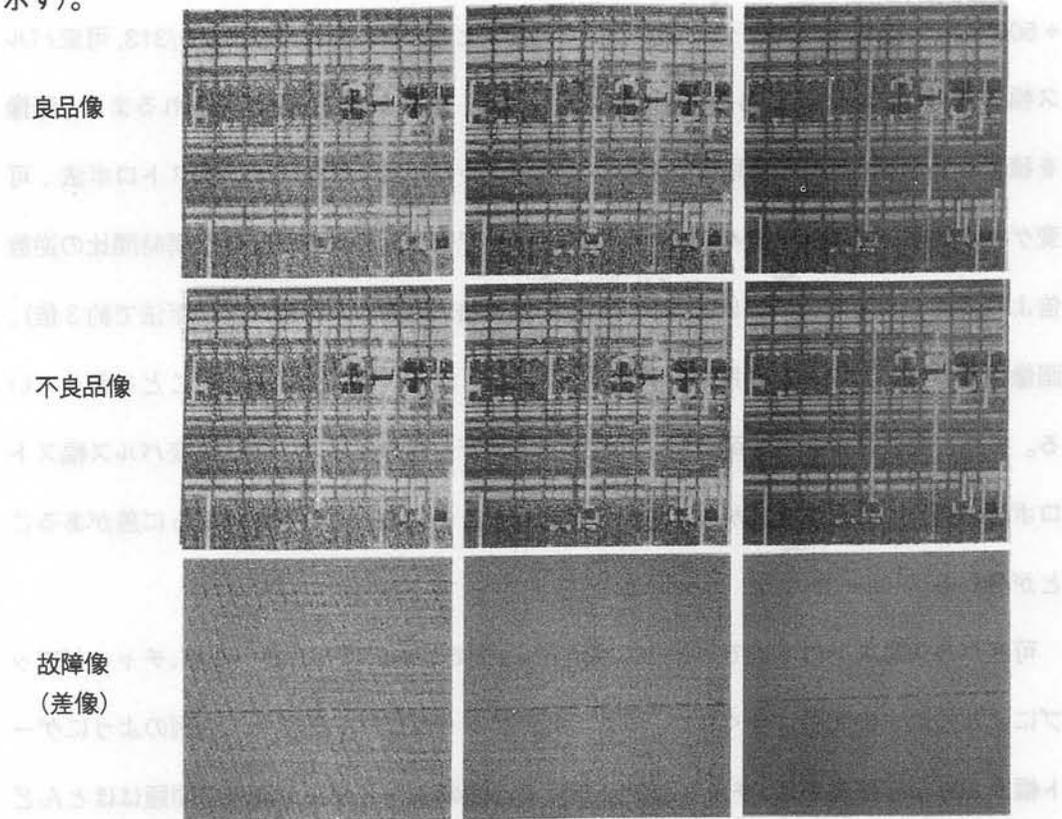
(2) 図 2.12 に示すように、電位分布像を取得したい状態のテストパターンのみその幅を広げ、その位相と幅に対応したゲートを 2 次電子信号を電気信号に変換した後の電気回路上で設け、二次電子信号を取得する。この際、電子ビームは連続的に照射する。これを可変ゲート幅ゲート法、これを用いた故障追跡法を、CGFI (Continuous electron beam with Gated signal acquisition Fault Imaging) 法と命名する。

いずれの方法においても、一回の信号取得のみで像を得るためには、通常の最も高速な TV スキャンを用いたとしても少なくとも一回の走査に 40ms は必要であるから、 τ は 40 ms 以上にする必要がある。しかし、この場合には、図 2.9 で示したような、チャージアップによる電位コントラスト像消失は避けられない。従って、 τ をもっと短くして、テストパターンは複数回繰り返す必要がある。

可変パルス幅ストロボ法は、市販の EB テスタのハード・ソフトの改良なしに実行でき

るが、既存の装置をそのまま使うため広げるパルス幅には限界がある (100 ns ~ 5 μ s)。従って、二次電子有効取得時間比の改善にも限界がある。

一方、可変ゲート幅ゲート法はハード・ソフト共変更が必要であるが、ゲート幅設定に制限はない。従って、二次電子有効取得時間比の改善は、チャージアップの起こらない範囲では制限がない。可変ゲート幅ゲート法でのゲート幅は 50 μ s ~ 100 ms と、二次電子有効取得時間比の改善が十分でき、かつチャージアップの限界まで幅を広げられるように可変幅を大きく持たせた (図 2.12 ではチャージアップの起きない数 ms を上限値として示す)。



	ストロボ法	可変パルス幅 ストロボ法	可変ゲート幅 ゲート法
像取得時間	20 m	40 s	1 s
パルス/ゲート 幅	1 μ s	5 μ s	500 μ s
クロック周期	1 μ s	0.2 μ s	1.36 μ s

図 2.13 ストロボ法、可変パルス幅ストロボ法、可変ゲート幅ゲート法の比較

2.5.1 3手法の比較検討

可変パルス幅ストロボ法、可変ゲート幅ゲート法をストロボ法と比較した結果を図 2.13 に示す。サンプルは、パシベーション膜 $0.5 \mu\text{m}$ が付いた CMOS ゲートアレイである。EB テスタの加速電圧は 1 kV 、プローブ電流は 0.7 nA である。テストパターン長は 2092 パタンである。クロック周期、パルス幅またはゲート幅は、各々、ストロボ法は $(1 \mu\text{s}, 1 \mu\text{s})$ 、可変パルス幅ストロボ法が $(0.2 \mu\text{s}, 5 \mu\text{s})$ 、可変ゲート幅ゲート法が $(1.36 \mu\text{s}, 500 \mu\text{s})$ である。二次電子有効取得時間比を見積もると、 $T_0 = 0$ であるから、 $\alpha = \tau / T$ となり、各々、 $1/2092 = 4.8 \times 10^{-4}$ 、 $5 / (0.2 \times 2091 + 5) = 0.012$ 、 $500 / (1.36 \times 2091 + 500) = 0.15$ になり可変ゲート幅ゲート法を 1 とすると、ストロボ法は $1/313$ 、可変パルス幅ストロボ法は $1/13$ である。像取得に際しては、十分な S/N の像が得られるまで、画像を積算している。実際の像取得に必要な時間はストロボ法、可変パルス幅ストロボ法、可変ゲート幅ゲート法で、各々 20 分、40 秒、1 秒である。2 次電子有効取得時間比の逆数倍より長くかかっているのは（ストロボ法で約 4 倍、可変パルス幅ストロボ法で約 3 倍）、画像積算より 2 次電子有効取得時間比増大の方が、S/N 改善に効果があることを示している。また、像の質を見ると可変ゲート幅ゲート法が一番良く、次いで、可変パルス幅ストロボ法が良く、ストロボ法が一番悪い（図 2.13）ことから、その効果はさらに差があることが分かる。

可変パルス幅ストロボ法ではビーム幅が $5 \mu\text{s}$ までしか広げられないため、チャージアップによる像消失の問題は全くない。また、可変ゲート幅ゲート法でもこの例のようにゲート幅が $500 \mu\text{s}$ 程度では、チャージアップによる像のコントラスト消失の問題はほとんどない [61]。

このように、チャージアップの問題に対する解は見つかった。また、像取得時間が 1 秒というのは、現実の解析には問題のない時間である。2.4.1 で提起した「61 年の時間と 200G バイトのメモリ容量をどこまで短縮できるか？」の解としては、時間の方が 61 年から 666 時間（3 秒/枚 [差像を取るのに必要な時間を 1 秒と仮定、実際はさらに短い] $\times 8 \times 10^5$ 枚）に短縮されたものの、200G バイトについてはまだ課題として残されたままであ

る。また、666時間というのは1章2節で示したの「一連の解析は、高々数日以内で完了する」という条件にはほど遠い。しかし、この計算は最悪のケースを想定しており、2.5.2で示すとおり、現実のデバイスの解析においては、可変パルス幅ストロボ法およびそれを用いたTSFI法、また可変ゲート幅ゲート法およびそれを用いたCGFI法は共に実用的に有効であることが分かる。

2.5.2 現実の故障品への適用

上記の計算は、テストパターン数こそ2000パターンと典型的な数であるが、

- 1) 故障箇所絞り込みのためにチップ全体の観察が必要であると想定していること、
 - 2) 故障が第一番目のテストパターンで発生したと想定していること、
- の2点とも最悪の場合を想定しており、現実にもそのようなケースが起こる確率は極端に低いと考えらる。

そこで、TSFI法とCGFI法の現実の故障解析での有効性を、実デバイスの解析を通して、試してみることにした。

(1) (集積回路設計者、従来法^{*1}) と (未経験者^{*2}、TSFI法) の比較実験

この実験では、TSFI法と従来法の比較を行った。その際、TSFI法やCGFI法の最終目的が「CADデータ等の設計情報を参照せずに、故障箇所絞り込みが出来ること」であることから、TSFI法を使うチームは設計情報の参照が実質的に不可能な未経験者から構成した。また、従来法を用いての絞り込みは対象集積回路を設計した技術者でなければ困難なことから、従来法を用いるチームは対象集積回路を設計した技術者を含む設計技術者から構成した。

同一故障モードの同一品種の異なる個体(デバイス)を対象に、両チームで各一個づつ

*1: EB テスタの波形法を用い、設計情報を参照しながら、さらには設計者自身の記憶を元に、故障箇所を絞り込む方法。

*2: 集積回路の分野の実務的知識および実務経験のない技術者。

故障箇所絞り込みを実施し、絞り込めるまでの時間を計測した。この際、両チーム間の情報の交換は禁止した。また、未経験者チームには対象集積回路の設計に関する知識を得ることも禁止した。この実験で用いた2品種の内、品種1はCMOSセルベースLSIで56,000個のトランジスタから構成されている。また、品種2はCMOSゲートアレイであり21kゲートからなる。共に、量産ラインの最終電気選別で不良と判定されたものである。

実験の結果は、品種1は（設計者、従来法）チームが100時間、（未経験者、TSFI法）チームが20時間、品種2は（設計者、従来法）チームが156時間、（未経験者、TSFI法）チームが24時間と、（未経験者、TSFI法）チームの方が（設計者、従来法）チームより各々5倍および6.5倍速く絞り込めた。

ここでの不良品は2品種ともマージン不良品であり、比較用の良品としては別サンプルでなく良品条件を用いた。

品種2を例に取り、図2.14、表2.1を参照しながらTSFI法での絞り込み法の概要を記す。この写真はコントラストを鮮明に出すため、TSFI法で絞り込んだ軌跡を後で可変ゲート幅ゲート法で取得し直したものであり、軌跡を電位差像で示してある：前述のように、可変ゲート幅ゲート法の方が可変パルス幅ストロボ法より良質な像が得られる。LSIテスタでの測定の結果、図中の場所1の黒く見えるパッドで2092パターンにおいて不良が検出された。2092パターンでは場所2まで遡っても、差像にコントラストが見られた。以下このような場合を故障像があるという。場所2で2091パターンに遡ると故障像が無くなったため、同じパターンで場所を3まで遡ったところ故障像が見られた。以下同様に故障像の有無を調べながら場所とパターンを遡っていったところ、場所8で2088パターンにおいて最初の故障が発生したことが判明した。すなわち、2087パターンにおいては場所8だけでなくチップ全体（実際に確認したのは場所8の周囲のみ）で故障像が無く、2088パターンにおいて初めて、故障像が場所8で現れる：図2.14においては、場所8の2087パターンで故障像がない様子のみを示してある。

この絞り込みの結果は（設計者、従来法）チームの絞り込み結果と一致した。

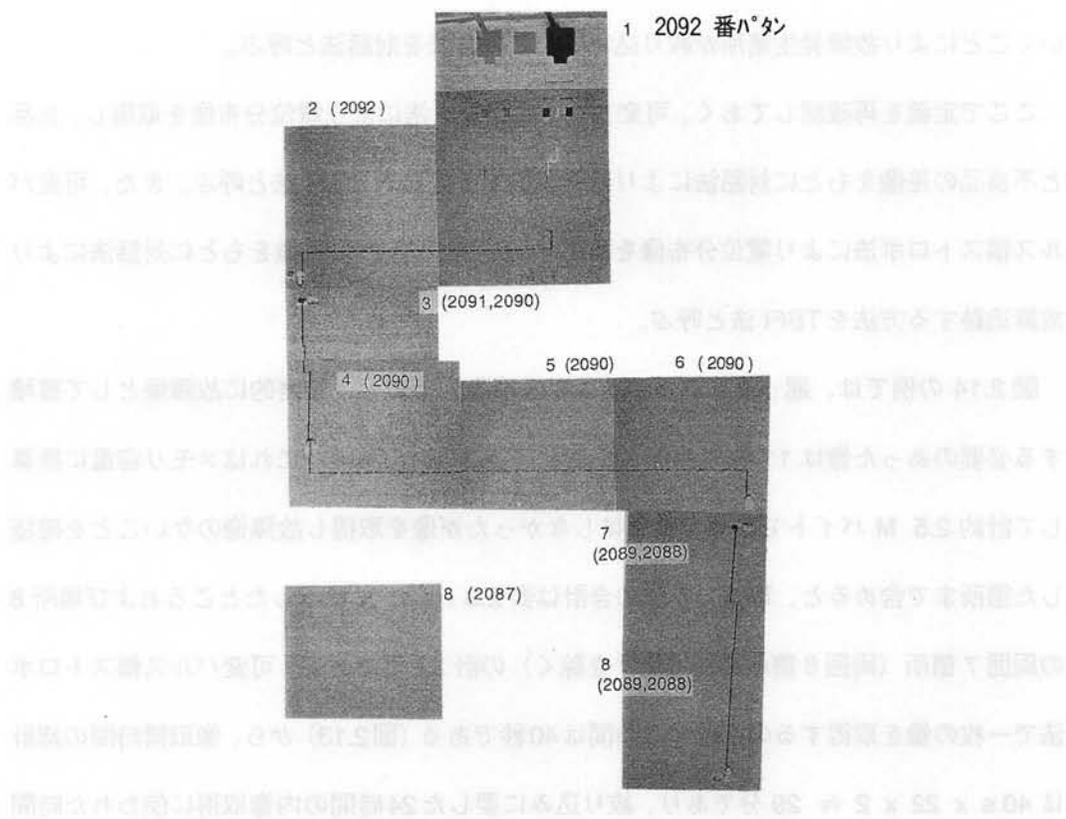


図 2.14 TSFI 法での絞り込み事例

表 2.1 TSFI法での絞り込み事例

テストパタンNo.	2087	2088	2089	2090	2091	2092
場所 1						○
場所 2					X	○
場所 3				○	○	
場所 4				○		
場所 5				○		
場所 6			X	○		
場所 7	X	○	○			
場所 8	X	○	○			
場所 8 の周囲 7 箇所	X					

○：故障像を確認
 X：故障像がないことを確認

この例で分かるように、TSFI 法やCGFI 法での絞り込みに際してはチップ全体の像を取る必要はない。故障が到達したパッドからテストパタンを遡りながら、故障像を追跡して

いくことにより故障発生箇所が絞り込める。この方法を対話法と呼ぶ。

ここで定義を再確認しておく。可変ゲート幅ゲート法により電位分布像を取得し、良品と不良品の差像をもとに対話法により故障追跡する方法をCGFI法と呼ぶ。また、可変パルス幅ストロボ法により電位分布像を取得し、良品と不良品の差像をもとに対話法により故障追跡する方法をTSFI法と呼ぶ。

図2.14の例では、遡ったテストパターンは5パターンであり、最終的に故障像として蓄積する必要のあった像は11枚である：表2.3で○のついたもの。これはメモリ容量に換算して計約2.5 Mバイトである。蓄積はしなかったが像を取得し故障像のないことを確認した箇所まで含めると、取得した像の合計は表2.3に○、Xで示したところおよび場所8の周囲7箇所（周囲8箇所の内場所7を除く）の計22枚である。可変パルス幅ストロボ法で一枚の像を取得するのに要する時間は40秒である（図2.13）から、像取得時間の総計は $40\text{ s} \times 22 \times 2 \div 60 \div 60 \approx 29$ 分であり、絞り込みに要した24時間の内像取得に使われた時間は2%程度である。大部分の時間（約23.5時間）は、操作の段取り等に使われている。もしこの解析をストロボ法で行ったらどうなっていたかを、推測してみる。ストロボ法で一枚の像を取得するのに要する時間は20分である（図2.13）から、像取得時間の総計は、 $20\text{ 分} \times 22 \times 2 \div 60 \div 60 \approx 14.7$ 時間である。従って、計算上は絞り込みは $14.7 + 23.5 \approx 38$ 時間で出来ることになる。しかし、一枚の故障像を取るのに40分かかり、その結果を元に判断を下し、次の像をまた40分もかけて取り、・・・、ということを繰り返すような手順が必要であり、かつ絞り込みの実行中はいつ完了するか予測がつかないような手法は、実務としての故障解析では使えないと思われる。また、現実にも使われていない。

(2) その他の解析事例

CGFI法を適用した8実施例を前述のTSFI法での2例とともに表2.2に示す。対象製品の概要、不良内容、解析結果について一覧にしてある。No.1, 2が(1)で紹介した事例である。他の8例中CGFI法のみで絞り込みを行った事例は6例。そのうち3例は期待

表 2.2 CGFI 法、TSFI 法での絞り込み事例

N O.	製品概要			不良内容		解析結果		
	種類	ゲート 数	ピン 数	発生段階	内容	絞り込み 手法	解析 時間	故障原因
1	スタンダードセル	14k	72	生産工程	電源電圧 マージン不良	電位差像 (マージン比較)	20H	timing設計不良
2	ゲートアレイ	21	128	〃	〃	〃	24H	〃
3	〃	3	80	〃	〃	電位差像及び 電位波形 (マージン比較)	48H	Logic回路内で発生するノイズによる誤動作不良
4	〃	0.5	64	〃	〃	〃	10H	AI配線の消失によるオープン不良
5	フルカスタム	25	208	フィールド	ファンクション 不良	電位差像 (良品比較)	32H	RAM内部で発生するノイズによる誤動作不良
6	スタンダードセル	82	176	開発試作 段階	良品なし	電位像 (設計情報との 比較)	31.5H	RAM内部のプリチャージ タイミング不良
7	〃	22	280	〃	〃	〃	8H	AI配線コンタクト部の open不良
8	フルカスタム	2.5	132	生産工程	ファンクション 不良	〃	40H	異物によるショート不良
9	ゲートアレイ	4	40	フィールド	〃	電位差像 (良品比較)	24H	AI配線のショート不良
10	シングルチップ マイコン	70	64	〃	電源電圧 マージン不良 周波数 マージン不良	〃	45H	デコーダ内部トランジスタ のリーク不良

値として良品を用い、残りの3例は期待値として設計情報を用いている：従って、厳密に言うこの場合はCGFI法を用いたのではなく、可変ゲート幅ゲート法を用いた。期待値として設計情報を用いることが出来る場合でも、従来のように電位波形を用いずに電位分布像を用いた理由は、電位分布像の方が情報量が多く設計情報と比較しやすかったからである。また、8例中2例はCGFI法だけでなく電位波形法も併用した。これは、故障箇所絞り込みの最後の段階で、波形の立ち上がりや落ち下がりを見る必要のある故障であったためである。この場合、期待値としては良品条件を用いている。これら10例の絞り込みに要した時間は、8時間から48時間と、(1)で述べた(設計者、従来法)チームの解析例の100時間、156時間に比べてかなり短時間である。

以上の結果からみて、最悪のケースで想定しただけでは解として不十分であったTSFI法やCGFI法も、現実の故障品を対象として対話法という現実的な廻り方を用いることで十分実用的であることが分かった。

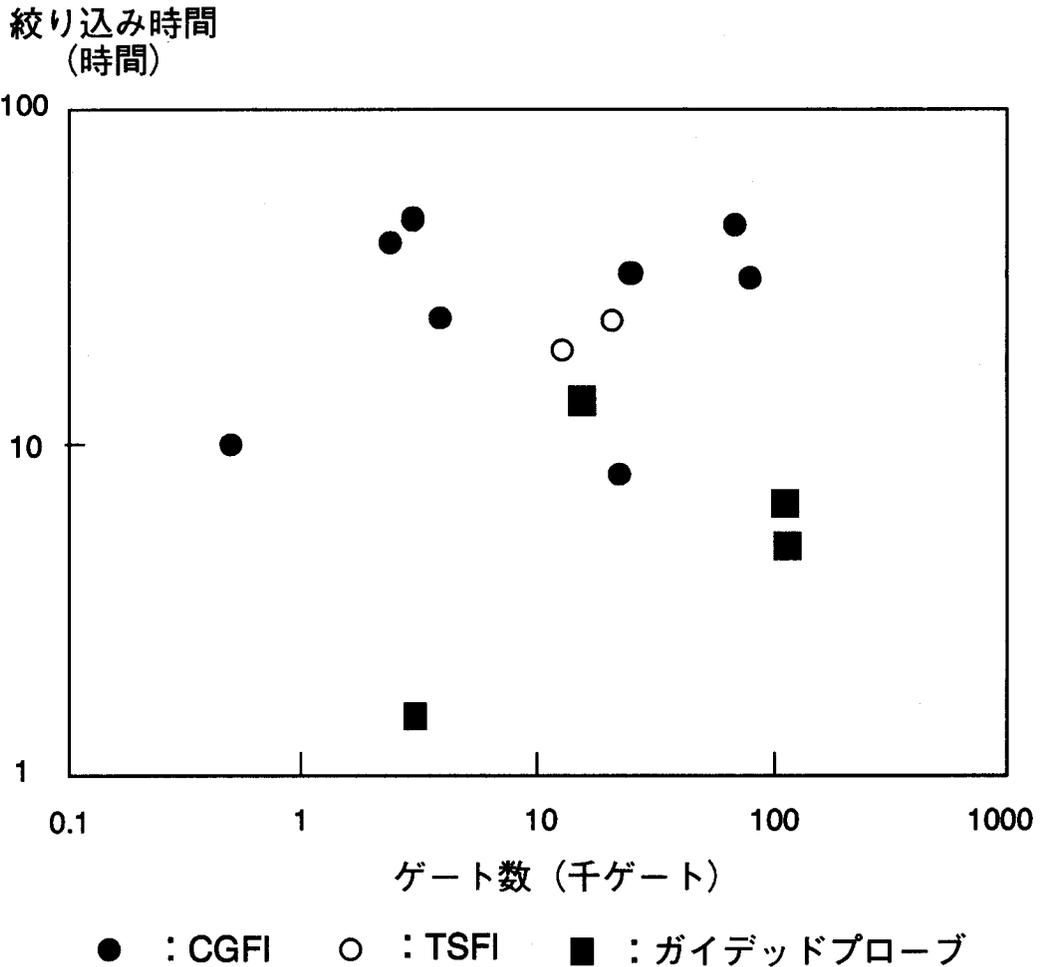


図 2.15 絞り込み時間の比較：
CGFI 法、TSFI 法、ガイドッドプローブ法

2.6 最近の他の研究成果との比較

EB テスタ法の最近の他の研究成果として注目されているものに、ガイドッドプローブ法と呼ばれているものがある。この手法は、故障が検出されたパッドから、故障信号を遡っていく際、回路の接続情報に基づいて電位波形を観測する手順を決定し故障信号を遡っていく方法である。この手法自体は1981年にCochanら [62] によって提案されていた方法であるが、これを半導体集積回路で実行するに当たり、各種の効率化法を用いて、現実の半導体集積回路へ適用した結果がNobleら [28]、白川ら [29] によって報告されている。

彼らが報告している絞り込み時間と、TSFI 法、CGFI 法に基づく絞り込み時間を比較検

討してみる。

図 2.15に対象集積回路のゲート数を横軸に、絞り込み時間を縦軸にとり、報告されている値をプロットした。黒丸（●）がCGFI法を用いたもの、白丸（○）がTSFI法を用いたもの、黒四角（■）がガイドッドプローブ法による報告結果である。絞り込み時間を決める要因としては、対象となる集積回路の機能の複雑さ、微細化の程度、多層化の程度、故障の種類、出力から故障箇所までの論理の深さ、等、ゲート数以外のものが多いが、これらの要因との関係を見るだけの十分なデータがないため、ここでは、ゲート数を用いてプロットした。予想通り、故障箇所絞り込み時間とゲート数との間に強い相関はない。ただ、CGFI法やTSFI法とガイドッドプローブ法を比べると、ガイドッドプローブ法の方が速く絞り込めそうであることが分かる。

ただし、ここで強調しておく必要がある点は、ガイドッドプローブ法を実行するにはCADデータベースが必要であるが、CGFI法やTSFI法の実行にはCADデータベースが不要な点である。CADデータベースを揃えるということは、現実の問題としては大きな制限である。多くのEBテストのユーザにとってはEBテストとCADデータベースのインターフェースを揃えることが困難であるし、また、対象となる集積回路のCADデータを入手するのが困難な場合も多い。

この様な点から考えて、ガイドッドプローブ法はEBテストとCADデータベースのインターフェースを揃えることが出来、かつそのときの対象となる集積回路のCADデータを入手することができる一部のユーザには利用価値の大きなものであるが、それ以外の、大部分のEBテストユーザにとってはCGFI法が有効であることが分かる。

2.7 むすび

本研究では、DFI法をベースに、像取得法と故障追跡法に改良を加えることで、CADデータを利用せず、パシベーション膜付のデバイスでも、短時間で故障追跡が可能な方法を提案した。これらの方法を実デバイスの解析に適用し、有効であることを示した。

主な成果をまとめると、次のようになる。

(1) 可変パルス幅ストロボ法、および可変ゲート幅ゲート法を考案し、それを用いることにより DFI 法で用いているストロボ法より良質の像を、各々 1200 分の 1 および 30 分の 1 で得ることが出来た。

(2) 可変パルス幅ストロボ法と対話法（故障追跡の際、次に取得すべき電位分布像の場所とテストパターンを、直前の故障像から判断する方法）を用いることで（TSFI 法）、未経験者でも設計者が従来法（電位波形と設計情報から絞り込む）で行うより 5～6 倍程度短時間で故障箇所が絞り込めることを、同一デバイスの同一故障モードで 2 例実証した。

(3) CGFI 法（可変ゲート幅ゲート法と対話法の組み合わせ）あるいは TSFI 法を用いた場合、故障箇所絞り込み時間は 8～48 時間と、従来法による 100～150 時間に比べ大幅に短くなることを 10 例で確認した。

今後、像の取得、良品と不良品の交換、あるいは良品条件と不良品条件の切り替え等に要する時間をさらに短縮することで、より一層の効率化が行えるものと考えます。

第3章 FIB を用いたデバイスの断面出しとその場観察 [26, 53, 58, 60, 63-66]

3.1 まえがき

FIB の基本機能は、場所選択的エッチング、場所選択的金属堆積およびSIM 機能による観測の3つである。従来、FIB のこれらの機能は集積回路の回路修正やマスク修正に用いられていた。故障解析のための用途としては、故障箇所絞り込みの段階においてFIB の切断・接続機能を用いて回路修正を行い、故障原因推定の補助手段としていた。このような回路修正を他の手段で行おうとすると多大の時間と技巧が必要であるため、故障解析の手法としてFIB は重要なものであった。

本研究では、FIB の3つの基本機能を、故障解析の他の用途に応用する方法を検討する。特に、ミクロンレベルあるいはサブミクロンレベルの被疑箇所の断面を出し、観察する方法として適用できないかを検討する。

3.2 FIB 装置の基本構成と基本機能

実験に用いたFIB 装置 (SMI8100, セイコー電子工業製) のカラム部及び試料室の基本構成を、図3.1に示す。液体金属イオン源であるGa⁺イオン源を出たGa⁺イオンは、コンデンサーレンズ、イオンビームのシャッターの役目をするビームブランカー、可変絞り、非点補正器を通り、対物レンズで細く絞られた後、走査偏向器で試料上に走査される。試料室には、二次電子検出器と、W (CO)₆ (タングステンヘキサカーボニール) を試料に吹き付けるためのガス注入装置が付けられている。Ga⁺イオンの加速電圧は通常30 kVで、試料上に到達した段階でのビーム電流は数 pAから数 nAである。図3.2に加速電圧が30 KVのときの、ビーム電流とビーム径の関係を示す。図中の [0] ~ [4] およびその横の数値は、可変絞りの番号と絞りの直径を示している。最小ビーム径は約50 nmである。試料台はx,y,z方向の移動の他に、傾斜と回転も可能である。試料室内の到達真空度は、 1×10^{-4} Pa (7.5×10^{-7} Torr) である。

- 液体金属イオン源：Ga⁺
- 加速電圧：最大50 kV
- フォーク電流：数pA~6 nA
- ビーム径：最小50 nmφ
- 到達真空度：10⁻⁴ Pa
- 注入ガス：W(CO)₆

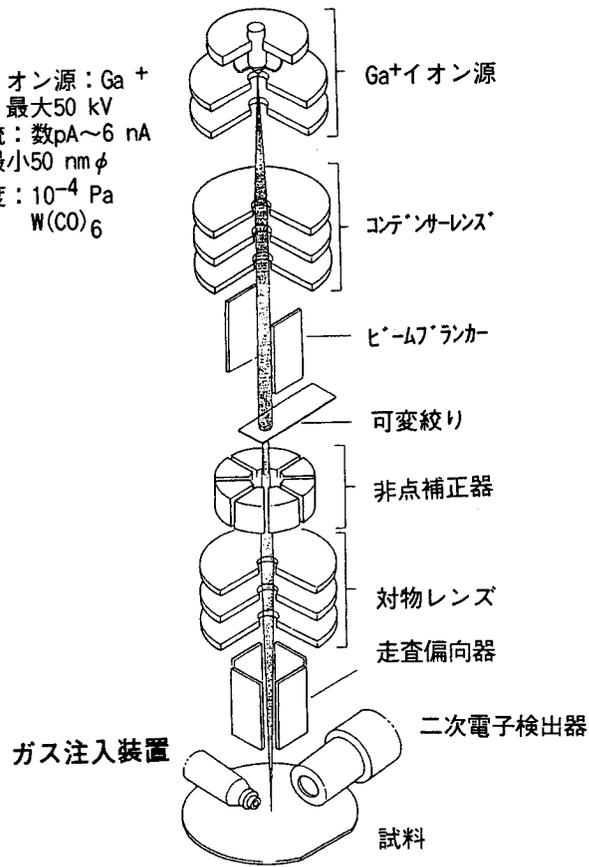


図 3.1 FIB 装置の基本構成

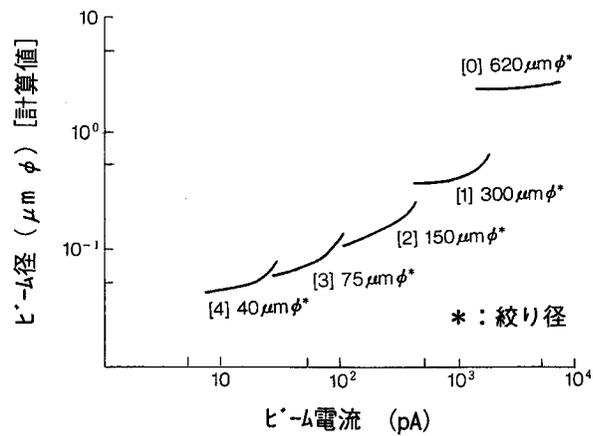


図 3.2 ビーム電流とビーム径の関係

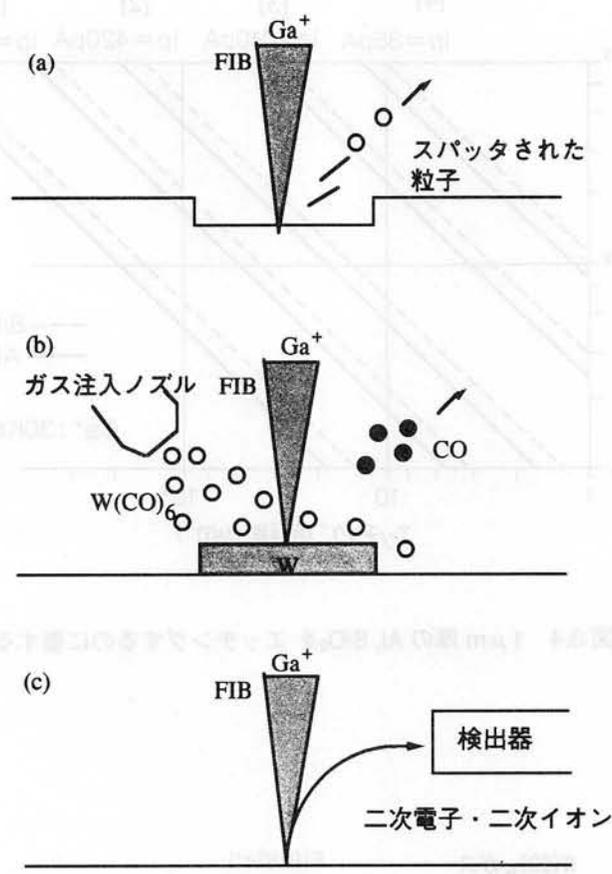


図 3.3 FIB の基本機能
 (a) エッチング機能
 (b) 金属膜堆積機能
 (c) SIM機能

このような FIB の基本機能を図 3.3 を用いて説明する。

(機能 1) エッチング機能

直径 50nm~数 μm のイオンビームの任意の箇所への移動および走査が簡便に行えるため、通常のエッチングと異なり、図 3.3 (a) に模式的に示すように、場所選択的なエッチングがマスクを用いずに行える。図 3.4 に、1 μm 厚の Al と SiO_2 をエッチングするのに要する時間を、エッチング面積の関数として、ビーム電流をパラメータにして示す。[0] ~ [4] は可変絞りの番号で、図 3.2 のそれと対応している。エッチング時間の例を見てみる。例えば、1 $\mu\text{m} \times 1 \mu\text{m} \times 1 \mu\text{m}$ の立方体の穴を形成するのに [3] の絞りをを用い、110 pA

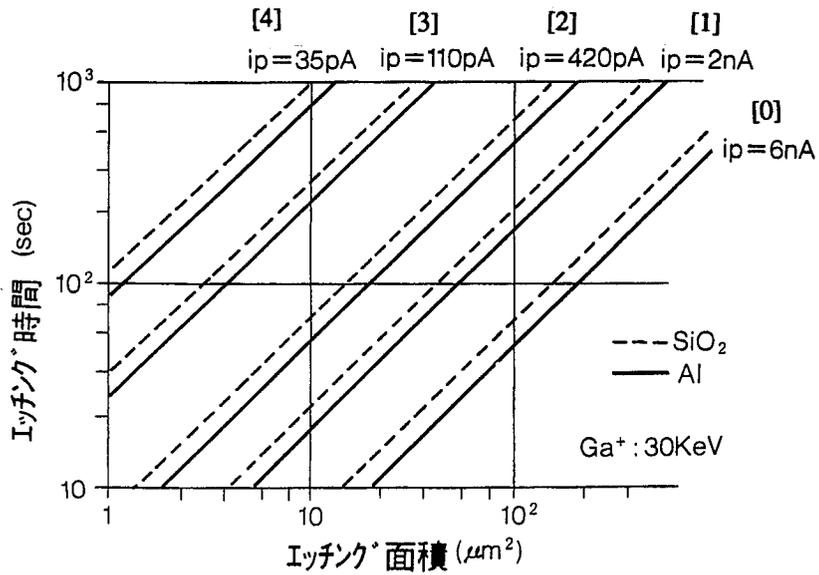
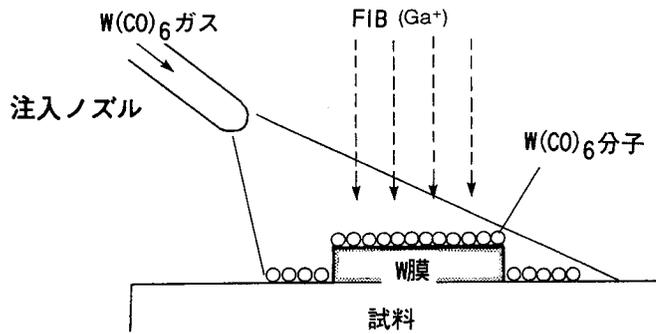


図 3.4 1 μm 厚の Al, SiO_2 を エッチングするのに要する時間



・ FIBによる表面反応

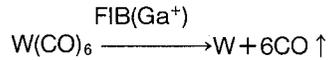


図 3.5 金属膜堆積の原理

のビーム電流量で行うと、Alで約30秒、 SiO_2 で約40秒かかる。一方、絞り [1] , ビーム電流 2 nA でエッチングすれば、同じ時間で、同じ深さを、4 $\mu\text{m} \times 4 \mu\text{m}$ 程度の広さでエッチングできることが分かる。

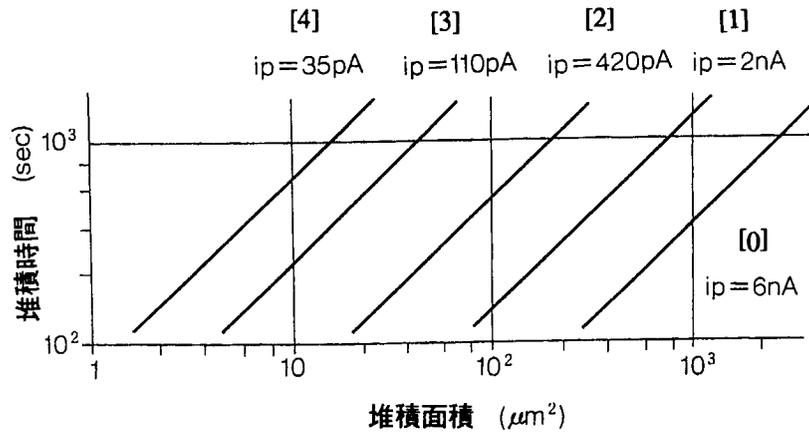


図 3.6 層抵抗 $10\Omega/\square$ の膜を堆積するのに要する時間

(機能 2) 金属膜堆積機能：

図 3.3 (b) に模式的に示すように、場所選択的に金属膜の堆積が出来る。図 3.5 に原理を示す。ノズルから試料上に吹き付けられた W (CO)₆ は、Ga⁺ イオンのエネルギーにより、W と CO に分解される。W は試料上に堆積し、CO は気体となって真空中に拡散する。この様にして出来た W の膜の比抵抗は $100\sim 200\ \mu\Omega\cdot\text{cm}$ であり、W のバルクの値より 20~40 倍大きい。エッチング同様マスクを用いずに、場所選択的堆積が行えるのが特長である。図 3.6 に、層抵抗 $10\Omega/\square$ の膜を付けるのに要する時間を、堆積面積の関数として、ビーム電流をパラメータにして示す。絞りの番号 [0] ~ [4] は、図 3.2 のそれと対応している。堆積時間の例を見てみる。例えば、 $2\ \mu\text{m}\times 5\ \mu\text{m}$ の領域に層抵抗 $10\Omega/\square$ の膜を付けるのに絞り [3] を用い、110 pA のビーム電流量で行うと約 200 秒かかる。一方、絞り [1] , ビーム電流 2 nA で堆積すれば、同じ時間で同じ層抵抗の膜を $2\ \mu\text{m}\times 90\ \mu\text{m}$ の領域に堆積出来ることが分かる。

(機能 3) SIM 機能：

図 3.3 (c) に示すように、Ga⁺ イオンを試料上に走査しながら照射することによって発生した二次電子または二次イオンを検出し、その強度を輝度信号として表示することで

像を得る。このように、SEM 像の原理と似ている。異なる点は、一次ビームがイオンである点、像を得るための信号として二次電子以外に二次イオンを用いることも可能である点である。得られる像も同種の像が得られるが、SEM 像に比べると物質の種類や結晶方位の違いによるコントラスト差が大きい点が特徴的である。

3.3 従来法の問題点

1章で述べたように、被疑箇所を断面を簡便に、高い成功率で出す方法が求められている。どのような場合にこれが必要であるのかを、工程不良品・故障品の故障解析の場合について少し詳しく見てみる。

半導体集積回路を製造する工程中で発生する不良は、通常、工程途中や最終工程での電氣的測定、光学顕微鏡やSEMによる外観検査により発見される。故障品（最初は正常に動作していたものが、途中から正常に動作しなくなったもの）の故障解析では、一個一個の故障品の故障原因究明が重要な意味がある場合が多いのに比べ、工程不良品の故障解析では同種の不良モードが多く出ている不良品の解析のみが重要になる場合が多い。このため両者では解析の手順が異なる。以下、簡単のために、「故障品の故障解析」を故障解析、「工程不良品の故障解析」を不良解析と呼ぶ。故障解析では、特殊な場合を除くと、故障の発生率が10~100 FIT (Failure unit, $10^{-9}/h$) 程度と小さいが、再発防止の意味から全ての故障品の故障原因の究明が要求されるのに対して、不良解析では、通常不良の発生率が数%から数十%と高いため、全ての不良品の不良解析を最後まで行うことは実用的でない。通常は電氣的なモードから、統計的に不良の原因を推定することがよく行われる。この際、統計的に同種の不良モードが多い不良については、故障解析と同様、物理的解析のレベルまでの詳細な解析を行う。このように最終的な物理解析を行うものに関しては、不良解析についてもその手順は故障解析と同じである。

本論文で取り上げる問題点は、不良解析と故障解析の双方に共通のものである。以下その具体的対象に応じて「不良(品)」と「故障(品)」を使い分けるが、問題点、対象技術

については同じであるので、その点についてはいちいち言及しない。

さて、ここでは後でその応用を示す具体的な例をいくつか挙げ、問題点を明確にする。いずれも、チップ上部からの観測（SEM、金属顕微鏡等による）では物理的故障箇所が観測できない場合である。

(1) 故障被疑箇所の上層が金属配線で覆われており、かつ下層の形状の影響が上部に現れていない場合：

多層配線においては上層に電源配線やグランド配線のような幅の広い配線が配置されている場合が多い。EB テスタ等により、故障被疑箇所をある程度絞り込んでも、その物理的故障被疑箇所がこのような広い配線の下にある場合には、上部からの観測が光学的手段では出来ない。従来、この種の解析の場合のアプローチの方法には、(a) 上部から研磨する、(b) 上部から順にエッチングする、(c) 断面研磨する等があった。(b) の方法をとる場合に、局所的エッチングを行うためにホトレジストを塗布しスポット露光を行う方法も用いられていた。また、エッチングの方法もウエットエッチングだけでなく、プラズマエッチング、RIE (Reactive Ion Etching)、場合によってはイオンミリングも用いられた。しかし、どの方法も破壊の程度が大きく、真の故障箇所が別の場所であった場合には故障原因が永久に解明できないまま終わる。また、運良くその箇所が真の物理的故障箇所であった場合でも (a)、(b)、(c) 共多大な時間がかかる上成功する確率が低く、特に (c) は特殊な熟練が要求される。このように障害が大きかったため、不良品が一個しかないような場合は、最終的に物理的故障箇所を同定するには至らない場合が多かった。

(2) 異常箇所はチップの上部から観測できるが、その異常が深さ方向のどこまで達しているかが不明な場合：

この場合は、EB テスタ等で絞り込んだ際の情報とチップ上部からの観測結果から、異常が深さ方向のどこまで達しているかは推測できる場合が多いが、確認は (1) 同様に困難

である。このため、それだけでは物理的原因の特定は困難である。

(3) 故障被疑箇所は絶縁膜でしか覆われていないが、構造が入り組んでいるため、金属顕微鏡を用いても、乱反射により微小な異常が見えない場合：

この場合の問題点は、(1) と同じである。

以上の例については、後で、FIB を用いた断面出しとその場観察法に基づいた解析例を示す。

3.4 FIB による断面出しとその場観察法

FIB は前にも述べたとおり、マスクを使用せずに場所選択的にエッチングが可能である。また、SIM 機能があるため、SIM による観察を行いながら選択場所へのアプローチも容易に行える。

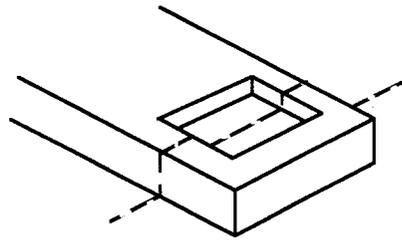
FIB のこのような特長を利用して、目標箇所の断面を出し、その場観察を行うことを試みた。その結果、次に示すような手順を踏めば、SEM 並みの操作性の容易さで、断面出しとその場観察が出来ることを確認した。手順を図 3.7 をもとに説明する。

(手順 1)

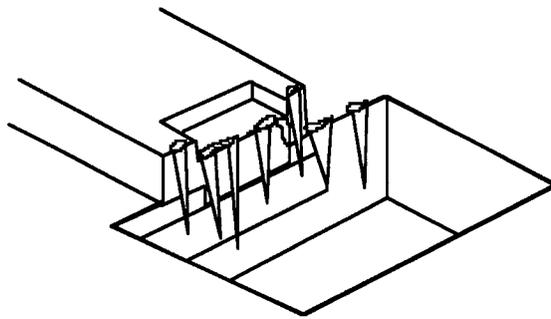
観測対象断面 (図 3.7 (a)) を側面として含むような直方体の穴を形成する。

まず、ビーム電流 2~5 nA (エッチングレート $0.5\sim 1 \mu\text{m}^3/\text{sec}$) で予備エッチングする (図 3.7 (b))。断面観察の際に表面の形状観察が必要な場合には、このエッチングに先立って W 堆積機能を用い表面に薄く ($0.1\sim 1 \mu\text{m}$) W を堆積する。

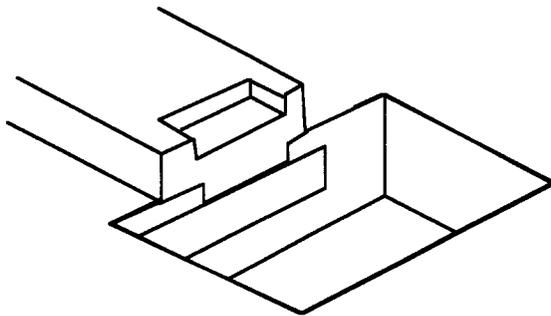
次に、予備エッチングした直方体の内、観察したい側面を、ビーム電流 400 pA (エッチングレート $0.1 \mu\text{m}^3/\text{sec}$) で精細エッチングする (図 3.7 (c))。



(a) 目標断面



(b) 予備エッチング



(c) 精細エッチング

図 3.7 断面出しとその場観察の手順

(手順 2)

チップを傾斜させ、精細エッチングした穴の側面（観察したい断面）を SIM 像で観察する。この際、ビーム電流は 20 pA（エッチングレート $0.005 \mu\text{m}^3/\text{sec}$ ）である。

以上の手順に従えば、サブミクロン精度（少し習熟すれば $0.1 \mu\text{m}$ の精度）で、観察し

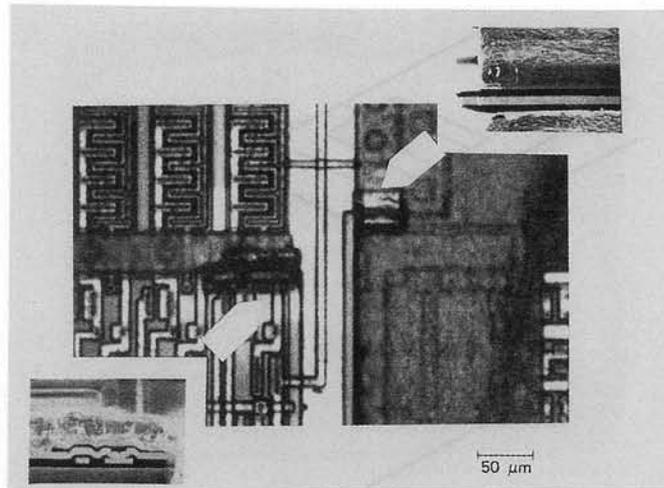


図 3.8 チップ上の近接した 2 箇所にて穴を形成し、その断面を観察した例

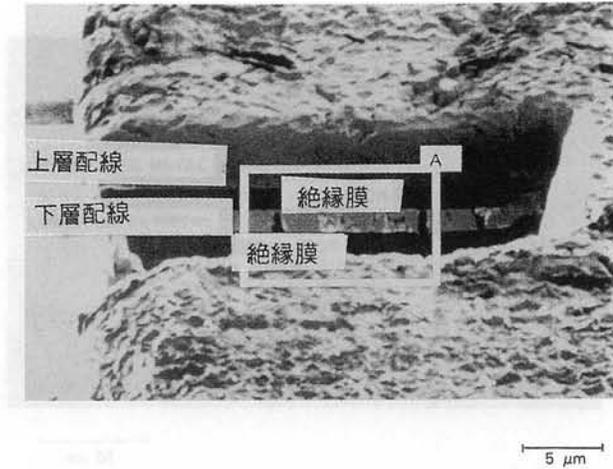
たい箇所の断面を出し、その場で観察ができる。図 3.8 にチップ上の近接した 2 箇所にて穴を形成し、その側面を観察した例を示す。従来の方法で、この様に近接した任意の複数箇所の断面を観測することは非常に困難である。またこの解析は破壊解析ではあるが、穴を形成した箇所以外は破壊されておらず、破壊の程度は局所に限定される。この点が従来法との大きな違いである。この特長は、故障品が一つしかない際の故障解析のように、試行錯誤をとまなう一方、失敗が許されない場合には特に重要である。

3.5 現実の故障品への適用

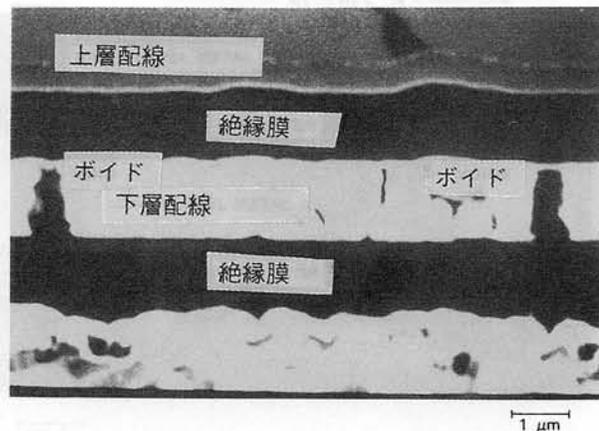
FIB を用いた断面出しとその場観察法を現実の解析に適用した事例を、上述の具体的な問題点に対応させて示す。

(1) 故障被疑箇所の上層が金属配線で覆われており、かつ、下層の形状の影響が上部に現れていない場合：

図 3.9 に示す例は、エレクトロマイグレーションが高温バイアス加速寿命試験で発生したデバイスを故障解析した例である。故障の発生時点では、エレクトロマイグレーションに起因する故障であるかどうかは不明であった。外部からの電氣的測定結果と探針による



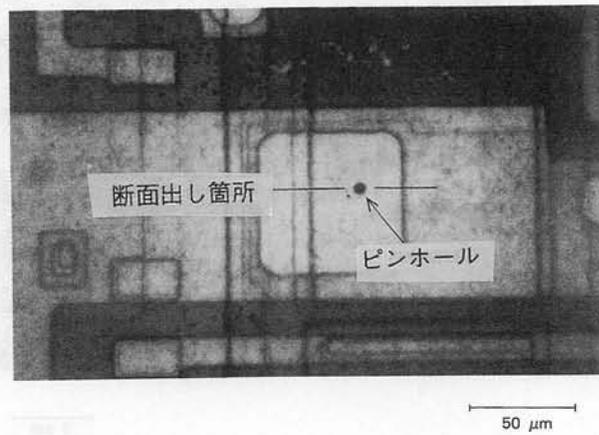
(a) エレクトロマイグレーション故障箇所の断面



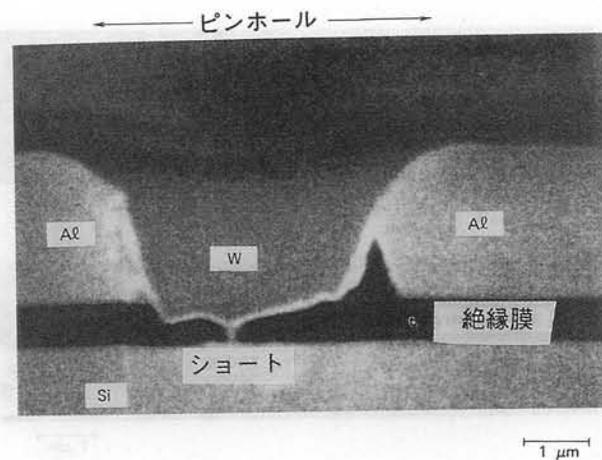
(b) (a)のAの拡大像

図 3.9 FIB での断面出しとその場観察の例：故障被疑箇所の上層が金属配線で覆われており、かつ下層の形状の影響が上部に現れていない場合

電氣的測定結果、それに設計情報からある箇所の下層配線の断線が疑われた。しかし、金属顕微鏡での観察結果からは異常が見られず、断線が起きているとすると上層配線に覆われた下の部分であるとの見解に達した。上層配線に覆われている箇所を、上述の手順で断面出しし、観察したところ下層配線に多くのボイドが見られた（図 3.9 の (b) は、(a) で A と示した箇所の拡大）。この結果故障は、エレクトロマイグレーションによるものと判



(a) 金属顕微鏡で見られたピンホール様の黒点



(b) (a)のピンホールの断面

図 3.10 FIBでの断面出しとその場観察の例：異常箇所はチップの上部から観測できるが、その異常が深さ方向のどこまで達しているかが不明な場合

断された。この結果は、すぐにデバイスの設計・使用条件にフィードバックされ、FIBの新しい応用の最初の実用的な大きな成果となった。

(2) 異常箇所はチップの上部から観測できるが、その異常が深さ方向のどこまで達しているかが不明な場合：

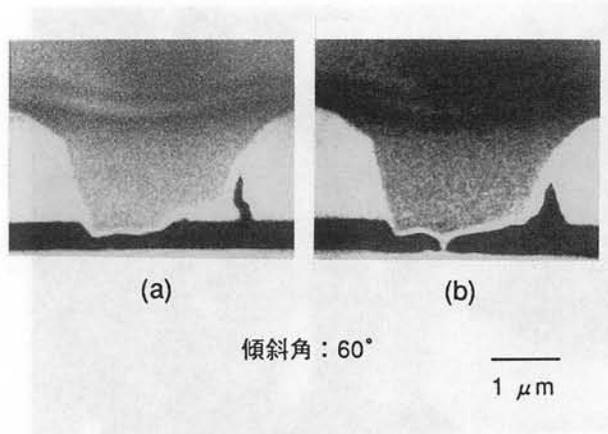


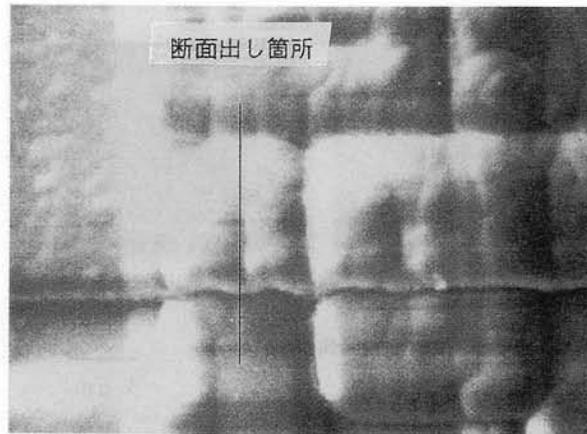
図 3.11 図 3.10 (b)のショート箇所が現れる直前(a)と、現れたショート箇所(b)

図 3.10 に示す例は、ウェーハの最終工程での電気的選別での不良品である。製品は多層配線品で、この様な不良は大量に発生しており、上層配線をエッチングした時金属顕微鏡で数ミクロン程度の黒点が観測されていた (図 3.10 (a))。しかし、故障解析はこれ以上はすすんでおらず、従って対策も立っていなかった。そこで、図 3.10 (a) に示す箇所の断面出しを FIB で行ない、その場観察を試みた。その結果、図 3.10 (b) に示すように、Si 上の熱酸化膜に孔が開いており、Al 配線と Si 基板がそこでショートしていることが分かった。この断面出しにおいては、穴を形成する前に FIB の W 堆積機能を用いて W を堆積した。これは試料表面の形状がエッチングにより損なわれない様にするためである。ショートしている部分の、この断面での幅は約 100 nm である。図 3.11 にショート箇所が現れてくる直前の断面 (a) とショート箇所が見えている断面 (b) を並置して示す。

このように FIB による断面出しにより、物理的異常箇所が明確になった。この結果はプロセス条件にフィードバックされ、以降この種の不良の発生は無くなった。

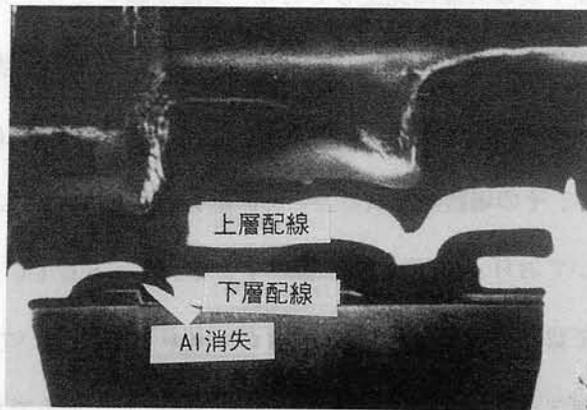
(3) 故障被疑箇所は絶縁膜でしか覆われていないが、構造が入り組んでいるため、乱反射により、微小な異常が見えない場合：

図 3.12 に示す例は、やはり多層配線品で、ウェーハの最終工程での電気的選別不良と



10 μm

(a)



5 μm

(b)

図 3.12 FIB での断面出しとその場観察の例：故障被疑箇所は絶縁膜でしか覆われていないが、構造が入り組んでいるため、乱反射により微小な異常が見えない場合
 (a) 表面の SIM 像、(b) 断面の SIM 像

して発見されたものであり、かなり大量に発生していた。電気的特性から判断して、疑わしい箇所はいくつか推定されていたが、金属顕微鏡による観測では異常は発見できなかった。被疑箇所の断面出しとその場観察を FIB を使って試みたところ、図 3.12 に示す結果

が得られた。表面の観察からは、金属顕微鏡像でもSIM像（図3.12 (a)）でも異常は見られなかった。断面出しを試みたところ、図3.12 (b) に示すように下層配線の一部が欠落しており、このため断線したものであると判断された。断線箇所は、ちょうどその上に絶縁膜の段差ができており、金属顕微鏡では乱反射して見えなかったのである。

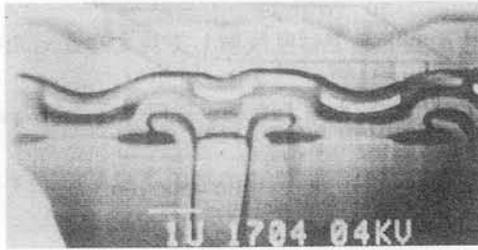
この例でも、物理的故障箇所が分かったため、プロセス条件およびマスクレイアウト設計条件へのフィードバックがなされ、以降この種の不良を根絶することができた。

(4) Al配線中のボイドやSi析出の検出：

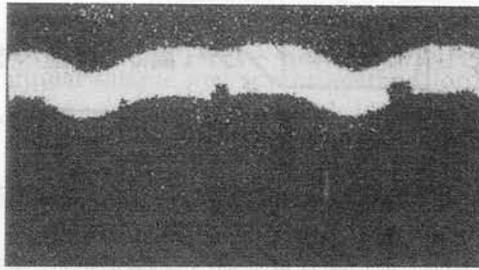
この例は上述の問題点としては挙げなかったが、第5章で述べるレーザービームを用いた配線中の欠陥検出手法の検証手段として有効であるのでここで記す。

Al配線中に埋もれたボイドやSi析出を検出する方法としては、FE-SEMでの反射電子像法 [1]、熱波法 [2] があり、また第5章で述べるOBIRCH法も有効な方法であるが、どの方法も直接観測するのではなく、何らかの形での間接観測である。FIBでの断面出しとその場観察が最も確実に有効な直接観測法であることは、前のいくつかの例から明らかである。OBIRCH法により欠陥の存在が推定された箇所の断面出しとその場SIM観察の結果、ボイドが観察された例は第5章に述べる。ここでは断面出しとその場EDX (Energy Dispersive X-ray analysis, エネルギー分散型X線解析) 観測の有効性を検討する。

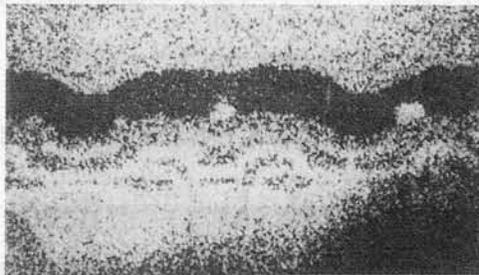
ここで用いたFIB装置はFIB鏡筒に加えてSEMの鏡筒を試料室の斜め上方に装着し、さらにEDX検出器を装着したFIB-SEM複合装置（セイコー電子工業製SMI8400）である。SEM鏡筒からの電子ビーム照射により発生した特性X線をEDX検出器で検出した。FIBで断面を出した後、そのまま（傾斜せずに）SEMでの観察、EDXでのマッピングを行った結果が図3.13である。SEM像 (a)、EDXでのマッピング像 ((b) ~ (d)) 共、加速電圧は4kV、マッピングを行った特性X線はAlのK- α 線 (1486eV) (b)、SiのK- α 線 (1739eV) (c)、OのK- α 線 (523eV) (d) である。図3.13 (b) (c) から、Siの析出が空間分解能200nm程度で観察できることが分かる。



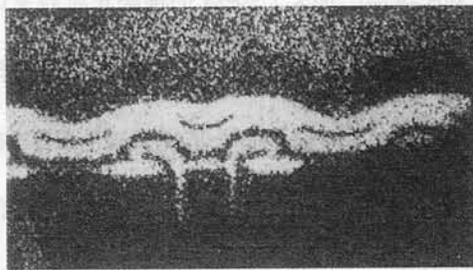
(a) SEM像 (加速電圧: 4 kV)



(b) X線像: Al, K- α (1486 eV)



(c) X線像: Si, K- α (1739 eV)



(d) X線像: O, K- α (523 eV)

図 3.13 FIBでの断面出しとその場観察の例: Al配線中のボイドやSiノジュールの検出

従来法ではSi析出を検出しようとする場合、Alエッチング液でAlをエッチングし、その後に残ったSiの粒を観察していた。この方法ではAl中のポイドは検出できない。FIBを用いる方法が、唯一、ポイドとSi析出の双方を直接観察できる方法であるといえる。

3.6 従来法との比較

表 3.1 に断面出しと断面の観察に関して、FIB を用いた方法と従来法とを比較した結果をまとめて示す。

比較する対象は、SEM 法、TEM 法のふたつの方法である。まず、断面を出す方法であるが、SEM 法では劈開を利用するか、割った後研磨するかの方法が用いられている。TEM 法ではダイサーでスライスした後、イオンミリングする方法が用いられている。FIB 法では、FIB による断面出しが用いられる。観察方法としては、SEM 法ではSEM、TEM 法ではTEM、FIB 法ではFIB のSIM 機能が用いられる。ミクロン領域の目標箇所の断面出しは、SEM 法やTEM 法では特殊な技術を要し、時間も日単位でかかる。一方、FIB 法では $\pm 0.1 \mu\text{m}$ 程度以下の精度で目標箇所の断面出しが、特殊な熟練なくできる。また、時間も1時間のオーダーである。顕微鏡的視野の中での、複数箇所の断面出しはFIB 法では簡単にできるが、SEM 法、TEM 法では非常に困難である。断面出しの際、容易に連続的に断面を出し、観察できるのはFIB 法だけであり、SEM 法やTEM 法では非常に困難である。断面を出しながら、容易にその場で観察できるのもFIB 法だけであり、SEM 法やTEM 法では非常に困難である。断面を観察する際、配線系の構造を明確に知るためには、Al 配線と絶縁膜で明瞭なコントラストがつくことが望ましい。SIM 像では例えば図 3.9 に見られるように明瞭なコントラストが付く。TEM 像でもコントラストが比較的明瞭であるが、SEM 像ではエッチングを施さないとコントラストが付きにくい。拡散層のp層とn層の区別等は、いずれの方法でもエッチングなしには難しい。像の空間分解能は、FIB で30 nm、SEM で10 nm程度、TEM で1nm程度である。破壊的解析の程度は、FIB では断面出しをした箇所に限定されるが、SEM やTEM ではサンプル全体が破壊される。

以上のように、断面出しと断面観察に関しては、空間分解能を除いて全ての点でFIB法が勝っているか、他と同等の機能があることが分かる。

3.7 むすび

FIBの3つの基本機能である場所選択的エッチング、場所選択的金属堆積およびSIM機能を用いて、ミクロンレベルあるいはサブミクロンレベルの被疑箇所の断面を出し、その場観察を行うことに成功した。これを、いくつかの物理的故障解析に適用し、実用的効果があることを実証した。

表 3.1 FIB法、SEM法、TEM法の比較：断面出しと観察

項目	FIB法	SEM法	TEM法
断面出しに用いる手段	FIB	劈開 / 割った後研磨	ダイシング後 イオンミリング
観察手段	SIM	SEM	TEM
目標箇所の 顕微鏡的視野での断面出し	・容易：位置出し精度 = $\pm 0.1 \mu\text{m}$ ・迅速：～時間	・困難：試料前処理に 特殊技能必要 ・長時間：～日	・困難：試料前処理に 特殊技能必要 ・長時間：～日
顕微鏡的視野での 複数箇所の断面出し	容易 (図 3.8 参照)	非常に困難	非常に困難
連続断面出し (スライス)	容易 (図 3.11 参照)	非常に困難	非常に困難
断面のその場観察	容易	非常に困難	非常に困難
金属配線と絶縁膜 のコントラスト	非常に強い (例：図 3.9)	弱い	強い
拡散層のpとnの違い によるコントラスト	弱い*	弱い*	弱い*
空間分解能	～ 30 nm	～ 10 nm	～ 1 nm
非破壊性	断面出し箇所のみ破壊	全体破壊	全体破壊

*：コントラストを付けるためには化学的エッチングが必要

第4章 FIB を用いた Al 配線結晶粒の観察 [26, 53, 58, 60, 63-66]

4.1 まえがき

3章では、FIBの基本3機能（場所選択的エッチング、場所選択的金属堆積、SIM機能）を用いて、目標箇所の断面出しとその場観察を行う方法について検討したが、本章では、FIBの3機能のうちSIM機能を主に用い、Al配線薄膜の結晶粒を観察する方法について検討する。

Al配線の結晶粒の観察には、従来TEM法が用いられていた。しかし、TEM法は試料作成に熟練と長時間を要する、また破壊解析であるといった点から日常の解析としては実用的な方法とは言えない。SIM機能を用いてAl配線の結晶粒の観察を実現できれば、試料作成容易性および迅速性の面から日常の故障解析にも適用可能である。

4.2 FIB の SIM 機能

FIB装置の基本構成と基本機能の概要については3.2節を、特にSIM機能については3.2節（機能3）を参照されたい。ここでは、本章に直接関係あるSIM機能におけるチャネリングコントラストについてのみ述べる。

SIM像では、結晶方位を反映したコントラスト（チャネリングコントラスト）が得られることは、La Marcheら [67] により報告されていた。

Alの結晶構造であるfcc（face centered cubic）構造を例にとって説明する。fcc構造を $\langle 110 \rangle$ 、 $\langle 100 \rangle$ 、 $\langle 111 \rangle$ 、およびランダムな方向から見た充填の様子を、模式的に図4.1 (a) ~ (d) に示す。この様に、結晶の方位によって充填度が大きく異なることが、結晶方位に依存したコントラストの原因である。結晶の充填率が高い方向から一次イオンが入射すれば、低い方向から入射した時よりも結晶表面付近での二次電子の発生率が高くなる。このことから、より充填率の高い方向から入射した方が、SIM像では明るく見える。このようなコントラストの極端な場合は、図4.1 (a) , (b) , (c) のように結晶方位とイオン入

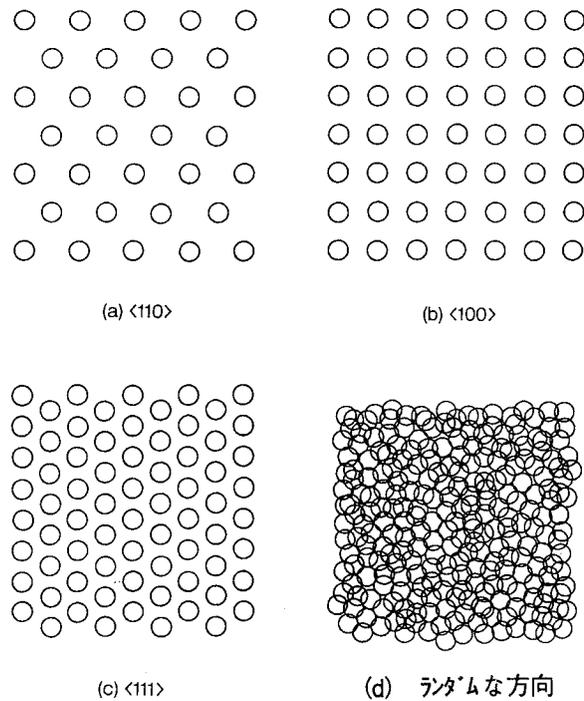


図 4.1 fcc 格子をいくつかの方向から見た模式図

射方向が一致した場合で、このような条件はチャネリングが起きていると言われる。このような条件では二次電子の発生が極端に小さくなることから、この種のコントラストはチャネリングコントラストと呼ばれている。

4.3 従来法の問題点

1章で述べたように、試料作成容易性、操作容易性ともに優れ、迅速かつ正確に非破壊的に結晶粒の分布や配向性を知る方法が求められている。どのような場合にこれが必要であるのかを、事後故障解析だけでなく、プロセスモニタ、TEGによる評価等の事前故障解析についても少し詳しく見てみる。

4.3.1 事後故障解析における問題点

故障解析の際、対象デバイスの配線の結晶構造を直接観測することが必要になる場合が

しばしばある。例えば、配線の断線を確認した際、その断線の原因がストレスマイグレーションやエレクトロマイグレーションによるものかどうかという判断を行う際、結晶構造の情報が必要不可欠である。しかし、従来法で結晶構造を観察するにはどの方法にも問題がある。従来法で、このような場合に用いられる主な手法は、(1) TEM 法、(2) SEM 法、(3) 金属顕微鏡法がある。各々の問題点を述べる。

(1) TEM 法：配線部分を $0.5 \mu\text{m}$ 程度にまで薄くする必要がある。このためには、観察する必要のある部分の周辺のかなりの部分を破壊する。従って、その後の故障解析の続行は非常に困難になる。

(2) SEM 法：ここで用いるような、サブミクロンの構造を観察する条件での SEM 像には、結晶方位を反映したコントラストはほとんど含まれていない。SEM 像では表面の凹凸を反映したコントラストが得られるため、結晶粒界に沿った凹み（粒界と他の箇所のエッチングレイトの差により、製造工程中にできたもの）は多くの場合観測されるが、他の原因で出来た凹凸も同時に観測され、両者の区別は付かない。実データを 4.4.3 (3) で示す。

(3) 金属顕微鏡法：凹凸を反映したコントラストが得られる点は、SEM と同じである。特に、暗視野像では凹凸が強調される。結晶粒界に起因しない凹凸も同時に観測され、両者の区別が付かない点も SEM と同じである。これについても、実データを 4.4.3 (3) で示す。

4.3.2 事前故障解析における問題点

半導体集積回路の製造工程中では、工程の各段階で各種のモニタが行われる。メタライズ工程について言えば、Al 薄膜の膜質を反射率でモニタし、その膜質のばらつきをチェックすることが一般に行われている。Al 薄膜の膜質がエレクトロマイグレーションやストレ

スマイグレーションに大きく影響するからである。しかし、その影響の程度を見るためには、反射率程度のモニタでは不十分な場合があり、結晶粒径の大きさやばらつき、配向性の程度を見る必要がある。このような特性を厳密にモニタするためには、TEM 法やX線回折法が必要である。しかし、これらの方法をプロセス中のモニタとして用いるには、試料作成容易性、迅速性の面から不適當である。

一方、集積回路の信頼性を設計段階で評価するための手段として、TEG (Test Element Group) を用いての各種信頼性試験・評価がなされている。その中でも、エレクトロマイグレーション寿命はデバイスの耐用寿命を決定する大きな要因であるため、各種試験・評価が盛んに行われている。このような評価の際、寿命に関連づけてAlの膜質の評価を行うには、結晶粒径の大きさやばらつき、配向性の程度をTEM 法やX線回折法を用いて行う必要がある。しかし、これらの方法は試料作成容易性、迅速性の面から容易には実行できないため余り用いられない。その代替法として、結晶粒径の大きさやばらつきを見るのに、SEM や金属顕微鏡を用いるといった、誤った結果を得かねない方法が用いられる場合が往々にしてある。

4.4 Al 結晶粒の SIM 像による観察法

4.2節で述べた通り、SIM 像を用いれば結晶方位を反映したコントラストが得られることは、Al以外の金属についてはすでに報告されていた。これを、Al配線にも適用できないかと考え各種条件出しを行うことで観察に成功した。真空度、表面自然酸化膜の除去等、手順どおり行えば結晶粒が観察できる方法を確立し、実用化する事が出来た。またこの過程においては、従来法として確立されていたTEM 法との直接対応観察により、SIM 像法による結晶粒観察の実験的裏付けも得た。

ここでは、まず結晶粒の像を得る方法を述べる。次に、TEM 像との比較を行ない、最後にいくつかの観測例を述べる。

4.4.1 SIMで結晶粒像を得る方法

Al以外の金属については、SIMによって結晶粒像が得られることは報告されていた [67, 68]。しかし、Alについてはその報告はなかった。実際、我々もAlの結晶粒像の観察はすぐに出来たわけではない。また、一度見えた後も、これを安定して行うにはかなりの条件出しが必要であった。Alでの観察が困難であった主な理由は、Alの場合他の金属に比較し表面酸化膜が出来易い点にあると考え、真空度や観察前のビームによる表面エッチングに特に焦点を合わせ条件出しを行った。その結果、以下のような条件と手順を踏めば、SEM並みの操作性で観察可能であることが分かった。

まず、像を観察する際の手順、注意点を記す。

(1) 真空度を 10^{-5} Pa 台まで上げる。観察中の表面酸化を防ぐためには、真空度は高い程良い。

(2) 必要なビーム電流は、試料の状態により異なるため、最初は 20 pA 程度に設定し、徐々に上げていく。表面状態が明瞭でなく観察しにくい場合は、ビーム電流を上げることにより、表面を軽くエッチングしてから観察する：実際に観察する場所の近傍で条件出しをする。表面に絶縁膜がある場合は、事前に他の方法でエッチングするか、FIBでエッチングする。表面絶縁膜のFIBでのエッチングは時間がかかるので、その点を考慮して場合によって使い分ける。

(3) 結晶粒像が得易い角度が存在する。通常は、試料は水平で観察を始めるが、結晶粒像が見えない場合には試料台を傾斜させたり、回転させたりして見えやすい角度を探す。一度見えてくれば、最適なコントラストが分かり、後はどの角度でも程度の差こそあれ見ることが分かる。試料が水平で見えにくい場合が多い理由としては、次のような点が考えられる。すなわち、集積回路の配線用に製造されるAl薄膜の結晶粒の配向性は、多くの

場合 (111) 面が基板面から数度傾斜している。従って、チャネリングの状態を起こすためには数度傾斜させる必要がある。

(4) いくつかの角度、例えば0,5,10,15,20度での結晶粒像をとる。これも、多くのチャネリングの状態を実現するための操作である。

(5) 実際の結晶粒は、これらの像の和集合である。パソコンかワークステーション上で重ね合わせて和集合を得る。すなわち、和集合をとることで、チャネリングコントラストが得られた結晶粒をもれなく抽出する。

以上の手順・注意点に従えば、普通の技術者やテクニシャンがSEM並みの訓練で使えるようになる。

4.4.2 TEM 像との比較

このようにして得られたSIM像では結晶粒と考えられるコントラストが観察され、理論的にも結晶方位によるコントラストで説明がつく。しかし、実データとして検証するためには、従来から結晶の観測法として確立されているTEM法との比較を行うことが必要と考え、同一箇所をSIM像とTEM像の両方で観察することを試みた。

図4.2に観察の手順を示す。まず、AI配線を形成したTEGチップから1mmφの領域を切り出す。次に、中央部が1μm程度に薄くなるようにチップの裏側からイオンシニングする。以上の操作は、TEM試料作成で通常用いる方法によった。この状態でSIM像の観察を行った。次に、このサンプルの中央部を0.5μm程度に薄くなるように、チップの裏側からさらにイオンシニングする。その後、TEMでの観察を行った。シニングを2段階に分けたのは、ハンドリングによるサンプルの破壊を避けるためである。

サンプルは、半導体集積回路の通常のプロセスで作成したAI配線TEGを用い、特に選

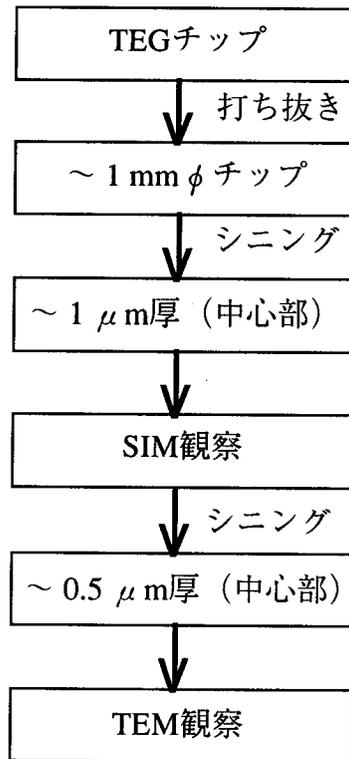


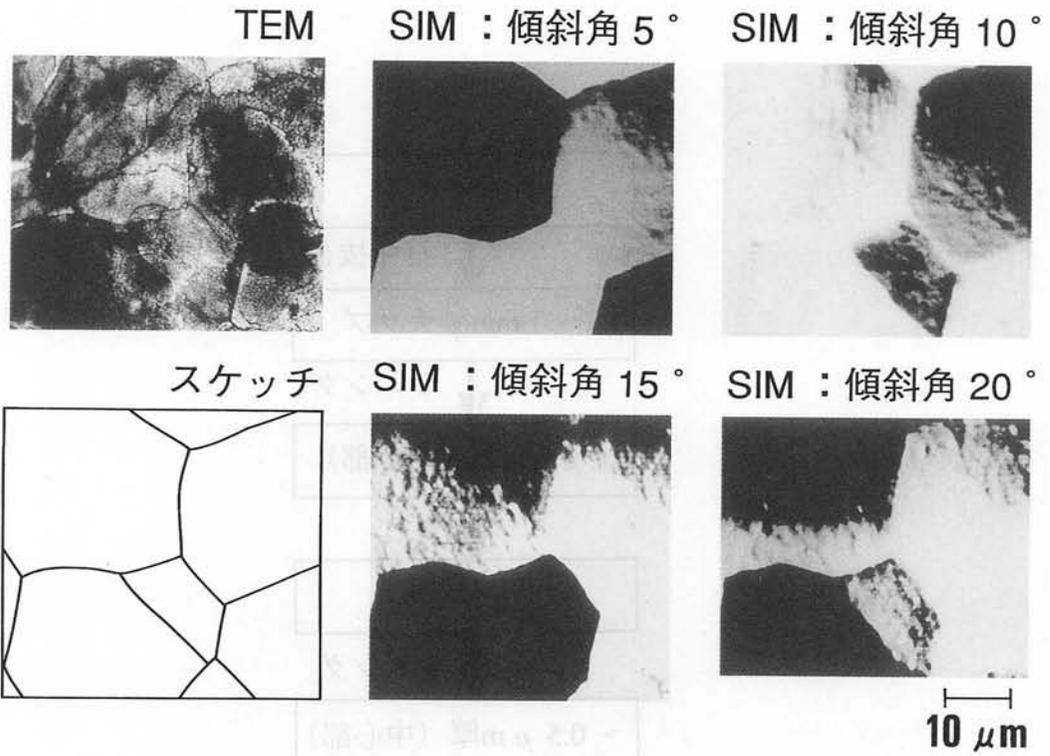
図 4.2 同一箇所をSIM 像とTEM 像で観察する手順

別はせず2チップ観察した。

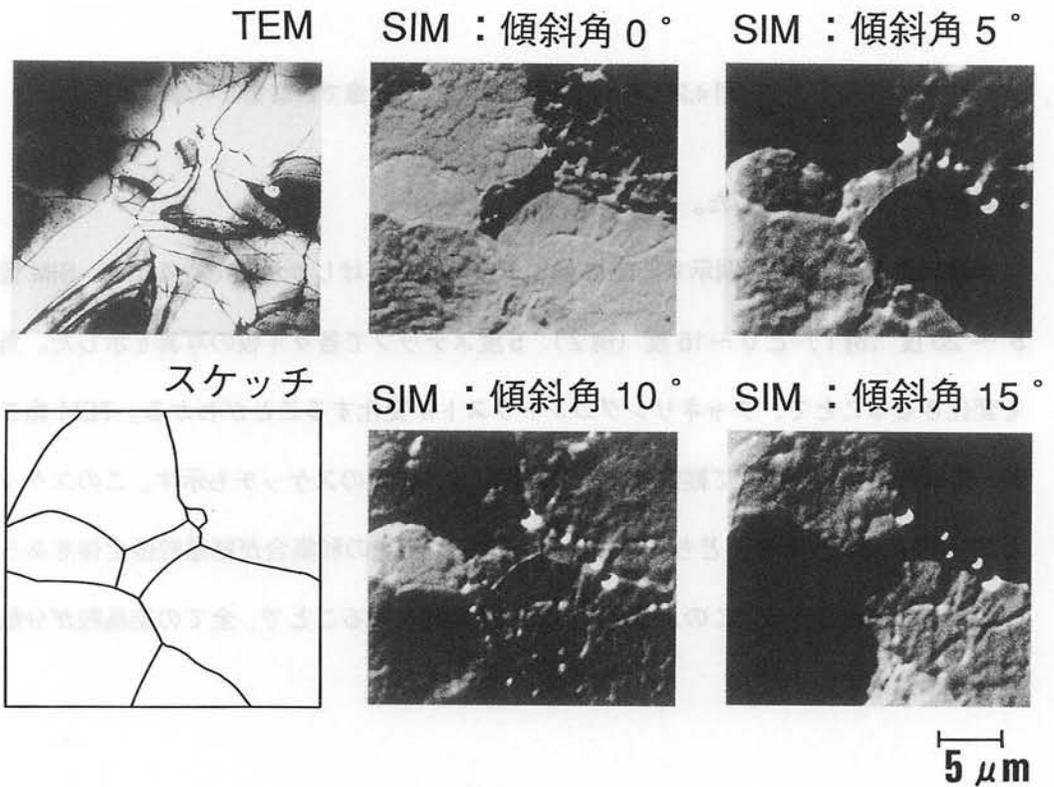
観察結果を図4.3に2例示す。TEM 像は1枚の写真だけしか示していないが、SIM 像は5 ~ 20度 (例1) と0 ~ 15度 (例2)、5度ステップで各々4枚の写真を示した。角度を変化させることで、チャネリングコントラストが変化することがわかる。TEM 像を傾斜・回転角度を変化させて観察し、粒界を観察した結果のスケッチも示す。このスケッチとSIM 像を見比べると、どちらの例においてもSIM 像の和集合が結晶粒像全体をあらわしていることが分かる。このように、ある程度角度を振ることで、全ての結晶粒が分離できる確率が増す。

4.4.3 観察例

SIM 像による結晶粒観察の有効性を示すいくつかの観察例を示す。



(例 1)



(例 2)

図 4.3 同一箇所をSIM像とTEM像で観察した結果

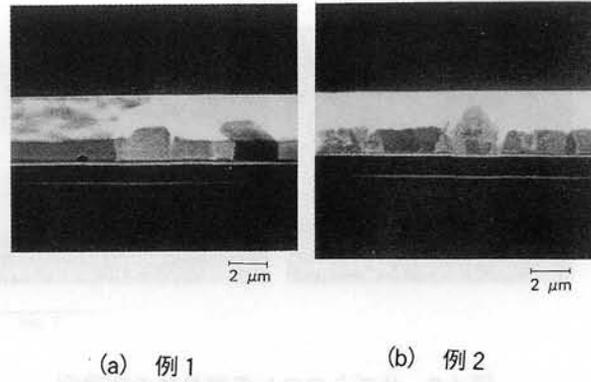


図 4.4 Al 配線断面の結晶粒像

(1) Al 配線断面の結晶粒像

結晶粒の像は、薄膜の上面だけでなく、側面あるいは断面でも観察できる。図 4.4 は試料を傾斜させ上面と断面を同時に観察した例であり、このような像を取ることで Al 薄膜の縦方向の構造も容易に分かるようになった。このように、上面と側面の結晶粒の像を同時に得ることは、従来の TEM 法では非常に困難であった。

(2) サブミクロンの結晶粒の観察例

1987～8年当時はサブミクロンの結晶粒がやっと見える程度であった。この当時の最良の観察例を図 4.5 に示す。現在では図 4.6 のように、クォーターミクロン配線のバンブー構造（配線幅が結晶粒より小さくなり竹の節状になった構造）が明瞭に観測できる。この SIM 像は Micrion9000（Micrion 社製）により、試料を 45 度傾斜させて観察したものである。写真中の $1 \mu\text{m}$ を示すバーの長さは傾斜を考慮し補正してある。また、配線の上面と側面の境界が写真上で見にくいため、上面に相当する箇所に配線幅、側面に相当する箇所に配線膜厚と表示した。このように細かい配線でもエッチングされる前に結晶粒が観測できるようになった理由は、真空度の改善の他に像のコントラスト調整がデータ取り込み後に

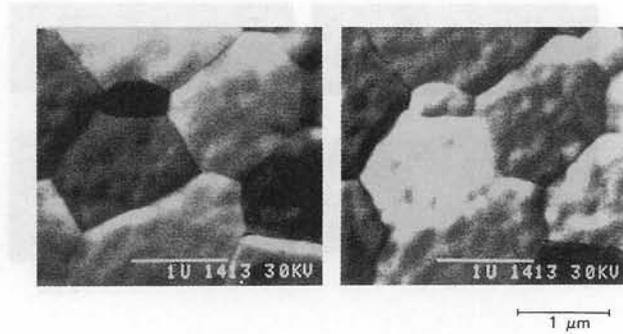


図 4.5 サブミクロンの結晶粒の観察例

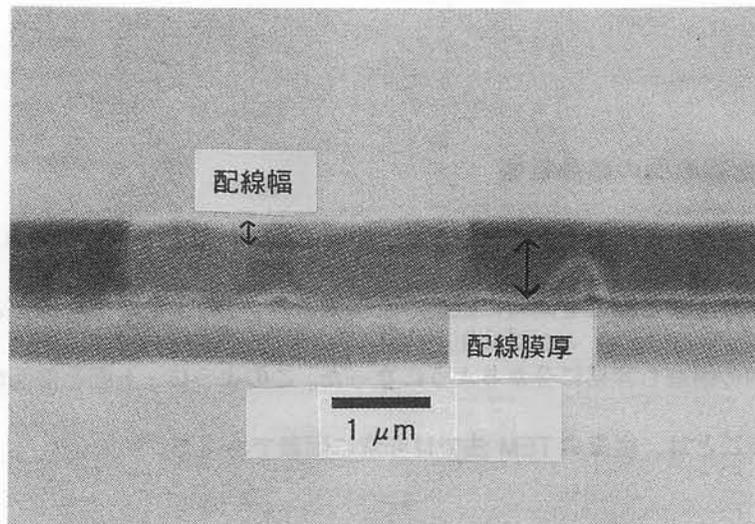


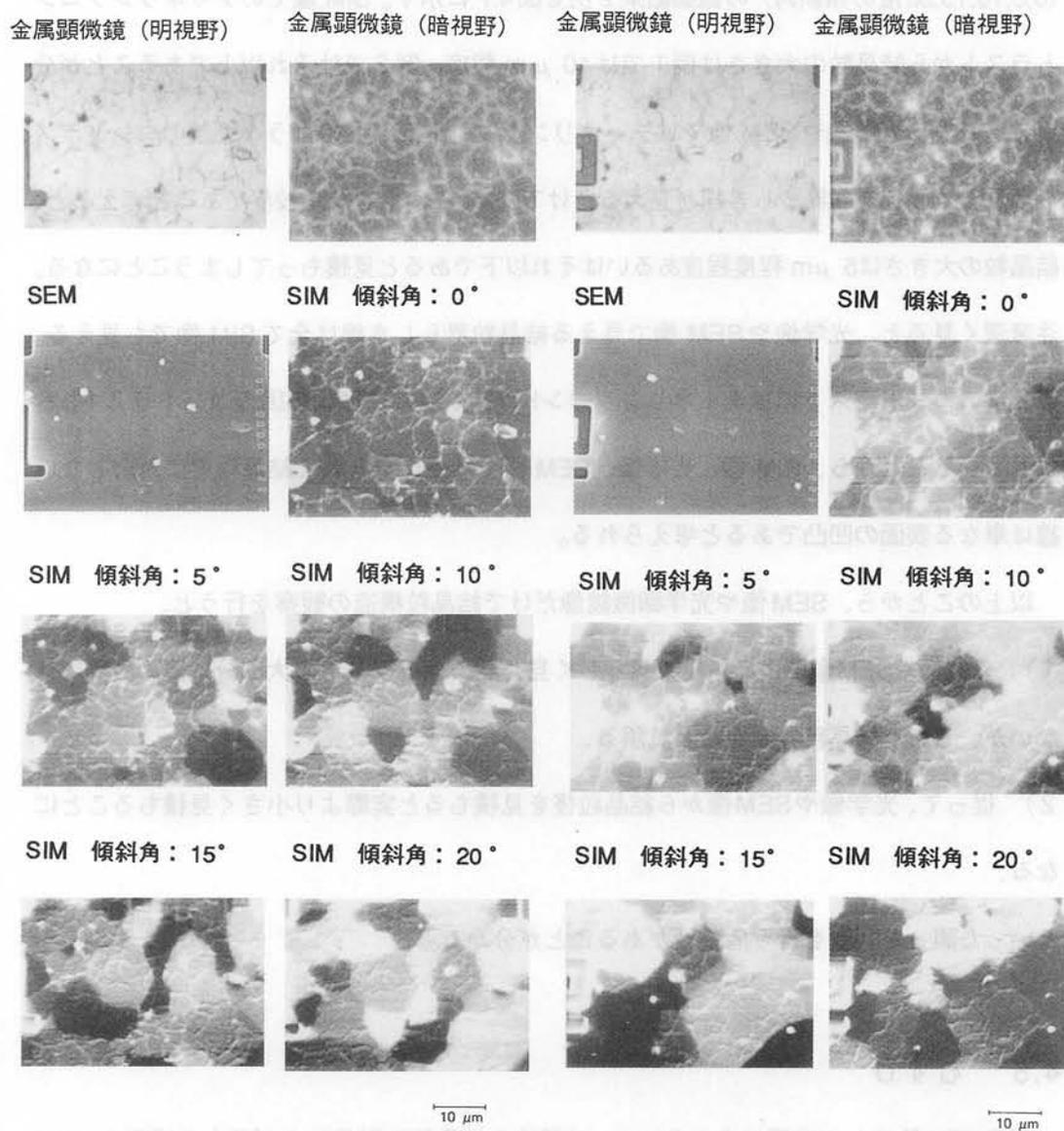
図 4.6 クォーターミクロン配線のバンパー構造の観察例

行えるようになったことによる。すなわち、広いダイナミックレンジでデジタル信号 (256 bit) として保存し、その後コントラスト調整を行う。このように、クォーターミクロンの結晶粒の観察が行えるようになったことで、現在のデバイスの微細化に対応した技術として有効であることが示された。

(3) SEM 像や光学顕微鏡像で見える疑似結晶粒界との比較

従来から、結晶粒を正確に見るためには TEM が唯一の方法であることは知られていた

が、簡便法として、SEM 像や光学顕微鏡法が用いられることもしばしばあった。そこで、これらの簡便法がいかに危険な方法かを示す意味で、同一箇所を SIM 像とこれらの方法で



(a) 例 1

(b) 例 2

図 4.7 SEM 像や光学顕微鏡像で見える疑似結晶粒界との比較

観察した。4.4.2でのTEM法との比較によって、SIM法を用いれば正確な結晶粒観察が行えると考えてよい。従って、ここではSIM法を基準に光学法やSEM法の問題点を見る。

サンプルは集積回路の通常のプロセスで作成したAI配線TEGを用い、特に選別はせず、2箇所観察した。光学顕微鏡像（金属顕微鏡の明視野像と暗視野像）、SEM像、SIM像（0,5,10,15,20度の傾斜角）の観察結果2例を図4.7に示す。SIM像でのチャネリングコントラストから結晶粒の大きさは例1では10 μm 程度、例2ではそれ以上であることが分かる。一方、光学像やSEM像ではチャネリングコントラストのような面状のコントラストは見られず結晶粒界らしき線が見えるだけである。この線を結晶粒界であると考え、結晶粒の大きさは5 μm 程度程度あるいはそれ以下であると見積もってしまうことになる。注意深く見ると、光学像やSEM像で見える結晶粒界らしき線は全てSIM像でも見える。SIM像のコントラストにはチャネリングコントラスト以外に形状起因のコントラストも含まれていることから、SIM像、光学像、SEM像で共通に見られる結晶粒界に対応しない線は単なる表面の凹凸であると考えられる。

以上のことから、SEM像や光学顕微鏡像だけで結晶粒構造の観察を行うと、

- 1) 光学像やSEM像による一見粒界らしく見えるコントラストの大部分は真の粒界ではないが、これを結晶粒界であると見誤る、
 - 2) 従って、光学像やSEM像から結晶粒径を見積もると実際より小さく見積もることになる、
- といった誤った判断を行う危険性があることが分かる。

4.5 むすび

従来TEM法でしか実現できなかった、AI配線の結晶粒の形状および分布の観察を、SIM法で行う方法を確立した。SIM法はTEM法に比べ、熟練を要せず、短時間で、かつ非破壊的に観察できるという特徴を有していることも示した。さらに、いくつかの有効な例を提示しその実用性を実証した。

第5章 レーザビームを用いたAl配線中の欠陥の観察 [65,69-71]

5.1 まえがき

金属配線中に完全に埋もれ表面には現れていないボイドやSiノジュールを、非破壊で簡単に検出することは、エレクトロマイグレーションやストレスマイグレーション等の原因により発生した異常を断線以前に検出するために重要な技術である。従来は、このような目的でいくつかの手法が用いられて来たが、いずれの方法も非破壊性、操作容易性あるいは効率等の面で問題があった。

本研究では、配線中のこれらの欠陥を、レーザビームを用いて非破壊で迅速に検出する方法を検討する。

5.2 OBIC法とTW法

レーザビームの故障解析への応用は、光量子のエネルギーとしての利用と熱放射による熱源としての利用に分けられる。前者の代表的なものはOBIC (Optical Beam Induced Current) 法 [50]、後者の代表的なものはTW (Thermal Wave modulated optical reflectance imaging) 法 [2] である。各々、以下で概要を説明する。

5.2.1 OBIC法

レーザビームを半導体中に入射すると電子-正孔対が発生する。発生した箇所に電界が存在すると、電子と正孔は再結合することなく引き離され電流として流れる。従って、レーザビームを照射した際の電流変化を、レーザビームを照射した位置に対応させて表示すると電界の位置情報が得られる。この様な原理で、場所に対応した電流変化量を輝度の変化として表示した像をOBIC像と呼んでいる。OBIC像での異常点を見ることで、電界異常に関係した故障箇所を検出することが出来る。電界異常に関係した故障の主なものはゲート酸化膜の局所的破壊、p-n接合での局所的リーク、バイポーラトランジスタのコレ

クタ・エミッタ間ショートによる空乏層の消滅等である。

5.2.2 TW 法

この方法は、1990年 Smithら [2] によって提案された。図5.1を用いてその原理を説明する。試料にポンプレーザと呼ばれる1～10 MHzの強度変調をかけたレーザービームを照射し、その熱放射により熱波を発生させる。そして、これによる温度の変化を反射率の変化として検出する。反射率の変化の検出は、プローブ用レーザをポンプレーザと同一箇所に照射することで行う。場所に対応した反射率変化量を輝度の変化として表示した像を、TW像と呼んでいる。レーザを照射した箇所の近傍にボイドがあると熱拡散が悪くなり、ボイドがない場合に比べ温度上昇の程度が増す。これがTW像ではコントラストとして現れるため、ボイドの検出が可能である。

5.3 従来法の問題点

Al配線中に埋もれたボイドやSi析出を検出するのは容易でないことは第1章で述べたが、

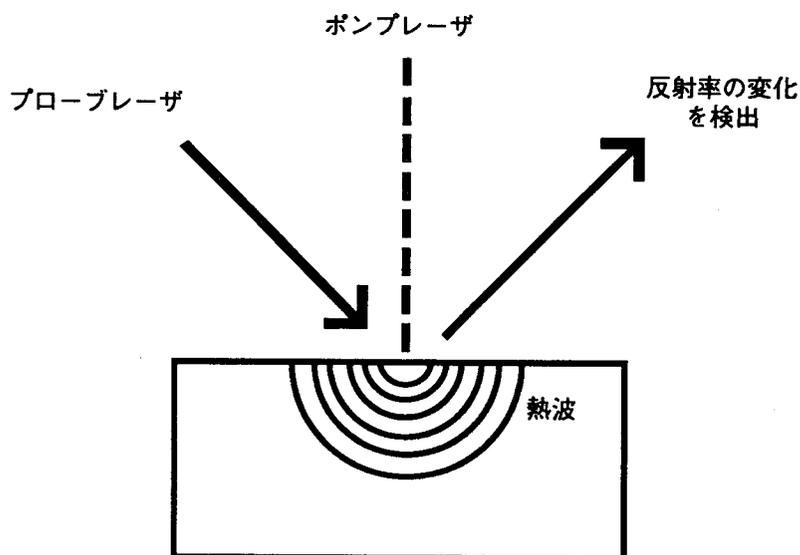


図 5.1 TW 法の原理

ここでもう少し詳しく見てみる。AI配線中に埋もれたボイドを検出する方法としては、FE-SEMの反射電子像モード [1] と TW 法、さらに超高压 TEM による方法 [3] が知られている。超高压 TEM による方法は超大型装置が必要になることから故障解析に日常的に用いることは困難であるため、以下の比較対象から除外する。また、非破壊検査方法が目的であることから、電子ビームをかなりの量照射する必要がある FE-SEM での反射電子像モードも対象から除外する。従って、従来法として検討の対象となるのは TW 法である。

TW 法は上述の通り 1990年に提案されたが、現在、AI配線中の埋もれたボイドの検出に実用的にはあまり使われていない。その理由としては、像を取得するのに時間がかかる(数分程度)ということと、配線部以外の試料の欠陥も見えるため配線の欠陥と他の欠陥の区別が困難であることが考えられる。時間がかかる理由については、5.4.6 で言及する。

5.4 OBIRCH 法

ここで提案する方法は、像の性質としては TW 法と類似であり、像取得の時間は TW 法より数百倍速い方法である。この方法はその原理から "OBIRCH (Optical Beam Induced Resistance CHange) 法"、日本語では "光ビーム照射加熱抵抗変化検出法" と命名した。

5.4.1 OBIRCH 法の原理

図 5.2 に従って OBIRCH 法の原理を説明する。レーザービームを試料上の観察したい領域に走査する。レーザービームが照射された箇所の温度はその放射熱により上昇するが、その程度は照射した付近のボイドの有無で異なり、ボイドが存在する箇所の近傍に照射した場合は熱拡散が悪いため温度上昇の程度が増大する。この温度上昇の程度を配線の抵抗の変化としてとらえるのが OBIRCH 法である。抵抗の変化の程度を場所に対応させて、輝度変化または疑似カラーによる色の変化として表示したのが OBIRCH 像である。

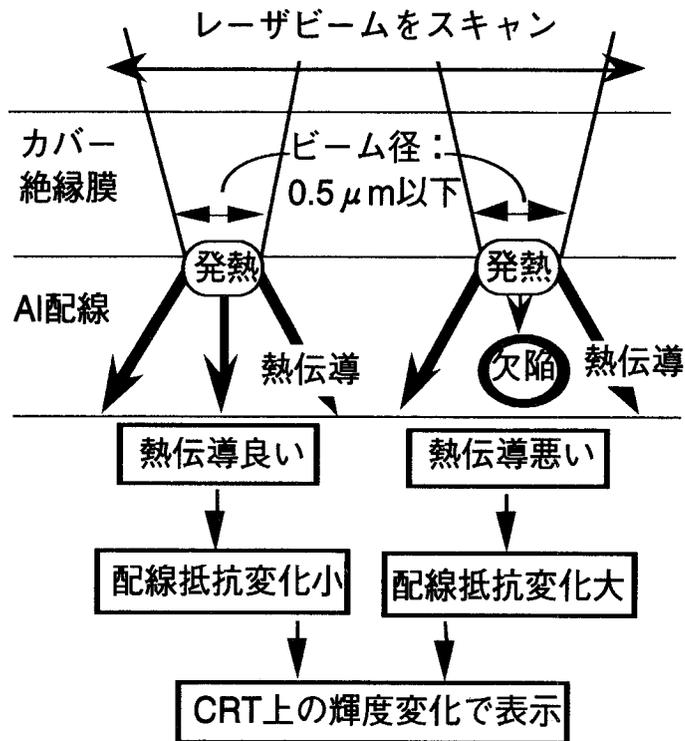


図 5.2 OBIRCH 法の原理

5.4.2 OBIRCH 法の実現手段

OBIRCH 法を実現するためには、既存の OBIC 装置がそのまま使える。装置構成を図 5.3 に示す。本研究で用いた装置は特に断りがない場合は、JEOL 製の JDLM-6600E である。He-Ne レーザ (632.8 nm, 2 mW) を最小径 $0.43 \mu\text{m}$ (ガウス分布で $\pm 2\sigma$ の幅: ピーク強度の 13.5% の幅) に絞り、試料上を走査する。抵抗変化の検出は、定電圧源と電流変化検出器 (OBIC 用アンプ、図 5.3 では DOB-1, DOB-2 と示す) により行い、電流変化を輝度変化として表示する。走査はデジタル的に縦 512 x 横 512 ピクセルで行ない、各ピクセルでの滞在時間は約 $2 \mu\text{s}$ 、一回の走査は約 0.5 秒である。TW 法が数分かかるのに比べると、はるかに高速であることが分かる。最大倍率でのデジタル走査の 1 ステップは約 $0.068 \mu\text{m}$ であり、ビーム径の約 6 分の 1 である。OBIC 用アンプの DOB-1 は最大 100mA まで通電可能で、電流変化の検出感度は 1nA (S/N=2) である。DOB-2 は最大 200mA まで通電可能で、電流変化の検出感度は 400nA である。

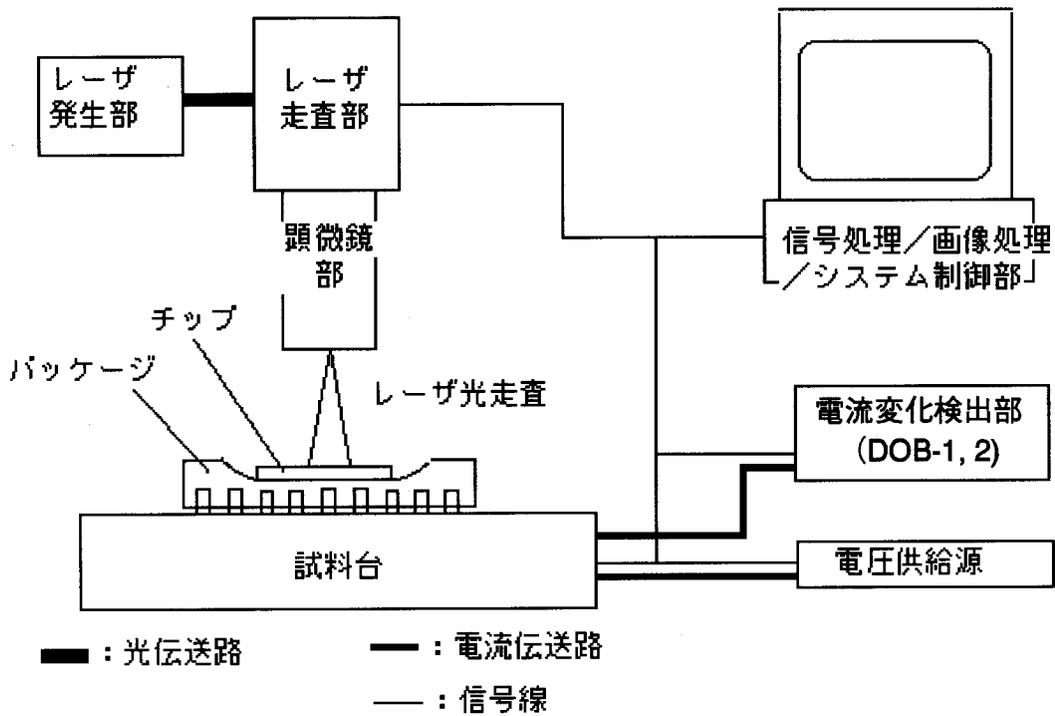


図 5.3 OBIRCH 法を実現するための装置構成

表5.1 に、実験に使用したサンプルの一覧を示す。各試料は、配線を試験するための TEG であり、半導体集積回路の量産用あるいは開発用の通常のプロセスで作成されたものである。

表5.1 実験に使用したサンプルの一覧

試料番号	配線上のパシベーション膜 (膜厚[μm])	配線金属膜 (膜厚[μm])	配線幅/厚 (μm)
1, 2	PSG(0.5) /PSiO (0.8)	Al-Si(0.5) /W-Si	2 / 500
3, 4	No.	Al-Si-Cu(0.5) /TiN/Ti	0.8 / 100
5	No	RM*/Al-Si-Cu(0.2) /RM*/Al-Si-Cu(0.2) /RM*	0.4 / 100
6	No	Al-Si-Cu(0.5) /TiN/Ti	2 / 100

*RM：高融点金属あるいはそのシリサイド

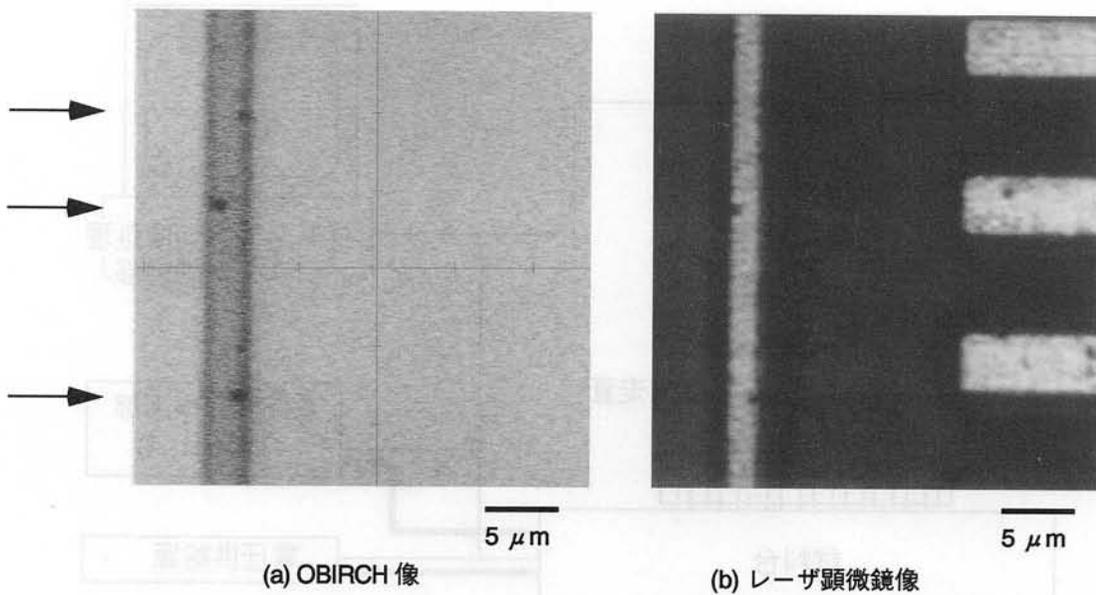
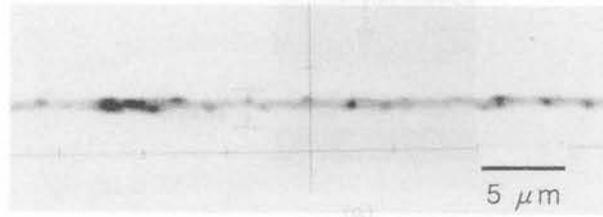


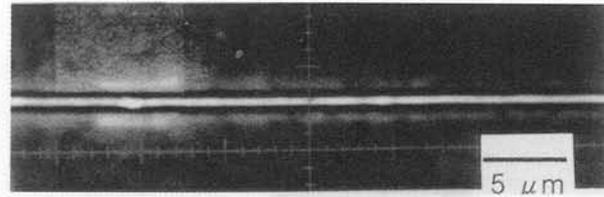
図 5.4 典型的な OBIRCH 像 (1)

5.4.3 典型的な OBIRCH 像

図 5.4 に典型的な OBIRCH 像を、比較のために同一箇所のレーザー顕微鏡像と一緒に示す。レーザー顕微鏡では配線以外に、配線の右側に目盛として付けられた Al バタンも見えるが、OBIRCH 像では上下に走る配線しか見えない。これは、この配線にしか電流が流れていないからである。また、OBIRCH 像の方がレーザー顕微鏡像より、配線が太く見える。これは、配線の直上でなく側近にレーザービームが照射された場合でも、上述の原理により電流変化が起きるためである。この例は、ボイドが配線表面にでている例を選んである。OBIRCH 像では配線上に黒い点が 3 点見える。これに対応した箇所をレーザー顕微鏡像で見ると、下の 2 点は明瞭に見えるが、上の一点は配線の縁に少し見える程度である。このボイドのかなりの部分は、内部に埋もれているものと思う。ここで用いたサンプルは表 5.1 の試料番号 2 であり、配線幅は $2 \mu\text{m}$ である。OBIC アンプは DOB-2 を使用、0.5 秒で像を取得した。通電電流は 49.6mA であり、電流密度としては $5.0 \times 10^6 \text{ A/cm}^2$ である。レーザー顕微鏡像は、JDLM-6600E の共焦点レーザー顕微鏡機能を用いて取得した。



(a) OBIRCH 像



(b) レーザ顕微鏡像

図 5.5 典型的なOBIRCH 像(2)

図 5.5 にもう一つ、典型的な OBIRCH 像を示す。このサンプルは表 5.1 の試料番号 4 であり、配線幅は $0.8 \mu\text{m}$ である。OBIC アンプは DOB-1 を使用、0.5 秒の走査で得た像を 10 回積算し、約 5 秒で像を取得した。通電電流は 27.78mA であり、電流密度としては $6.9 \times 10^6 \text{ A/cm}^2$ である。この OBIRCH 像では暗い箇所が多数見られ、瘤状に見える箇所が何カ所もある。配線が細い場合には、この様に見えるのも OBIRCH 像の特徴である。配線の左側の傷が付いている箇所は特に黒々と見える。レーザ顕微鏡像では OBIRCH 像の黒い点の箇所に必ずしもコントラストが見えないのは、OBIRCH 像では内部の埋もれているボイドもが検出されているからであると考えられる。次節でこの検証を試みる。

5.4.4 OBIRCH 法の結果の検証

OBIRCH 法で、実際に内部に埋もれたボイドが検出されているかどうかを検証するために、第 3 章で提案した FIB での断面出しとその場観察法を用いた。

図 5.6 にその一例を示す。OBIRCH 像で特異点が見えた箇所の、(a) FE-SEM 像、(b)

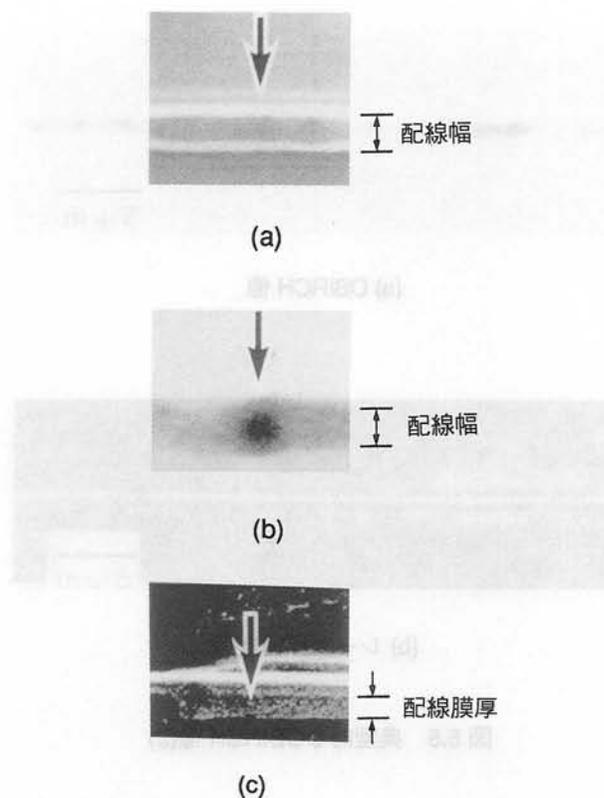


図 5.6 OBIRCH 法の FIB 法での検証結果の例 (ポイド)
 (a) FE-SEM 像、(b) OBIRCH 像、(c) 断面 SIM 像

図 5.6 OBIRCH 法の FIB 法での検証結果の例 (ポイド)
 (a) FE-SEM 像、(b) OBIRCH 像、(c) 断面 SIM 像

OBIRCH 像、と (c) その箇所の断面を $0.1 \mu\text{m}$ ステップで断面出し (断面スライス) した結果得られた断面 SIM 像である。FE-SEM 像 (Hitachi, S-4000, 1 kV) ではほとんど何も見えていないが、断面 SIM 像では底の方に小さなポイドがあるのが分かる。

このような断面スライスとその SIM 像の観察結果から、OBIRCH 像で見える個々のポイドの大きさを見積もった結果、最小のものとして約 $2.4 \times 10^{-3} \mu\text{m}^3$ が確認できた。これより小さいポイドも OBIRCH 像で見えている可能性のあるデータもあるが、現段階ではまだ再現性のあるデータとしては得られていない。

一方、断面スライスと SIM 像観察のデータを蓄積していく中で、OBIRCH 像が Si 析出

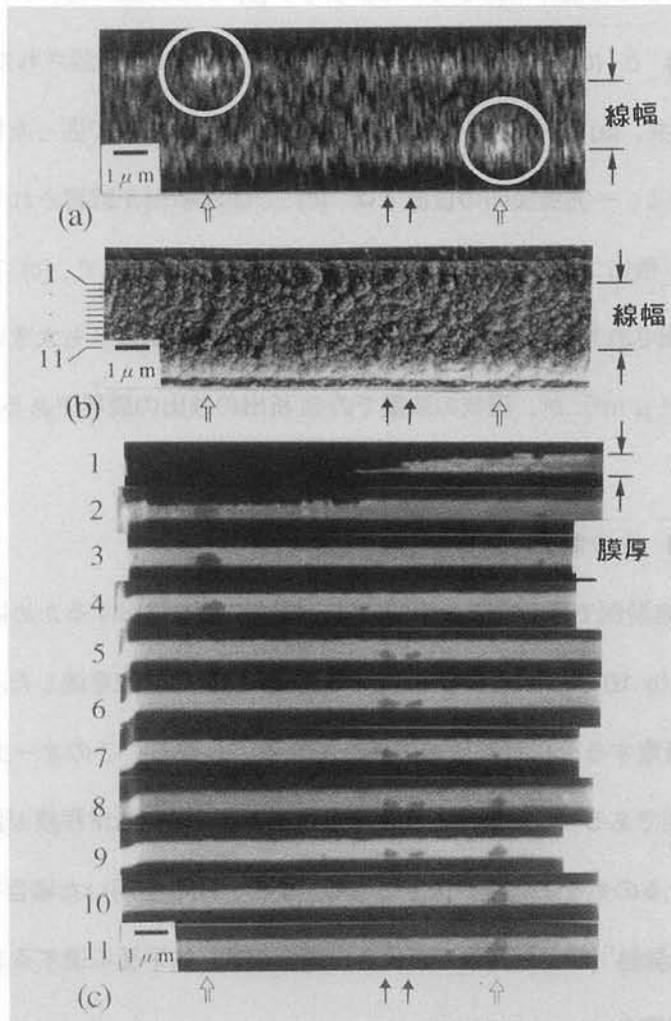


図 5.7 OBIRCH 法の FIB 法での検証結果の例 (Si 析出)
 (a) OBIRCH 像、(b) FE-SEM 像、(c) 断面SIM 像

を検出している例も見つかった。今までに見つかった最小体積は $7.5 \times 10^{-2} \mu\text{m}^3$ である。Si の熱伝導率は Al の約 70% であるため熱拡散が阻止されるが、ポイドの場合の断熱よりはその影響が少ないため、大きなものしか検出できないものと考えている。断面のポイドの確認は SIM 像のみで可能であるが、Si 析出がある場合には、その確認は SIM 像だけでは出来ない場合もあるため、3.5 (4) で述べた方法 (FIB + SEM + EDX) で行った。図 5.7 に、その一例を示す。(a) が OBIRCH 像、(b) が FE-SEM 像 (Hitachi, S-4000, 1 kV)、(c) が断面スライス像である。(c) での断面の番号 1~11 は、(b) に示した FE-SEM 像の左端

に番号1~11で示した位置に対応している。まず、(b) から表面に特に異常はないことが分かる。次に、(a) と (c) を比べる。白矢印の箇所では、(c) で確認されたSi析出位置が長さ方向、幅方向共、(a) でのOBIRCH 像での明るい箇所（白丸で囲った箇所）に対応していることがわかる。一方黒矢印の位置では、(c) ではSi析出が観察されているにもかかわらず、OBIRCH 像にコントラストの異常は見られない。ところで、(c) で分かるとおりOBIRCH 像で検出されたSi析出は、検出されなかったSi析出よりも大きい。このオーダの大きさ ($7 \times 10^{-2} \mu\text{m}^3$) が、現状の装置でのSi析出の検出の限界であると考えられる。

5.4.5 OBIRCH 法の制限

OBIRCH 像の典型例で示した二つの例では、抵抗変化を検出するために電流密度に換算すると、各々 $5.0 \times 10^6 \text{ A/cm}^2$ および $6.9 \times 10^6 \text{ A/cm}^2$ 程度の電流を流した。この程度の電流なら、短時間通電する分には被破壊で検査できる。しかし、このオーダの電流密度はTEGでは実現可能であるが、実製品の実使用では高々 $2 \times 10^5 \text{ A/cm}^2$ 程度が限界である。製品検査で実現できるのもその程度が限度である。また、TEGを用いた場合でも、電流値が高く、配線の自己発熱（ジュール熱）が大きい場合には、熱平衡に達するまで時間がかかり迅速な観察が出来ない。

この様な理由から、どの程度まで低い電流密度でOBIRCH 像が観察できるかが、今後の重要な課題となる。ここでは、現有の装置でその限界を調べた。サンプルは表5.1の試料番号1,3,6で、OBIC アンプはDOB-1,DOB-2以外に、より高感度なプロトタイプ（通電可能最大電流：20 mA、検出可能最小電流変化：100 pA）も用いた。結果は表5.2にま

表 5.2 OBIRCH 法の制限：ボイド観察可能最小電流密度

試料番号	電流検出器	最小電流 (mA)	配線幅 (μm)	配線膜厚 (μm)	最小電流密度 (A/cm^2)
1	DOB-1	1.34	2.0	0.5	1.3×10^5
3	DOB-1	1.48	0.8	0.5	3.7×10^5
3	DOB-2	1.48	0.8	0.5	3.7×10^5
6	プロトタイプ	0.6	2.0	0.5	6.0×10^4

とめて示す。サンプル番号1の配線幅 $2\ \mu\text{m}$ のサンプルでは、DOB-1を用いて $1.3 \times 10^5\ \text{A}/\text{cm}^2$ で欠陥が観察できた。一方、サンプル番号3の配線幅 $0.8\ \mu\text{m}$ のサンプルでは、DOB-1,DOB-2共 $3.7 \times 10^5\ \text{A}/\text{cm}^2$ でしか欠陥が観察できなかった。DOB-1の方がDOB-2より高感度であるにもかかわらずOBIRCH像の感度が変わらないのは、アンプ以外の系(治具等)に感度のボトルネックがあったものと推測している。プロトタイプのアンプを用いた $2\ \mu\text{m}$ 幅の試料番号6での結果は、 $2.4 \times 10^4\ \text{A}/\text{cm}^2$ で配線が像として検出でき、 $6.0 \times 10^4\ \text{A}/\text{cm}^2$ で欠陥が検出できた。

これらの結果から、OBIRCH法はTEGで用いることが出来るのは当然として、実製品での適用もその可能性が見えてきたと言える。

配線が像として見える点については、5.5.5で、さらに検討する。

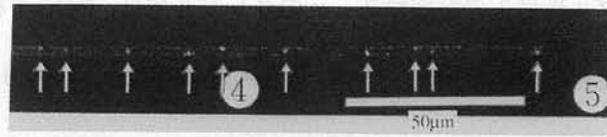
5.4.6. TW法との比較

前述のように、OBIRCH法はTW法とその原理が似ている。このことから、同種の像が得られることが期待できる。

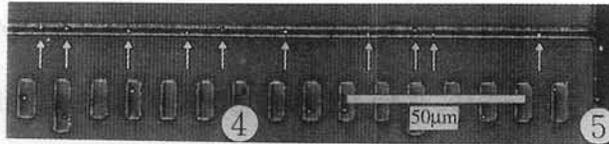
ここでは、同一サンプルの同一箇所を両手法で観察した結果を比較する。

図5.8(a)にOBIRCH像、(b)にTW像、(c)にレーザ顕微鏡像を示す。異常なコントラストはOBIRCH像とTW像で共通に見られる。このような箇所に矢印を付けた。レーザ顕微鏡像はボイドが表面に現れているかどうかを見るために、参考のために示した。

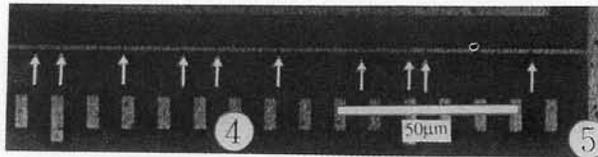
像を取得するための時間はOBIRCH法では0.5秒、TW法では同程度の明瞭さの像を取得するには一枚あたり6分かかった。この走査時間の違いはOBIRCH法ではレーザビームを走査しているが、TW法では試料台を走査しているためあまり高速に走査できないこと、さらには手法の違いによる感度の違いによると思われる。TW法ではレーザビームを2本同一箇所に照射する必要があるためレーザを走査することが難しいのが、試料台を走査している理由であると思われる。



(a) OBIRCH 像



(b) TW 像



(c) レーザ顕微鏡像

図 5.8 OBIRCH 像の TW 像との比較

5.5 OBIRCH 法の今後の課題

上述のように、OBIRCH 法を用いることで、従来非常に困難であった非破壊で迅速な AI 配線中のボイドや Si ノジュールの検出が可能になった。現段階でも、これを TEG に適用することは可能である。しかし、適用範囲を広げるためには実デバイスへの適用が必要である。実際のデバイスに適用するためには、まだ多くの課題が残されている。その主なものをここで取り上げて解決の可能性を検討してみる。

5.5.1 OBIC 信号との分離

実際の半導体集積回路ではレーザービームを照射することによる電源電流の変化は、OBIRCH 現象に起因するものだけでなく OBIC 現象に起因するものも現れる。この分離は可能であると考えている。その理由は、OBIRCH 現象が電流を減少させる向きへの変

化であるのに対して、OBIC 現象は電流を増加させる向きへの変化であるからである。したがって、予備走査時に走査領域のピクセル毎の電流変化値をコンピュータのメモリに記憶させ、本走査の際には電流変化が負であったピクセルのみを選択的に走査することによりOBIRCH像が得られ、正であったピクセルのみを選択的に走査することによりOBIC像が得られるものとする。また、赤外領域の波長を用いることでOBIC 現象を少なくし、OBIRCH 現象のみを強調して観測することも可能であるとする。

5.5.2 DC的に一定でない場合

実際の半導体集積回路ではDC的に一定の電流が流れている場合はむしろ例外的で、電源電流にせよ、信号線にせよ、通常はDCではあるが時間変化のかなり大きな電流が流れていたり、AC的な電流が流れていたりする。このような場合に対処するためには、電流変化検出系の改良が必要である。

5.5.3 検出感度向上

現状では、ボイドの大きさで、約0.1 μm のものがやっと検出できる程度である。この感度をさらに上げるためにはどうすればよいであろうか。ここで、OBIRCH 現象を簡単にモデル化して、感度を上げるための方法を検討してみる。

定電圧源を用いていることから、ビーム照射のない場合（左辺）とビーム照射のある場合（右辺）の関係は、次式で表せる。

$$IR = (I + \Delta I) (R + \Delta R) \quad (5.1)$$

ここで、

I : ビーム照射がないときに配線に流れる電流

ΔI : ビーム照射による電流変化量

R : ビーム照射がないときの配線の抵抗値

ΔR : ビーム照射による配線の抵抗変化量

である。

$\Delta R/R \ll 1$ かつ $\Delta I/I \ll 1$ より、

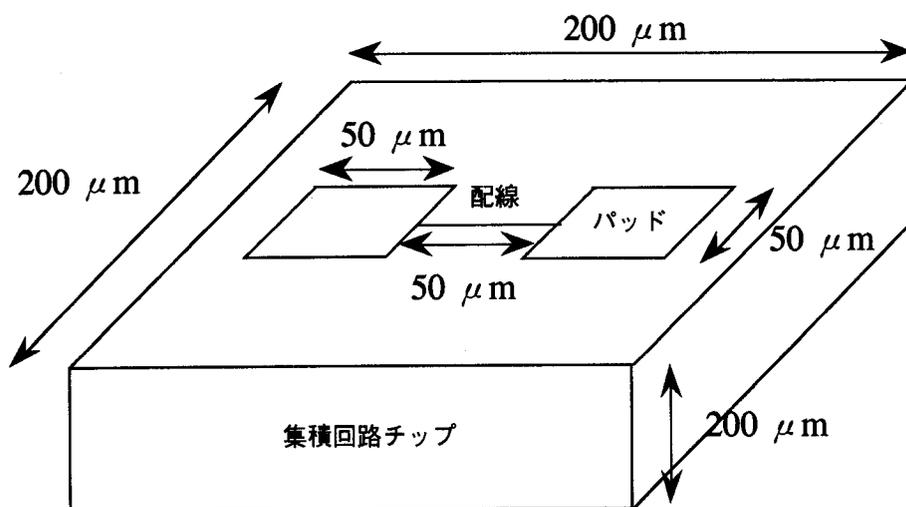
$$\Delta I \cong - (\Delta R/R) I \quad (5.2)$$

と、簡単な関係が得られる。

観察対象が決まれば R は決まるから、感度を上げるために制御可能なパラメータは ΔR と I で、このどちらを大きくしても感度が増すことになる。 I は、実際のデバイスの場合には、TEG の場合程は大きく制御できない。 ΔR を増加させるためには、レーザービームのパワーを上げればよい。 ΔR はまた、欠陥があり熱拡散が悪くなれば、それに伴って増加することは本手法の原理で述べたとおりである。小さな欠陥を検出するためにはビームを細くし、配線上の熱発生源を小さくする必要があることは明らかである。従って、レーザービームのパワーを上げる際も細く絞ったままである必要がある。

以上のことから、検出感度を上げるためにはレーザービームのパワー密度を上げることが効果があるものと考えられる。

では、どの程度までパワーを上げることが可能かを検討するために、有限要素法 (FEM: Finite Element Method) を用いて、現条件でのレーザービーム照射時の温度上昇を見積もってみる。FEM による計算には、ANSYS rev. 5.0 (Swanson Analysis Systems, Inc.) を用いた。FEM の計算の際に用いた TEG のモデルの構造・寸法を図 5.9 に示す。計算の都合上モデルの寸法そのものは実物よりかなり小さくせざるを得なかったが、実際の温度上昇のポイントとなる箇所の条件は、実験で用いるものとのできるだけ近く設定した。欠陥が存在しない場合の、ビーム照射による温度上昇の様子の一例を図 5.10 に示す。実際の計算は対象性を考慮して、図 5.9 に示した構造の四分の一について行ったので、図 5.10 では全



- ・配線長：50 μm ・配線幅：2 μm
- ・Al 膜厚：0.5 μm ・Al 下の SiO₂ 膜厚：0.5/1.0 μm
- ・境界条件：チップ下面を 25 °C に固定。他の面は断熱。
- ・0.5 μm □ のビームを、配線の中央に照射：総熱量が 0.43 μm φ に照射される熱量と等しくなるように、単位面積当たりの量を換算。

図 5.9 有限要素法での計算に用いたモデル

体の中央部分の四分の一だけを示してある。図中の値は温度 (°C) を示し、SMX は最高温度、A ~ I は図中の等温度線の温度である。このとき用いた条件を表 5.3 に主な結果と共に示す。温度上昇の最も高い点はビームが照射されている点で、その点のビーム照射に起因する温度上昇は、3.0 °C である。この値は、実際の温度 (28.221 °C) から、ジュール熱のみによる温度 (25.254 °C) を差し引いた値である。ジュール熱のみによる温度はビームが照射されていないときの値であり、ビーム照射があるときと同様に FEM により計算し

表 5.3 有限要素法の計算で用いた条件と主な結果

	主な条件			主な結果
	ビームパワー (試料表面)	反射率	Al 下の SiO ₂ の膜厚	ビーム照射による 最高温度上昇 (°C)
図 5.10	1.1 mW	82 %	1.0 μm	3.0 °C
実験条件	0.65 mW	82 % (仮定)	0.5 μm	1.3 °C

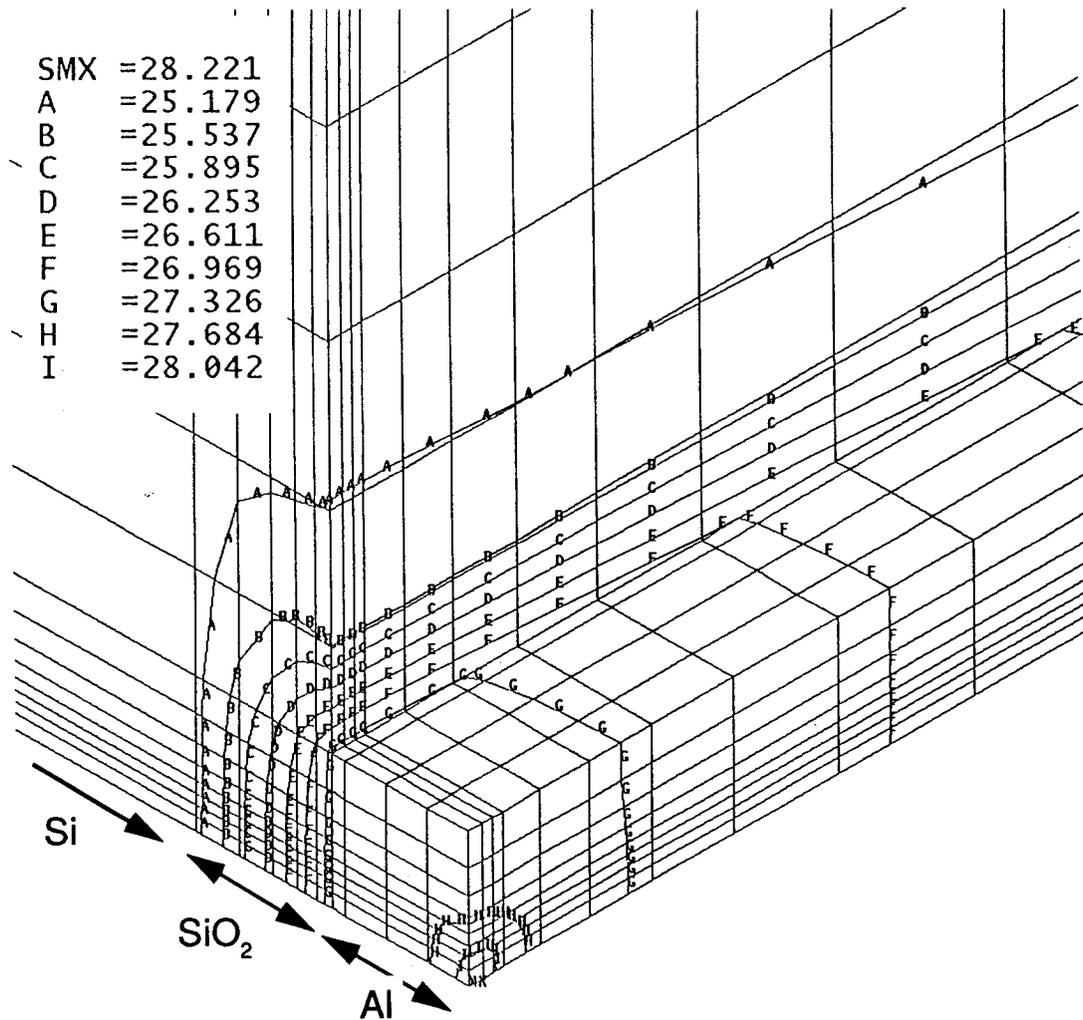


図 5.10 有限要素法での計算結果例（温度分布）

た。表 5.3 に示すように、ビームのパワーと Al 下の SiO_2 の膜厚を実験条件に合わせると、温度上昇の最大値は 1.3°C となる。欠陥があることによる温度上昇への寄与は、さらに一桁下である。

以上の結果から、現状のパワーでの温度上昇は 1°C 程度であるといえる。非破壊性の限界は、物理的非破壊という意味では 660°C (Al の融点) 程度、デバイスの動作限界という意味では 100°C 程度と考えられるので、まだ一桁あげても非破壊性は十分保てる。ビームのパワー密度を一桁あげることで、感度も一桁上がることが式 (5.2) から推測できる。

5.5.4 電子ビーム・イオンビームの利用

OBIRCH 法はレーザービームの放射熱を利用しているだけであるから、その代わりに電子ビームやイオンビームの放射熱を用いることも可能である。これらのビームを用いることで、用途はさらに広がるものと考ええる。

5.5.5 配線電流の計測、異常電流配線検出への応用

式(5.2)から、OBIRCH 法は配線に流れる電流の計測や異常電流配線の検出に用いることも可能と考えられる。この場合も、レーザービームの代わりに電子ビームやイオンビームを用いることも可能である [72, 73]。

第1章で述べたように、現在実用化されている故障箇所絞り込み手法は、電圧、発光、温度、それに電界の異常を検出することで行われており、電流の異常を検出する実用的な手法はない。唯一実用化の可能性のある方法として提案されているのがMFM (Magnetic Force Microscope) を用いた方法である [74] が、まだ実用化はされていない。したがって、OBIRCH 法あるいはその電子ビーム利用、イオンビーム利用が実用化されれば、故障解析に新たな局面を開くことが期待できる。

5.6 むすび

レーザービームを用いて、Al配線中に埋もれたボイドやSi析出を非破壊かつ迅速に検出する手法 (OBIRCH 法) を提案した。検出の原理を提示するとともに、FIB による断面スライスとその場観察法を用いてその実証を行った。

第 6 章 結論

本研究では、半導体集積回路の故障解析に対する課題の中から、重要な 4 課題を選び出し、その解決のために、電子・イオン・光ビームを応用する方法を検討した。

その結果、次の 4 つの成果を得た。

(1) パシベーション膜付きのデバイスの故障箇所を、CAD データを用いずに、かつ短時間で絞り込む方法を提案し実用化に成功した (EB テスタの応用: CGFI 法と TSFI 法)。

(2) サブミクロン精度で断面出しとその場観察が可能な手法を提案し、実用化に成功した (FIB の応用)。

(3) アルミ配線結晶粒の観察を、再現性よく、しかも従来法に比べ熟練を要せず、迅速かつ非破壊的に行う方法を提案し、実用化に成功した (FIB の SIM 機能の応用)。

(4) アルミ配線中の欠陥 (ボイド、Si 析出) を非破壊かつ迅速に検出する方法を提案し、その実用化に成功した (OBIRCH 法の提案)。

以下、順に成果の要点と、今後の課題を述べる。

6.1 CGFI 法による故障箇所絞り込み

電位分布像を利用し、良品と不良品の差の像 (故障像) を観測しながら故障を追跡していく方法として従来提案されていた DFI 法の実用化を阻む二つの問題点

- (1) 像取得に長時間を要する、
- (2) 像の保管に膨大なメモリ容量が必要、

を CGFI 法の提案により解決した。

像取得時間は 1200 分の 1 に短縮でき、日常の故障解析での像取得が可能になった。

また、像の保管量については、「対話法」と命名した方法（直前の故障像から、次に取得すべき場所とテストパターンを判断する）を用いることで像の取得数を軽減でき、現実の故障解析においては問題とならないことが判明した。

今後は、さらに短時間で故障追跡が行えるよう、より短時間での像取得法の検討、さらに良品と不良品の取り替えが短時間で行えるようなシステムの検討を行う必要がある。

6.2 FIB によるサブミクロン精度での断面出しとその場観察

FIB の場所選択的エッチング機能を用いて、SIM 機能によるモニタを行いながらサブミクロン精度で断面出しを行い、その場で SIM 機能により断面を観察する方法の確立に成功した。

これにより、従来非常に困難であったサブミクロン精度での物理解析が、日常の故障解析で行える様になった。

今後は、断面出しを行った後の断面の損傷（エッチングむら、アモルファス化等）を軽減する方法の検討が必要である。また、配線の多層化の程度が進むにつれ重要性が増している、より深い箇所の断面を見る方法の検討が必要である。

6.3 FIB の SIM 機能によるアルミ配線結晶粒の観察

FIB の SIM 機能でのチャネリングコントラストを用いて、アルミ配線の結晶粒の観察を再現性よく行うことに成功した。これにより、従来 TEM を用いなければ出来なかった結晶粒の観察が迅速かつ非破壊的に行えるようになった。

今後は、チャネリングコントラストを定量化することで、個々の結晶粒の結晶方位の決定を再現性よく行う方法の検討が必要である。

6.4 OBIRCH 法によるアルミ配線中欠陥の非破壊観測

レーザービームの放射熱を利用し、アルミ配線中の欠陥（ボイド、Si析出）を非破壊で観測する方法を提案し、その実用化に成功した（OBIRCH法）。これにより、従来は非常に困難であったアルミ配線の欠陥の非破壊検査がTEGで可能になった。

今後は、実製品でも適用できるように以下の二つの課題を解決する必要がある。

- (1) より低い電流値での観測
- (2) OBIC 信号と OBIRCH 信号の分離

また、OBIRCH法の用途を拡大するために、次のふたつの課題の検討も必要である。

- (1) 光ビームの代わりに電子ビーム、イオンビームを用いる方法の検討
- (2) 電流計測手段としての検討

OBIRCH法は、これらの検討を重ねることで、より一層応用範囲が広がるものと期待される。

謝辞

本論文をまとめるにあたり、終始懇切なる御指導、御教示ならびに御鞭撻を賜った大阪大学工学部 藤岡 弘教授に衷心より御礼申し上げます。

また、本論文の作成に当たりご懇篤なる御指導と数々の御教示を賜った大阪大学工学部 寺田浩昭教授、白川 功教授に厚く御礼申し上げます。更に、論文作成に当たり御指導と御高配を賜った大阪大学工学部西尾章治郎教授、薦田憲久教授、鈴木 胖教授に厚く御礼申し上げます。

本研究を行う機会を与えていただき、またその遂行に当たり多大のご助言ご協力をいただいた、NEC熊本 藤根 信彦取締役、NEC環境エンジニアリング 柿 肇技師長、NEC環境エンジニアリング 高見沢 秀男取締役、NEC 材料部品分析評価センター 辻出 徹センター長、NEC 材料部品分析評価センター 材料分析部 三上 雅生部長に厚くお礼申し上げます。

また、本研究の遂行に当たり、数々のご協力をいただいた情報技術開発株式会社 井上 彰二氏、セイコー電子工業株式会社 足立 達哉、皆藤 孝の両氏、シュルンベルジェ株式会社 諸橋 賢治氏、Schlumberger Technologies 金井 健一氏、日本電子ライオンニク株式会社 原口 康史氏、NEC カラー液晶事業部 信頼性品質管理部 那須 一喜主任、NEC 第一コンピュータ事業部 LSI 技術部 村瀬 真道信頼性技術専任課長、NEC 材料部品分析評価センター 信頼性評価部 中村 豊一主任、NEC技術研修所 ソフトウェア教育部 花釜 康子氏、NEC 材料部品分析評価センター 材料分析部 松本 千佳主任、元NEC 材料部品分析評価センター 信頼性評価部 戸崎 静香氏に厚くお礼申し上げます。

最後になりましたが、本研究の期間中終始有益なご協力をいただいた NEC 研究開発グループ、半導体事業グループの各位に心から感謝いたします。

参考文献

1. Besser, P.R., M.C. Madden, and P.A. Flinn, "In situ scanning electron microscopy observation of the dynamic behavior of electromigration voids in passivated aluminum lines," J. Appl. Phys., vol.72, no.8, pp.3792-3797 (1992) .
2. Smith, W.L., C. Welles, A. Bivas, F.G. Yost, and J.E. Campbell, "Direct Measurement of Stress-induced Void Growth by Thermal Wave Modulated Optical Reflectance Imaging," Int. Reliability. Physics. Symp., pp.200-208 (1990) .
3. Tanikawa, A., H. Okabayashi, H. Mori, and H. Fujita, "Observation of Stress Induced Voiding with an Ultra-high Voltage Electron Microscope," Proc. International Reliability. Physics. Symp., pp.209-215 (1990) .
4. Fujioka, H., K. Nakamae, and K. Ura, "Function Testing of Bipolar IC's and LSI's with the Stroboscopic Scanning Electron Microscope," IEEE Journal of Solid State Circuits, vol.SC-15, no.No. 2, pp.177-183 (1980) .
5. Fujioka, H., K. Nakamae, H. Takaoka, and K. Ura, "Function Testing of Bipolar and MOS LSI Circuits with a Combined Stroboscopic SEM-Microcomputer System," Trans. IECE Japan, vol.E 64, no.No. 5, pp.295-301 (1981) .
6. May, T.C., G.L. Scott, E.S. Meieran, P. Winer, and V.R. Rao, "Dynamic fault imaging of VLSI random logic devices," Proc. International Reliability Physics Symp., pp.95-108 (1984) .
7. 細井 裕之, 二川 清, 大岩 徳雄, "汎用LSIテスト直結のEBテスト," 日本学術振興会 第132委員会 第89回研究会資料, pp.27-30 (1984) .
8. 岡本 秀孝, 矢野 隆夫, 児玉 秀雄, 玉真 昭男, "EBテスト用故障辞書によるVLSIの故障診断," 日本学術振興会 第132委員会 第93回研究会資料, pp.69-73 (1985) .

9. Tamama, T. and N. Kuji, "Automated Fault Diagnostic EB Tester and its Application to a 40k-gate VLSI Circuits," Proc. International Test Conference, pp.643-649 (1985) .
10. Hosoi, H., H. Yuasa, K. M., K. Nikawa, and T. Ooiwa, "LSI Failure Analysis using an Electron-Beam Tester Directly Combined with an LSI Tester," Proc. International Symposium for Testing and Failure Analysis, pp.78-84 (1985) .
11. Tamama, T. and N. Kuji, "Integrating an Electron-Beam System into VLSI Fault Diagnosis," IEEE Design and Test, pp.23-29 (1986) .
12. 細井 裕之, 井上 彰二, 工藤 元文, 二川 清, "EB テスタ用温度制御装置の開発とその応用," 日本学術振興会 第132委員会 第97回研究会資料, pp.23-28 (1986) .
13. Arima, H., T. Matsukawa, J. Mitsuhashi, H. Morimoto, and H. Nakata, "Electron Beam Testing of VLSI Circuits Assisted by Focused Ion Beam Etching," Microelectronic Engineering, North-Holland, Elsevier Science Publishers B.V., vol.4, no.2, pp.107-120 (1986) .
14. 真田 克、二川 清, "EB テスタによる多層構造 LSI の内部パターン動作観察 — レーザ照射法による LSI の加工 —," 日本学術振興会 第132委員会 第97回研究会資料, pp.40-45 (1986) .
15. 山田 理, 中泉 泰, 広瀬 茂美, 戸所 秀男, "EB テスタにおける温度制御," 日本学術振興会 第132委員会 第97回研究会資料, pp.18-22 (1986) .
16. Hosoi, H., H. Yuasa, K. M., K. Nikawa, and S. Inoue, "Electron Beam Testing for LSI Failure Analysis," Proc. Int'l Symposium on Physical and Failure Analysis of Integrated Circuit, pp.7-13 (1987) .
17. 村瀬 真道, 松尾 弘之, 二川 清, 井上 彰二, "EB テスタによる高速バイポーラ LSI の故障解析," 日本学術振興会 第132委員会 第93回研究会資料, pp.34-39 (1987) .
18. 真田 克、稲田 正明, "EB テスタによる大規模 LSI の故障解析 — レーザ照射法に

よる LSI の加工一," 日本学術振興会 第 132 委員会 第 101 回研究会資料, pp.28-33 (1987) .

19. 矢野 隆夫、岡本 秀孝,"EB テスタ用故障辞書による VLSI の故障診断 (2) ," 日本学術振興会 第 132 委員会 第 101 回研究会資料, pp.52-56 (1987) .

20. 真田 克、森重 幸雄,"EB テスタによる大規模、高速 LSI の故障解析 ー集束レーザービームによる W 直描技術を用いた LSI の加工 ー," 日本学術振興会 第 132 委員会 第 105 回研究会資料, pp.7-12 (1988) .

21. 白川 千洋, 辺見 均, 松本 清, 寺元 光生,"EB テスタにおける故障追跡支援手法," 日本学術振興会 第 132 委員会 第 109 回研究会資料, pp.77-82 (1989) .

22. Ura, K. and H. Fujioka, Electron beamtesting, in *Advances in Electronics and Electron Physics*, Academic Press, pp.233-317 (1989) .

23. 針ヶ谷 誠, 加藤 有光, 二川 清,"EB テスタによる論理 LSI の解析事例," 日本学術振興会 第 132 委員会 第 109 回研究会資料, pp.13-18 (1989) .

24. Kuji, N. and K. Matsumoto, "Marginal Fault Diagnosis Based on E-beam Static Fault Imaging with CAD Interface," *Proc. International Test Conference*, pp.1049-1054 (1990) .

25. 下野 武志, 渡辺 純子, 木村 敬, 加藤 俊弘, 村瀬 真道,"EB テスタによる LSI の故障解析のためのテストパタンの自動生成手法," 日本学術振興会 第 132 委員会 第 113 回研究会資料, pp.52-56 (1990) .

26. Harigaya, M., Y. Kato, T. Sekiguchi, and K. Nikawa, "Case Histories : The Analysis of LSIs by Electron Beam Testing and Focused Ion Beam Technique," *Proc. International Symposium of Reliability and Maintainability*, pp.525-529 (1990) .

27. 村瀬 真道, 松尾 弘之, 加藤 俊弘, 前田 佳名子, 工藤 友憲,"EB テスタによる多ピン、高パワー LSI の故障解析事例," 日本学術振興会 第 132 委員会 第 113 回研究

会資料, pp.57-61 (1990) .

28. Noble, A.C., "IDA : A Tool for Computer-Aided Failure Analysis," Proc. International Test Conference, pp.848-853 (1992) .

29. 白川 千洋、久慈 憲夫, "EBT ガイデッドプローブによる100kゲートLSIの故障診断," 日本学術振興会 第132委員会 第121回研究会資料, pp.84-89 (1992) .

30. Hiatt, J., "A Method of Detecting Hot Spots on Semiconductors Using Liquis Crystals," Proc. International Reliability Physics Symposium, pp.130-133 (1981) .

31. West, G.J., "A Simple Technique for Analysis of ESD Failures of Dynamic RAMs Using Liquid Crystals," Proc. International Reliability Physics Symposium, pp.185-187 (1982) .

32. Fleuren, E.M., "A Very Sensitive, Simple Analysis Technique Using Nematic Liquid Crystals," Proc. International Reliability Physics Symposium, pp.148-149 (1983) .

33. Burgess, D. and P. Tan, "Improved Sensitivity for Hot Sopt Detection Using Liquid Crystals," Proc. International Reliability Physics Symposium, pp.119-121 (1984) .

34. Hirayama, N., K. Nikawa, and M. Nakagiri, "Hot Spot Detection System Using Liquid Crystals with Precise Temperature Controller," Proc. International Symposium for Testing and Failure Analysis, pp.139-144 (1986) .

35. Lindgren and e. al., "The Role of Failure Analysis in Problem Solving : Gate Oxide Integrity Problems," Proc. International Symposium for Testing and Failure Analysis, pp.11-16 (1987) .

36. Sanada, M., "Very Sensitive Detection for LSI's Hot Spots Using Liquid Crystals," Proc. International Conference on Reliability and Maintainability, pp.516-521 (1988) .

37. Wagner, L.C., T.S. Taylor, and K.S. Wills, Emission Microscopy and Liquid Crystal,

in Microelectronic Failure Analysis, Desk Reference, ASM International, pp.143-146 (1990) .

38. Khurana, N. and C.-L. Chiang, "Analysis of Product Hot Electron Problems by Gated Emission Microscopy," Proc. International Reliability Physics Symposium, pp.189-194 (1986) .

39. Khurana, N. and C.-L. Chiang., "Dynamic Imaging of Current Conduction in Dielectric Films," Proc. International Reliability Physics Symposium, pp.72-76 (1987) .

40. Lim, S.C. and E.-G. Tan, "Detection of Junction Spiking and its Induced Latch-up by Emission Microscopy," Proc. International Reliability Physics Symposium, pp.119-125 (1988) .

41. Khurana, N., "Second Generation Emission Microscopy and its Applications," Proc. International Symposium for Testing and Failure Analysis, pp.277-283 (1989) .

42. Ishizuka, H., M. Tanaka, H. Konishi, and H. Ishida, "Advanced Method of Failure Analysis Using Photon Spectrum of Emission Microscopy," Proc. International Symposium for Testing and Failure Analysis, pp.13-19 (1990) .

43. 今瀧 智雄, 鈴木 守, 井田 徹, 工藤 修, 佐々木 静夫, "LSIの微小リーク電流箇所の高感度検出事例," 日科技連信頼性保全性シンポジウム, pp.309-312 (1991) .

44. 関口 亨, 小林 英明, 山川 博, "エミッション顕微鏡を利用した大規模論理LSIの故障解析," 信学技報, vol.ICD-91, no.161, pp.73-79 (1991) .

45. 前田 俊則, 石井 英雄, 米澤 浩和, 上田 哲也, 浦岡 行治, 勝連 城二, 渡里 滋, 吉田 正勝, "ホットキャリア発光を用いたVLSIの故障解析," 信学技報, vol.ICD91, no.160, pp.67-71 (1991) .

46. 岡添 浩幸, 長久保 一郎, 衛藤 和彦, "IR・EMSによる半導体の故障箇所特定化検討," 日科技連信頼性・保全性シンポジウム, pp.139-144 (1992) .

47. 藤森 忠弘、犬塚 永治, "エミッション顕微鏡の概要と最近の開発状況," 日本学術振興会 第132委員会 第125回研究会資料, pp.32-36 (1993) .
48. 原口 康史, "OBIC を用いた半導体素子の不良箇所の同定と故障解析," 日本学術振興会 第132委員会 第121回研究会資料, pp.140-144 (1992) .
49. 国分 徹也, 針ヶ谷 誠, 竹田 邦弘, 大園 勝博, "CMOS LSIにおけるトータルドーズ損傷のOBIC観察," 第40回応物春期予稿集, pp.684 (30a-ZT-11) (1993) .
50. Haraguchi, K., "Microscopic Optical Beam Induced Current Measurements and their Applications," Instrumentation and Measurement Technology Conference, pp.653-659 (1994) .
51. Mashiko, Y., H. Morimoto, H. Koyama, S. Kawazu, T. Kaito, and T. Adachi, "A New VLSI Diagnosis Technique : Focused Ion Beam Assisted Multi-level Circuit Probing," Proc. International Reliability Physics Symp., pp.111-117 (1987) .
52. Nakamae, K., H. Tanaka, H. Kubota, and H. Fujioka, "Efficient Dynamic Fault Imaging by Fully Utilizing CAD Data in CAD-Linked Electron Beam Test System," IEICE Trans. Electron., vol.E77-C, no.4, pp.546-551 (1994) .
53. Nikawa, K., H. Hosoi, M. Murase, N. Hirayama, K. Nasu, H. Yuasa, and S. Inoue, "Activities to Improve Failure Analysis Ability in an LSI Manufacturer," Proc. International Conference on Reliability and Maintainability, pp.510-515 (1988) .
54. Nikawa, K., T. Nakamura, Y. Hanagama, T. tsujide, K. Morohashi, and K. Kanai, "VLSI Fault Localization Using Electron Beam Voltage Contrast Image - Novel Image Acquisition and Localization Method -," Jpn. J. Appl. Phys., vol.31, Part 1, no.12B, pp.4525-4530 (1992) .
55. Nikawa, K., "VLSI fault localization using electron beam voltage contrast image -

novel image acquisition and localization method -," Int. MicroProcess Conf., 118-119 (1992) .

56. Nakamura, T., Y. Hanagama, K. Nikawa, T. Tsujide, K. Morohashi, and K. Kanai, "Novel Image-based LSI Diagnostic Method Using E-beam without CAD Database," Asian Test Symp., pp.164-169 (1992) .

57. Nakamura, T., Y. Hanagama, K. Nikawa, T. Tsujide, K. Morohashi, and K. Kanai, "Novel Electron-Beam Image-Based LSI Fault Technique Without Using CAD Database : Development and Its Application to Actual Devices," Proc. International Symposium for Testing and Failure Analysis, pp.49-54 (1992) .

58. Nikawa, K., "Verification and Failure Analysis of the Device Chip," Proc. VLSI Technology Workshop on Inspection and Analysis Technologies for Scaled Down Devices, pp.219-279 (1993) .

59. Nikawa, K., "Failure Analysis of Si Device Chip Using EMMS, OBIC, LCM, EBP, FIB, and CAE," Tutorials in International Symposium on Physical and Failure Analysis, pp.1-67 (1993) .

60. Nikawa, K., "Failure Analysis in Si Device Chips," IEICE Trans. Electron., vol.E77-C, no.4, pp.528-534 (1994) .

61. 花釜 康子, 中村 豊一, 二川 清, 辻出 徹, 野口和男, 加藤正次, 平田幸雄, 大金秀治, "高速電位分布像取得法 (CGFI 法) におけるチャージアップの影響の低減," 日本学術振興会 第132委員会 第125回研究会資料, pp.131-136 (1993) .

62. Cochran and e. al., "Computer-Guided Probing Techniques," Proc. International Test Conference, pp.253-268 (1981) .

63. Nikawa, K., N. Nasu, M. Murase, T. Kaito, T. Adachi, and S. Inoue, "New Applications of Focused Ion Beam Technique to Failure Analysis and Process Monitoring

of VLSI," Proc. International Reliability Physics Symposium, pp.43-52 (1989) .

64. Nikawa, K., "Application of Focused Ion Beam Technique to Failure Analysis of Very Large Scale Integrations," J. Vac. Sci. Technol. B, vol.9, no.5, pp.2566-2577 (1991) .

65. Nikawa, K., "Device Chip Failure Analysis Using Electron, Ion, and Laser Beam," Proc. SEMICON/Korea Technical Symposium, pp.185-194 (1993) .

66. Nikawa, K., "Focused Ion Beam Applications to Failure Analysis of Si Device Chip," IEICE Trans. on Fundamentals of Electronics, Communications and Computer Sciences, vol.E77-A, no.1, pp.174-179 (1994) .

67. Marche, P.H.L., R. Levi-Setti, and K. Lam, "Crystallographic contrast due to primary ion channelling in the scanning ion microscope," IEEE Transactions on Nuclear Science, vol.NS 30, pp.1240-1242 (1983) .

68. Franklin, R.E., E.C.G. Kirk, J.R.A. Cleaver, and H. Ahmed, "Channelling ion contrast and sputtering in gold specimens observed in a high resolution scanning ion microscope," Journal of Materials Science Letters, vol.7, pp.39-41 (1988) .

69. Nikawa, K. and S. Tozaki, "Novel OBIC observation method for detecting defects in Al stripes under current stressing," Proc. International Symposium for Testing and Failure Analysis, pp.303-310 (1993) .

70. Nikawa, K., C. Matsumoto, and S. Inoue, "Verification and Improvement of the Optical Beam Induced Resistance Change (OBIRCH) Method," Proc. International Symposium for Testing and Failure Analysis, pp.11-16 (1994) .

71. Nikawa, K., "Novel method for void detection in Al stripes by means of laser beam heating and detection of changes in electrical resistance," Jpn. J. A. P., vol. 34, Part1, no. 5, pp.2260-2265 (1995) .

72. 二川 清, 松本 千佳, 井上 彰二, "レーザ/電子/イオンビーム照射加熱を利用した通電配線検出法の提案," 第55回応物秋季予稿集, pp.586 (22a-ZP-9) (1994) .

73. 二川 清, 井上 彰二, "レーザ・電子・イオンビーム照射加熱法を用いた配線電流像観測 -故障解析ツールとしての提案-, "日本学術振興会 第132委員会 第128回研究会資料, pp.204-208 (1994) .

74. Cambell, A.N., E.I. Cole Jr., B.A. Dodd, and R.E. Anderson, "Internal Current Probing of Integrated Circuits Using Magnetic Force Microscopy," Proc. International Reliability Physics Symposium, pp.168-177 (1993) .

関連発表論文および資料

I. 学会誌

1. Nikawa, K., "Application of Focused Ion Beam Technique to Failure Analysis of Very Large Scale Integrations," J. Vac. Sci. Technol. B, vol.9, no.5, pp.2566-2577 (1991) .
2. Nikawa, K., T. Nakamura, Y. Hanagama, T. tsujide, K. Morohashi, and K. Kanai, "VLSI Fault Localization Using Electron Beam Voltage Contrast Image - Novel Image Acquisition and Lozalization Method -," Jpn. J. Appl. Phys., vol.31, Part 1, no.12B, pp.4525-4530 (1992) .
3. Nikawa, K., "Focused Ion Beam Applications to Failure Analysis of Si Device Chip," IEICE Trans. on Fundamentals of Electronics, Communications and Computer Sciences,, vol.E77-A, no.1, pp.174-179 (1994) .
4. Nikawa, K., "Failure Analysis in Si Device Chips," IEICE Trans. on Electronics, vol.E77-C, no.4, pp.528-534 (1994) .
5. Nikawa, K., "Novel method for void detection in Al stripes by means of laser beam heating and detection of changes in electrical resistance," Jpn. J. A. P., vol. 34, Part1, no. 5, pp.2260-2265 (1995) .

II. 国際会議

1. Hosoi, H., H. Yuasa, K. M., K. Nikawa, and T. Ooiwa, "LSI Failure Analysis using an Electron-Beam Tester Directly Combined with an LS I Tester," Proc. International Symposium for Testing and Failure Analysis, pp.78-84 (1985) .
2. Hosoi, H., H. Yuasa, K. M., K. Nikawa, and S. Inoue, "Electron Beam Testing for LSI Failure Analysis," Proc. Int'l Symposium on Physical and Failure Analysis of Integrated

Circuit, pp.7-13 (1987) .

3. Nikawa, K., H. Hosoi, M. Murase, N. Hirayama, K. Nasu, H. Yuasa, and S. Inoue, "Activities to Improve Failure Analysis Ability in an LSI Manufacturer," Proc. International Conference on Reliability and Maintainability, pp.510-515 (1988) .
4. Nikawa, K., N. Nasu, M. Murase, T. Kaito, T. Adachi, and S. Inoue, "New Applications of Focused Ion Beam Technique to Failure Analysis and Process Monitoring of VLSI," Proc. International Reliability Physics Symposium, pp.43-52 (1989) .
5. Harigaya, M., Y. Katoh, T. Sekiguchi, and K. Nikawa, "Case Histories : The Analysis of LSIs by Electron Beam Testing and Focused Ion Beam Technique," Proc. International Symposium of Reliability and Maintainability, pp.525-529 (1990) .
6. Nakamura, T., Y. Hanagama, K. Nikawa, T. Tsujide, K. Morohashi, and K. Kanai, "Novel Image-based LSI Diagnostic Method Using E-beam without CAD Database," Asian Test Symp., pp.164-169 (1992) .
7. Nikawa, K., "VLSI fault localization using electron beam voltage contrast image - novel image acquisition and localization method -," Int. MicroProcess Conf., pp.118-119 (1992) .
8. Nakamura, T., Y. Hanagama, K. Nikawa, T. Tsujide, K. Morohashi, and K. Kanai, "Novel Electron-Beam Image-Based LSI Fault Technique Without Using CAD Database : Development and Its Application to Actual Devices," Proc. International Symposium for Testing and Failure Analysis, pp.49-54 (1992) .
9. Nikawa, K., "Device Chip Failure Analysis Using Electron, Ion, and Laser Beam," Proc. SEMICON/Korea Technical Symposium, pp.185-194 (1993) .
10. Nikawa, K., "Verification and Failure Analysis of the Device Chip," Proc. VLSI Technology Workshop on Inspection and Analysis Technologies for Scaled Down Devices,

pp.219-279 (1993) .

11. Nikawa, K. and S. Tozaki, "Novel OBIC observation method for detecting defects in Al stripes under current stressing," Proc. International Symposium for Testing and Failure Analysis, pp.303-310 (1993) .

12. Nikawa, K., C. Matsumoto, and S. Inoue, "Verification and Improvement of the Optical Beam Induced Resistance Change (OBIRCH) Method," Proc. International Symposium for Testing and Failure Analysis, pp.11-16 (1994) .

III. 研究会

1. 湯浅 啓和、二川 清, "ストロボ SEMにおける波形の線形化とその応用," 日本学術振興会 第132委員会 第82回研究会資料, pp.33-36 (1982) .

2. 畠中 茂実, 湯浅 啓和, 二川 清, "ストロボ SEMによる論理 IC の故障解析," 日本学術振興会 第132委員会 第85回研究会資料, pp.42-47 (1983) .

3. 細井 裕之, 二川 清, 大岩 徳雄, "汎用 LSI テスタ直結の EB テスタ," 日本学術振興会 第132委員会 第89回研究会資料, pp.27-30 (1984) .

4. 細井 裕之, 井上 彰二, 工藤 元文, 二川 清, 大岩 徳雄, "電子ビームテストティングにおける帯電防止法の検討," 日本学術振興会 第132委員会 第93回研究会資料, pp.125-130 (1985) .

5. 細井 裕之, 井上 彰二, 工藤 元文, 二川 清, "EB テスタ用温度制御装置の開発とその応用," 日本学術振興会 第132委員会 第97回研究会資料, pp.23-28 (1986) .

6. 真田 克、二川 清, "EB テスタによる多層構造 LSI の内部パターン動作観察 - レーザ照射法による LSI の加工 -," 日本学術振興会 第132委員会 第97回研究会資料, pp.40-45 (1986) .

7. 村瀬 真道, 松尾 弘之, 二川 清, 井上 彰二, "EBテストによる高速バイポーラLSIの故障解析," 日本学術振興会 第132委員会 第93回研究会資料, pp.34-39 (1987) .
8. 那須 一喜, 村瀬 真道, 二川 清, 井上 彰二, 皆籾 孝, 足立 達哉, "集束イオンビームの故障解析・信頼性評価への応用," 日本学術振興会 第132委員会 第105回研究会資料, pp.13-18 (1988) .
9. 針ヶ谷 誠, 加藤 有光, 二川 清, "EBテストによる論理LSIの解析事例," 日本学術振興会 第132委員会 第109回研究会資料, pp.13-18 (1989) .
10. Nikawa, K., "Applications of Focused Ion Beam Technique to Failure Analysis of VLSIs," US-Japan FIB Seminar, pp.27-28 (1990) .
11. 二川 清, "(招待講演) FIBによるデバイス解析 - 故障解析とプロセスモニタへの応用 - ," 日本学術振興会 第151委員会 第15回研究会資料, pp.1-9 (1990) .
12. 中村豊一, 二川 清, 辻出 徹, "EBテストによる電位故障像を用いた半導体デバイスの故障解析," 日本学術振興会 第132委員会 第117回研究会資料, pp.65-73 (1991) .
13. 二川 清, "国際会議報告 第8回 エレクトロニクスの信頼性シンポジウム," 日本学術振興会 第132委員会 第117回研究会資料, pp.98-100 (1991) .
14. 二川 清, "国際会議報告 日米セミナー：集束イオンビーム技術の基礎と応用," 日本学術振興会 第132委員会 第117回研究会資料, pp.92-95 (1991) .
15. 小西 永二, 加藤 正次, 野口 和男, 平田 幸雄, 大金 秀治, 中村 豊一, 花釜 康子, 二川 清, 辻出 徹, "高速電位分布像取得による故障箇所絞り込み手法を用いたLSIの故障解析事例の紹介," 日本学術振興会 第132委員会 第121回研究会資料, pp.110-115 (1992) .

16. 中村 豊一, 花釜 康子, 二川 清, 辻出 徹, 諸橋 賢治, 金井 憲一, "EB テスタでの電位分布像の高速取得新手法開発と LSI 故障箇所絞り込みへの応用," 信学技報, pp.43-48 (1992) .
17. 二川 清, 中村 豊一, 花釜 康子, 小西 永二 , 辻出 徹 , 諸橋 賢治 , 金井 健一, " E B テスタを用いた高速電位分布像 取得法の開発と L S I の故障箇所絞り込みへの応用," 信学技報, no.ICD92-123 (1992-12) , pp.59-66 (1992) .
18. 中村 豊一, 花釜 康子, 二川 清, 辻出 徹, 諸橋 賢治, 金井 憲一, "高速電位分布像取得による故障箇所絞り込み手法の開発とその応用," 日本学術振興会 第 1 3 2 委員会 第 121 回研究会資料, pp.104-109 (1992) .
19. 二川 清, "故障解析国際会議 (ISTFA) 出席報告," 日本学術振興会 第 132 委員会 第 125 回研究会資料, pp.106-112 (1993) .
20. 二川 清, 松本知佳, 井上彰二, "光ビームを用いた配線欠陥検出のための新手法," 日本学術振興会 第 1 3 2 委員会 第 125 回研究会資料, pp.13-19 (1993) .
21. 二川 清, "集積回路の物理・故障解析国際会議 (IPFA) 出席報告," 日本学術振興会 第 1 3 2 委員会 第 125 回研究会資料, pp.102-105 (1993) .
22. 花釜 康子, 中村 豊一, 二川 清, 辻出 徹, 野口和男, 加藤正次, 平田幸雄, 大金秀治, "高速電位分布像取得法 (CGFI 法) におけるチャージアップの影響の低減," 日本学術振興会 第 1 3 2 委員会 第 125 回研究会資料, pp.131-136 (1993) .
23. 加藤正次, 花釜 康子, 中村 豊一, 二川 清, 小西永二, 辻出 徹, 大金秀治, 平田幸雄, "電子ビーム故障像法を用いた故障箇所絞り込み事例," 日本学術振興会 第 1 3 2 委員会 第 125 回研究会資料, pp.131-136 (1993) .
24. 二川 清、井上 彰二, "レーザ・電子・イオンビーム照射加熱法を用いた配線電流像観測 -故障解析ツールとしての提案-, " 日本学術振興会 第 1 3 2 委員会 第 128 回研究会資料, pp.204-208 (1994) .

25. Nikawa, K., "Testing and analysis in silicon device chips using FIB, LB, EB," International Workshop Ion Micro Beams - Generation and Application -, Rotach-Egern, Germany (1994) .

26. 二川 清, "第 20 回 故障解析国際会議 (ISTFA 94) 出席報告," 日本学術振興会 第 1 3 2 委員会 第 128 回研究会資料, pp.112-114 (1994) .

IV. 学術講演会

1. 細井裕之, 工藤元文, 二川清, 大岩徳雄, "汎用 L S I テスタ直結の E B テスタ - L S I の故障解析における有効性 -," 日科技連信頼性・保全性シンポジウム報文集, pp.253-258 (1985) .

2. 細井 裕之, 二川 清, 井上 彰二, 油原 知也, 柳谷 正信, " E B テスタによる絶縁膜上の電位のコントラストの観測," 日科技連信頼性保全性シンポジウム報文集, pp.231-236 (1986) .

3. 平山伸樹, 二川清, 中桐勝, 斎藤直明, " 液晶塗布故障解析装置の開発と解析例 ," 日科技連信頼性保全性シンポジウム報文集, pp.409-412 (1986) .

4. 二川 清, 湯浅 啓和, 畠中 茂実, 細井 裕之, 中桐 勝, " L S I メーカーにおける故障解析技術向上活動ー L S I チップ上の故障箇所の検出を中心に ー," 日科技連信頼性保全性シンポジウム報文集, pp.225-230 (1986) .

5. 那須 一喜, 二川 清, 皆籙 孝, 足立 達哉, 井上 彰二, " FIB (集束イオンビーム) による L S I の局所・選択的断面出し及び SIM (走査型イオン顕微鏡) によるその場観察," 第 49 回応物秋季予稿集, pp.644 (5p-N-11) (1988) .

6. 村瀬 真道, 松尾 弘之, 二川 清, 井上 彰二, " E B テスタによる高速バイポーラ L S I の故障解析," 日科技連信頼性保全性シンポジウム報文集, pp.239-245 (1988) .

7. 那須 一喜, 二川 清, 皆籐 孝, 足立 達哉, "走査型イオン顕微鏡 (SIM) による Al 薄膜結晶粒観察," 第 35 回応物春季予稿集, pp.658 (30a-N-6) (1988) .
8. 那須一喜, 二川 清, 井上彰二, "集束イオンビームを用いた半導体デバイスの故障解析," 日科技連信頼性保全性シンポジウム報文集, pp.195-200 (1989) .
9. 二川 清, "半導体デバイスの故障解析技術の現状と課題、," 学術講演会、北海道大学工学部主催, (1992 年 11 月 13 日) .
10. 二川 清, "最近の半導体デバイス診断手法 -集束イオンビーム手法と電子ビームテストを中心に- (招待講演)、," 学術講演会:先端技術の担い手としての分析化学、(社) 日本分析化学会、, 別冊 (1992 年、1 月) .
11. 二川 清, "集束イオンビーム技術の半導体デバイス故障解析への応用," 日本電子顕微鏡学会 第 49 回 学術講演会予稿集, pp.55-55 (1993) .
12. 二川 清、戸崎 静香, "レーザビーム照射による抵抗変化を利用した Al 配線のボイド検出新手法," 第 54 回応物秋季予稿集, pp.655-655 (27p-ZE-13) (1993) .
13. 二川 清, 松本 千佳, 井上 彰二, "レーザビーム照射による抵抗変化を利用した Al 配線のボイド検出新手法 (2)," 第 41 回応物春季予稿集, pp.629-629 (28p-ZH-13) (1994) .
14. 二川 清, 松本 千佳, 井上 彰二, "レーザ/電子/イオンビーム照射加熱を利用した通電配線検出法の提案," 第 55 回応物秋季予稿集, pp.586-586 (22a-ZP-9) (1994) .

V. 解説・その他

1. 湯浅 啓和, 藤田 光興, 遅沢 豊, 豊田 実, 横山 均, 二川 清, "LSI の故障解析技術 - ストロボ SEM -, " NEC 技報, vol.35, no.8, pp.125-128 (1982) .
2. 二川 清, 故障解析技術, LSI ハンドブック, オーム社刊, pp.685-689 (1984) .

3. 二川 清, "液晶を用いたLSIの故障解析手法について," 信頼性, pp.1-13 (1987) .
4. 二川 清, 故障解析におけるセンシング技術とその課題, 次世代半導体工場センシング技術, サイエンスフォーラム社刊, pp.28-37 (1988) .
5. 二川 清, 細井 裕之, 村瀬 真道, 平山 伸樹, 那須 一喜, 湯浅 啓和, "LSIの故障解析技術," NEC 技報, vol.41, no.14, pp.292-295 (1988) .
6. 二川 清, 最近の故障解析装置による故障解析手法, 半導体デバイスの故障解析技術, (財)日本電子部品信頼性センター刊, pp.54-71 (1989) .
7. Nikawa, K., "VLSI Failure Analysis : A Review," Proc. Reliability Symposium , IEEE Hungary, pp.610-624 (1991) .
8. 二川 清, "電子顕微鏡の基礎から応用まで平易に解説 (「多目的電子顕微鏡」解説)," NIKKEI MICRODEVICE, no.11, pp.17-17 (1991) .
9. Nikawa, K., "VLSI failure analysis : A review," Microelectron. Reliab., vol.32, no.11, pp.1589-1597 (1992) .
10. Nikawa, K., "Failure Analysis of Si Device Chip Using EMMS, OBIC, LCM, EBP, FIB, and CAE," Tutorials in International Symposium on Physical and Failure Analysis, pp.1-67 (1993) .
11. 二川 清、松本 千佳, "レーザビームを用いた配線欠陥非破壊検査法," NEC 技報, vol.46, no.11, pp.60-65 (1993) .
12. 二川 清, 半導体デバイスの故障解析技術の進歩, 信頼性の歴史, 日本信頼性学会, pp.454-461 (1993) .

13. 二川 清, 故障解析, 商品開発と品質保証, フジテクノシステム刊, pp.149-181 (1993) .

14. 二川 清, "LSIの故障箇所同定, 技術ノート(電子ビームテスト)," 応用物理, vol.63, no.6, pp.610-611 (1994) .

15. 二川 清, "故障解析技術の現状と将来," 日本信頼性学会 定期講演会 「半導体の信頼性物理」, (1994) .

VI. 単行本

1. 二川 清, 山 悟, 吉田 徹, "デバイス・部品の故障解析," 日科技連出版, 127 p., (1992) .