

Title	ASICレイアウト設計の自動化に関する研究
Author(s)	神戸, 尚志
Citation	
Issue Date	
Text Version	ETD
URL	https://doi.org/10.11501/3087996
DOI	10.11501/3087996
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏 名	かん 神	べ 戸	たか 尚	し 志
博士の専攻分野 の 名 称	博	士	(工	学)
学位記番号	第	9995	号	
学位授与年月日	平成	4年	1月	22日
学位授与の要件	学位規則第4条第2項該当			
学位論文名	ASICレイアウト設計の自動化に関する研究			
論文審査委員	(主査)			
	教授	白川	功	
	(副査)			
	教授	寺田	浩詔	教授 児玉 慎三 教授 熊谷 貞俊

論 文 内 容 の 要 旨

本論文は、ASICレイアウト設計の自動化に関する研究についてまとめたものであり、全8章により構成される。以下に各章の概要を述べる。

第1章では、ASICの技術動向、設計方式、設計手法について概説し、本研究の位置付け、目的、および課題を明確にした。

第2章では、ASIC設計全体の高効率化を達成するために、研究開発を進めているASIC設計支援統合システムについて考察した。機能論理設計、テスト設計、レイアウト設計など、ASICにおける各設計段階を総合的に支援するシステムについて述べた。

第3章では、大規模なマクロセル方式ASICを設計する場合、フロアプランニング手法を用いてマクロセル間の大局的なレイアウトを最適化することが重要である。本章では、人工知能技法を応用したフロアプランニングシステムについて考察した。特にブロック配置・形状決定手法について詳細に述べ、実験によりその性能を評価した。

第4章では、チップの各種設計階層において多く用いられる、マクロセル方式自動配線手法について述べた。特に詳細配線手法では、接続要求を満たすための初期配線とデザインルールを満たすための配線改善の、2つの処理工程に分けて実行することにより、問題の単純化を図った。

第5章では、大規模スタンダードセル方式自動配置手法について述べた。2層メタルを用いたセル上配線や電氣的等価端子を利用する配線がチップ面積に影響を及ぼさないことに着目し、それらを相対的に増大させる配置改善手法を提案した。

第6章では、大規模スタンダードセル方式自動配線手法について述べた。特にセルの持つフィードスルー領域を積極的に利用しつつ、スタンダードセル方式においてチップ面積増大の大きな要因であ

る局所的な混雑の最小化を図る概略配線手法を考察した。

第7章では、自動設計ツールと会話型設計ツールの一体化を実現し、ASIC レイアウト設計を総合的に支援することを目的として開発したシステムの構成、データベース、およびそのデータベース上で実現されたレイアウトツールの概要とその有効性について述べた。

第8章では、本研究で得られた結果を総括してまとめ、さらに今後の課題を述べた。

論文審査の結果の要旨

ASIC の設計工程は、高性能化、多機能化の要請に応じて多様化、複雑化している。このような状況下においてはASIC の設計技法の高品質化、統合化がますます重要な課題となる。

本論文は、ASIC の自動レイアウト設計における設計品質の向上を図るために行った研究成果をまとめたもので、以下の成果を得ている。

- (1) 多様な評価関数を考慮しつつトップダウン設計の最適化を行うための、エキスパートシステムを導入した新しいフロアプランニング手法を考察し、その有効性をいくつかの実験により確認している。
- (2) マクロセル方式自動配線問題において、自動配線の全設計工程を、接続要求を満たすための初期配線とデザインルールを満たすための配線改善との、2つの処理工程に分割する手法を提案し、問題の単純化を図り、かつ高密度配線を実現している。
- (3) 機能ブロックレイアウトによく用いられるスタンダードセル方式において、チップ面積に影響を及ぼさないフィードスルーや電氣的等価端子を利用した配置配線手法を考察し、高密度レイアウトを実現させている。
- (4) 会話型設計ツールと各種自動設計ツールの一体化を実現するために、図形情報以外に素子情報、端子情報などを持たせたデータベースを構築し、レイアウトツール全体の統合化を達成している。

以上のように、本論文はASIC の自動レイアウト設計、すなわちフロアプランニング、マクロセル方式配線、スタンダードセル方式自動配置配線、レイアウト設計支援統合化、における実用上有用な算法を開発したものであり、ASIC の自動レイアウト設計の分野に寄与するところが大である。よって、本論文は、博士論文として価値あるものと認める。