

Title	超伝導素子実装用部品の製作技術に関する研究
Author(s)	大平, 文和
Citation	大阪大学, 1989, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/1791
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

超伝導素子実装用部品の
製作技術に関する研究

大平 文和

目次

第1章 序論	1
1.1 本研究の背景	1
1.1.1 ジョセフソン計算機	1
1.1.2 実装部品の製作技術	4
1.2 本研究の目的および意義	7
1.3 研究成果の概要	8
参考文献	10
第2章 実装構成法	13
2.1 実装法および接続法の必要条件	13
2.1.1 実装法	13
2.1.2 接続法	13
2.2 基本構成案	15
2.2.1 構成形態	15
2.2.2 接続形態	19
2.2.3 各種案の具体例	20
2.3 各部品への展開およびアセンブリ	24
2.4 結論	27
参考文献	28
第3章 実装部品の製作技術	29
3.1 マイクロソケット製作技術	29
3.1.1 マイクロソケットの必要条件	29
(a) 材料、製作法	29
(b) 端子ピッチ	29

3.1.2	基本工程の設計	33
(a)	予備検討	33
(b)	高密度化への対応	35
3.1.3	加工・接着技術	38
3.1.4	水銀注入技術	44
(a)	方式検討	44
(b)	注入装置の製作と特性	47
3.1.5	マイクロソケット製作結果	51
3.2	マイクロピン製作技術	53
3.2.1	マイクロピンの必要条件	53
3.2.2	各種予備検討	53
3.2.3	基本工程の設計	59
3.2.4	ピン列形成技術	61
(a)	メタルマスク	61
(b)	放電加工機	61
(c)	加工条件	61
(d)	加工結果	65
3.2.5	基板へのソルダボンディング技術	66
3.2.6	シリコン固定板の製作技術	69
(a)	固定板の製作法と問題点	69
(b)	放電加工条件	69
(c)	シリコン基板の貫通穴加工	74
(d)	まとめ	77
3.2.7	マイクロピン製作結果	79
3.3	マイクロコネクタの直流抵抗値の測定	81
3.3.1	測定方法および結果	81
3.3.2	コネクタ抵抗値の要因	83
3.3.3	ピンと水銀の界面	85
3.4	結論	90
	参考文献	92

第4章 実装部品の接続技術	93
4.1 配線基板接続技術	93
4.1.1 必要条件	93
4.1.2 基本工程の設計	93
4.1.3 位置合せ、ソルダボンディング技術	95
4.1.4 製作結果	97
4.1.5 電気的特性測定	98
4.2 ケーブル接続技術	100
4.2.1 必要条件	100
4.2.2 接続法の基本構成	100
4.2.3 接続用ボールボンディング技術	103
4.2.4 ケーブルとりつけ法	105
4.2.5 製作結果	106
4.2.6 電気的特性測定	106
4.3 結論	108
参考文献	109
第5章 実装モデル実験	110
5.1 全体構成、組立法	110
5.1.1 全体構成法	110
5.1.2 組立法	113
5.2 極低温域での特性評価	116
5.2.1 全体構成、冷却用各種部品構成	116
5.2.2 機械的特性	117
5.2.3 電気的特性	118
5.3 結論	122
参考文献	123

第6章 総括 124

謝辞 129

第 1 章 序 論

本論文は、超伝導素子を用いたジョセフソン計算機を実現するための、実装法およびその実装部品の製作技術に関するものである。本章では、ジョセフソン計算機の実装技術と、それをとりまく状況、ならびに実装部品の製作技術の現状を概観し、本研究の目的と意義について述べる。

1.1 本研究の背景

1.1.1 ジョセフソン計算機

真空管を構成素子とする第 1 世代の計算機から、トランジスタを用いた第 2 世代、ICを用いた第 3 世代、そしてLSI を用いた第 4 世代へと過去数十年間に計算機の性能は飛躍的に発展した。そして現在も気象、衛星通信における画像処理、航空機の設計、分子科学でのシミュレーションなど、超高速計算機に対する要求には限りがない。計算機の高速化をハードウェアの面から推進するためには、高速スイッチング特性を持つ素子により記憶回路および論理回路を構成すると共に、これ等の回路間を結ぶ配布線の長さを短縮すること、すなわち装置の小形化が必須である。これは、最近の高速計算機では、配布線による遅延時間が総遅延時間の半分以上を占めてきており [101,102]、配布線長の短縮による高速化の重要性が増しているからである。この配布線の遅延時間を短縮する有効な方法としては、素子上回路の高集積化、および素子の高密度実装化が挙げられる。しかし、半導体回路においては、その消費電力が大きいため、冷却上の制限によって高集積化および高密度実装化に限界が生じ、配布線遅延時間の画期的な短縮が期待できない状況にあると言われている。この意味で、スイッチング時間と消費電力の積の小さい素子こそ超高速計算機を実現する資格を持つと言える。

ジョセフソン素子は、この問題を解決できる十分な可能性を持っている。本デバイスは極低温で生じる超伝導現象を利用したもので、シリコンなどの半導体を用いたデバイスとは全く異なる動作原理に基づいている。そのスイッチング時間は10ps程度と高速であるうえ、その消費電力は数 μ Wと非常に小さい [103,104]。これらの値は、一般の半導体回

路に比べてスイッチング時間が約1/10、消費電力は約1/1000であり、回路の性能指数として一般に使われる速度電力積は約1/10000にもなる。このように低消費電力であるので、ジョセフソン素子を高密度に実装して計算機を構成することが可能であり、これを液体ヘリウムに直接浸漬することにより、必要な放熱を得ることができる [105~107]。したがって、この素子を用いた計算機は高密度化の発熱による制限を受けず高密度実装が可能である。その結果、配線遅延時間の短縮が可能となり、素子の超高速スイッチング特性と相まって計算機の超高速化が可能になると考えられ [108]、将来の超高速計算機の一つとして期待が持たれている。裏を返せば、ジョセフソン素子の持つこれ等の特徴を生かした高密度実装技術の開発が、超高速計算機の実現への鍵であると言える。

ジョセフソン素子を用いた計算機には他にも大きな長所がいくつかある [109]。極低温環境下ではチップ上および実装基板上の配線は、極低損失 [110] で、かつ漏話が少ない優れた特性を持つ超伝導ストリップ線路により構成できるため、線路幅を微細化することにより高密度配線を実現できる。また、極低温環境であるので熱雑音が少ないこと、熱に起因する回路等の経時劣化が遅いことなどの長所があげられる。

以上のような優れた特徴を利用したジョセフソン計算機は、現在の超大型計算機を一辺が10cm程度の立方体に収納できるとIBMのW.Anackerは見積もった [111,112]。しかもその処理性能は現在の超高速計算機をはるかに上回るものである。

ここでは上記のような超高速、低消費電力の特徴を持つジョセフソン素子につき概説する。

1962年、B.D. Josephson は、厚み数nmの極めて薄い絶縁体を、2つの超伝導体ではさんだ構造体において、電圧を発生することなく電流が流れ得ることを予言した [113]。直流ジョセフソン効果と呼ばれるこの現象は、超伝導電子対が、絶縁体をトンネリングするために生じる。このジョセフソン素子においては、図1.1に示すように、ジョセフソン臨界電流値と呼ばれる電流値 I_j までは零電圧電流が流れ得る。しかし、それ以上の電流を印加すると電圧 V_0 を発生する。ジョセフソン臨界電流値は、外部から磁界、あるいは電流を入力することにより減少させることができる。従って、適当な値の電流（これを、バイアス電流と呼ぶ。）を印加したジョセフソン素子に、磁界入力、あるいは電流入力を加えることにより、零電圧状態から有限電圧状態に転移させることができる。この零電圧と有限電圧の2つの状態をそれぞれ“0”、“1”の論理に対応させ、その間のスイッチン

グを超高速で行なえる可能性があることから、IBM は1964年からジョセフソン素子を用いた論理回路および記憶回路の研究を開始した。その後、IBM、NTT、通産省電子技術総合研究所等の国内外の各研究機関で、製作技術 [114~118] から回路技術 [119~123] に至るまで幅広い検討が進められてきている。

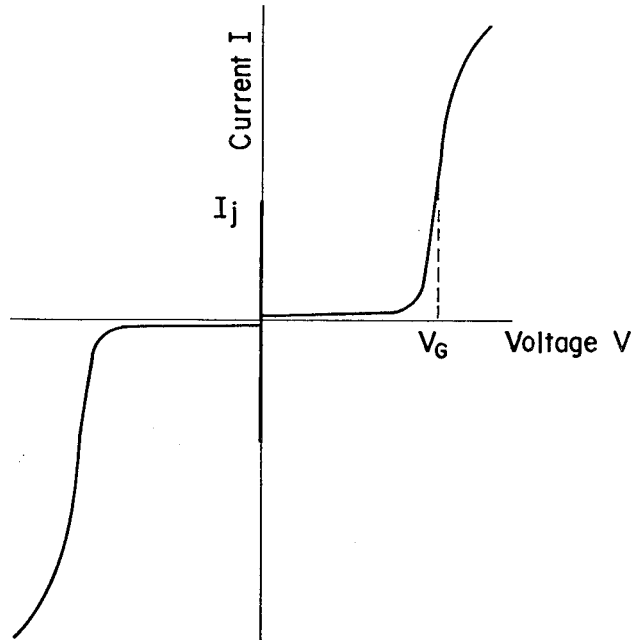


図1.1 ジョセフソン接合におけるI-V特性

IBM のAnacker 等は、ジョセフソン回路を用いた高密度三次元構造を基本とするジョセフソン計算機の実装法を提案している [124~127]。この実装法が実現されると、配布線による遅延時間の画期的短縮が実現でき、現在の超大型高速計算機を極めて小さな体積中に納めることができると言われている。図1.2 にその概略図を示す。

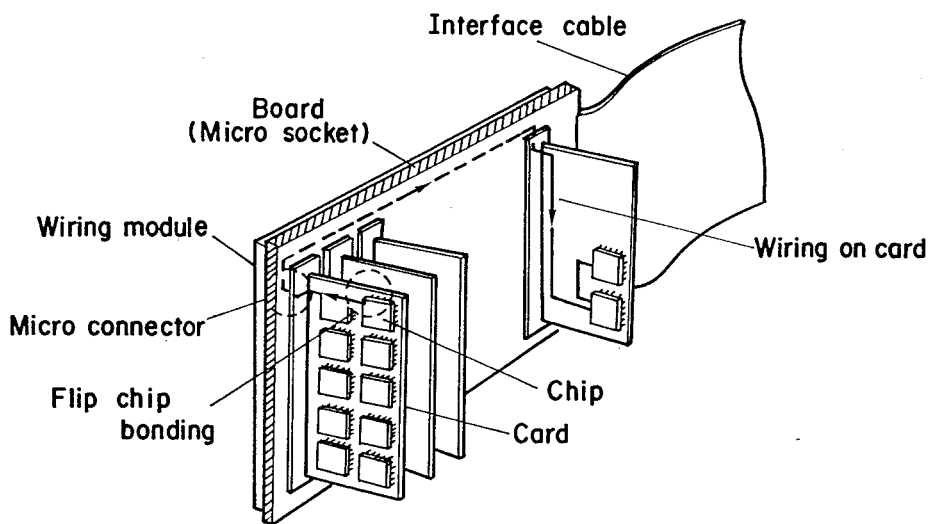


図1.2 ジョセフソン計算機の実装概念図

素子、カード、配線モジュール等の基板上の配線は、無損失でかつ低クロストーク特性を有する超伝導ストリップ線路で形成する。高密度実装を実現するためには、これ等の配線間、基板間を接続する接続部も高密度である必要がある。そこで、素子上配線とカード上配線は、フリップチップボンディング (Flip Chip Bonding) と呼ばれる微小ハンダ付けで接続する [128,129]。また、カード上配線と配線モジュール上配線との接続は、マイクロコネクタ (Micro Connector) と呼ばれる高密度コネクタで行なう [130,131]。IBMはこの三次元の高密度実装系を基本とするジョセフソン計算機のプロトタイプモデルを構成してきた [132 ~134]。

以上述べたように、ジョセフソン素子の持つ極低消費電力特性、超伝導基板配線の適用等による特徴は半導体素子では遠く及ばないところであり、将来の超高速計算機を実現する素子としては、ジョセフソン素子は本命の一つであると考えられる。このジョセフソン素子を用いた計算機を実現するためには、超伝導素子製作技術はもちろん、回路構成技術、高密度素子実装技術、冷却技術等、種々の課題がある [135]。本研究は、このうち高密度実装技術をとりあげ、高密度実装体を実現するための、実装技術、および実装用部品の加工、組立、構成技術の基礎の確立を旨とするものである。

1.1.2 実装部品の製作技術

一方、本実装に用いる各種部品を製作するためには、種々の加工技術が必要である。

一般に、電子部品の加工技術は、その加工原理から、機械的加工法、物理的加工法、化学的加工法、熱的加工法、電気的加工法、およびこれらの複合加工法に分けられる。

実装部品の加工に用いられるマイクロ形状加工技術としては、表1.1 に示す種々の技術が検討されている。一方、ここで要求されるのは、寸法が数十～数百 μm オーダの三次元形状をした部品の加工技術である。そこで、以下に各加工技術の現状を概観する。

機械的加工法は、大直径の単結晶Si基板、磁気ディスク、磁気ヘッド機構部品 [136 ~138] の加工例からも分かるように、平面の精度は $1\mu\text{m}$ 以下の寸法の高精度な超精密加工を可能にし、これら部品の性能を飛躍的に向上させた。しかし、本加工法は研磨、研削技術による平面や溝加工のような単純形状を対象とした加工であるため、三次元形状の微細加工には適用できないという問題がある。

表1.1 マイクロ形状加工技術の分類

Technology		Features	Applications	Problems
Lapping, Polishing		good flatness, small surface roughness	Si wafer, magnetic disk	difficulty in shape forming, mass fabrication not possible
Cutting, Grinding		high machining rate	magnetic head, general	difficulty in shape forming, mass fabrication not possible
Ion sputter etching		fine patterning, controllability, mass fabrication	LSI	low etching rate, shape forming not possible
Chemical etching	isotropic etching	no damage, high etching rate, mass fabrication	metal mask, LSI	side etching, shape forming not possible
	anisotropic etching	mass fabrication, high precision shape forming	Si, GaAs crystals	limited to materials
Laser	laser machining	high machining rate	metal, ceramics	melted surface, roughness, shape forming not possible
	laser assist etching	no damage, high etching rate, shape forming	metal, ceramics	limited to materials
Electrodischarge machining		shape forming, mass fabrication	metal	limited to materials
Electroplating		fine patterning, mass fabrication	LSI, general	limited to materials
Chemical, Physical vapor deposition		fine patterning, controllability, mass fabrication	LSI	low deposition rate, shape forming not possible
Investment casting		shape forming, mass fabrication	general	high cost, limited to materials
Firing		low cost mass fabrication	patterning on ceramics	high temperature process, limited to materials
Plastic working		no waste of materials	general	fine forming not possible

物理的加工法には、イオンや原子を基板に衝突させスパッタ現象を除去や付加加工に応用したイオンビーム加工、スパッタエッチング、またスパッタ現象に活性原子の化学反応性を複合させて加工速度を改善した反応性スパッタエッチング等がある [139 ~141]。これら加工法は原理的に加工速度が小さく、本質的に数十 μ m以上の三次元形状加工には適さない。

化学的加工法は、エッチング液と材料の化学反応によって材料を除去する方法である。材料の加工面に加工変質層 [142] を残さない特徴があり、Si基板の大面積加工 [143] 等に应用されている。しかし、本質的にサイドエッチングによる寸法精度への影響 [144] が避けられず、三次元形状加工には適さない。一方、化学エッチングにおいて、Si単結晶等の基板を水酸化カリウム液でエッチングすると、他のエッチング技術ではできない異方性エッチング [145] を行うことができる。この方法は、Si結晶の(111)面のエッチング速度が(100)や(110)結晶面に比べて極めて遅いという現象を利用した加工法で、最終的な加工形状はマスクパターンの形状とは関係なく、基板の面方位に依存した特有な形状となる。このため、加工形状を安定に再現性よく形成できるだけでなく、等方性エッチ

ングの重大な欠点であるサイドエッチングが起きないため、数十～数百 μm オーダの穴や溝を簡単に形成できるという特徴がある。この異方性エッチングは今後とも各種部品への応用が期待できる。

熱的加工法の代表的なものとしてレーザー加工法がある。本方法は、数十 μm オーダの寸法の加工が可能ではあるが、溶融物の飛散、表面粗さが大きいこと、複雑な三次元形状加工には適さないこと、一括加工には不向きであること等の問題がある。

電氣的加工法の代表的なものとして放電加工がある。原理的には、放電に伴う材料の溶融除去であるが、上記レーザーに比して、条件の選択により比較的粗さの小さい面が得られること、三次元形状を一括して加工可能であることなどの特徴がある。

複合加工法は、上記単一加工法を組み合わせ、相乗効果をねらった加工法であり、その代表例はレーザーアシストエッチングである。例えば水酸化カリウム液中の $\text{Al}_2\text{O}_3/\text{TiC}$ セラミックにArレーザーを照射すると、通常のレーザー加工とは異なる表面の穴や溝を形成でき[146]、今後の加工技術研究の一つの方向である。

本論文では、以上に述べた各種の新しい加工技術を開発、駆使して、上記寸法、形状の要求を満たす三次元形状部品の製作技術の確立をめざすものである。

1.2 本研究の目的および意義

1.1で述べたように、半導体素子の千分の一以下という超低消費電力の特徴を持つ超伝導素子は発熱の制限を受けず高実装密度化が可能であり、さらにその素子の高速スイッチング特性と相まって計算機の高速度化が可能になると期待される。このため、この素子の特徴を生かした高密度実装技術の開発が、超高速計算機実現への鍵となると言える。この実装上の主要課題である、配線相互間接続技術、電源供給技術、冷却技術、装置構成技術、部品加工技術など、ほとんど従来技術の延長でない新しい技術の開発が必要である。

超伝導素子を実装する場合の具体的課題は、(1)高密度実装が可能な実装構造を実現すること、(2)温度変動に対する材料物性的特性を考慮した信頼性の高い部品構成および接続形態を実現すること、(3)各構成部品を構造的、機能的に高精度に組立、接続し、システムとして組み上げること等である。

この小型、高密度実装のための各構成部品は、従来の部品とは全く異なる材料、寸法、形状となる可能性があり、このための製作、加工技術も開発する必要がある。これら材料特性を考慮した部品の構成法、各種精密加工技術を駆使した製作技術等を確立して初めて実装構成体として実現が可能となる。

本研究は、このために実装構成法の研究、実装部品の精密加工・組立技術の研究を行い、高密度実装技術、および高精度実装部品の製作技術の確立を目的とする。

本研究の意義は下記の通りである。

工業的な点では、(1)超伝導素子の実装上の条件を明確化し、そのための実装部品の精密加工、組立技術を確立し、超高速計算機の実現に寄与すること、(2)数十～数百 μm オーダの寸法の部品の製作技術を確立し、他のマイクロメカニクス部品の分野への適用性を広げること、である。

一方、工学的な点では、(1)従来の機械加工では困難であった数十～数百 μm オーダの三次元形状の微細部品の精密加工の一分野を開拓すること、特に、①放電加工法では、従来適用してきた寸法より一層の微細な部品に対して一括高精度な加工を可能にすること、②シリコンの異方性エッチングとフォトリソグラフィ技術の組み合わせにより、 μm オーダの高精度部品製作技術を確立すること、(2)マイクロソルダボンディング技術により、微細

高精度の配線接続を可能にしその適用性を拡大すること、(3)液体ヘリウムの極低温域での、材料の機械的、電気的特性を明らかにすること、である。

1.3 研究成果の概要

本論文は、6章より構成され各内容は以下の通りである。

第1章では、本研究をとりまく背景、特にジョセフソン計算機の開發現状および、実装部品を製作するための加工技術について概観する。これに基づき本研究の目的、意義を示すとともに、本論文の構成について述べる。

第2章では、超伝導素子の実装法、接続法の必要条件を明らかにするとともに、この条件を満たす各種構成および接続形態を提案する。さらにアセンブリ工程も含めた実装法のあり方を検討し、本論文で対象とする構成、接続形態につき詳述する。

第3章では、提案した構成、接続形態を実現するための実装部品のうち、特にマイクロコネクタ部品の製作技術について述べる。極低温で用いる高密度多端子のマイクロソケットおよびマイクロピン実現のための材料、加工技術を検討し、ピッチ 300 μ mのコネクタを実現するための検討内容とその結果について述べる。さらに、このコネクタにつき極低温域で電気的特性測定を行った結果を示し、実用に供し得る可能性について述べる。

第4章では、提案した構成形態を実現するための接続技術のうち、特に、配線基板とおのの溶ダによる接続、および外部からのケーブルと配線基板との接続法につき検討した内容とその結果を述べる。本方法により高密度、多端子接続を可能にするとともに、極低温での特性を把握した結果について述べる。

第5章では、これまで検討した各構成部品を統合して実装モデルにまとめ、システムとしての動作確認を行った検討内容について述べる。これにより、本開発技術が極低温域においてシステムレベルで実用に供し得る可能性について述べる。

第6章では、以上の研究結果を総括する。

【参考文献】

- [101] A.J.Blodgett and D.R.Barbour: IBM J. RES. DEVELOP.,26,1(1982) 30
- [102] 村野、橋本、松尾、植木、棚橋、比企、矢野、久野、矢部、太細、小沢、長橋:
NEC 技報, 39,1(1986) 30
- [103] J.Nakano, Y.Mimura, K.Nagata, Y.Hasumi, and T. Waho: Extended Abstract
of 16th (1984 International) Conference on Solid State Devices and Mat
erials, Kobe, (1984) 635
- [104] T.R.Gheewala: Appl. Phys. Lett.,33,8 (1978) 781
- [105] A.V.Brown:IBM J. RES. DEVELOP., 24,2 (1980) 167
- [106] R.W.Guernsey and E.B.Flint: Refrigeration for Cryogenic Sensors and
Electronic Systems, A Topical Conf., SP-607 (1981) 15
- [107] 向田、青木、吉清: 昭和59年度電子通信学会総合全国大会, 2
- [108] J.Matisoo : Proc. IEEE, 55, 2 (1967) 172
- [109] T.R.Gheewala: IEEE International Symposium on Circuits and Systems
Proc.(1980) 10
- [110] R.L.Kautz : IEEE Trans. on Magn. MAG-15 (1979) 1
- [111] W.Anacker: IEEE Spectrum,16,5 (1979) 26
- [112] W.Anacker: IBM J. Res. Develop., 24,2 (1980) 107
- [113] B.D.Josephson : Phys. Lett.,1 (1962) 251
- [114] J.H.Greiner, C.J.Kircher, S.P.Kiepnner, S.K.Lahiri, A. J. Warnecke,
S.Basavaiah, E.T.Yen, John M.Baker, P.R.Brosious, H.C.W.Huang,
M.Murakami, and I.Ames : IBM J.Res. Develop.,24 (1980) 195
- [115] H.C.W. Huang, S.Basavaiah, C.J.Kircher, E.P.Harris, M.Murakami,
S.P.Klepner, and J.H.Gleiner : IEEE Trans. on Electron Devices ED-27
(1980) 1979
- [116] A.A.Bright, J.H.Greiner, S.P.Klepner, R.-H.Wang, and A.J.Warnecke :
J.Vac. Sci. Technol.,B1 (1983) 377
- [117] T.Waho, Y.Hasumi, and K.Arai : J.Appl. Phys.,57 (1985) 2597
- [118] T.Imamura, H.Hoko, H.Tamura, A.Yoshida, H.Suzuki, S.Morohashi, S.Ohara,

- S.Hasuo, and T.Yomaoka : J.Appl. Phys.,59 (1986) 1720
- [119] M.Klein and D.J.Herrell : IEEE J.Solid-State Circuits SC-13 (1978) 577
- [120] T.R.Gheewala : IEEE J.Solid-State Circuits, SC-14 (1979) 787
- [121] T.R.Gheewala : IBM J.Res. Develop.,24 (1980) 130
- [122] C.A.Hamilton and F.L.Lloyd : IEEE Electron Dev. Lett., EDL-1 (1980) 92
- [123] T.A.Fulton and L.N.Dunkleberger : Bell Syst. Tech.J., 61(1982) 931
- [124] W.Anacker : IEEE Spectrum, 16 (1979) 26
- [125] J.Matisoo : Scientific Amer., 242 (1980) 50
- [126] A.V.Brown : IBM J. Res. Develop., 24 (1980) 167
- [127] F.F.Tsui : IBM J. Res. Develop., 24 (1980) 243
- [128] C.Y.Ting, K.R.Grebe, and D.P.Waldman : J. Electrochem. Soc. Extended Abstracts, 80 (1980) 210
- [129] K.R.Grebe, C.Y.Ting, and D.P.Waldman : J. Electrochem. Soc. Extended Abstracts, 81 (1980) 213
- [130] S.K.Lahiri, H.R.Bickford, P.Geldermans, K.R.Grebe, P.A.Moskowitz, M.Natan, M.J.Palmer, S.Purushothaman, J.Sokolowski, B.J. van der Hoeven, D.P.Waldman, R.Wang, C.T.Wu, and T.Yogi : IEEE Trans. on Components, Hybrids, and Manufacturing Technology, CHMT-5 (1982) 271
- [131] S.K.Lahiri, P.Geldermans, G.Kolb, J.Sokolowski, and M.J.Palmer : IEEE Trans. on Components, Hybrids, and Manufacturing Technology, CHMT-5 (1982) 166
- [132] M.B.Ketchen, B.J. van der Hoeven, J.Matisso, J.H.Greiner, D.J. Herrell, R.H.Wang, R.W.Guernsey, C.J.Anderson, P.C.Arnett, S.Bermon, H.R.Bickford, A.A.Bright, P.Geldermans, T.R.Gheewala, K.R.Grebe, H.C.Jones, M.Klein, S.P.Klepner, P.A.Moskowitz, M.Natan, S.Puroshothaman, J.Sokolowski, J.W.Stasiak, D.P.Walkman, A.J.Warnecke, C.T.Wu, and T.Yogi : IEEE Electron Dev. Lett., EDL-2 (1981) 262
- [133] M.B.Ketchen, D.J.Herrell, and J.Anderson : J.Appl. Phys.,57 (1985) 2550
- [134] A.A.Bright, J.H.Greiner, S.P.Klepner, R.H.Wang, and A.J.Warnecke: J.Vac. Sci. Technol., B-1 (1983) 77

[135] 例えば

C.J.Anderson et al. : IEEE Trans., MAG-19,3 (1983)1182

A.A.Bright et al. : J. Vac.Sci. Technol., B-1,1 (1983)77

S.K.Lahiri et al. : IEEE Trans., CHMT-5,2 (1982)271

M.B.Ketchen et al. : IEEE Trans., EDL-2,10 (1981)262

[136] 高須: エレクトロニクス用結晶材料の精密加工技術, サイエンスフォーラム,
(1985) 127

[137] 河西敏雄, 中田宏: 昭和51年度精機学会春季大会学術講演会前刷,187

[138] 三宅正二郎, 鶴田兼吉: 昭和50年度精機学会秋季大会学術講演会前刷,483

[139] E.G.Spender,P.H,Schmidt and P.F.Fischer: Appl.Phys.Lett.,17(1974)328

[140] N.Hosokawa,P.Matsuzaki and T.Asamiki: Jpn.J.Appl.Phys.Suppl.

[141] S.Matsuo and Y.Takehara: Jpn.J.Appl.Phys.,16(1977) 175

[142] 井上, 他: 電気通信研究所研究実用化報告,30,7(1981) 1821

[143] 本田, 芦川: 第4回半導体・集積回路の生産技術シンポジウム,(1973) 20

[144] 伊藤: 電子材料,15,2(1976) 22

[145] D.B.Lee: J.Appl.Phys., 40(1969) 4569

[146] R.J.von Gutfeld and P.T.Hodgson: Appl.Phys.Lett., 40,4(1982) 352

第2章 実装構成法

2.1 実装法および接続法の必要条件

2.1.1 実装法

超伝導素子の実装法としては、配布線長を短縮して素子間接続を行う高密度実装技術の必要性、4.2Kの極低温への浸漬等の厳しい使用条件などの点で従来の半導体素子のそれとは異なる新しい実装構成法が必要となる〔201〕。

ジョセフソン素子の実装形態としては、Si LSIのような発熱に対する冷却を考慮した構造〔202～204〕にする必要がないため、高密度実装が可能である。また、このような素子の特徴を生かすために、コネクタをはじめとする実装部品はこれまで以上に微小化する必要がある。寸法が小さくなると許容誤差の絶対値も小さくなり、また製作も個別でなく量的処理の可能な形態が必要になる。また、材料の面では、常温（約 300 K）から液体ヘリウム温度（4.2 K）への冷却過程において、実装体が変形、破壊しないよう、コネクタ周辺の実装部品の材料は極低温に耐え、しかも素子基板のシリコンと近い熱膨張係数を持つものでなければならない。

2.1.2 接続法

超伝導素子を実装する構造体の中では、各種の接続部がある。構造体により接続部は異なるが、一般に従来の大型計算機には階層毎の実装が標準となっている〔205,206〕。この実装の概念に基づき各階層毎に超伝導素子を実装し、各基板間を接続することを想定した場合に必要な接続部分は、下記の通りである。

- ① 超伝導素子自体を配線基板上へ接続する部分
- ② 配線基板間の配線どおしの接続部分
- ③ 配線板をボードと呼ばれる大型接続板へ接続する部分
- ④ 外部ケーブルと配線基板との接続部分

このとき、各接続部における必要条件は以下の通りである。

まず、上記すべての接続部において必要となるのは、

- i) 小型、高密度実装性
- ii) 極低温およびヒートサイクルにおける接続信頼性

である。

さらに、これに加えて、

- ①については、インダクタンスが小さいこと、かつ端子部の占有面積の小さいこと、
 - ②については、ピッチの小さい基板の配線を直接接続でき、信頼性の高いこと、
 - ③については、素子の交換等のために挿抜可能であり、かつ極低温では確実な接続ができること、
 - ④については、反復使用性があり取り替え可能であること、
- である。

上記必要条件に基づき、高密度実装が可能で、かつ極低温で信頼性の高い実装構造および接続形態につき検討する。

2.2 基本構成案

2.2.1 構成形態

高密度実装を可能にするための各種構成形態につき検討する。実装構造は、大別して、(i) 平面実装構造、(ii) 立体実装構造に分けられる。立体実装構造にも各種構造が考えられるが、まずここでは平面と立体構造を単純化したモデルにつき、実装形態による配線遅延を定量的に評価し比較する。比較例として、単純化した平面実装と立体（3次元）実装を対象とする。

図2.1に示すように、一枚の平面上に素子を実装した場合と、ブックシェルフタイプで素子搭載カードを配線モジュール上に実装した場合を定量的に評価する。

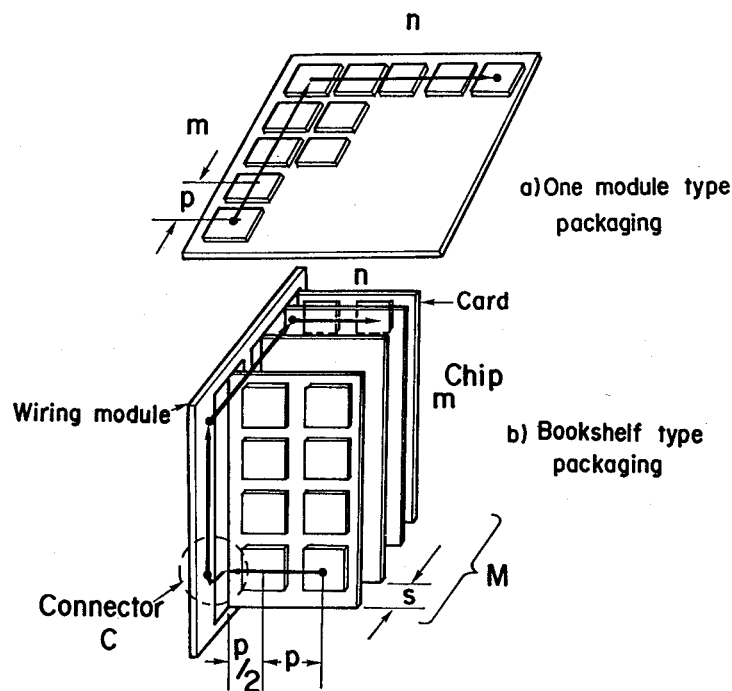


図2.1 実装構造による遅延時間の比較モデル

チップ相互間の平均配線長を l_m

カード当たりのチップの数を、たて m ケ、横 n ケ

カード枚数を M （立体実装の場合）

チップ総数を $N = m n M$

コネクタ部での遅延を、径路長換算で c

チップ間隔を p

カード間隔を s (立体実装の場合)

とし、また、配線は一様で直交配線のみと仮定し、カード内配線と、カード内カード間配線数の和、との比を α とする。

このとき、カードの x 、 y 方向と積層(z)方向の配線パターン長の平均値を算出すると下記のようになる(207)。

まず、 x 方向につき長さ L_x の直線に一様な密度 ρ で、接続端子が並んでいるとすると、任意の二点間を接続する場合の平均配線長 l_{XM} は、

$$l_{XM} = \frac{\int_0^{L_x} \int_0^{L_x} \rho^2 dx_1 dx_2}{\int_0^{L_x} \int_0^{L_x} |x_1 - x_2| dx_1 dx_2} = \frac{1}{3} L_x \quad (2.1)$$

となる。つまり、一辺の長さの $1/3$ が平均の配線長となる。

(i) 平面実装の場合 ($M = 1$)

平面(二次元)的に接続する場合の平均配線長 l_X は、式(2.1)より、

$$l_M = l_{XYM} = l_{XM} + l_{YM} = \frac{1}{3} (L_X + L_Y) \quad (2.2)$$

となる。これより、

$$l_M = \frac{1}{3} \{ (n-1)p + p + (m-1)p + p \} = \frac{1}{3} p (m+n) \quad (2.3)$$

(ii) 立体実装の場合 ($M \geq 2$)

立体(三次元)的に接続する場合の平均配線長 l_X については、カード内のみの配線と、カード間に渡る配線長との和になるため、

$$l_M = \alpha \left\{ \frac{1}{3} (L_X + L_Y) \right\} + (1-\alpha) \{ l_{XYZM} + 2c \} \quad (2.4)$$

となる。

ここで、 $l_{XYZM} = l_{XM} + l_{YM} + l_{ZM}$ であり、 l_{YM} と l_{ZM} は、平均配線長は寸法の $1/3$ であることは既知であるため、

$$l_{YM} = \frac{1}{3} L_Y, \quad l_{ZM} = \frac{1}{3} (M-1) s \quad (2.5)$$

である。

l_{XM} は、接続端子が一辺の端からあるため、平均配線長は $\frac{1}{2} L_X$ となり、2枚のカードに渡るため、

$$l_{XM} = \frac{1}{2} L_X + \frac{1}{2} L_X = L_X \quad (2.6)$$

となる。

式(2.5)、(2.6)を式(2.4)へ代入して整理すると、

$$l_M = \frac{p}{3} \{m + 3n - 2n\alpha\} + (1-\alpha) \left\{ \frac{1}{3} (m-1)s + 2c \right\} \quad (2.7)$$

となる。

式(2.3)、(2.7)に具体的数字を代入して定量的比較を行う。

ここで一例として、 $\alpha = 0.75$ (電子交換機 DEX-21CCの例)、 $p = 8\text{mm}$ 、 $s = 3\text{mm}$ 、 $c = 5\text{mm}$ として計算した結果を図2.2に示す。

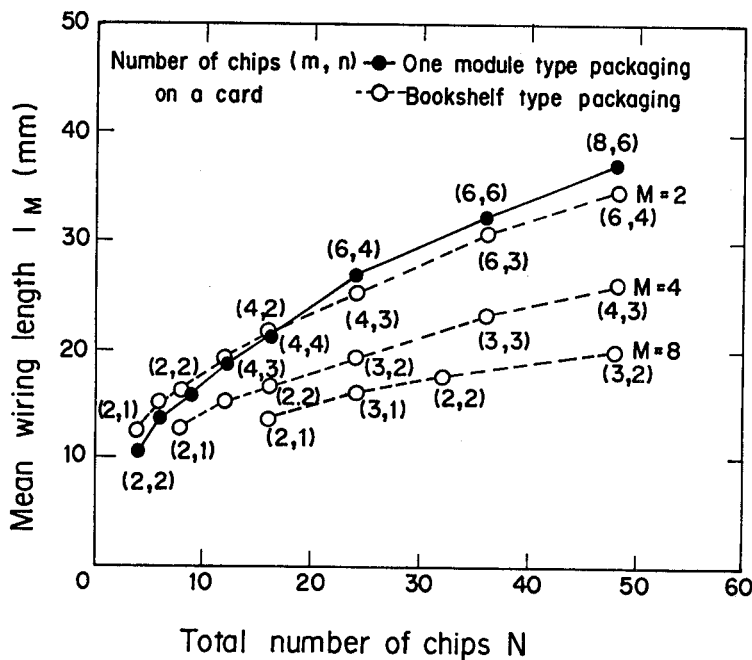


図2.2 実装構造による平均配線長の比較

図2.2より明らかなように素子数が少ないときは平均配線長に大差はないが、多くなると、立体実装が明らかに有利となり、素子数が多くなるほどその度合いは大きくなる。

以上より、立体実装が高密度化に対して有利であることは明らかである。一層の高密度化に対しては、立体構成を基本とした種々の構成が考えられる。例えば、図2.3に示すようなカードの中心に配線モジュールをつける構成やカードの両端面にモジュールをとりつける構成、などである。

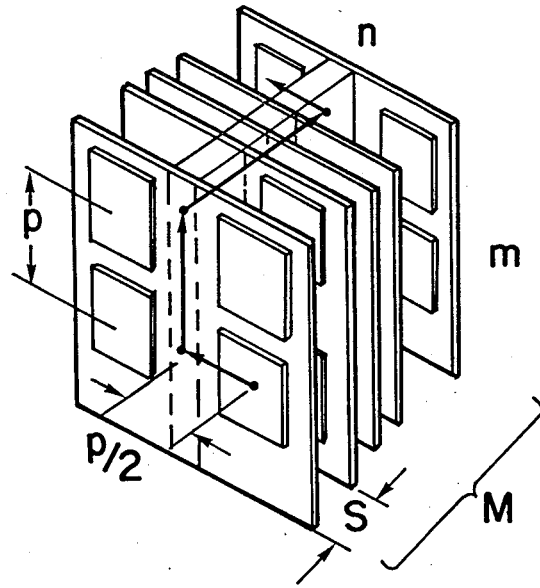
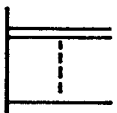
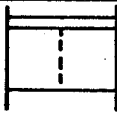


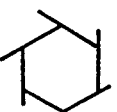


図2.3 立体実装の一例

一方、高密度実装を達成するためには、配線領域の確保、さらには信頼性、組立性等も無視できない。表2.1はそのような観点から各種立体実装構造を評価したものである。実装密度の点では、スタック構造が最も優れているが組立性の点で課題も多く、その点で優れた特長を有するブックシェルフ実装との折中構造も有効である。

表2.1 各種立体実装構造の評価

Packaging structures	In & out terminal density	Wiring density	Wiring length	Assembly
Bookshelf type 	△	△	△	◎
Stack type 	◎	◎	○	△
Compromise type 	○	○	△	○
Radial type 	×	△	○	○
Radial prism type 	○	△	×	○

いずれにしても、立体構造を基本形態とすることが高密度実装には必須であり、各種立体構造のうち最適な構造については、適用対象に応じて選択すれば良い。ここでは、各種形態に広く適用できると考える基本要素となるモジュールとカードとの接続形態を主として検討し、基本技術として確立する。

2.2.2 接続形態

一般的に配線を電氣的に接続する方法としては表2.2に示す各種技術が考えられる。これらを比較検討した。

表2.2 各種接続技術の評価

Connecting technologies	Size and density	Stability	Assembly	Repeat use
Spring contact	×	△	◎	◎
Pressure contact	○	△	○	○
Melt bonding	△	◎	×	×
Solder bonding	◎	◎	△	×
Mercury ball contact	○	○	◎	◎

ばね接続については、ばねを接触させ弾性的に変形をさせる必要があるため、小型高密度実装性の点で本質的に劣る。圧接接続については、圧接部分があるため力を充分加えられる箇所に対しては使用可能である。圧着、溶着接続については、例えばワイヤボンディングが考えられるが、反復使用には向かず、小型高密度実装性に適さない。はんだ接続については、反復使用性に難点はあるものの、半永久接続を前提にすれば、小型高密度実装上、また接続の確実性の点でも極めて有用である。水銀接続については、特に反復使用性の点が大きな特徴であり、挿抜を行う接続部には極めて適した接続法である。

これら接続形態から、対象により最適な接続法を選択する必要がある。

2.2.3 各種案の具体例

ここでは、上記検討内容を基に各種実装構造および接続形態の具体案について述べる。

素子そのものと基板との接続は、半永久接続で良いため、できるだけ多端子化が可能で接続長が短く、電気的特性が優れていると考えられるソルダを用いた接続を行うことが妥当である。

ケーブルと基板配線の接続としては、取り外しが必要であり、かつ小型高密度性も望まれる。そのため、ケーブルのフラット面と基板上に設置した微小球との塑性接触形態の接続を適用することが妥当である。

素子搭載基板どおしの接続法としては、1) 水銀球等の液体を介した接続法、2) ソル

ダを用いた接続法、3) 塑性接触方式による接続法、が考えられる。

1) の具体案としては、IBM 提案のピンと水銀による接続 (図2.4)、それを同軸化した構造 (図2.5)、ソケット部を貫通穴とし、低融点材料を介した接続 (図2.6) 等が考えられる。

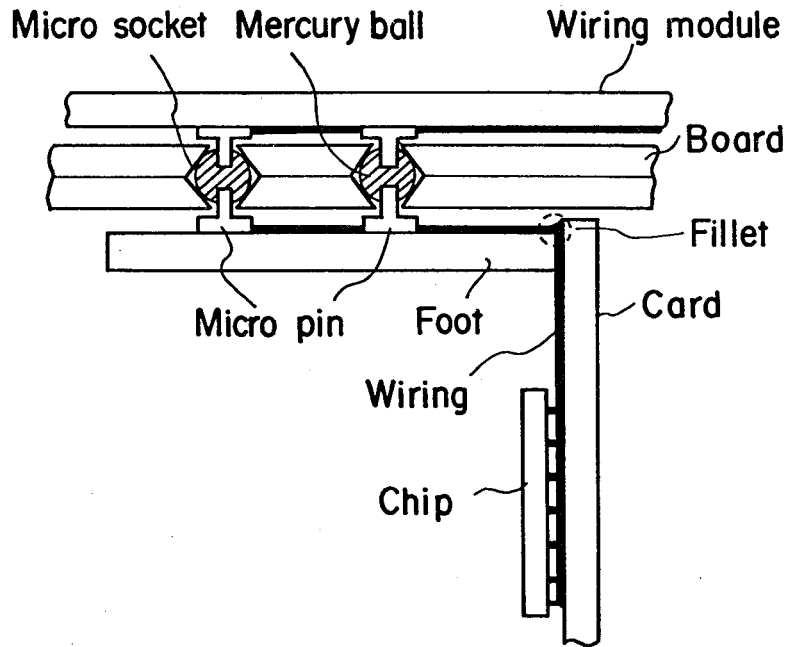


図2.4 水銀球を用いたマイクロコネクタ構造

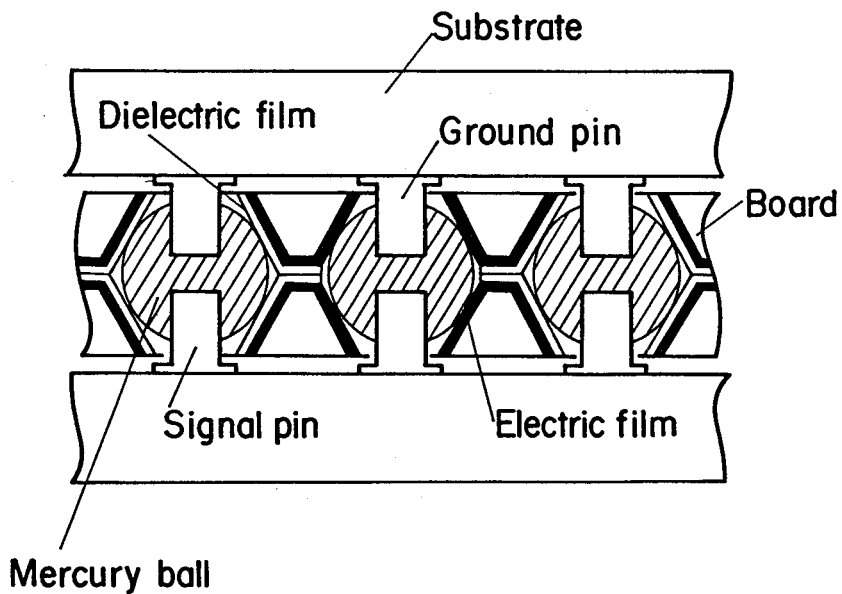


図2.5 同軸構造のマイクロコネクタ

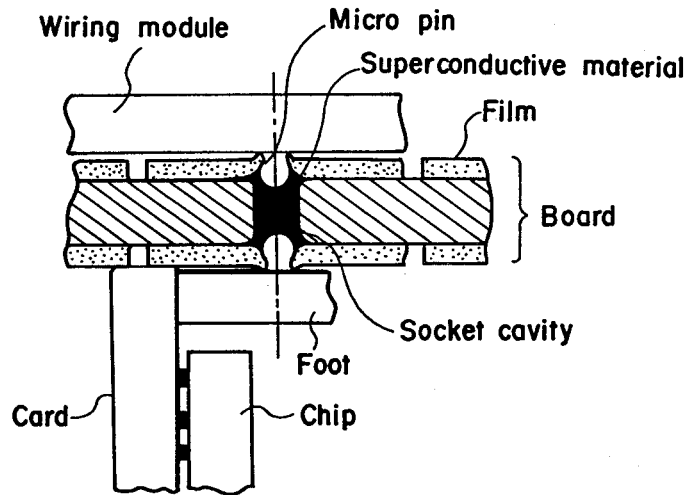


図2.6 超伝導材料を用いたマイクロコネクタ構造

2) の具体案としては、図2.7、2.8が考えられる。図2.7はスタック構造であり、カード間ピッチの縮小および接続部長の短縮化が可能で、高密度化の点で秀れた構成形態である。図2.8はカードからフットまでを最短距離で接続する構成である。ただし、本溶ダによる接続は、本質的に永久接続であり、挿抜性、くり返し使用性に難点がある。

3) の塑性接触をコネクタに適用するには図2.9のような形態が考えられるが、接続部分の安定性に難点がある。

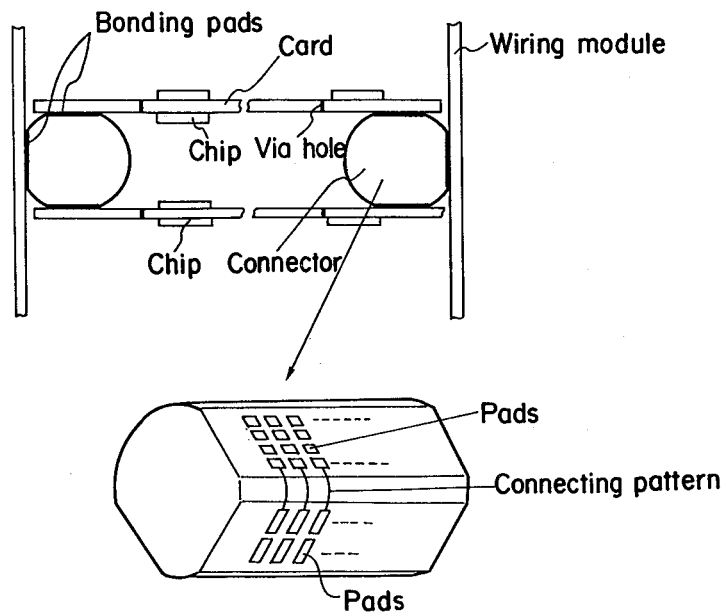


図2.7 スタック構造のロッドタイプコネクタ

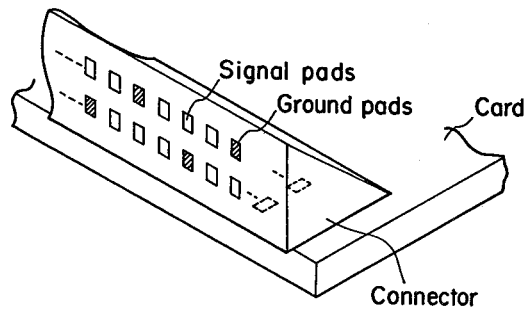


図2.8 内部配線を形成したロッドタイプコネクタ

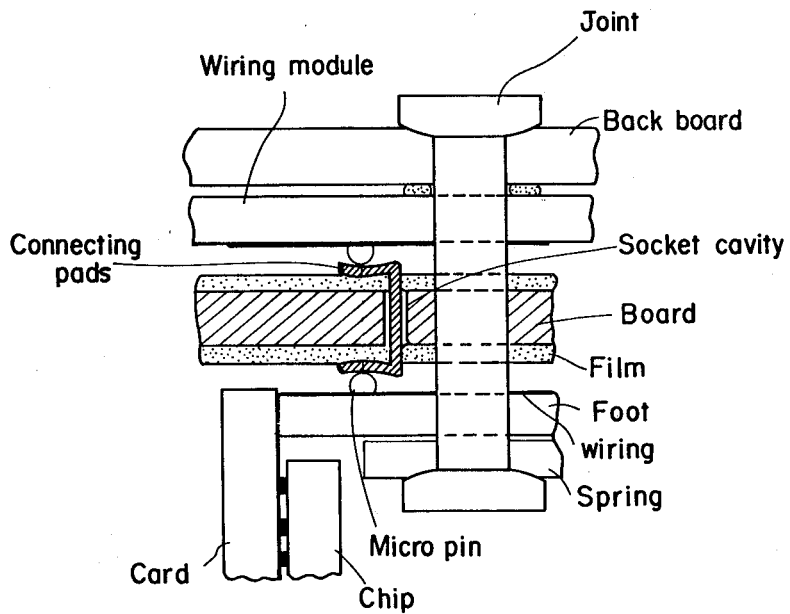


図2.9 ピンとパッドの塑性接触によるコネクタ

以上の検討より、素子、カードとフットの接続には溶ダを用いた接続長の短い永久接続を行い、ケーブルと基板との接続には塑性接触形の接続を行い、また基板どおしの接続には水銀球を介した挿抜可能な接続を行うことが適していると考えられる。

2.3 各部品への展開およびアセンブリ

以上各種構成形態、接続形態を検討したが、これらを総合的に勘案し、図2.10に示す素子実装法およびカード接続法〔208,209〕を採り、実装体を実現することとした。

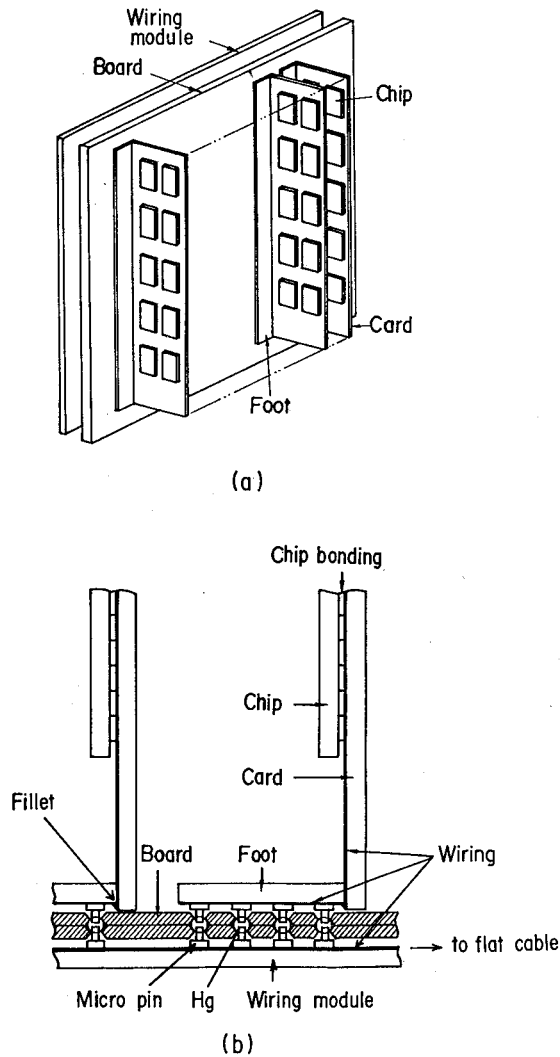


図2.10 三次元高密度実装構造と接続形態

本構成は、フットと呼ばれる基板に植立されたマイクロピンと、これに対向する位置にある配線モジュール上のマイクロピンとが、マイクロソケットに収容されている水銀球によって接続され、フット、カード、配線モジュール上に形成された配線により素子間接続が行われる構成である。超伝導素子は、素子形成面側を基板表面に溶ダを用いて接続するフェースダウン方式でカード基板上にボンディングされ永久接続されている。これによりインダクタンスの小さい接続形態を実現している。また、入出力（I/O）ケーブルは配線モジュール基板上の微小球を塑性接触させ接続する形態としており、これにより取り外し可能で高密度な実装を実現している。

本構成は、基本形態において、半導体LSIの実装法〔210〕をある程度踏襲しているが、高密度化のための個々の技術では、全く異なる新しい技術が必要である。

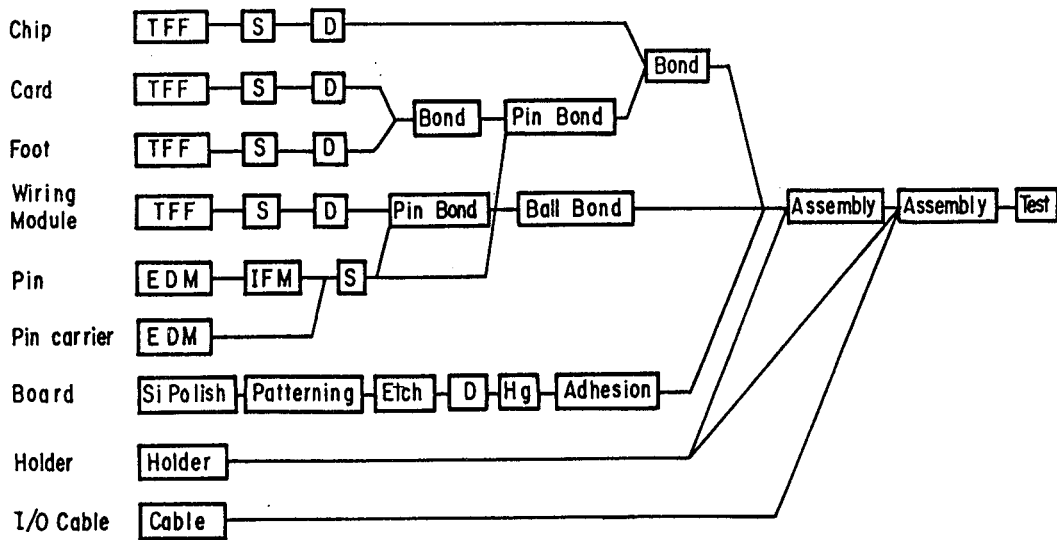
本構成の特徴は次のとおりである。①構成材料の大部分は、素子基板材料と同じシリコンを用いるため常温と液体ヘリウム温度との間のヒートサイクル時の熱的歪が小さく信頼性が高いこと、②三次元実装構成であるため素子を高密度に搭載できること、③コネクタは、常温で液体である水銀を介した接続であるため、微細なマイクロピンを用いた構成であってもピンは機械的な損傷を受けず確実な接続が行えること、④水銀球は -39°C で凝固するため、常温では挿抜性があり、低温域ではピンは固着され接続の信頼性が期待できること、等である。

このときの構成部品としては、素子、カード、フット、配線モジュール等の基板、マイクロコネクタ用のピンとソケット、ケーブル、ホールダ等の実装部品が必要となる。

本構成を実現するための各構成部品のアセンブリ工程を図2.11に示す。素子、カード、フット、配線モジュールは、Si基板上にパターンニング、薄膜形成により回路、配線パターンを形成して製作する。実装部品としては、コネクタ用のピン、ソケットを後述するように、それぞれ放電加工、シリコンの異方性エッチングにより形成し、上記基板上へのピンボンディング等を行いコネクタ部品を構成する。また、カードとフット基板どおしの接続、I/Oケーブルと基板との接続用ボールのボンディング等を行い、個別部品を完成する。その後、組立支持用ジグを用いて、ホールダ上への各基板、コネクタ、ケーブル等の部品の組立を行う。

この実装用部品の製作、組立における主な技術的課題は次の事項である。

- (1) マイクロソケット形成技術（キャビティ形成法、水銀注入法）
- (2) マイクロピン形成技術
- (3) ピン、基板配線のボンディング技術
- (4) I/Oケーブル接続技術
- (5) 部品組立技術



- TFF : Thin Film Fabrication
- S : Solder Deposition
- D : Dicing
- EDM : Electrodischarge Machining
- IFM : Interface Metallurgy

図2.11 実装部品のアセンブリ工程

以下、第3章以降で、上記各項目につき詳細検討した内容を述べる。

2.4 結論

超伝導素子実装のための実装構成法を検討した。各種実装構成形態、および接続形態を考案するとともに相互比較を行った。これにもとづき、具体的形態を種々考案するとともに、今回研究対象とする形態を決定した。また、この形態を実現するに当って、それを構成する部品レベルにまで展開して構成を明らかにするとともに、アセンブリ工程まで含めた全製作工程を設定した。具体的な構成、接続形態とその特徴は下記の通りである。

(1) 各種実装構成法を検討し、三次元立体実装構成とすることにより、高密度実装構成を可能とした。また、基板材料は熱膨張を考慮して素子基板と同じシリコンを用いることとし、ヒートサイクルに対して信頼性ある構造とした。

(2) 各種接続形態を検討し、チップ接続はソルダを用いたフリップチップボンディングにより接続信頼性を確保し、カード基板間接続は水銀球を媒介とした高密度マイクロコネクタにより挿抜可能とし、入出力ケーブルと配線基板間の接続は塑性接触型コネクタとし取り外し可能な形態とした。

【参考文献】

- [201] 早川尚夫 編：超高速ジョセフソンデバイス、培風館（昭和61年）253
- [202] 林 他：日経エレクトロニクス(1981,7) 118
- [203] 比企 他：信学技報、CPM77-46 (1977) 9
- [204] 田村 他：信学技報、CPM72-47 (1977) 17
- [205] 本多 他編：高密度実装技術ハンドブック、サイエンスフォーラム(1986)15
- [206] A.J.プロジェクト：サイエンス,13,9 (1983) 13
- [207] 大西、上野、金子：信学技報、CPM72-72 (1973) 1
- [208] W.Anacker:IEEE Spectrum, 6, 5 (1979)26
- [209] S.Lahiri:IEEE CHMT 5, 2 (1982) 271
- [210] 二瓶 他編：半導体技術ハンドブック、サイエンスフォーラム(1986) 18

第3章 実装部品の製作技術

3.1 マイクロソケット製作技術

本章では、実装部品のうち重要部品の一つであるマイクロソケットの製作技術について述べる。ここでは、ジョセフソン計算機として必要なコネクタのピッチ等を検討するとともに、これを実現するための加工技術を検討する。

3.1.1 マイクロソケットの必要条件

(a) 材料、製作法

カード基板と配線モジュール基板とを接続するコネクタとして、マイクロソケットを構成するボードには、次の条件が必要である。i) 常温と液体ヘリウム温度とのヒートサイクル時の温度変化による熱的歪が少なく、ボードの割れや、剝離を生じないこと、ii) マイクロソケット中には、常温で液体である水銀を保持しておくキャビティが形成されていること、このため水銀が外部にこぼれることのないように、このキャビティは内部で広がりをもつ形状が望ましいこと、iii) 本キャビティは、フット、配線モジュール上に植立されたマイクロピンがそう入されるため、マイクロソケット部分の穴の位置精度、口径精度が高いこと、iv) ボードのそりが小さいこと、等である。このため、材料としては、超伝導素子や配線基板と同じSiウエハを用いることとし、貫通穴の形成には、(100)面Siウエハ基板の、面方位異方性エッチング [301] を利用し、2枚の穴形成基板を接着することによりキャビティを形成することとした。また、このとき、フォトリソグラフィ技術を用いることにより、高い穴位置精度および口径精度を得ることとした。

(b) 端子ピッチ

ここでは、実現しようとするマイクロコネクタの必要ピッチについて検討する。ジョセフソンコンピュータの高速性の確認、主要実装部品の評価を目的とした、当面の対象であるプロセッサモデルにおいては、チップのゲート数は、数十～百ゲート/チップ、である。

カード基板当り4枚のチップを搭載するとした場合、カード当りのゲート数は、230程度であり、これに必要なコネクタ端子数は、約90端子と考えられる。今、想定しているカードのコネクタ側の一辺からマイクロコネクタ端子が取り出せる長さを10mmとすれば、カードとフット基板との接続部（フィレ部）のピッチは110 μ mとなる。これをコネクタ端子ピッチに換算すると、配列が4列のときは435 μ mピッチ、配列が3列のときは330 μ mピッチとなる。フィレ部のピッチ110 μ mについては、技術的に充分可能である。このことより、当面の目標としては、コネクタ端子ピッチを300 μ m程度と定めれば充分である。一方、将来大型計算機をジョセフソン素子を用いて製作する場合、後述するように、素子のゲート数の増加にともないコネクタ数は増加し、必然的にコネクタピッチはさらに小さくなると考えられる。そこで、当面は300 μ mピッチのコネクタの実現をめざすとともに、この技術の延長により将来にも適用可能な製作技術の確立を旨とすることとした。

ジョセフソンコンピュータの将来像については次の様な試算がなされている [302]。まず、コンピュータの性能、規模については、汎用大形コンピュータの年次推移より、近い将来は、70~100 MIPS (Mega Instructions Per Second) 程度が要求されると考えられる (図3.1)。また、マシンサイクルについては、従来のコンピュータのマシンサイクルと性能の関係 (図3.2) より1.8ns程度と推定される。このマシンサイクルを実現するための、素子のスイッチング時間、配線遅延時間等を求めた。さらに、この配線遅延を実現するための素子の実装密度、さらにはその素子の必要集積度を求めた。そして、このゲート数をもつ素子基板の必要入出力端子数を算出してコネクタ端子数、ピッチを決定した。

まず、CPU性能決定要因としては、次の事項が考えられる (メモリを除く)。i) 論理ゲートのスイッチング時間、ii) 配線、接続部の遅延時間、iii) 電源デューティ、iv) クロックマージン (タイミング余裕)。このうち、i) のスイッチング時間については、CPU内におけるマシンサイクル当りの平均ゲート段数は従来のコンピュータの例では10段であり、1段当りのゲートスイッチング時間は40psであるから、1マシンサイクル当り400psがスイッチング時間となる。iii) の電源デューティについては、遷移時間は500ps、iv) のクロックマージンについては、アクティブ領域の10%程度より150psと推定される。以上より、ii) の配線、接続部の許容遅延時間は1800ps-400ps-500ps-150ps=750psとなる。つまり、ゲート当り75psecとなる。

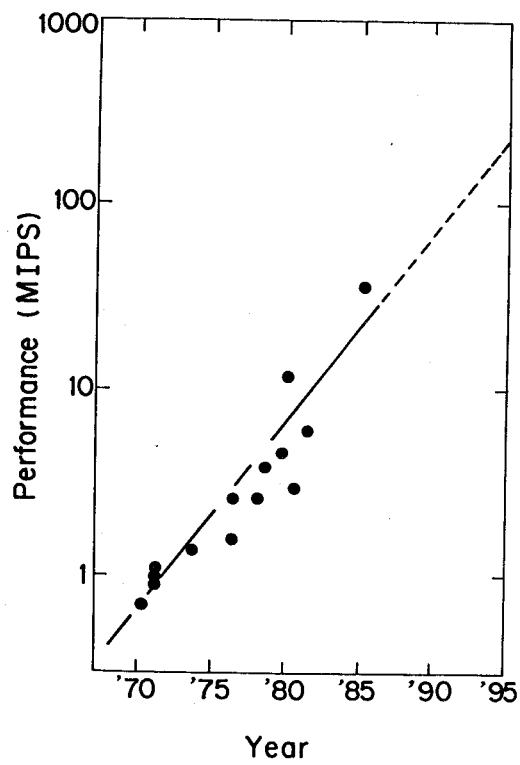


図3.1 高速計算機性能の年次推移

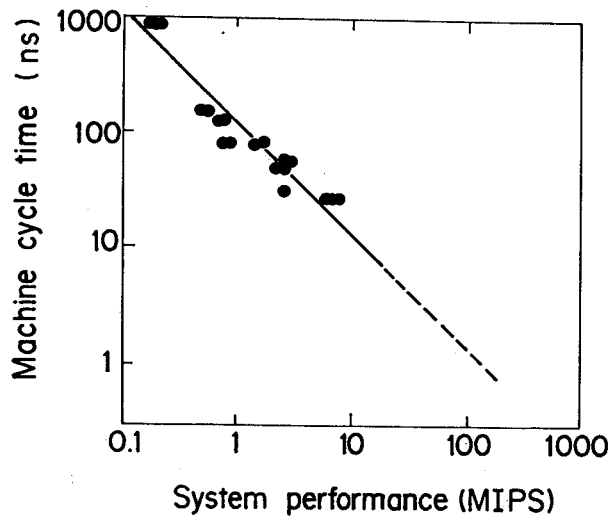


図3.2 計算機のマシンサイクルと性能の推移

次に、この配線遅延を実現するための素子実装密度および素子の必要集積度を求める。一般に、ゲート当りの平均配線遅延は実装密度の立方根にほぼ反比例するため、いま汎用大型計算機を例にとると、CPU 体積 $50 \times 50 \times 50 \text{ cm}^3$ 、ゲート数 30×10^4 ゲート、1段当りの平均配線遅延、約 0.5 ns である。CPU の寸法制限からみると、CPU の体積を x とすると、1辺の長さは $x^{1/3}$ となり、 50^3 cm^3 の体積で 0.5 ns の遅延時間であるから、 0.075 ns の遅延時間を実現するためには、

$$x = \left(\frac{0.075}{0.5} \times \frac{1}{1.5} \times 50 \right)^3 = 125 \text{ cm}^3$$

の体積中に 30×10^4 ゲート実装することが必要である。ここで、1.5 はガラスエポキシとシリコン基板の伝播速度比である。

一方、 30×10^4 ゲートを 125 cm^3 の中に実装するには、 2400 ゲート/ cm^3 の実装密度を実現する必要がある。いま、カード寸法を $4 \text{ cm} \times 1.8 \text{ cm}$ 、カード間隔を 0.35 cm とすると、カード一枚につき 2.52 cm^3 を占める。これより、 125 cm^3 中には 50 枚のカードが実装でき、このカード枚数でCPU を構成することになる。つまり、カード当り約 6000 ゲートの実装密度が必要となる。さらに、ジョセフソン論理は、dual-rail ロジック [303] を主体に構成するとすれば、1.5 倍の論理ゲート数が必要となり、カード当り 9000 ゲートを実装する必要がある。いま、カード当り 8 チップを搭載したときには、約 1200 ゲート/チップの素子の集積度が必要となる。

次に、上記条件の下での必要入出力端子数を推定する。

チップ、カード内に含まれる論理ゲート数とその入出力信号端子数の間には、一般にレントの法則と呼ばれる下記の経験則が成立する。

$$T = \alpha \cdot G^{\gamma}$$

ここで、 T は端子数、 G はゲート数、 α 、 γ は定数である。

いま、専用回路についてよく用いられる $\alpha = 3.5$ 、 $\gamma = 0.6$ の値を適用すると、 $G = 9000$ として $T = 826$ となる。

この他、グランド端子数を、この $2/3$ 、また電源端子数を 16 とると、合計 1393 端子となる。これだけの端子を1辺 4 cm のカードからとり出し、カードの両面にチップを実装した場合、フット上に 4 列ピンを配列して、約 $230 \mu\text{m}$ ピッチとなる。またこのときフィレのピッチは約 $60 \mu\text{m}$ となる。

以上より、将来のジョセフソンコンピュータに必要とされるコネクタのピッチは、 $230 \mu\text{m}$ 程度と推定され、これは、当面目標とするピッチ $300 \mu\text{m}$ よりも小さい値である。しかし、これに対しては後述するように、用いるシリコン基板を $150 \mu\text{m}$ 程度に薄くすることにより実現できる値であり、当面の技術の延長で対処し得ると考えられる。また、フィレのピッチについても、現状の技術の展開で対処し得ると予想される。

3.1.2 基本工程の設計

(a) 予備検討

(100)面Si基板に保護膜を形成し、窓あけを行った後、水酸化カリウム溶液によりエッチングを行うと、(100)面と(111)面のエッチレートの違いにより、貫通部は高精度の矩形の穴になることが知られている [304]。ここでは、まず予備検討として、ボード用基板の穴あけにこの技術を適用し高精度キャビティの穴あけを行い、穴口径、および位置精度を検討した。

図3.3に、貫通穴形成の工程図を示す。Si基板両面に保護膜として Si_3N_4 膜を形成する。表面へのAZレジスト塗布の後、紫外線による密着露光を行い、プラズマエッチにより窓あけを行う。レジスト除去の後、水酸化カリウム溶液による異方性エッチングを行う。エッチング後、保護膜を除去して貫通穴形成を完了する。

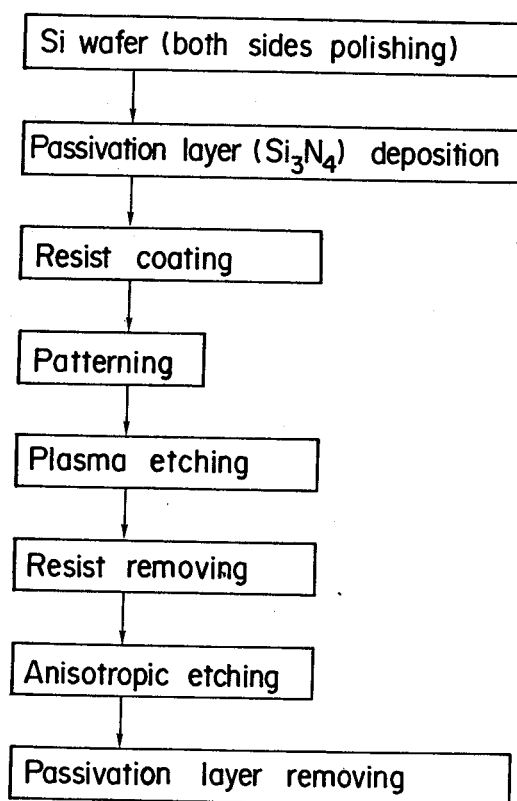


図3.3 貫通穴形成工程

このとき、貫通穴口径精度の支配要因としては、露光用のマスクの寸法精度、プラズマエッチ、水酸化カリウム溶液によるエッチング条件、基板の厚さ、平行度のばらつき等が

考えられる。このうち、プラズマエッチ、水酸化カリウム溶液によるエッチングでは、条件を制御することによりばらつきを防ぐことができる。一方、図3.4に示すように、貫通穴の口径寸法は式(3.1)に示す関係がある[301]。

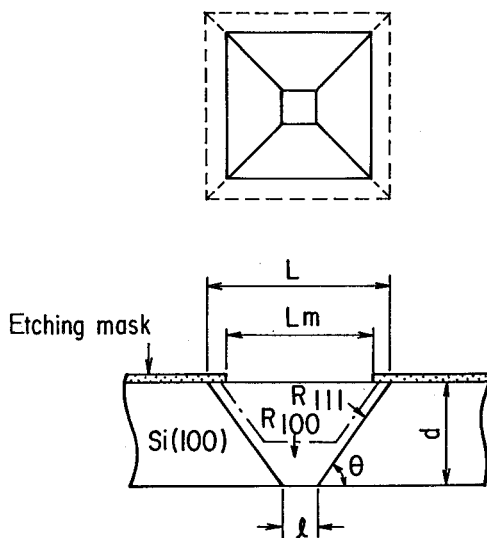


図3.4 Si(100)面の異方性エッチング

$$l = 2d \left(R_{111} / R_{100} \cdot \operatorname{cosec} \theta - \cot \theta \right) + L_m \quad (3.1)$$

ここで、 l は貫通穴の口径寸法、 d は基板の厚さ、 R_{111} / R_{100} は(111)面と(100)面のエッチング速度比、 θ は(111)面と(100)面のなす角度、 L_m はマスクの口径寸法である。

いま、 R_{111} / R_{100} はエッチング条件を一定にすればほぼ一定値となり、また θ は結晶学的に決まる値で 54.7° と一定であるから、 l は L_m と d とに依存していることがわかる。ここで、例えばSiウエハ基板に貫通穴を形成した場合、基板厚さを $285 \sim 300 \mu\text{m}$ と変化させたとき、貫通穴の口径は、図3.5に示すように明確な板厚依存性を示した。このことより、高い口径精度を得るためには、基板の厚さ、および平行度のすぐれた高精度基板を用いる必要があることが実験的にも確認された。 L_m はマスク製作時の精度で数 μm 以内ができる。そこで、貫通穴の口径精度として $\pm 3 \mu\text{m}$ を得るために、基板厚さ精度 $\pm 2 \mu\text{m}$ の基板を製作し貫通穴を形成した結果、図3.6に示すように、基板全面にわたり $\pm 3 \mu\text{m}$ の高い口径精度の貫通穴の形成が可能となった。この $\pm 3 \mu\text{m}$ の値は、貫通穴ソケット口径を $120 \mu\text{m}$ とし、これに対応するマイクロピン径を加工可能な寸法から $80 \sim 90 \mu\text{m}$ としたとき、片側のクリアランス $15 \mu\text{m}$ に対し充分許容できる値である。

また、貫通穴の位置精度についても、マスクパターンの位置精度で決定されるため、数 μm 以内の高精度化を達成できた。なお、貫通穴形成後のSi基板の輪郭切断は、厚さ $30 \sim$

40 μm のダイヤモンドブレードを用いたダイシングソーで行なった。

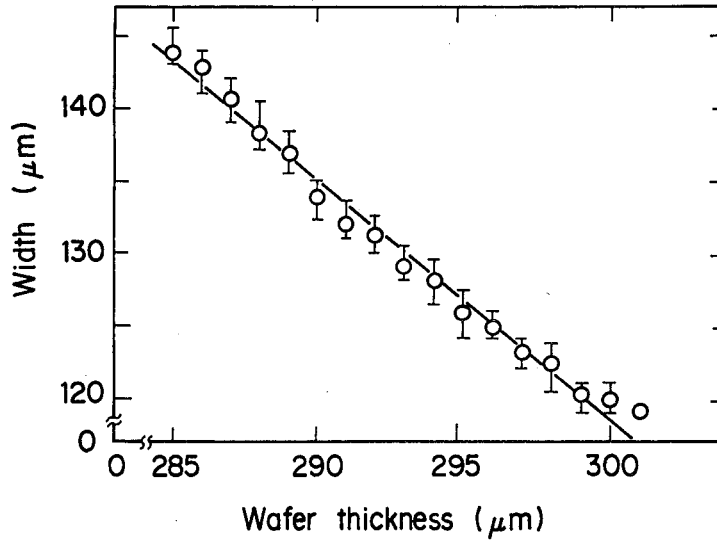


図3.5 貫通穴口径の基板厚さ依存性

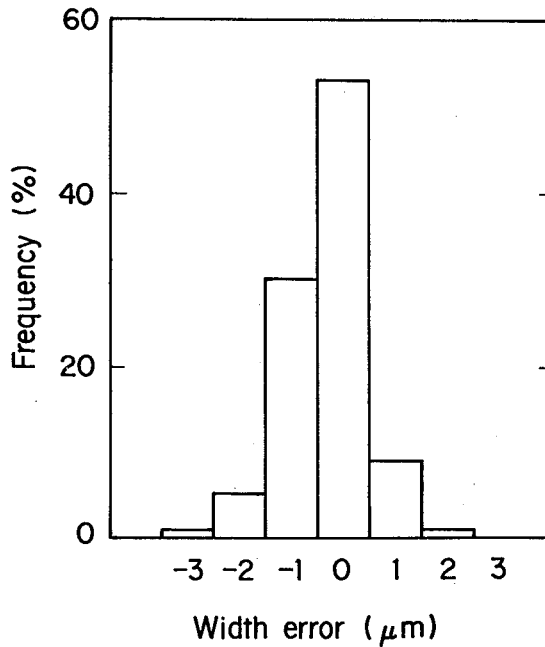


図3.6 貫通穴口径のばらつき

以上の予備検討により、Siを材料として異方性エッチング技術を用いることにより、高精度、かつ高密度のソケット用穴形成基板の製作が可能であることが明らかになった。

(b) 高密度化への対応

上記より、フォトリソグラフィ技術と異方性エッチング技術を用いることにより高精度の貫通穴の形成が可能であることが明らかになった。一方、端子ピッチについては、将来

の大規模集積回路素子を搭載して計算機を構成する場合には、ピッチは、230 ~ 300 μm 程度が必要と予想している [305]。

ところが、Si(100)面を用いた異方性エッチングにより穴形成を行う場合には、穴はテーパ状に形成されるため、そのピッチには限界がある。図3.7は、マイクロソケットに水銀球が収容された状態を示したものであるが、基板の片面からのみエッチングするシングルテーパ方式では、端子ピッチ p の高密度化は困難である。そこで、端子ピッチをこれより小さくする方法として、貫通穴のダブルテーパ化、および基板の薄片化を検討した。ダブルテーパ化とは、基板の表裏面の両側から異方性エッチングを行い、両側からテーパ状の貫通穴を形成する方法である。

図3.7に、両方式について、基板の厚さにより決定される限界ピッチを示す。ここで、限界ピッチとは、各ソケット間のSiの分離部分が無い状態の最小のピッチを言う。図3.7は、マイクロピンのそう入されるソケットの開口部を 120 μm とした場合について示したものである。これより明らかなように、従来のシングルテーパ方式では、端子ピッチの高密度化は困難であり、基板の厚さを 200 μm に薄片化した場合でも、約 400 μm がピッチの限界である。一方、ダブルテーパ方式では、基板の厚さを 200 μm にすれば、ピッチ 300 μm は充分可能である。

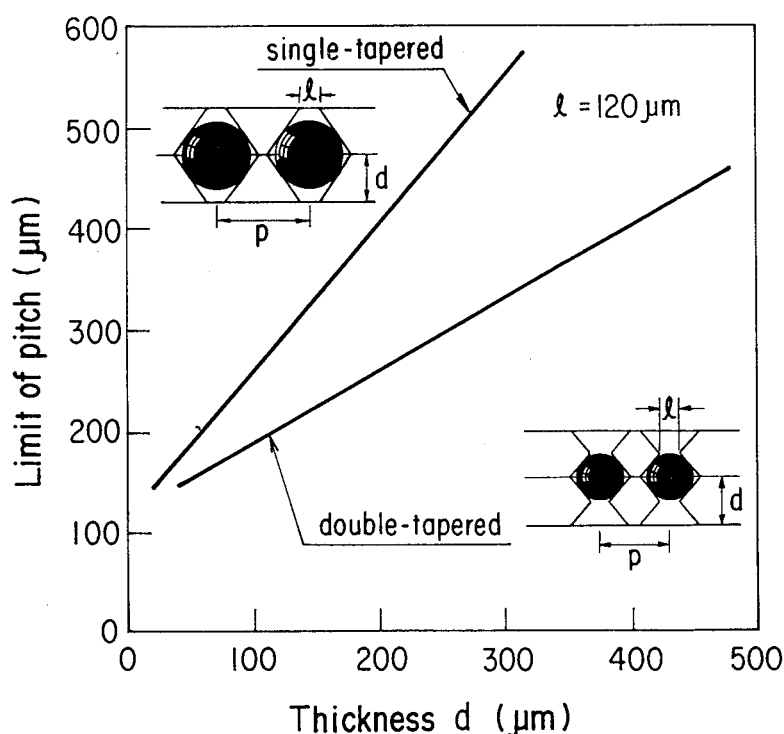


図3.7 ダブルテーパ方式によるマイクロソケットの高密度化

以上より、ここでは、基板の厚さを $200\mu\text{m}$ とし、ダブルテーパ方式によりピッチ $300\mu\text{m}$ のマイクロソケットを製作することとした。

3.1.3 加工・接着技術

(a) 加工技術

以上の結果をもとに、ここでは基板の厚さを $200\ \mu\text{m}$ とし、ダブルテーパ方式により高密度ソケットを製作することとして設定した製作工程を図3.8に示す。

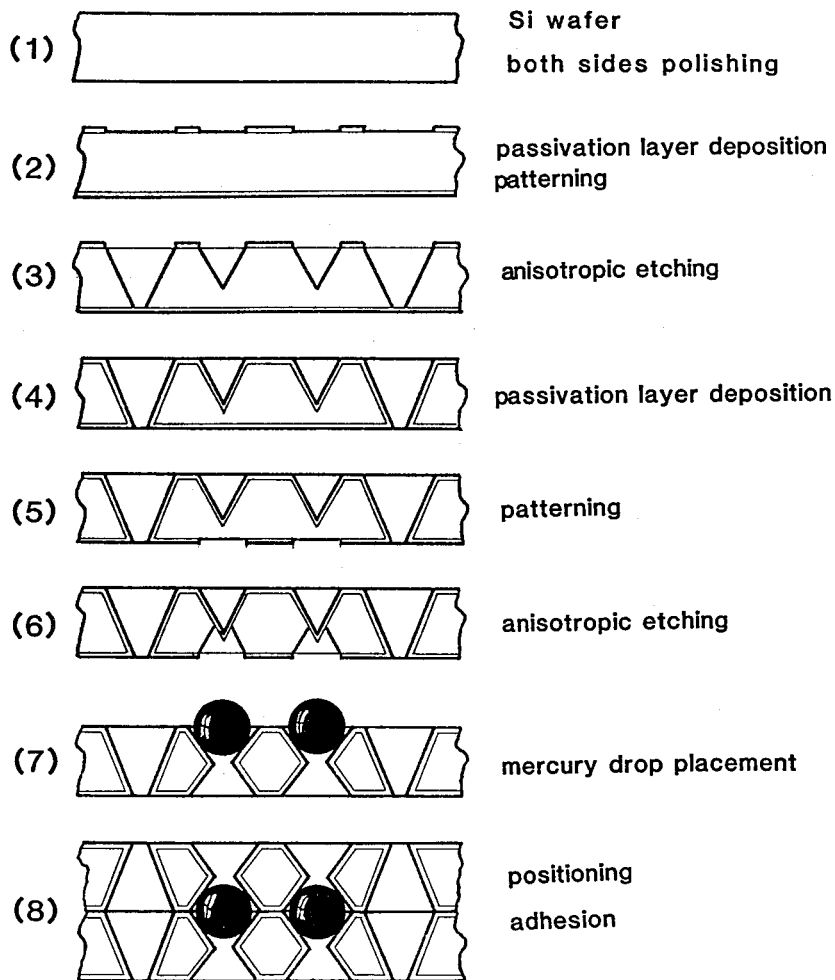


図3.8 マイクロソケットの製作工程

まず、(1)では、(100)面Si基板を両面研磨する。厚さのばらつきが口径精度に影響するので、研磨用接着プレート表面に格子状溝を形成し、接着剤を溝部分へ排出させることにより、接着層厚さ $1\ \mu\text{m}$ 以内、接着くさび量 $1\ \mu\text{m}$ 以内を得る高精度接着技術 [306] を用いて厚さ精度 $\pm 2\ \mu\text{m}$ に研磨する。(2)、(3)では、フォトリソグラフィ工程の後、異方性エッチングによる穴形成を行う。同時に、基板周辺部の表裏面位置合わせ用マークを裏面に貫通させる。(4)では、異方性エッチングを行った基板に再度保護膜

として Si_3N_4 膜を形成する。(5)では、裏面に対して(2)と同様の工程を行う。このとき表面側から形成した貫通穴を合わせマークとして露光を行う。(6)では、異方性エッチングを行いダブルテーパ型貫通穴を形成するとともに、基板接着用位置合わせ穴、ガイドピン挿入穴を同時に形成する。保護膜除去後、絶縁性確保のために基板を熱酸化して酸化膜を基板全面に形成しソケット用基板を完成する。(7)では、形成したキャビティに、後述する方法で水銀球を載置し、(8)で、2枚の貫通穴形成基板を位置合わせした状態で接着しマイクロソケットを完成する。

本工程による製作を行うにあたり、技術上の要点は以下の通りである。

工程(2)、(5)のレジスト塗布の前に、HMDS(ヘキサメチルジシラザン)を塗布することがレジストと保護膜の密着性の増加のために、重要である。HMDSを塗布しない場合には図3.9に示すように、レジストの部分的な剥離、割れが生じ、後のエッチング工程で、この部分からのエッチングが進行して、所定の形状加工ができなくなる。

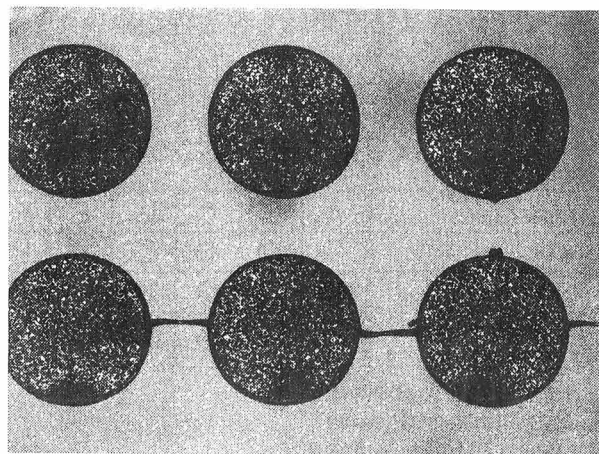


図3.9 レジストの割れ

工程(4)では、裏面からの再エッチング用に、最初の形成膜を除去せずにそのまま追加して、厚さ100~150 nmの Si_3N_4 膜を形成する。このとき、表面から形成したテーパ状の溝の中にも膜が形成されなければならない。減圧CVDで形成した膜は、この条件を充分満足している。

工程(5)で行う表面と裏面の位置合わせについては、合せ用貫通穴の裏面表出部は、小さすぎると位置合わせが困難であり、大きすぎると穴部の裏面の Si_3N_4 膜が破れや

すい。膜が破れると裏面へのレジスト塗布が均一にできなくなる。以上より、位置合わせ用貫通穴の裏面表出部の大きさは40 μ m程度が適している。このとき、レジストを通して十分貫通穴が観察できマスクの合わせが可能であるように、レジストの厚さを制御した。

(b) 接着技術

ボードの製作にあたっては、穴形成基板を接着する必要がある、このボードは液体ヘリウムへ浸漬するため、ここで用いる接着剤は耐低温特性をもつ必要がある。従来から、液体窒素温度(77K)に耐え得る接着剤として、エポキシ系接着剤が用いられてきたが、さらに低温の液体ヘリウム温度(4.2K)での特性は明確ではない。そこで、各種接着剤の、極低温域での特性を検討した。対象とした接着剤は、表3.1に示す6種類で、Si基板に本接着剤を多点配置して基板を接着した。本接着済みSiを、常温→液体窒素浸漬→液体ヘリウム浸漬→常温、と、極低温浸漬実験を50回程度くり返し行ない、その剥離状態を観察し評価した。その結果、Aと、Cが、液体ヘリウム温度と常温とのヒートサイクルに充分耐え得ることを確認した。このうちAは粘度が低く作業性が良いため、本ボードの接着に用いることとした。

表3.1 接着剤の極低温での特性

Immersion	A	B	C	D	E	F
Liq. N ₂	◎	◎	◎	○	×	×
Liq. He	◎	○	◎	×	—	—
Heat cycle between room temp. and liq. He	◎	×	◎	—	—	—

A: Epoxy type adhesive
 B: Epoxy type adhesive
 C: Urethane type adhesive
 D: Cyanoacrylate type adhesive
 E: Glycol phthalate wax
 F: Stick wax

◎	No peel
○	Partial peel
×	Complete breakage

上記接着剤を厚さが数 μ mになる程度の量をSi基板に多点配置した後、基板を重ねて位置合わせを行なった。基板上的配置部分には、エッチング時にV溝を形成して接着剤の穴への流入を止めた。

2枚の穴あき基板の位置合わせ法としては、ボード基板に、エッチング時に位置合わせ用貫通穴を数ヶ所形成しておき、2枚の基板を重ねる際にこの穴にガイドピンをそう入し

て重ね合わせる方法を用いた。ここで用いるガイドピン径は、位置合わせ用貫通穴の口径より数 μm だけ小さいものを用いるため、これにより基板の位置合わせ精度を $10\mu\text{m}$ 以内の高精度に収めることができた。また、接着層の厚さも $10\mu\text{m}$ 以内にすることができた。

予備検討において3インチウェハを用いて製作したボード用基板を図3.10に示す。

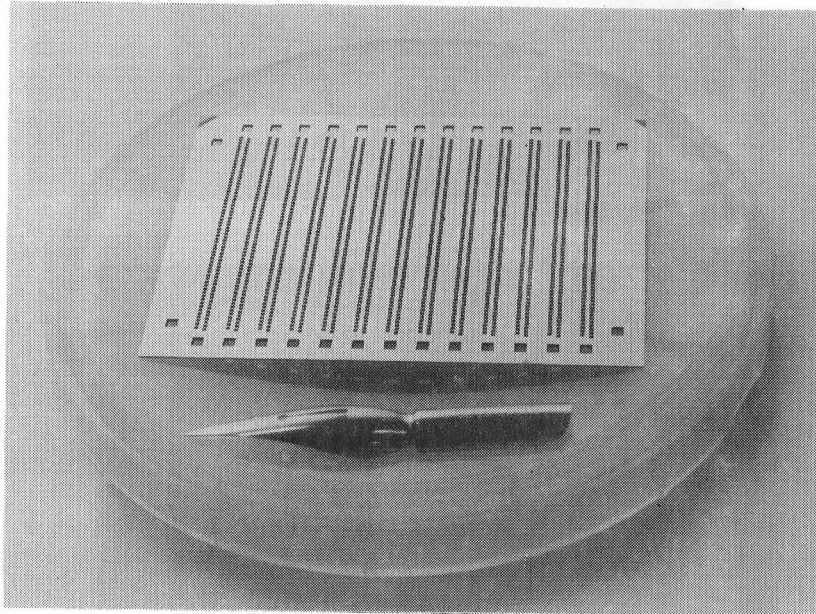


図3.10 ボード基板（ソケットピッチ $600\mu\text{m}$ ）

図3.11は、ダブルテーパ方式で、基板厚さが $200\mu\text{m}$ のSi基板を用いて2枚の貫通穴形成基板を接着した後の、ソケット部の断面を示すものである。1枚の基板での表裏面からのソケット位置合わせ精度、および2枚の基板のソケット部の位置合わせ精度はいずれも $\pm 10\mu\text{m}$ 以内であり、これは実用上問題のない値である。

本接着済み基板は、少なくとも10数回程度の、常温と液体ヘリウム温度間のヒートサイクルでは、剥離、水銀もれ等の問題は全くないことを確認した。

以上は、3インチ径Siウェハを用いたボードの製作について述べてきたが、将来ジョセフソンコンピュータ用のボードとしては、カード枚数32枚を収容可能な、大形ボードが必

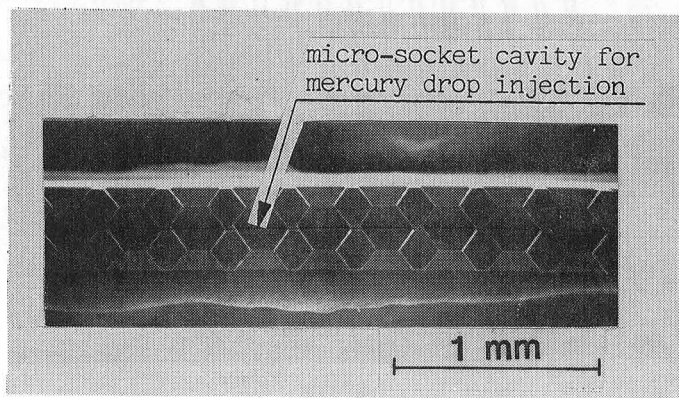
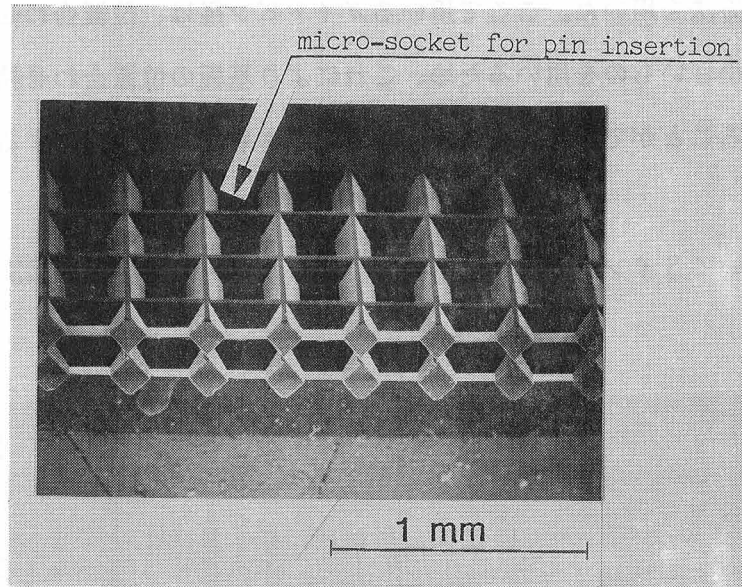
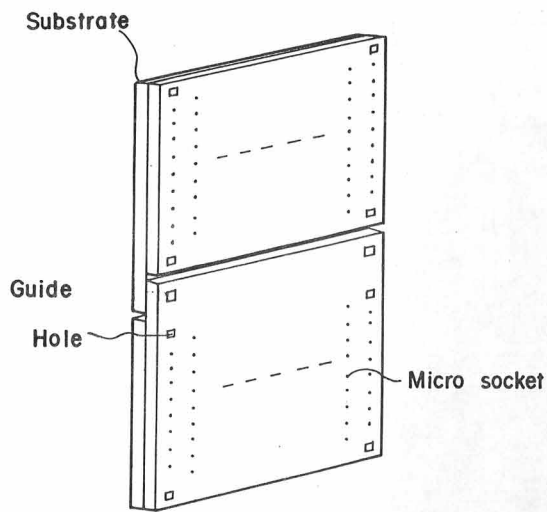


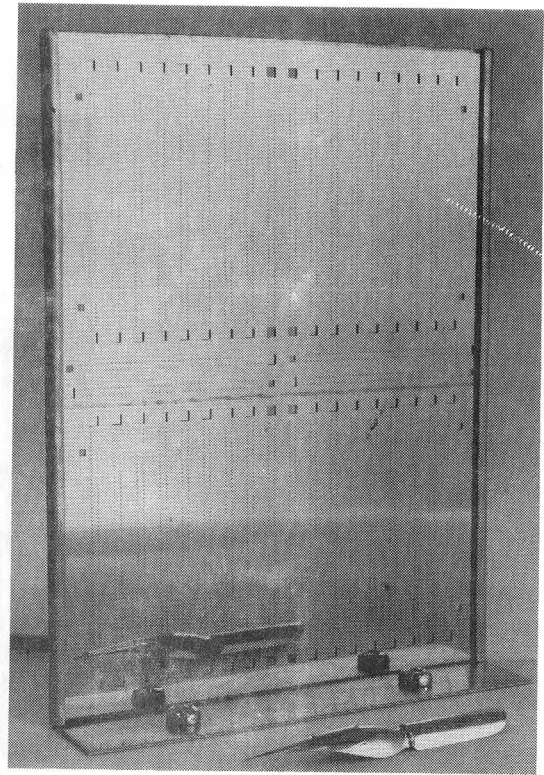
図3.11 マイクロソケット断面図（ソケットピッチ $300\mu\text{m}$ ）

要となると予想される [302]。ところが、この大形ボード寸法は、 $100\times 75\text{mm}^2$ 程度となり、大形ボードを製作するための基板としては5インチ以上の大口径ウェハが必要となる。このためには、ウェハの研磨、フォトリソグラフィ工程等を、すべて大形ウェハ用に変更する必要があり、歩留りも低下することが懸念される。

そこで、ここでは、現状で可能な4インチウェハプロセスを用いた、大形ボードの製作法につき検討を行なった。図3.12 (a) に小径ウェハから、大形ボードを製作するための構成法を示す。本構成は、2組の小形ボードの組み合わせにより、大形ボードを形成するものである。つまり、小形ボードの基板の1枚は、それぞれ2つの小形ボード間の位置合わせのために貫通穴を形成してある共通部分をもっている。この共通部分に接着剤を配置しておき、前もって個別に接着しておいた小形ボードを、共通部分に形成しておいた穴を基準に位置合わせを行ない、接着して、大形ボードとして完成させるものである。



(a)構成法



(b)製作結果

図3.12 大型ボードの製作

本方法により製作した大形ボードを、図3.12 (b) に示す。本ボード寸法は、 $100 \times 75 \text{ mm}^2$ であり、配線モジュール間接続用基板を4箇所、および、フットを32箇所を搭載できるものである。本ボード中のマイクロソケット部に、水銀球を収容して、液体ヘリウムに浸漬した結果、水銀のもれ、ボード基板の剝離、割れは全く無いことを確認した。

接着済みのSi基板の耐低温特性を検討するに当り、液体ヘリウム浸漬実験用容器（クライオスタット）を製作した。液体ヘリウム温度は4.2Kの極低温であるため、本容器の内部は、まず液体ヘリウムの周辺を77Kの液体窒素で冷却し、さらに、その周辺を真空にして断熱を行なう2段階の極低温保持構造とした。図3.13に、製作したクライオスタットを示す。高さ140cm、上部外径40cmである。本容器の試料そう入口は、直径約16cmであり、大形ボードをはじめ、電気特性測定用各種部品をも設置できる構造である。

下方側面には、3方に直径約4.5 cmの石英窓をつけ、試料の状態を観察できる。さらに、上方のBNC コネクタからの配線を液体ヘリウム中の試料に接続して、電気特性の測定を行なうことも可能な構造である。以下、本クライオスタットを用いて、接着済み試料の液体

ヘリウム浸漬実験を行なった。

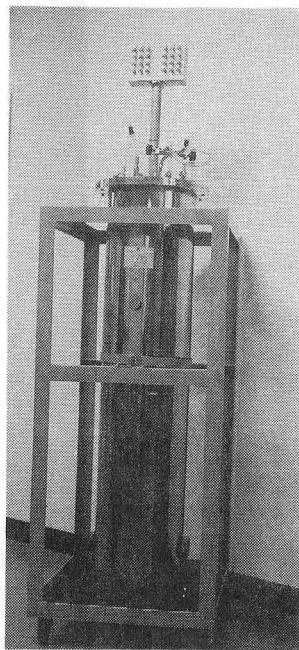


図3.13 特性評価用クライオスタット

3.1.4 水銀注入技術

マイクロソケットキャビティに収容される水銀の定量精度が悪いと、ピンと水銀との接続不良、隣接水銀どおしのショート、コネクタのインダクタンス等の電気特性への影響、などが懸念される。したがってその定量化が重要であり、ここでは、接続接点となる直径 $210 \mu\text{m}$ の水銀球を高精度に定量注入するための自動水銀注入装置を製作、評価した内容を述べる。

(a) 方式検討

水銀の注入法として、予じめ貼り合わせたボードの片面を十分な量の水銀で覆って全面を加圧し、マイクロソケットに流入させる一括注入法が提案されている [307]。この場合、水銀が全てのマイクロソケットに留まらず部分的に流出してしまい、たとえ流入できたとしても、水銀量のばらつきが大きい。また、マイクロソケットの高密度化を図るため

にSi基板を薄くしてソケット穴を形成した基板は機械的強度に乏しいため、加圧により破損するおそれがある。

そこで、図3.8に示すように、貼り合わせのボード基板のマイクロソケットとなる各キャビティに所定量の水銀を注入してから、もう一枚のボード基板を接着してボードを完成させる個別注入法を考案した。この方法によれば、注入の確実性と注入量の高精度化が期待でき、しかも機械的に弱いボードが壊れるおそれがない。

個別注入の方法としては、微量を注入するために極微細径スポイトを用い、背後から加圧して水銀球を1ヶつつ吐出させる方式を考案した。

図3.14は、個別注入時の水銀吐出用に製作したパイレックスガラス製の極細径スポイトであり、その先端（内径 $30\sim 40\mu\text{m}$ 、外径 $60\sim 70\mu\text{m}$ ）は、ガラス管（内径 $= 3\text{mm}$ 、外径 5mm ）を部分的に加熱溶融し、引き伸ばして形成する。この極細径スポイトを加圧力、加圧時間が制御できる液体の定量供給装置に取り付けて、水銀を吐出させることとした。

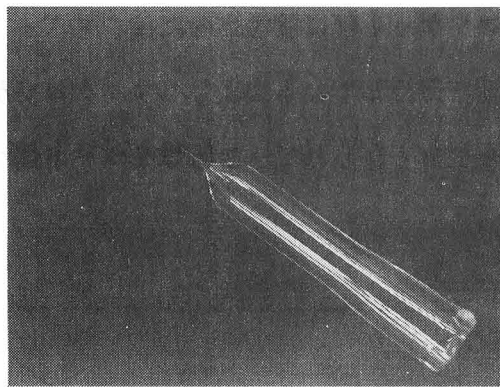


図3.14 水銀の個別注入に用いたガラススポイト

水銀吐出において、表面張力が 0.487 N/m （大気中、 15°C ）と非常に大きい水銀は、極細径スポイトの先端ではほぼ球形をしており、その球径は、吐出時の加圧力と加圧時間で調整できる。実際に、加圧力が 117.7 kPa のとき加圧時間 0.03 s 、 98.1 kPa のとき 0.042 s 、 78.5 kPa のとき 0.069 s の各条件で、マイクロソケットに内接する直径 $210\mu\text{m}$ の水銀球を極細径スポイト先端に吐出できる。ところが、極細径スポイトの先端に吐出された水銀と水銀溜まり（スポイトの太い部分）の水銀とは極細径部の水銀柱でつながっており、 210

μm の球状の水銀は自重が 0.066mg と小さく、スポイト先端から引きちぎれずに留まっている。この状態で放置すると、スポイト先端の水銀球は次第に径を大きくし、直径が $920\mu\text{m}$ になった時点で自重が勝って自然落下が起る。したがって、マイクロソケットへの直径 $210\mu\text{m}$ の所定量の水銀注入においては、自然落下を待たずに、吐出させた水銀球をスポイト先端から強制的に切り離してやる必要があることが分かった。

ところで、図3.15は、直径の異なる水銀球をSi基板、熱酸化したSi基板(SiO_2)、スライドガラス等の平板上に置いたときの水銀球径 D に対する接触径 d の関係である。接触径 d は載置した平面の材質によらず、水銀球径 D の増加に伴って直線的に増加する。このとき $d \approx 0.7 D$ の関係があり、マイクロコネクタに必要な D が $210\mu\text{m}$ のときに d は $147\mu\text{m}$ となる。また、これらの水銀球を吊り下げ状態にしても落下することなく、しかも D に対する d の関係はほとんど変化しない。このことは、用いた平板に対して、水銀球の密着力が非常に強いことを示している。 D が $210\mu\text{m}$ 程度のかかなり小さい水銀球においても、スポイト先端径より遙かに大きい接触径 d を有していることから、スポイト先端に吐出させた水銀球を即座にマイクロソケット部に接触させた後、スポイトを上方へ引き離してやれば、スポイト先端で水銀球を保持している力よりもマイクロソケットと水銀球の密着力が勝って、スポイト先端から引きちぎられて、水銀球をボード側へ転移させることができると考えられる。

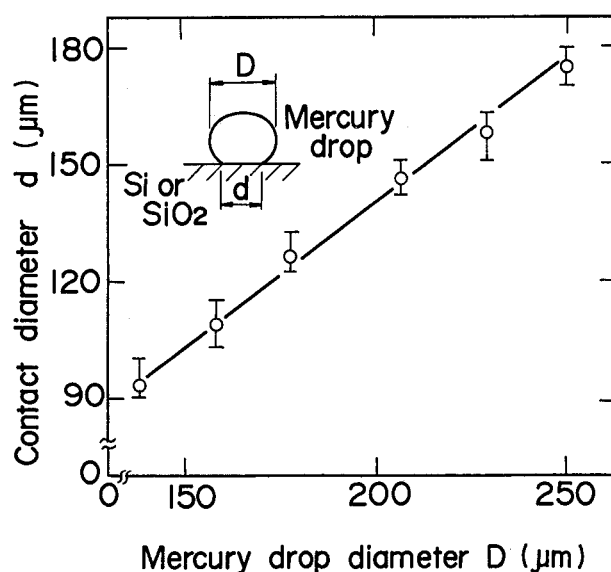


図3.15 平面上の水銀球径と接触径の関係

そこで、予備検討として、上記の微細ガラススポイト先端に吐出して留まっている水銀球を平面に接触させ、その後にスポイトを平面から引き離した。その結果、水銀球はスポイト先端から平面上に転移し、上記の考え方が妥当であることを確認できた。これより、本方法を装置設計の基本構想とすることとした。

以上の検討の結果、以下の事項が明らかになった。

(i) 極微細径スポイトの先端に吐出された、直径210 μm の水銀は、水銀の表面張力、ガラスとの密着力のために自重だけではスポイト先端から引きちぎれずにスポイト先端に留まっている。したがって、ソケットキャビティへの注入のためには、吐出させた水銀球をスポイト先端から強制的に離す必要がある。

(ii) ある加圧力以上で一定時間加圧することにより、ガラススポイトから所定量の水銀を押し出すことができる。また、その水銀をそのまま平板へ接触させることによりガラススポイトから引き離し転移させることが可能であり、これにより、本方法で所定量の水銀注入が可能である。

(iii) このとき、スポイトから水銀を押し出したままの状態では放置すると、水銀球は大きくなるため、水銀球を平板に接触させるまでの時間を一定にすることが必要であり、これにより球径の精度を高めることができる。

(b) 注入装置の製作と特性

以上の予備検討より装置化の条件が明確になり、これを基に製作した自動水銀注入装置の構成を図3.16に示す。水銀吐出のための加圧力、加圧時間の調整機能をもった水銀供給装置、スポイト先端に吐出させた水銀球をソケット基板に接触させるための上下駆動機構、およびソケットに対する位置合わせ、ピッチ送りのためのステージより構成される。ステージは、任意のソケットピッチ、列数を設定でき、自動的に60個/minの速度で水銀注入が可能である。

本装置による、各種吐出条件下でのショット数と水銀球径の関係を図3.17に示す。吐出開始直後は、水銀球のソケット基板への転移は起こらず数ショット目から起こり、ショッ

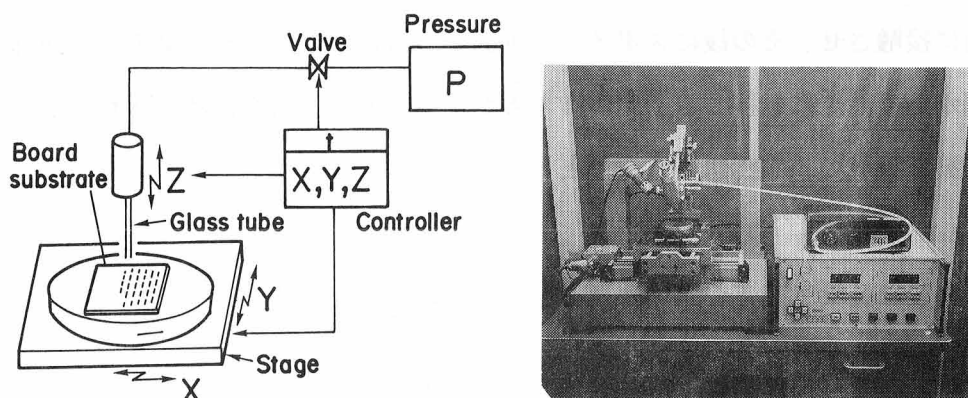


図3.16 製作した自動水銀注入装置

ト数の増加に伴って球径が大きくなる傾向が見られる。これは、加圧配管系の内圧上昇に時間を要すること、また管膨張があることに起因していると考えられる。20ショット目以降は、配管系の内圧が一定になるため、球径の増加はなくなり、安定した高精度な球径の吐出が可能である。このことより、吐出初期の20ショットはコネクタの接点として用いないこととした。

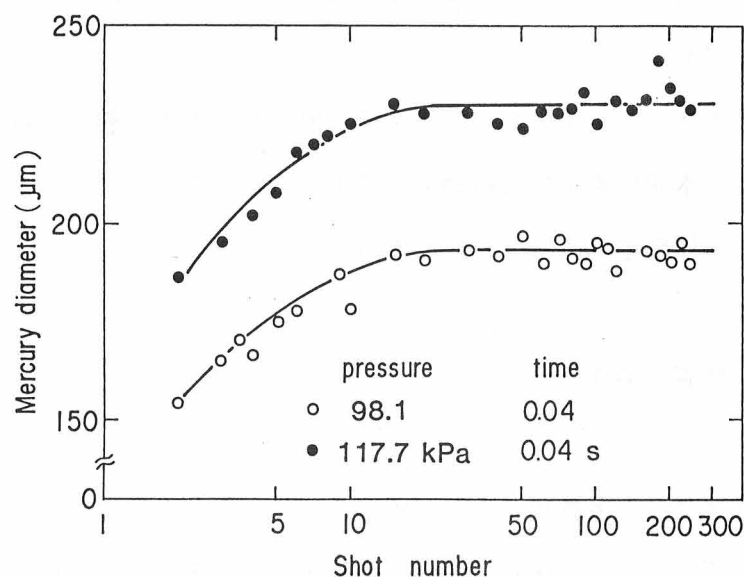


図3.17 自動水銀注入装置の特性（水銀球径のショット数依存性）

一方、加圧力をパラメータとしたときの、加圧時間と水銀球径（吐出初期の20ショットは除く）の関係を図3.18に示す。加圧力、加圧時間を大きくすると、水銀の球径も大きくなり、所定の210 μm径の水銀球を吐出させるには、加圧力が117.7kPa、98.1kPa、78.5 kPa のときの加圧時間として、それぞれ0.03s、0.042s、0.069sと設定すればよいことがわかる。さらに、各種吐出条件における水銀球径のばらつきについては、±10 μm以下に収めることができ、本装置により水銀球の自動高精度定量注入が可能となった。

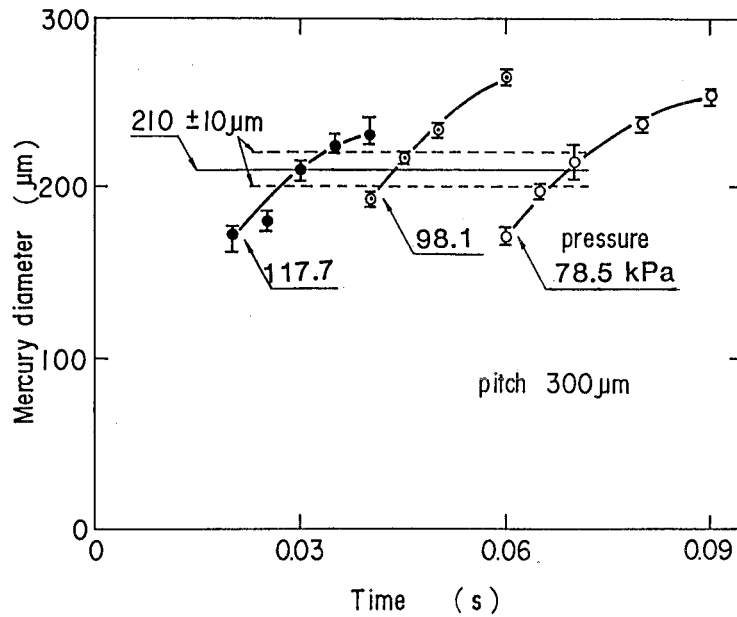


図3.18 自動水銀注入装置の特性（水銀球径の加圧時間依存性）

また、水銀球の配置精度についても検討した。直径 $210\ \mu\text{m}$ の水銀球をピッチ $300\ \mu\text{m}$ で Si や SiO_2 の平面上に配置する場合、所定位置に配置できれば、隣接する水銀球と水銀球の間には $90\ \mu\text{m}$ のすきまができるはずである。ところが、時折水銀球に位置ずれを生じ、隣接する水銀球が寄り合ってしまうことがあった。寄り合った水銀は球径が大きくなり、隣の水銀球とのすきまが狭くなるため水銀同士の寄り合いが連鎖的に起る。

水銀球配置における位置ずれの一因として考えられる、試作装置の XY ステージの位置の誤差は、 90mm ストロークにおいて、部分的には $5\ \mu\text{m}$ 前後、累積でも $10\ \mu\text{m}$ 以下であり、水銀球の位置ずれは他の要因といえる。そこで、装置の Z 軸の最下限における、極細径スポイトの先端から水銀球を転移させようとする基板の表面までの間隔に着目した結果を図 3.19 に示す。間隔 h が小さい程、水銀球は所定の位置から大きくずれて、 h が吐出させた水銀球径に近づく程、ずれも小さくなる明確な間隔依存性を示している。水銀球は、滑らかな平面上を所定の接触径を維持したまま滑り易い性質を持っている。しかも、間隔 h が小さいときには、極細径スポイトの先端が球面に沿って逃げると同時にその反力により水銀は押し退けられ、大きな位置ずれを生じることがわかった。したがって、マイクロソケットの幾何学的形状からスポイト先端の適正位置を求め水銀注入を行うことにより、隣接する水銀球とおしの寄り合いを防ぐことができた。

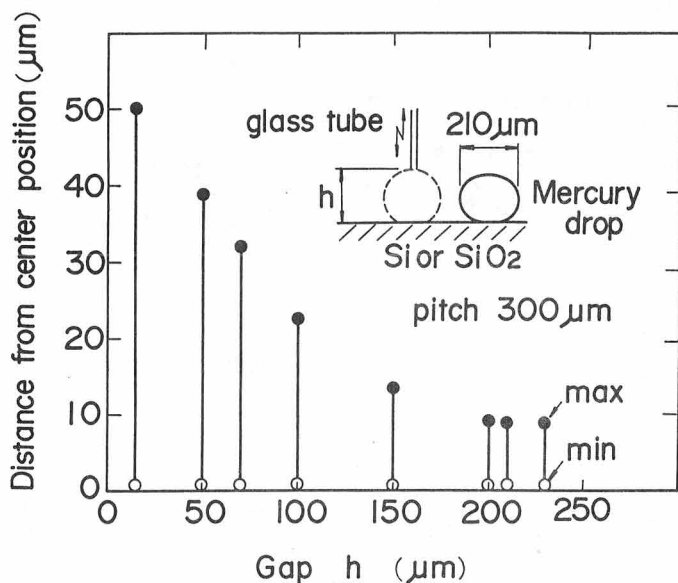


図3.19 水銀位置ずれ量の、スポイト先端と基板との間隔依存性

以上述べたように、水銀の注入法として、定量性と確実性が期待できる個別注入法を考案し、そのための自動水銀注入装置を設計・製作した。さらに、本装置の特性評価結果を基に、ピッチ $300\mu\text{m}$ のマイクロソケットに直径 $210\pm 10\mu\text{m}$ のバラツキが少ない水銀球を収容したボードを完成させた。図3.20は、ダブルテーパ型ソケット基板に水銀球を載置したもので、もう1枚の基板を接着する前の状態である。

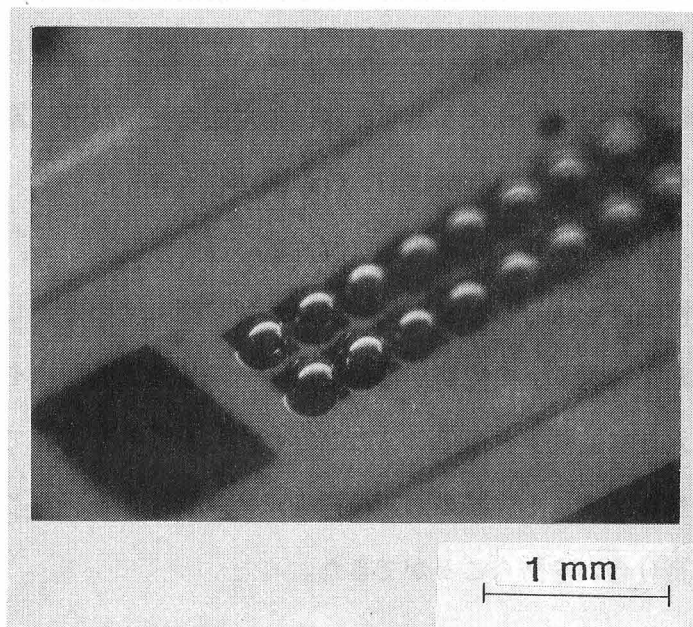


図3.20 水銀球を載置した高密度マイクロソケット基板

3.1.5 マイクロソケット製作結果

超伝導素子実装用部品のうち、チップ間接続用コネクタ端子の高密度化をねらいとして、極低温中で使用でき、高密度実装の可能なマイクロソケットの製作技術を検討した。

ソケット穴を形成したボードの製作工程として、Siウェハの両面研磨→保護膜形成→フォトリソグラフィによるパターン形成→水酸化カリウム溶液による貫通穴形成エッチング→輪郭切断→水銀、接着剤の配置→基板の位置合わせ、接着、とし、各プロセスにつき詳細検討を行ない、ボードを製作した。接点となる水銀の注入法として、定量性と確実性が期待できる個別注入法を考案し、自動水銀注入装置を設計・製作した。

主な結果は、以下の通りである。

(1) 将来の超伝導素子を実装した計算機に適用するためのマイクロソケットのピッチにつき検討し、その必要ピッチ、寸法等を明らかにした。

(2) フォトリソグラフィと異方性エッチング技術を用いることにより、極めて高精度な穴が一括して形成できることを示した。これにより、(100)面Siウェハを高精度研磨し、厚さ精度 $\pm 2 \mu\text{m}$ 以内の基板を製作して $\pm 3 \mu\text{m}$ と高い口径精度の貫通穴の形成を可能にした。

(3) ソケット端子ピッチの高密度化のために、ダブルテーパ方式で、かつ薄片化したSi基板を用いることとし、表裏面からエッチングを行う2段階プロセスを考案、試行した。これにより、ピッチ $300 \mu\text{m}$ の高密度ソケット基板の製作を可能にした。

(4) ソケットキャビティへの水銀の微量定量注入法を検討し、水銀表面張力による密着力を利用することにより、内径数十 μm の微細径ガラススポイトを用い、加圧力、時間の制御で、所定量(直径 $210 \mu\text{m}$)の水銀の自動注入を可能にした。

(5) 上記ソケットキャビティ形成基板に水銀球を注入後、基板どおしを接着して、高密度マイクロソケットを構成するボードを製作した。

(6) 接着剤の極低温特性、高精度位置合わせ法、接着法につき検討し、液体ヘリウム中で使用可能な接着剤を選択するとともに、本接着剤を用いて、位置合わせ、接着を行った。その結果、位置合わせ精度 $\pm 10\mu\text{m}$ 以内のボードの製作を可能にした。本ボードを液体ヘリウム中に浸漬した結果、ボードの剝離、割れ等は、全く認められず、充分実用を使用し得ることを確認できた。

3.2 マイクロピン製作技術

本項では、マイクロソケットと組み合わせて信号伝達を行う、高精度、高密度マイクロピンの形成、および基板へのボンディング技術について述べる。微細マイクロピン形成のための放電加工法の採用、形成したピンを固定するための固定板製作法の検討、固定したピンの基板上へのソルダによる一括ボンディング法の検討を行う。

3.2.1 マイクロピンの必要条件

水銀球を接続媒体とした接続構成体を実現する際に、マイクロピンに要求される条件は以下の通りである。

ピン形成法については

- (i) ピン材料には、水銀とアマルガムを作りにくい材料を用いること。
- (ii) 微細径（直径約90 μ m）のピンを多数本形成できること。
- (iii) ピンの位置、寸法精度が高く、かつ高密度（ピッチ 300 μ m）であること。
- (iv) 後のボンディング工程が容易になるよう、一括形成が可能であること。

ピンボンディング法については

- (i) 形状形成したピン列を一括して信頼性高く支持、固定できること。
- (ii) ボンディングを一括して行なえ、またピンのボンディング位置精度が高いこと。

3.2.2 各種予備検討

ここで検討対象とする水銀を用いた構成のマイクロコネクタにおいては、マイクロピンの材質は、水銀とアマルガムを作らない金属材料でなくてはならない。水銀とアマルガムを作らない金属材料としては、鉄・マンガン・コバルト・ニッケル・白金などがある。このうち、電気伝導性に優れ種々の環境において安定性の高い白金を選択することとした。

マイクロピンの製作法としては、種々の方法〔308〕が考えられるが、単品加工した後、に整列させる方法と、全数を一度に加工する一括形成法とに分類される。表3.2に適用可能と思われる加工法を示す。ここでは、ピン形状加工のための下記に示す各種加工法を予備的に試行検討して、適切な加工法を決定することとした。

- Cutting
- Plastic working
- Electrodischarge machining
 - Pipe electrode
 - Wire cut
 - Combined electrode
 - Sheet electrode
- Investment casting
- Electroforming
- Firing
- Reflow forming

(a) 切削加工法

極細径部品の加工法として、時計旋盤を用いてピン素材→外径加工(直径約 $200\ \mu\text{m}$)→段付け(直径約 $80\ \mu\text{m}$)→突切りの工程でマイクロピン加工を行い、図3.21に示す白金のマイクロピンを試作した。この切削加工したマイクロピンを所定のピッチに整列させるためのジグを準備すれば、本方法でも実用の可能性があるが、整列の精度、操作性、等に難点がある。

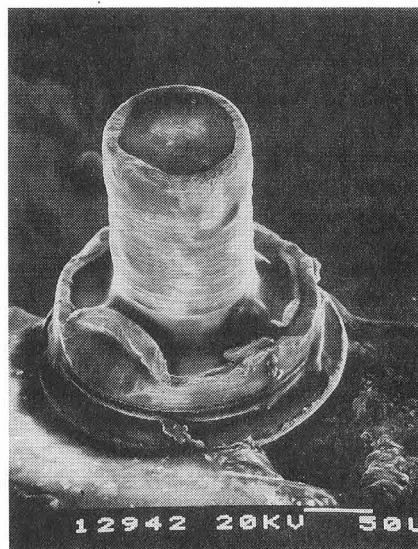


図3.21 切削加工によるマイクロピン

また、フライス盤によるメタル・ソーを用いた加工において、図3.22に示す角柱ピン素材(対辺長 $200\ \mu\text{m}$ 、高さ $250\ \mu\text{m}$)の形成ができることを確認した。しかし、本方法は加工時の振動等のために、微細径ピンの形成には不適であると判断した。

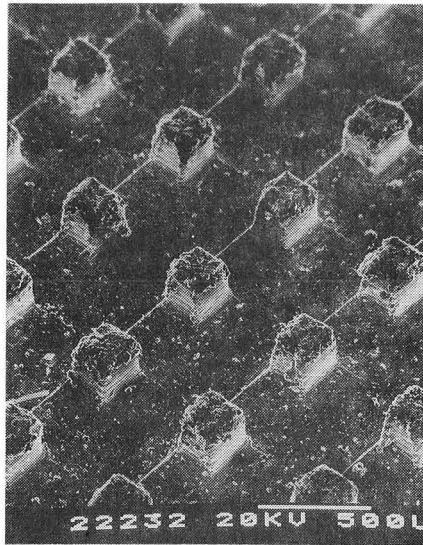


図3.22 フライス加工による角柱ピン

(b) 塑性加工法

塑性加工法の一例として、ピン径と同等の孔（穴径 $80\mu\text{m}$ 前後）を設けた時計用穴石（ルビー製軸受）を所定の配列に、セラミックプレートで保持したジグを製作した。そして直径 $75\mu\text{m}$ の白金ワイヤを穴石に挿入し、塑性変形量を見込んだ長さに切断し、突き出した部分を軽量ハンマーで潰す方法で試作し、図3.23に示すマイクロピンが得られた。

この方法によれば、素材の無駄を全くなくすことができ経済的ではあるが、穴石への細径白金ワイヤの挿入、ワイヤ長切断、操作性等の難点がある。

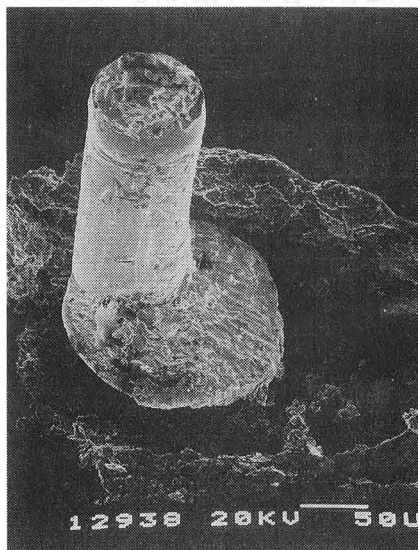


図3.23 塑性加工によるマイクロピン

(c) 放電加工法

代表的な放電加工機の構成としては、加工液中（絶縁液）で被加工物に工具電極を接近させつつ電氣的に不完全接触の状態を保つと、断続的に放電現象が起り被加工物が次第に浸食され、所定の形状に加工される。装置としては、所望の形状の工具電極を用いる型彫り放電と、工具電極としてのワイヤを巻き取りつつ、被加工物をNC駆動させて形状加工するワイヤカット放電とに大別できる。

(i) パイプ電極

ピン座の直径に対し放電間隙を見込んだ内径を有するパイプ材を工具電極として、ピン素材となる円柱を所定のピッチに形成し、次に二次加工として微細なピン径が得られるパイプ材を工具電極として、マイクロピンを形成する方法である。工具電極に用いたパイプ材は、一次加工には内径 $250\mu\text{m}$ 、外径 $500\mu\text{m}$ 、二次加工には内径 $120\mu\text{m}$ 、外径 $300\mu\text{m}$ のパイプを適用した。なお、材質については、キュプロニッケル (Ni30%–Cu70%合金) を用いた。銅板に板状の白金素材をハンダ付けして、一次加工したところ、図3.24のように、ピン素材となる円柱を形成できるが、部分的に欠損を生じた。これらは主に溶解によるものであり、加工時にパイプ電極内に加工液（絶縁液）が侵入せずに電極と白金が融着して生じたと考えられる。さらに細い二次加工用パイプ電極での加工は、加工液の侵入が充分でなく、電極と白金の融着が著しく微細径の加工は困難であった。

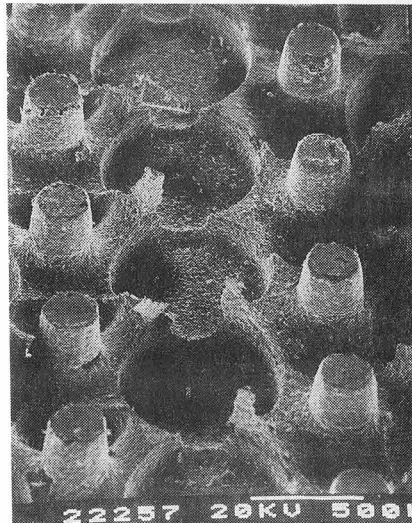


図3.24 パイプ電極を用いた放電加工によるマイクロピン

(ii) ワイヤカット放電

放電効率の良いタングステンワイヤ（直径 $50\mu\text{m}$ ）を用いて、ワイヤを走行させつつ被加工物を走査すれば、マイクロピンが形成できる。ピン素材となる角柱の形成に適用した結果、図3.25に示すピン素材が形成できた。これらの角柱は断面が変形した矩形となっているが、これは、二次加工で電流集中が起り、残り幅を狭めてしまったものと思われる。このことについては、電流集中を見込んで被加工物を走査すれば解決できるので、マイクロピンの形成に適用できる可能性もあるが、段付きの形状をしたピンの一括形成には形状加工の点で難点がある。



図3.25 ワイヤカット放電加工によるマイクロピン

(iii) シート状電極

マイクロピンの配列に見合った位置に、ピン径あるいはピン座の直径より放電間隙分だけ大きい孔をエッチングによりあけた金属シートを工具電極として、板状の白金素材に一括してマイクロピンを残し加工する方法である。

本方法は、金属シート（メタルマスク）の穴精度でピンの穴径と位置精度が決まり、しかも一括加工できるため整列の問題を解決できる等の特徴がある。

(d) インベストメント法

精密鋳造法の一つで、機械加工ではできない複雑な形状のものに適用されている方法である。放電加工により、マイクロピン形状の孔をあけた銅板を金型として、その孔にシリコンワックスを埋め込み母型をつくる。このシリコンワックスの母型表面に、ニッケル合

金を溶射後、さらに、ニッケル合金の粉末を焼結して鑄型とした。この鑄型に粘結剤を混合した粉末銀合金を充填し、焼成後、鑄型を取りはずし図3.26に示すマイクロピンを製作した。

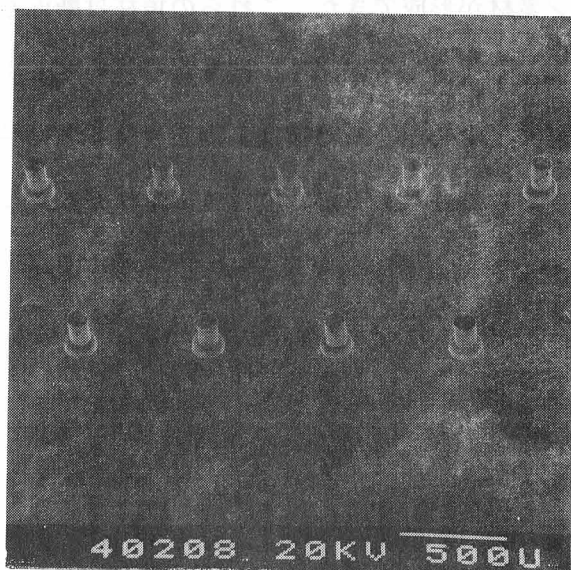


図3.26 インベストメント法によるマイクロピン

この方法で、白金のマイクロピンを形成するには、白金の融点 (1773℃) より高い融点のモリブデン (2620℃) やタングステン (3370℃) の鑄型を必要とし、技術的に非常に難かしいうえに、放電加工した銅金型を溶去すること、母型も溶かすことなどから、生産コストが莫大になる欠点がある。

(e) エレクトロフォーミング法

マイクロピンをメッキにより形成する方法であり、配線基板上に厚膜レジストを塗布し、露光してマイクロピン形状の窓あけを行ない、その窓部に電解あるいは無電解メッキで白金を析出させる手法である。この方法によれば、フットや配線モジュール基板上に直接、マイクロピンを植立できるという利点があり、直径約 200 μm 、高さ 250 μm 以上のマイクロピン素材としての円柱が形成できている。ただし、実際の基板上的超伝導配線を用いた本方法によるピン形成は、レジスト塗布、メッキの均一性等プロセス上各種問題点がある。

(f) 焼成法

セラミック等の基板の上に金属の配線パターンを描く場合に用いられている方法であり、基板面にメッシュを通して配線パターン部に白金ペーストを埋め込み、乾燥後、焼成する方

法である。白金ペーストには、ガラスフリット入りタイプとフリットレスタイプとがあり、焼成温度は、各々 850~1200℃、850~1400℃である。したがって、超伝導を有する鉛系合金の配線が施されたシリコンのフットや配線モジュールに、直接マイクロピンを焼成することはできない。また、微細形状の形成が困難である等の問題点がある。

(g) リフロー法

フットや配線モジュール等のシリコン基板に描かれた配線のパッド上に、配線に用いられている鉛系の合金よりさらに融点が低く、しかも超伝導性を有する鉛系の合金を所定量蒸着する。そして、基板ごと鉛系合金の融点まで加熱すると、熔融した合金は、表面張力によってほぼ球状になり、冷却するとそのまま固まる。このようにしてできた球状の突起をマイクロピンの代用とすることも考えられる。ただし、ピンを所定の形状にすることは困難である。

以上、超伝導素子実装部品のうち、マイクロピンの製作技術について検討した。原理的に可能な各種加工法を挙げて、各々の長所・問題点を考察した。その結果、微細な形状を高精度に、かつ一括して形成が可能で、信頼性が高いと考えられる、シート電極を用いた放電加工法が最適であると判断した。

3.2.3 基本工程の設計

マイクロピンの材料としては、ソケット中の水銀とアマルガムを作りにくい白金を用いた。白金材料の純度は 99.95%以上であり、組織は、圧延処理後のため細かい結晶粒となっている。白金を、細径部の直径約90 μm 、高さ約 180 μm に形状形成し、しかもそれらを多数(数十~数百本)、位置精度良くボンディングする必要がある。放電加工で形状を形成した後、マイクロピン列を一括してボンディングするためには、ピン部を一括支持固定し、底面へのソルダ蒸着の後に所定の基板パッド上へ位置合わせを行う必要がある。このため、支持固定用の穴形成板(固定板)を製作して用いることとした。

以上を考慮して設定した、マイクロピンの一括形成、固定、ボンディング工程を図3.27

に示す〔309,310〕。マイクロピン全長と同じ高さの白金板に、支持体としての銅を密着性よく形成した素材につき、(1)台座加工(a)、(2)細径部加工(b)を行いピン形状を形成、(3)ピンと同一ピッチの微小貫通穴を形成したピン支持固定用基板を装着し固定、(4)支持体の銅の溶去、およびピン底面へのソルダ蒸着〔311〕、(5)ピンと基板のソルダパッドとの位置合わせ、およびフラックス下で加熱、ボンディング、(6)有機溶剤による固定板の除去、および超音波洗浄等によるピン植立基板のクリーニング、の工程である。本工程の特徴は、i)形状形成、固定、ボンディングの一連の作業はすべて一括処理であり、位置ずれの要因がないため精度が高く、またピン配列工程が不要であること、ii)ピン分離、固定板除去に溶去法を用いるため機械的振動がなく信頼性が高いこと、である。

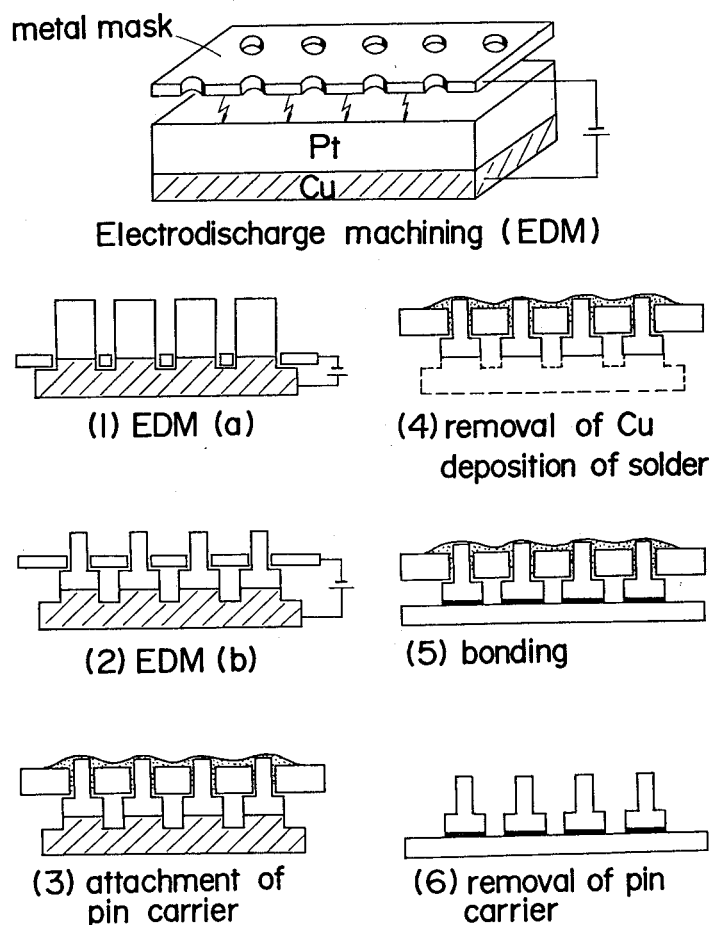


図3.27 マイクロピンの、一括形成、固定、ボンディング工程

以下、各工程について詳細な検討結果を述べる。

3.2.4 ピン列形成技術

(a) メタルマスク

放電加工法によりマイクロピンを一括形成するために、微細なマイクロピン形成用の穴を多数持つメタルマスクをシート電極として用いた。メタルマスクの多数穴は、一括して高精度に形成できる特徴を持つフォトエッチングにより製作した。

マスクのエッチングにおいては、表裏面から同時にエッチングを行うが、化学エッチングはメタルの厚さ方向と横方向の両方に進行し、形成された穴の形状は所定の円柱にならない。特に、穴径と板厚とがほぼ同程度になるとその形状精度は悪くなる。マスクの穴径精度を良くするには板厚を薄くする必要があるため、仕上げ加工用マスクの板厚は $50\mu\text{m}$ と薄くし、穴径精度を $\pm 5\mu\text{m}$ と高くした。また、加工時のマスク交換の手間を考慮して放電加工工程を粗加工と仕上げ加工の2工程に分けた。

(b) 放電加工機

今回用いた放電加工機には、微細径のピンを製作できること、およびメタルマスクを交換してくり返し高精度で位置合わせができることが要求される。ここでは、電流波高値を 0.5A 以下、パルス幅を $2\mu\text{s}$ 以下と小さく設定でき精密加工に適した Japax社製放電加工機DP-20を使用した。工作物は加工機のXY移動台上に固定した。メタルマスクは簡単に脱着でき、また、たわみを少なくするために、加工機主軸にとりつけたX、Y、 θ 移動が可能な真空チャックを用いて吸着固定した。主軸には、スプリットフィールド型の顕微鏡を装着し、マスクと工作物の位置合わせを高精度に行なえる構成とした。

薄板電極の吸着時には非吸着部がたわみ、その結果出来上りのピンの高さに部分的に差が生じることがあった。これに対し、マスクの端部のみを吸着するのではなく、穴部をさけて多数部で吸着するための平板治具を装着して、たわみを極力減らした。これにより、位置によるピンの高さのばらつきを $\pm 5\mu\text{m}$ 以内に収めることができた。

(c) 加工条件

放電加工用の電極材料としては、一般的には、AgW、CuW、Mo、Cu等に代表されるが、ここで用いるメタルマスクとしては、i) 多数の微小穴を高精度に形成できること、ii) 穴径、位置精度の確保のために薄板化でき、そりが少ないこと、iii) 消耗するので安価で

あること等、の条件を考慮してA：銅、B：リン青銅、C：ステンレスを選択し、検討対象とした。

電極材料の選択に当っては、消耗率が小さく、加工能率が良く、しかも表面あらさが小さくできることを考慮した。図3.28に、電極材料をパラメータとしたときの、電極消耗率、加工能率、加工表面あらさの電流波高値 I_p 依存性を示す。対象材料のなかで、銅電極は電極の消耗が少なく、加工能率が高く、また表面あらさも小さく、電極としては適切な材料であることが明らかとなった。

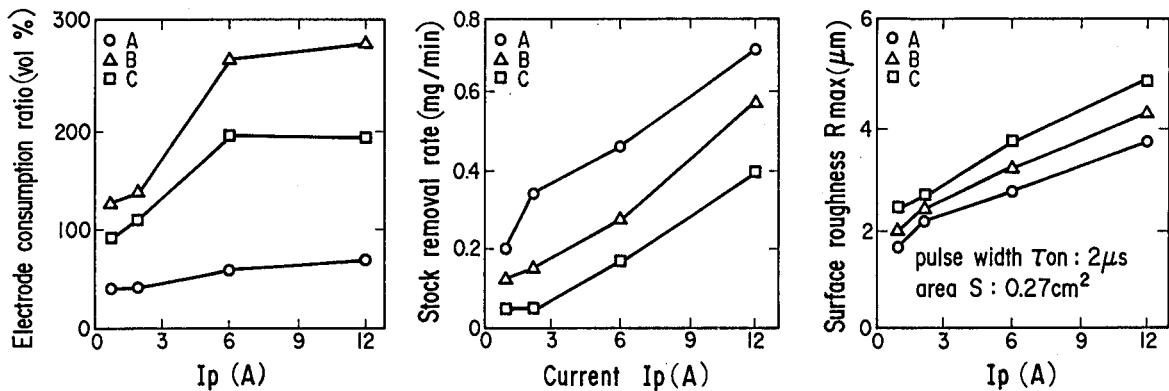


図3.28 各種電極材料の放電加工特性

なお、実際の加工においては、電流波高値は、粗加工では大きくして高能率加工を行い、仕上げ加工では 0.5A程度として表面あらさを小さくした。

次に、加工における電極の極性の影響について検討した。電極側と加工物側に加える電流パルスの極性を、電極側をマイナス、加工物側をプラスとした場合を正極性、その逆を負極性と言う。図3.29に、その加工特性の比較結果を示す。負極性においては、正極性に比してわずかに加工物の表面あらさを小さくでき、加工能率も多少増加するが、電極消耗率が3倍にも増大することが明らかになった。このことより、実際の加工においては正極性を用いることとした。

また、加工におけるパルス幅の影響についても検討した。印加する電流パルスの幅が長すぎると、本来の放電領域からアーク領域へ移行したりパルスが途切れたりして、加工に悪影響があり、特に加工物表面あらさに大きく影響すると言われている。そこでこのパルス幅が、電極消耗率、加工能率、表面あらさにおよぼす影響につき検討した。その結果を

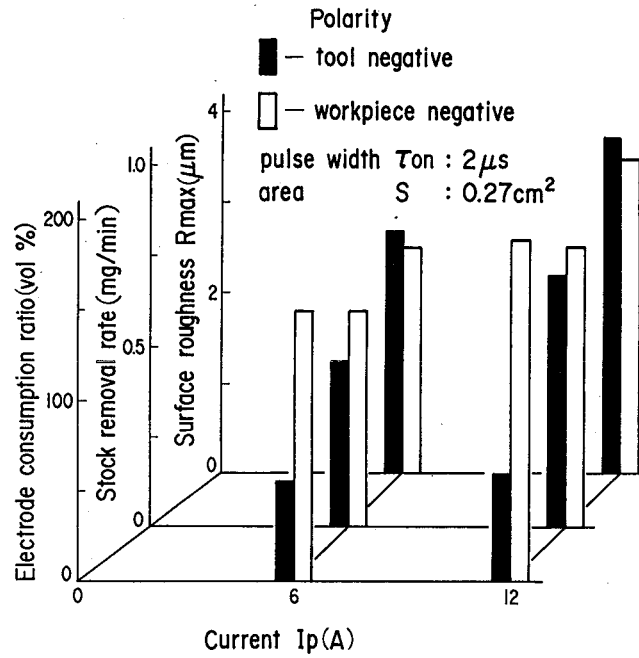


図3.29 放電加工における極性の影響

図3.30に示す。パルス幅が大きくなるに従い、消耗率、加工能率、表面あらさは、ともに大きくなり、とくに表面あらさは急激に大きくなることが明らかとなった。このことより、特に仕上げ加工においては、パルス幅を $2 \mu\text{s}$ 程度の小さい値を用いることとした。

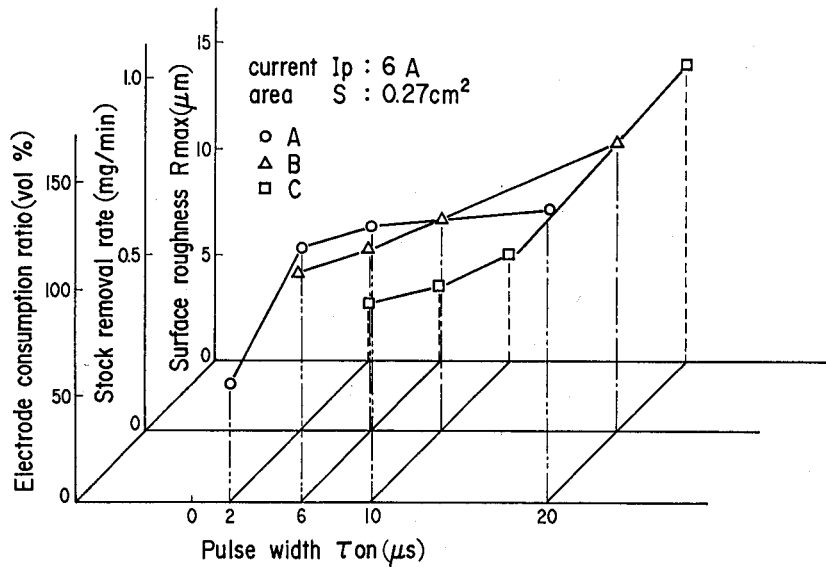


図3.30 放電加工におけるパルス幅の影響

また、加工における被加工物の面積の影響についても検討した。電極と被加工物の相対する面積を変化させたときの、電極消耗率、加工能率、表面あらさの変化を図3.31に示す。表面あらさは面積に依存せずほぼ一定である。面積が大きいくほど電極消耗率は小さく、加工能率は大きくなる傾向にある。

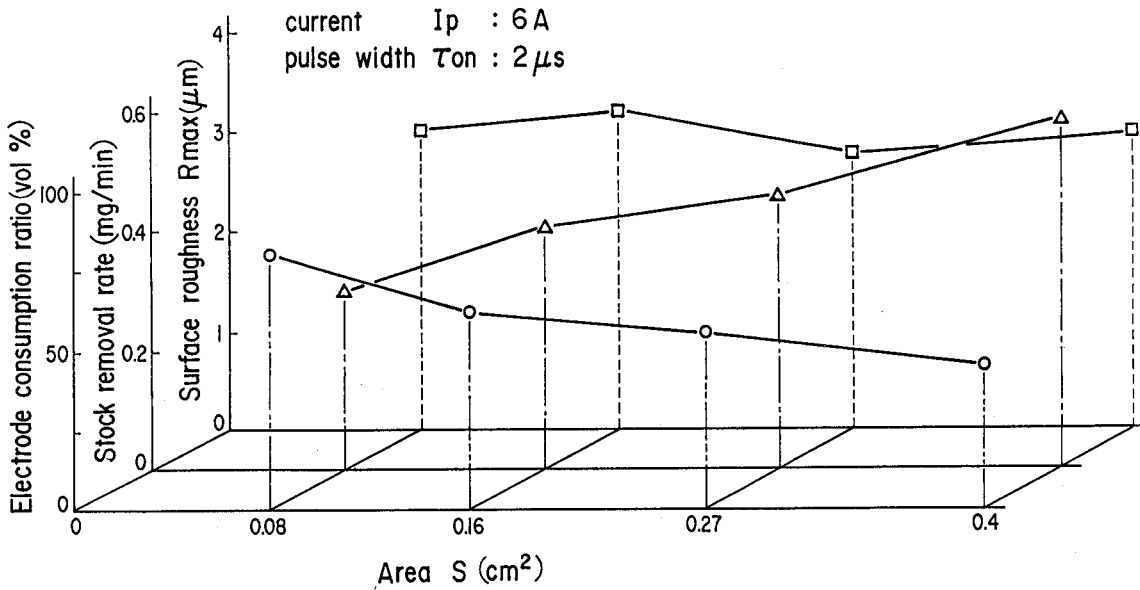


図3.31 放電加工における被加工物の面積の影響

マイクロピン寸法の高精度化のためには、放電加工時の電極消耗を考慮して電極の穴径を設計する必要がある。図3.32は、穴径 d_0 のマスクで電流波高値を変化させて加工した時に得られるピン径 d より、加工間隙 $(d_0 - d) / 2$ を算出したものである。 I_p が0.5Aの時には間隙は5 μ m程度であり、この間隙を考慮してマスク穴の寸法を設計し実際のピン加工に適用した。

なお、放電加工したピン表面は、放電加工層、有機物汚染等があり、素子間接続用コネクタの電気特性に悪影響をおよぼすおそれがある。このため、 H_2SO_4 、 CrO_3 (70℃)中に浸漬した後、有機溶剤で洗浄した。

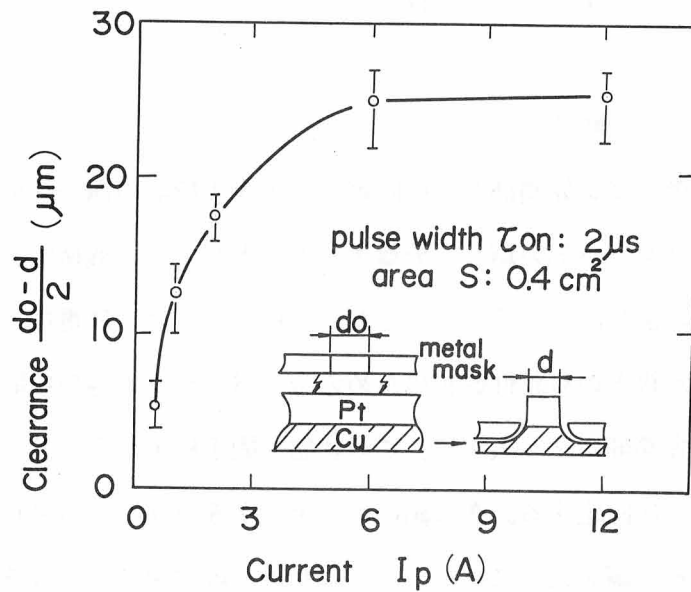


図3.32 メタルマスクとピンの加工間隙

(d) 加工結果

上記の検討結果をもとに放電加工したピン列の、寸法、位置精度はいずれも $\pm 5 \mu\text{m}$ 以内であった。また、マスクのたわみによるピン高さのばらつきも $\pm 5 \mu\text{m}$ 以内（35本/列で4列、ピッチ $300 \mu\text{m}$ ）であり、実用上問題ない値である。また、放電加工中の白金ピンの欠陥は全くなく、信頼性の高い加工が実現できた。

図3.33に、放電加工した白金ピンを示す。表面は放電加工による熔融した状況が見られる。なおピンのマイクロソケットへのそう入時に、フット側と配線モジュール側のピンどろしが接触しないようにピンの先端上部はピン列周辺のガイド用ピンよりも $25 \mu\text{m}$ 低くした。このためピン先端部を放電加工しており、この部分にも熔融した状況が見られる。

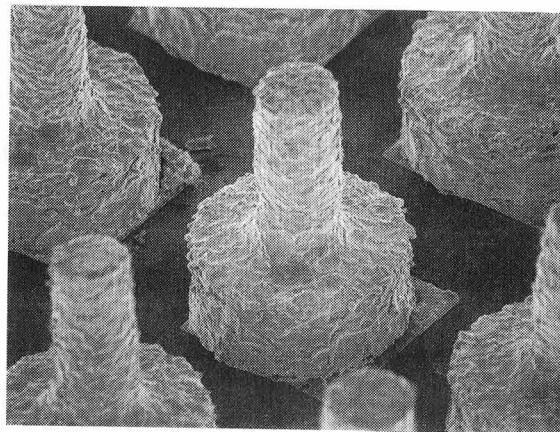


図3.33 放電加工したマイクロピン表面

3.2.5 基板へのソルダボンディング技術

(a) ピンの固定・分離法

ピンの形状形成後、ピン先端部を一括固定しその後支持部の銅から分離する工程を検討した。白金のピン列を支持部の銅から分離する方法としては、機械的振動を加えない、銅のみをエッチングにより溶去する方法とした。工程としては、放電加工の後、ピン列を洗浄し、ピン先端へ水銀とのぬれ性改善のための金、パラジウム等の中間金属を蒸着した後に、固定板をピン先端部にそ入する。この状態で固定板上からグリコールフタレートでピン列を固定板に一括固定する。次に銅のエッチング液 (FeCl_3 溶液) にこの一括固定したピン列を浸漬する。銅を完全にエッチングした後、純水中で超音波洗浄する。これにより、白金と銅の界面から一括分離でき、高い信頼性で固定板にピン先端が一括固定されたピン列の形成が可能である。

(b) ピンのボンディング法

ピンのボンディングは、電気的接続を確実にを行うことを考慮し、ピン底面と基板パッド上のソルダを溶融させフラックス下で密着させることにより行った。その工程は、(i) ピン底面および基板パッドへのソルダ蒸着、(ii) ピン列と基板との位置合せ、(iii) フラックス下での加熱、密着、(iv) 冷却、(v) 固定板の除去、(vi) 洗浄、である。

本工程によりピンをボンディングする際の検討課題は、ソルダ、位置合せおよび加熱法、固定板除去および洗浄法である。以下に各課題についての検討内容、結果を示す。

ボンディング用ソルダは、昇温により配線保護膜へのダメージのおそれを考慮して低融点 (融点 117°C) のものを用いた。その成分はInとSn (52:48)であり、これにより比較的低温プロセスでボンディング処理が可能である。ソルダは、基板パッドとピン底面の両側に蒸着し [311]、双方のソルダどおしを加熱、融着する。基板上的Nbパッド表面は、薄い酸化膜が存在しても接続界面の電気抵抗が増大する。このため、Arスパッタクリーニング後、引き続き中間金属を電子ビーム蒸着し、その後にソルダを蒸着した。また、ピン底面についても同様の処理を行った。

ピン列と基板上的パッドの位置合せでは、基板上的パッドの外側に形成した合せマークとピン列の固定板に放電加工により形成した貫通穴とを、顕微鏡下で合せることにより高

い位置合せ精度を得た。位置合せの後、基板支持台中のヒーターによりソルダ部を昇温し、フラックスの下で基板とピンのソルダを密着保持する方法とした。

上記ボンディング後、水冷し有機溶剤に浸漬して接着剤を溶去し、固定板をとりはずした。最後に、フラックス、接着剤の除去のために、有機溶剤中で、ピンをボンディングした基板全体を、超音波洗浄した。

以上のボンディング工程において、ピンの欠損、位置ずれ等はなく、信頼性の高いボンディングを行うことができた。

一方、ボンディングに用いるフラックスが基板配線等におよぼす影響についても検討した。Pb-Sn はんだ用には、IBMが有機系水溶性フラックス [312] を開発している。本実験においても、このフラックスを試用したところ有効であることを確認した。しかし、このフラックスは非常に活性であり、 $1\ \mu\text{m}$ 厚さの SiO_2 保護膜を侵しPb合金超伝導配線を溶解、はく離するだけでなく、はんだバンプや配線からPbウイスカ、Snウイスカを生じさせる問題点があった [313~316]。

そこで、 SiO_2 膜を溶解させないフラックスとして、(b) 上記フラックスから酒石酸を除いたもの、(d) ある種の金属イオンとのみ選択的にキレート化合物をつくるキレート試薬を含んだもの [317]、を検討した。これらフラックスを用いてピンをボンディングしたときのボンディング強度を測定した結果を図3.34に示す。

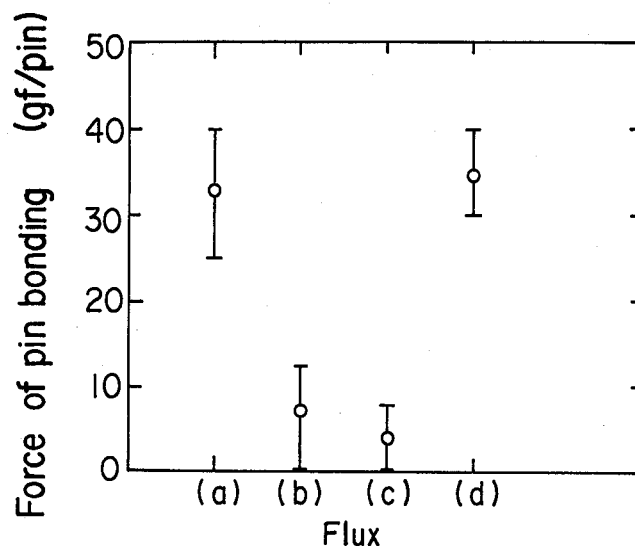


図3.34 ピンボンディング強度の各種フラックス依存性

強度測定法としては、ボンディングしたピンの先端部に細線を接着し、この細線を下方にして荷重を徐々に加え、ピンが剥離したときの荷重をボンディング強度とした。

図3.34において、(a)は従来のIBMフラックスによるもの、(c)はIBMフラックスで一度ソルダをリフローさせた後に、フラックスを用いずに加熱ボンディングしたものである。(c)は、ほとんど強度は得られていない。また、フラックス(b)ではボンディング効果は少なく強度はほとんどない。一方、フラックス(d)はボンディング強度は従来のIBMフラックスと同等であり、十分なボンディング強度が得られている。このフラックス(d)によるSiO₂膜のダメージについてはIBMフラックスに比べて格段に少なく、0.5%濃度を使用した場合にはチップは半年間も無傷であった。これらの結果、このフラックス(d)が本試作に適用可能であることが分り、実際に適用することとした。

3.2.6 シリコン固定板の製作技術

ピンのボンディング工程において、ピン先端部を一括支持固定するための固定板には、

- (i) 微細径（直径約 $100\mu\text{m}$ ）の貫通穴が高い寸法、位置精度で形成されていること、
- (ii) 基板は薄板化でき、そり、たわみが少ないこと、
- (iii) 後工程で化学液処理する際にエッチャントに対して安定であること、

が必要である。このため、材料としてSi基板を用いるとともに、加工法としては高い位置精度で一括して穴形成が可能な放電加工法を用いて固定板を製作することとした。このとき、通常の比抵抗（数～数十 Ωcm ）のSiでは放電加工は難しいため、低比抵抗（ $0.012\Omega\text{cm}$ ）のSiを用いて試行した結果、通常の条件で放電加工を行えることを確認した。Si基板への穴形成法としては、メタルマスクを電極として放電加工により形成した円柱列を放電加工用電極として用い、Si基板に一括して穴形成を行う方法とした。

なお、固定板としては、放電加工用メタルマスクや異方性エッチングしたSi基板を用いることも検討した。しかし、メタルマスクはエッチャントに対して耐性がなく、また、たわみも大きく不適であった。また、異方性エッチングしたSiは穴がテーパ状にあり、傾きがあるためボンディング時にピンが傾き、信頼性の高いボンディングはできなかった。

(a) 固定板の製法と問題点

Si固定板は、放電加工で形成したマイクロピンに対応する位置、間隔に同数の穴を形成したもので、マイクロピンの細径加工に使用するメタルマスク電極と同じ形状である。このSi固定板の製作工程は次の通りである。

(i) Siウエーハの精密研磨： Siウエーハをラッピングとポリシングにより厚さを $150\mu\text{m}$ まで加工する。この厚さ $150\mu\text{m}$ は、マイクロピンの細径部の高さが約 $175\mu\text{m}$ で、Si固定板をマイクロピンに装着したとき、ピンの先端がSiの固定板より少し突き出している状態にして、両方を確実に接着固定するために選定した厚さである。

(ii) 放電加工用電極ピンの製作： 銅メタルマスクを用いて高さ約 $600\mu\text{m}$ でマイクロピンと同間隔で同数だけ配列した電極ピン列を製作する。

(iii) 放電加工によるSi固定板の製作： 厚さ $150\mu\text{m}$ のSiウエーハに上記電極ピンを用いた放電加工により、所定の穴をあけたSi固定板を製作する。

この方法によるSi固定板の製作では、次の二つが重要な検討課題となる。

① 放電加工用電極ピン材料の選択：放電加工時の電極消耗は、一つの電極を用いた製作において初期に加工された部品と後から加工された部品との間で生じる寸法差の原因になり、さらに加工できる部品の数を制限する原因にもなる。また、生産性の観点から加工時間の短縮を図ることも重要である。このため電極材料は、放電による消耗が少ないことと、高い加工能率が得られることが重要な選択基準となる。

② 電極マスク、電極ピン、およびSi固定板間の寸法誤差の定量化：放電加工では電極と試料の間に加工間隙が存在し、一般に直径 d の電極ピンで穴加工を行うと穴径は、 $W = d + 2a$ (a は加工間隙) で決まるが、加工間隙は放電加工条件（電極の材料、加工液、放電条件）によって変わる。そしてこの製法では、電極マスクから電極ピンおよびピンからSi固定板のように、2回の放電加工を使う。このため、所定寸法の穴のあいたSi固定板を製作するために必要な電極ピンの直径、およびこの電極ピンを形成するための電極マスクの穴径を明らかにする必要がある。

(b) 放電加工条件

放電加工条件としては、電極材料、放電電流波高値をとりあげ、加工特性として、電極消耗率、加工能率、表面粗さを評価して適性加工条件の設定を行った。

電極材料としては、電氣的に優れていること、マイクロピンの形成時の放電加工の技術蓄積があること、放電加工用の電極材料としてよく用いられること、等を考慮して、銅、シリコン、白金、銅タングステン、銀タングステンを取り上げた。このうちシリコンは半導体でその比抵抗が大きいと放電加工ができなくなるため、 $0.012\Omega\text{cm}$ と比抵抗の小さいシリコンを用いた。

なお、電極材料の加工特性を示す電極消耗率 V と加工速度 R は、それぞれ次の式から求めた。

$$V = (w \rho_2 / W \rho_1) \times 100 (\%)$$

$$R = W / T$$

ここで w は電極消耗量、 W は被加工物消耗量、 ρ_1 と ρ_2 はそれぞれの密度、 T は加工時間である。加工表面の粗さ測定には触針式の粗さ計を用いた。

(i) 電極材料

図3.35に種々の電極材料につき加工特性を評価した結果を示す。これより、銅電極は、消耗率が小さく、加工能率が大きく、しかも表面粗さが小さくできることが明らかになり、本加工法に使用することとした。

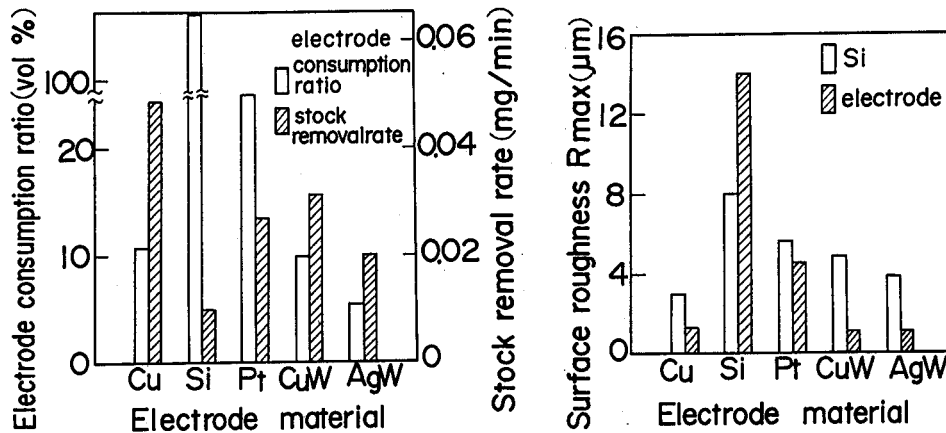


図3.35 シリコン基板の放電加工特性

(ii) 放電条件

放電条件を規定する要因のうち、加工特性に直接影響する基本的な要因は、電流波高値 (I_p) とパルス幅 (τ_{on}) である。そこで、これらの要因と加工特性の関係について検討した。

電流波高値依存性を図3.36に示す。電極消耗率と加工能率は電流波高値の増加とともに大きくなっていくが、2 Aの値をピークとして減少する傾向がみられる。この減少については電流の増加によって一時的に大量に発生した加工層が除去できず、電極と加工物の間に残って放電加工を阻害しているものと考えられる。表面粗さは、電流波高値の増加とともに大きくなり、4 Aでは粗さは $10\mu m$ にも達する。穴径精度の点から粗さは小さいことが望ましく、以上の結果から、電流値は比較的小さい条件を選択した。

また、パルス幅に対する消耗率と加工能率、さらに、表面粗さとの関係を図3.37に示す。消耗率と加工能率はパルス幅 τ_{on} の増大とともに大きくなっているが、加工能率の増

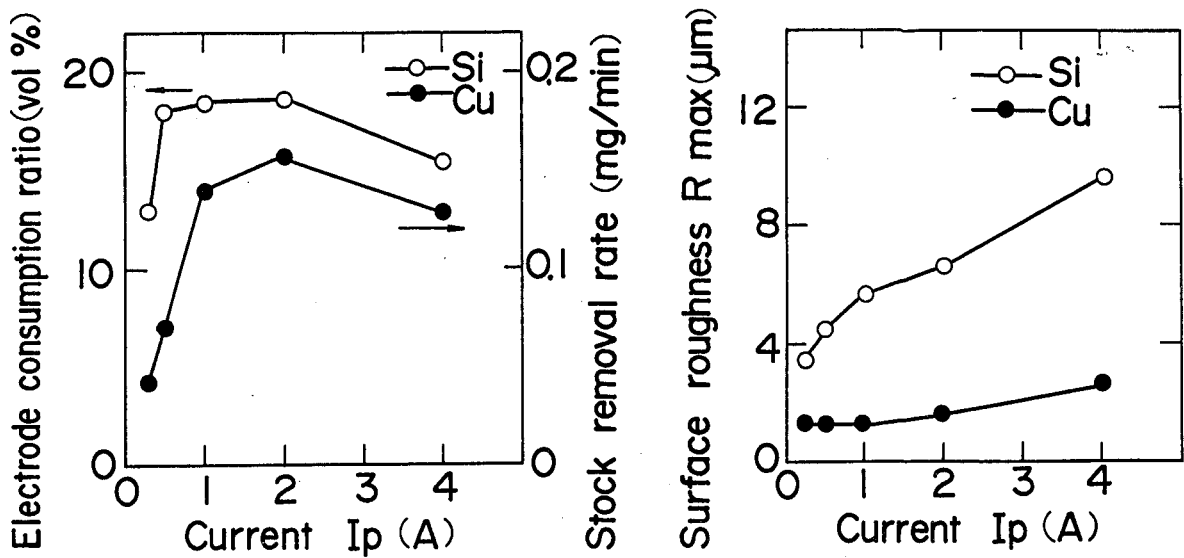


図3.36 シリコン基板の放電加工における電流波高値依存性

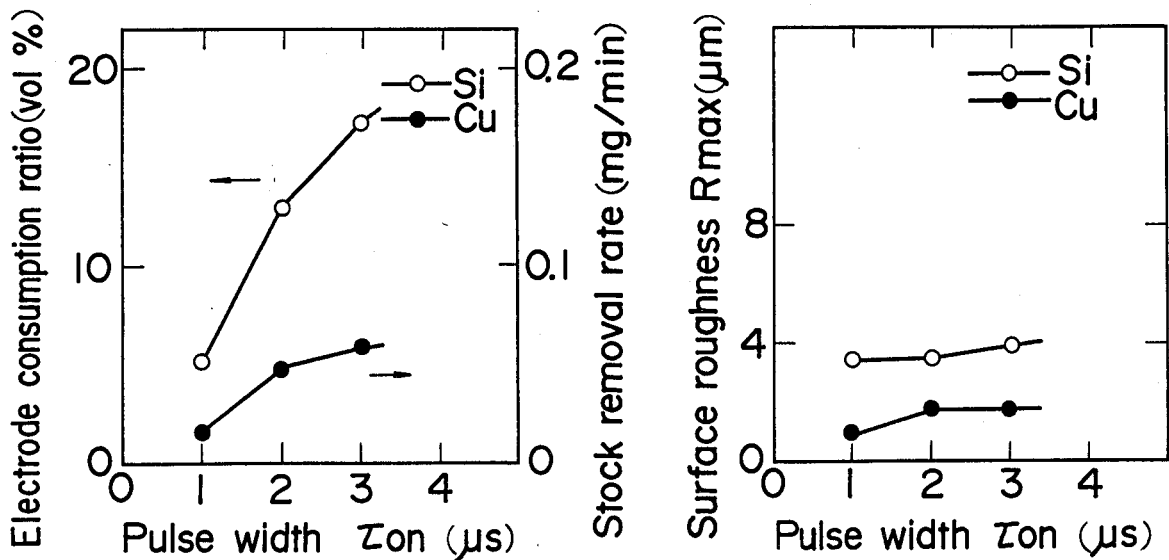


図3.37 シリコン基板の放電加工におけるパルス幅依存性

加に比べて消耗率の増加の割合は大きくなっている。一方、表面あらかはパルス幅が変化してもほとんど変化していない。

以上の結果から、電流波高値は2 A、パルス幅としては加工時間の短縮化を考慮して3 μs 以下とした。

(iii) 電極ピンの製作

電極ピンはSi基板に放電加工で貫通穴を直接形成する工具であり、加工中の消耗が大きいため、寸法精度が高いこと、一個の電極ピンからはできるだけ多くの貫通穴を形成することが望まれる。Si基板との放電はそのほとんどが電極ピンの先端で起こるためピンの高さ方向の消耗が大きくなる。そこでこの点を考慮して、電極ピンの高さは600 μm 以上とし

た。電極ピンは、1本のピンの直径が約 $90\mu\text{m}$ 、高さが約 $600\mu\text{m}$ であり、 $300\mu\text{m}$ 間隔で、4行35列に合計140本配列しており、ピンはブロックから形成され、支持部と一体構造となっている。そのため、ピンが形成される領域では大部分の材料を除去しなければならない。したがって、電極ピンの製作では寸法精度の確保以外に、高能率加工も重要となる。そこで電極ピンの製作は次の三つの工程に分けて行った。

① マーク付け加工：電極ピンの製作では複数の銅マスクのくり返し位置合わせが必要であるため、各マスクの位置合せ基準マーク（深さ約 $50\mu\text{m}$ ）を細径加工用銅マスクを用いて形成した。

② 粗加工：余分な領域の材料を高能率で除去するため、厚さ $80\mu\text{m}$ 、穴径約 $180\mu\text{m}$ の銅マスクを用い、電流波高値を 12A の高電流条件として、電極ピンの概略形状を形成した。この加工では5枚の銅マスクを使用しており、所定の高さまでの大部分を加工して除去する。

③ 細径加工：白金マイクロピンの細径部の加工に用いる銅マスクと同じマスクを用いて、所定の形状と寸法をもった直径約 $90\mu\text{m}$ の電極ピンを形成した。ここでは、3～4枚の銅マスクを使用する。

電極ピンの製作では、細径加工におけるピン径の寸法精度が重要で、これに影響する要因としては次の二項が考えられる。第一は、各工程毎のマスクの相対的な位置ずれによるピン径の細りである。つまり、加工時の各マスクの位置がずれていると、ピン径の寸法は各マスクの穴の重なり合った共通領域のさらにその周囲から加工間隙だけ小さくなって形成される。マーク付け加工はこの対策として行なうものである。第二は、各マスクの穴径寸法のばらつきに起因する問題である。複数のマスクを用いて電極ピンを形成する場合、ピン径は各マスクのうち最小の穴径寸法で決まる。したがってこの細径加工に用いるマスクの穴径には高い精度が要求される。銅マスクはホットエッチングで製作するが、この寸法精度を考慮して、粗加工用マスクの厚さ $80\mu\text{m}$ に対し、細径加工用マスクでは $50\mu\text{m}$ と薄くした。

以上の検討結果をもとにして加工条件を設定し、製作した穴形成用電極ピンを図3.38に示す。

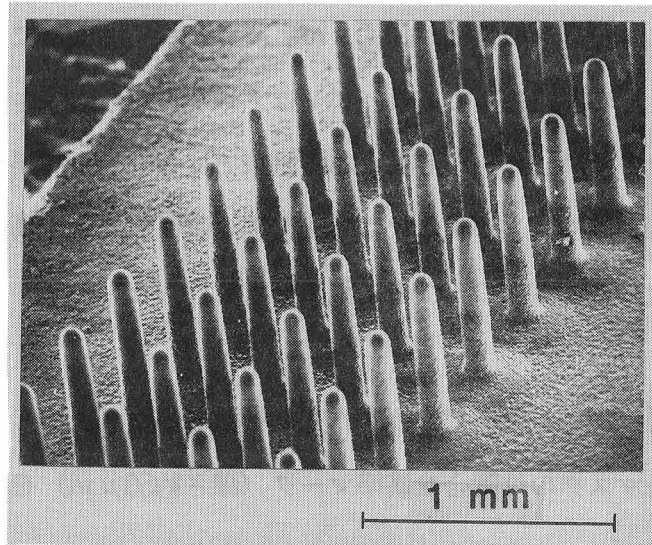


図3.38 シリコン基板への貫通穴形成用銅電極ピン

(c) シリコン基板の貫通穴加工

図3.39は、円柱電極を用いて厚さ $150\mu\text{m}$ のシリコン基板に貫通穴を形成したときの、加工回数に対する電極径の変化を示す。加工に伴い電極は細くなるが、その値は1回につき $0.3\mu\text{m}$ とわずかであり、繰返し加工が十分可能である。

図3.40は、メタルマスクの穴径と電極ピン径およびシリコン基板の貫通穴径の対応を示したものである。メタルマスクの穴径より約 $10\mu\text{m}$ 小さい径の電極ピンが形成でき、この電極ピンを用いてシリコン基板にはメタルマスクの穴径と同寸法の貫通穴が形成できる。これより、本加工の間隙は $5\mu\text{m}$ であること、および電極ピンの製作に用いるメタルマスクの穴径を目的の寸法に設定することによりシリコン基板上に所要寸法の貫通穴を形成できることがわかる。またシリコン基板中の穴径のばらつきの主要因はメタルマスクの穴径のばらつきによるものであり $\pm 5\mu\text{m}$ 程度である。

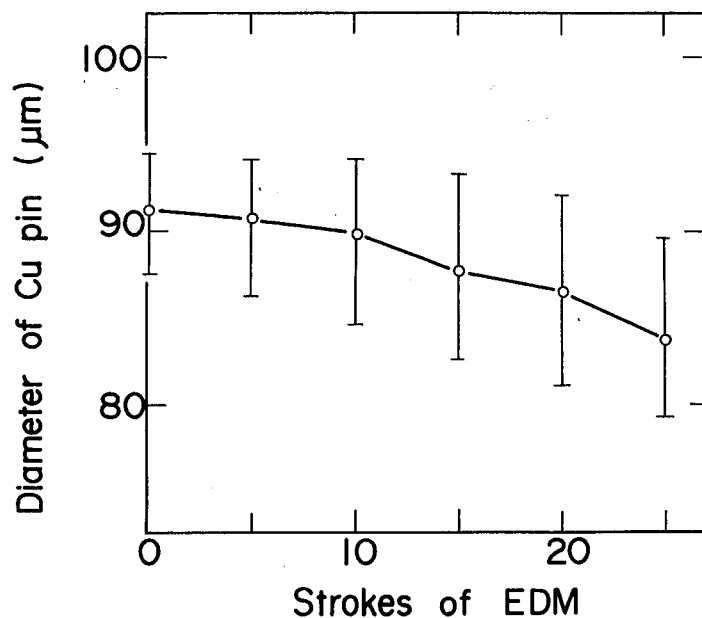


図3.39 シリコン基板の放電加工における電極径の変化

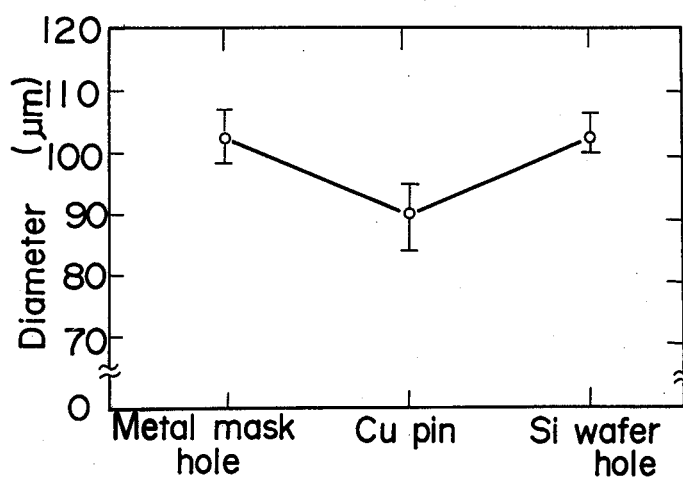


図3.40 シリコン基板の放電加工における、メタルマスク穴径と、銅ピンと、シリコン基板穴径との対応

図3.41は放電加工回数と電極ピンの高さ方向の消耗の関係を示したもので、1回の加工は厚さ $150\mu\text{m}$ のSi基板に貫通穴を形成することに対応している。これより、貫通穴を1回形成するときの電極の高さ方向の消耗量は $6\mu\text{m}$ であることがわかる。

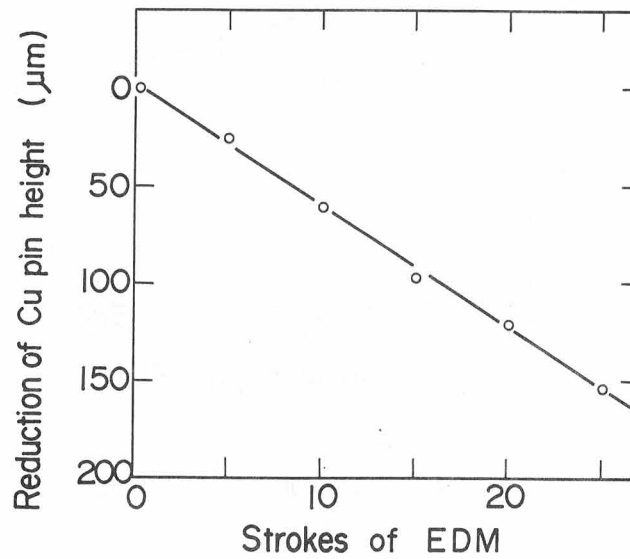


図3.41 シリコン基板の放電加工における電極高さの変化

図3.42に円柱電極を用いてシリコン基板に形成した貫通穴を示す。厚さ $150\mu\text{m}$ のシリコン基板にピッチ $300\mu\text{m}$ 、140個/4列の貫通穴が約8分で形成できた。繰返し加工時の円柱電極径の減少は25回の放電加工後でも $10\mu\text{m}$ 以内であった。

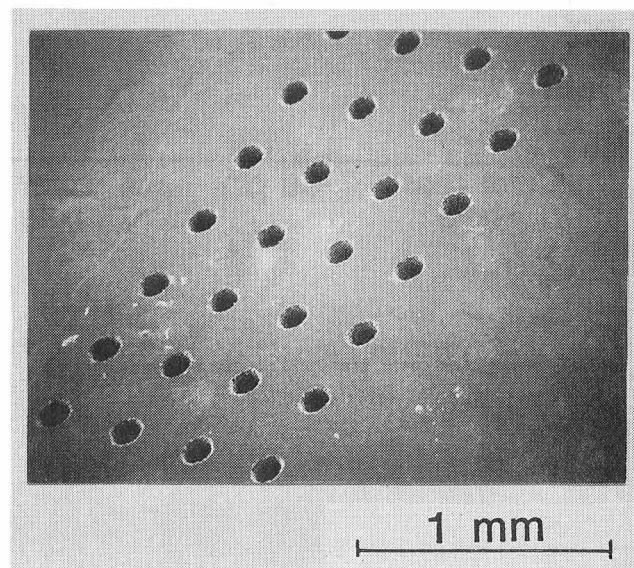


図3.42 シリコン基板に形成した貫通穴

図3.43はSi基板と銅基板にそれぞれ電極ピンで形成した貫通穴の状態を示す。Siと銅基板ともに貫通穴の側壁が溶融物で構成されている。銅基板の上の穴の周囲には多くの溶融物が付着しているのに対し、Si基板上の穴の周囲にはほとんど溶融物の付着のないことが、

相違点として認められる。また、両基板に対する貫通穴形成の所要時間は、Si基板（厚さ $150\mu\text{m}$ ）が8分程度で銅基板の半分であり、SiはCuよりも加工速度の点において加工しやすい材料であった。

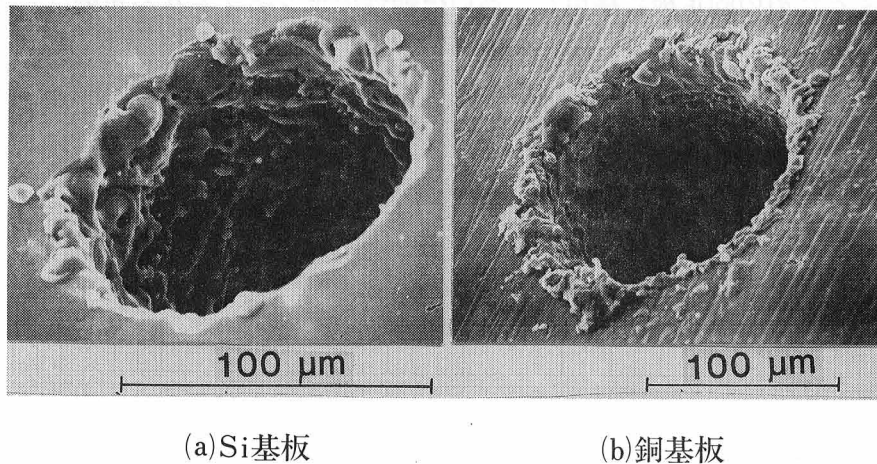


図3.43 形成した貫通穴

(d) まとめ

Si基板に放電加工により多数の貫通穴を一括形成するため、Siに対する放電電極材料の選定、基板加工用電極ピンの製作、この電極を用いたSiの放電加工特性、について検討し、次の結果を得た。

(1) Siの放電加工用電極材料としては、電極の消耗率、加工速度、加工表面の粗さの評価結果より銅が適当であること、またこのときの電流値等の適切な加工条件を明らかにした。

(2) 電極ピンの製作では、加工の効率化と各マスクの位置合せの高精度化を考慮する必要がある。このため製作工程をマーク付け加工、粗加工、細径加工とした工程設計を行い、高効率高精度の加工を実現した。

(3) Siに対する銅電極の放電加工特性として、高さ方向および直径方向の電極消耗を求めた。加工間隙は約 $5\mu\text{m}$ であり、Si基板上に形成される貫通穴の寸法は電極ピンを形成するためのマスクの穴径とほぼ同じになることを実験的に示した。これにより所定寸法の穴形成のためのマスクの設計条件を明らかにした。

以上の結果に基づいて、厚さ 150 μm の Si 基板に対して放電加工を行い、300 μm ピッチで 140 個配列した直径 100 μm の貫通穴を約 8 分間で形成できた。この Si 基板を超伝導素子実装用マイクロコネクタの組立てにおいて、一括、かつ高精度にマイクロピンをボンディングするための固定板に採用し、高い信頼性のボンディングを可能にした。

3.2.7 マイクロピン製作結果

超伝導素子実装用部品のうち、素子間接続用マイクロピンの形成、およびボンディング技術を検討し、このための工程設計を行った。主な検討内容は、ピン形状形成法、ボンディング法、およびボンディング用Si固定板の加工法である。これらの検討結果を基に、形状形成を行い基板の上にボンディングしたピン列を図3.44に示す。ピン寸法は、先端部の直径 $90\mu\text{m}$ 、高さ $175\mu\text{m}$ 、台座部の直径 $180\mu\text{m}$ 、高さ $100\mu\text{m}$ である。ピッチは $300\mu\text{m}$ であり、4列のピンが基板の上にボンディングされている。

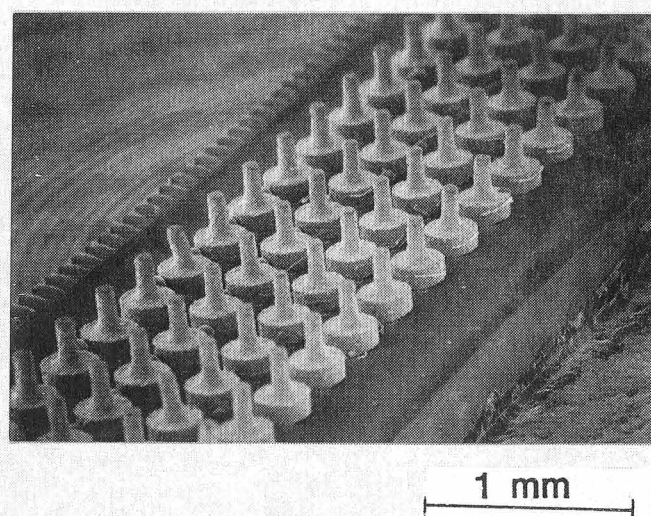


図3.44 基板上へ一括ボンディングしたマイクロピン列
(ピッチ $300\mu\text{m}$)

主な研究結果を以下に示す。

(1) ピン材料として白金を選択し、微細形状加工法として穴形成メタルマスクを電極とした放電加工法を用いた。これにより、直径 $90\mu\text{m}$ のマイクロピンの高精度、一括形成を可能にした。本ピン列の直径、位置精度はメタルマスクの精度で決まり、 $\pm 5\mu\text{m}$ の高精度化ができた。

(2) 形状加工したピンのボンディング前の固定、分離法として、ピン先端部を穴形成シリコン固定板中に接着剤で一括固定した後、支持体の銅を溶去する方法を用いた。これにより、欠損がなく、位置精度の高い固定、分離法を実現した。

(3) ピンボンディング法として、ピン底面、基板パッド上にソルダを蒸着し、双方を位置合せの後、フラックス下で加熱、密着させる方法を考案した。これにより、一括ボン

ディングを可能にするとともに、位置精度 $\pm 5 \mu\text{m}$ 、ボンディング強度30~40gf/ピンを達成した。これは、ほぼソルダのバルクの強度に相当する。

(4) 固定板として、Si基板を用いることとし、このためSiに対する放電加工用電極材料の選定、加工特性の把握を行い、高精度穴形成基板の製作を可能にした。

3.3 マイクロコネクタの直流抵抗値の測定

3.3.1 測定方法および結果

上記方法で製作したマイクロコネクタの極低温域における直流抵抗値を測定評価した。

コネクタ部の直流抵抗値の評価に用いた試料構成を図3.45に示す。ボードを中心に、上下からピンをボンディングした2枚の基板を重ね合わせ、下方の基板のケーブルパッドからワイヤボンディング等の接続ケーブルにより電気信号をとり出し4端子法で抵抗値を算

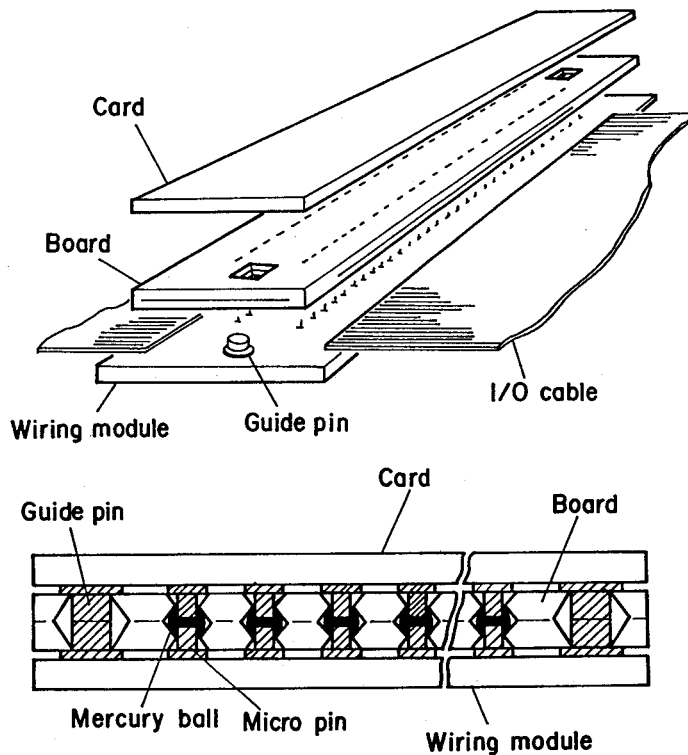


図3.45 コネクタ直流抵抗値測定用試料構成

出するものである。つまり、図3.46に示すように、コネクタ部に定電流を流しこのとき下方の配線モジュール基板上的ケーブルパッド間の電圧を測定することによりコネクタ部の抵抗値を求める。ワイヤボンディングにより引き出したケーブルはクライオスタットから常温中へ引き出し測定を行った。測定結果の一例を、図3.47に示す。液体ヘリウム中へ浸漬した直後は $20\sim 50\text{m}\Omega/\text{端子}$ と大きい値を示すが、ヒートサイクル回数の増加に伴う抵抗値の低下がいずれの測定においても見られた。例えば、別の試料につき、常温と液体ヘリウム温度間で浸漬をくり返したときの、液体ヘリウム温度でのコネクタの抵抗値の変化を図3.48に示す。1回目の液体ヘリウムへの浸漬では、抵抗値は $1\sim 16\text{m}\Omega/\text{端子}$ の値を

示すが、2回目以降の浸漬ではその値は減少し、かつ飽和する傾向を示し、 $0.7 \sim 8.5 \text{ m}\Omega/\text{端子}$ となった。浸漬回数の増加による抵抗値の変化の原因については、ピン表面と水銀との密着性の改善等が考えられる。いずれにしても、この直流抵抗値は、発熱量、電源電圧の降下、整合伝送を考慮したとき、超伝導素子実装用コネクタとして実用上使用し得るものである。

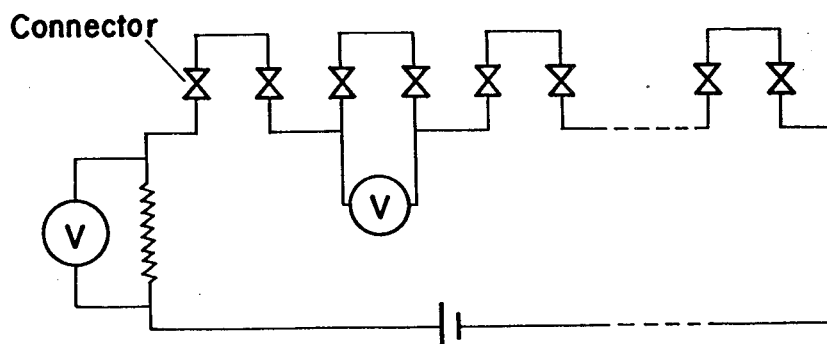


図3.46 コネクタ直流抵抗値の測定系

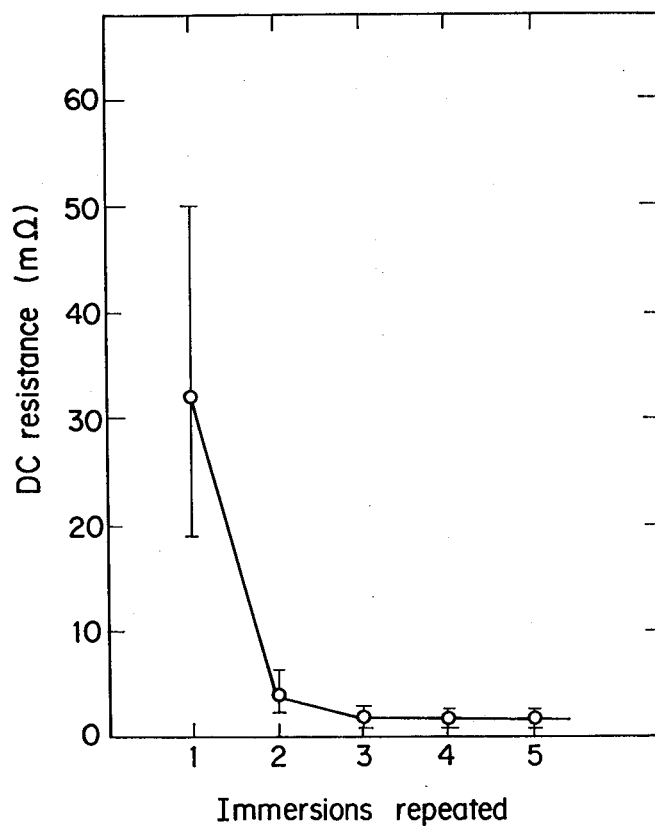


図3.47 コネクタ直流抵抗値の測定結果例

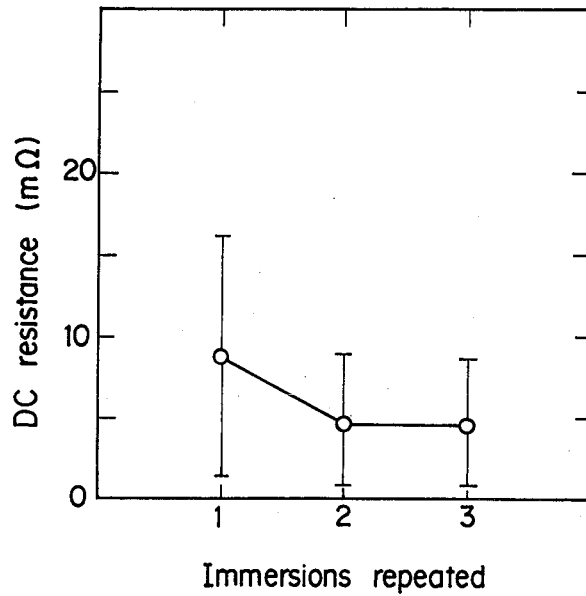


図3.48 コネクタ直流抵抗値の測定結果例

3.3.2 コネクタ抵抗値の要因

次に、マイクロコネクタ部の抵抗値の要因について考察する。マイクロコネクタ部の断面は図3.49に示す構造である。

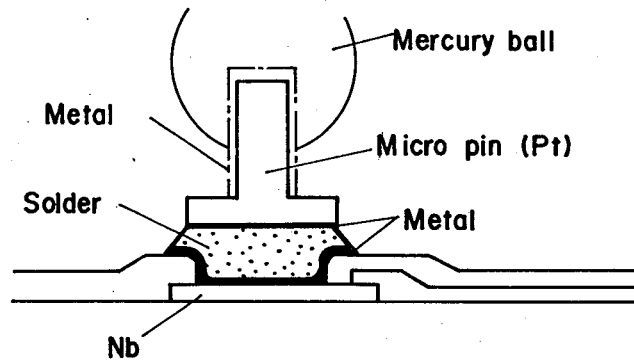


図3.49 マイクロコネクタの構成断面図

本構造における抵抗値の要因としては、(i) 構成材料のバルクの抵抗、(ii) Nbパッド界面での抵抗、(iii) ピン界面での抵抗、が考えられる。液体ヘリウム温度中では (i) は極めて小さく、(ii) は後述するようにフィレ部の接続部の抵抗値は $\mu\Omega$ のオーダーであり、ヒートサイクルでも変化がないことから、(iii) が主要因と考えられる。ちなみに、ピン界面のみの影響を評価するために図3.50に示す測定系を構成した。これは、放電加工後の銅ブロックに白金ピンが形成されたものどおしを水銀球を介して接続し、4端子法で抵抗値を測定する構成である。ここで銅ブロック、白金ピン部は液体ヘリウム温度では抵抗値は極めて小さいため、ピン界面部のみの抵抗値を測定できる。図3.51に測定結果

を示す。ここではボンディング工程がないため、抵抗値は数 $m\Omega$ の比較的小さな値となっている。白金ピンの放電加工後、有機溶剤のみの洗浄（クリーニング前）では抵抗値は大きいですが、 H_2SO_4 、 CrO_3 で洗浄後は抵抗値が下がっている。これより界面の洗浄が抵抗値に大きな影響をおよぼしていると考えられる。

以上より、コネクタの抵抗値の低減化には、ピンと水銀の界面の表面処理が重要であることが明らかになった。

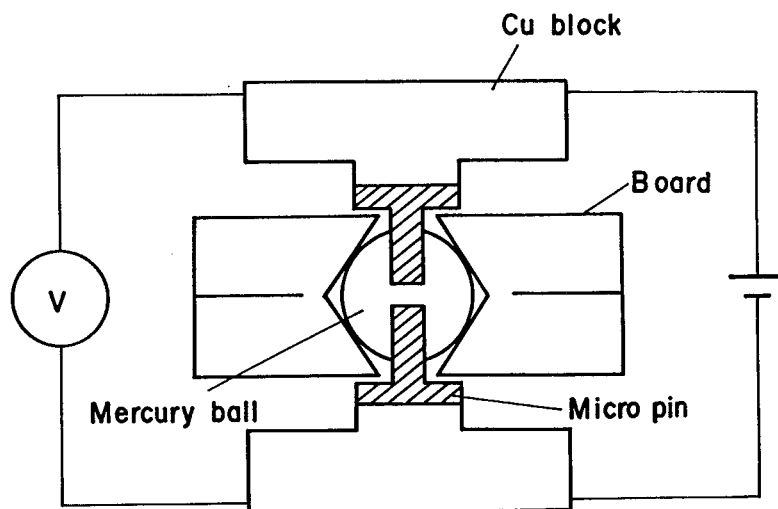


図3.50 ブロック上のピンによるコネクタ抵抗値の測定系

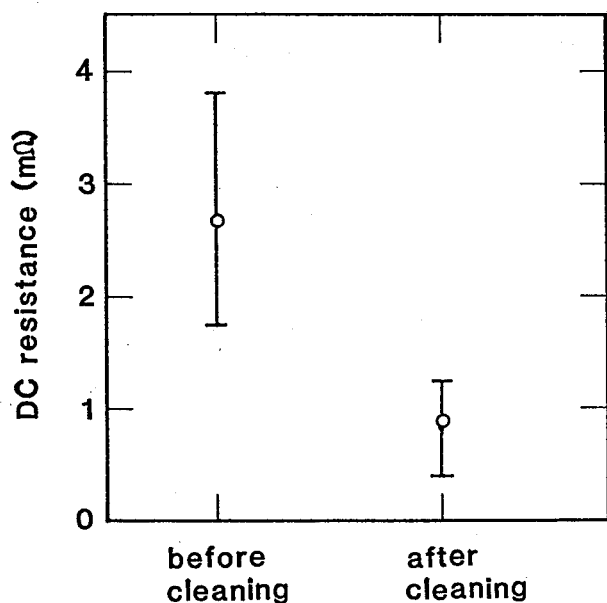


図3.51 コネクタ抵抗値へのピン洗浄効果

3.3.3 ピンと水銀の界面

コネクタ部を極低温に冷却すると、基板のそりが生じること、 -39°C での水銀の固化によるピンと水銀の固体間接触となること等のためにコネクタ部の接続信頼性が損われるおそれがある。実際に、コネクタの抵抗値を測定した際に、ピン表面に水銀とのぬれ性改善用中間金属を付着形成させない場合は、冷却の途中でコネクタの接続が不確実になることが多くあった。このため、基板のそりを拘束する支持構造にするとともに、ピン表面にぬれ性の改善のための中間金属の形成を検討し、接続の確実化を図った。ここでは、(i) ピンと接続される水銀の表面状態の変化、(ii) ピン表面に形成するぬれ性改善のための中間金属、について検討した。

まず、水銀表面が時間の経過とともに変化する様子を、偏光解析法 [318] を用いて測定した結果を図3.52に示す。偏光解析法では、入射光が物質表面で反射されたときの光の偏光状態の変化から、その物質の表面に形成された酸化物層等の膜厚をnmのオーダーで測定できる。水銀を平面上に滴下した直後の値は、 $\Delta = 132.9^{\circ}$ 、 $\psi = 37.3^{\circ}$ である。ここで、 Δ は、入射面に平行な振動成分と垂直な振動成分の反射の際の位相変化の差、 $\tan \psi$ は、

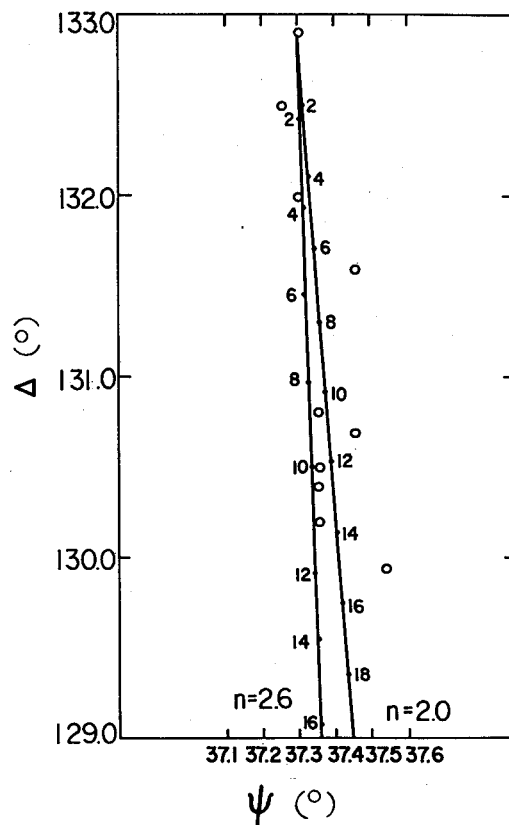


図3.52 水銀表面への膜形成状況

振幅反射係数の比である。放置時間の経過とともに、白丸 (○) に示すように、 Δ 、 ϕ のうち特に Δ の値が大きく変化していき、膜が水銀表面に形成されていくことが分かる。

図3.52では、水銀表面に屈折率が2.0と2.6の膜が形成された場合の膜厚に対するそれぞれの Δ 、 ϕ の値の変化の様子を示している。 ϕ の測定値は多少のばらつきはあるが、ほぼ屈折率が2.0に近い膜が時間とともに形成されていくことが推定される。図3.53は、この Δ の値の変化の放置時間依存性を示したものである。約48時間で屈折率2.0の膜が、厚さ約1.5nm形成されていることが推定される。この膜形成の傾向はしだいに飽和していく。

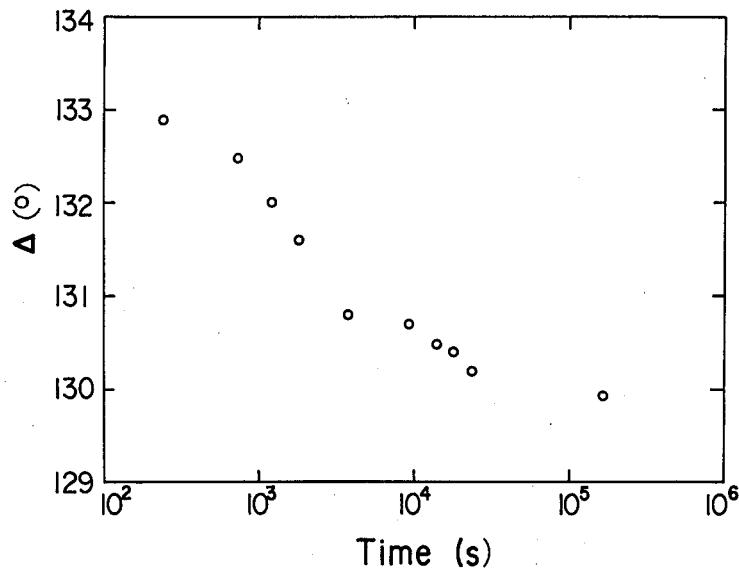


図3.53 水銀表面の経時変化

また、中間金属について材料、厚さ等の検討を行った。図3.54に、白金板上に種々の材料、厚さの中間金属用膜を蒸着した試料につき、蒸着後水銀球滴下までの放置時間に対する、水銀球の接触角を示す。接触角が小さいほどぬれ性が良好である指標である。これから明らかなように、水銀滴下までの放置時間が長いほどぬれ性はしだいに悪くなり、 3×10^3 s をすぎたからは特に悪くなる傾向にある。金膜の場合、厚さが薄いと滴下した水銀とアマルガムを形成するが金膜が水銀にとりこまれて完全にぬれず、接触角はあまり小さくならず、厚さが300nm程度になるとぬれ性は良好であると言える。材料がパラジウムの場合は、金膜よりもぬれ性は悪く、さらに白金に金膜を30~300nmの厚さ蒸着した後に熱処理して金を白金中に拡散させた試料は、一層ぬれ性が劣っている。一方、白金の上にパラジウム、さらにその上に金を各100nmずつ蒸着した試料は、金厚さ300nmの膜とほぼ同程度のぬれ性を示している。以上より、蒸着してから放置時間が長い場合には、表面への汚れ等の付着の影響と推定される表面状態の変化により、ぬれ性が悪くなることが明らかとなった。また、付着する膜厚が薄い場合には水銀とアマルガムを作った残りの水銀と白

金とのぬれ性が影響することも明らかとなった。

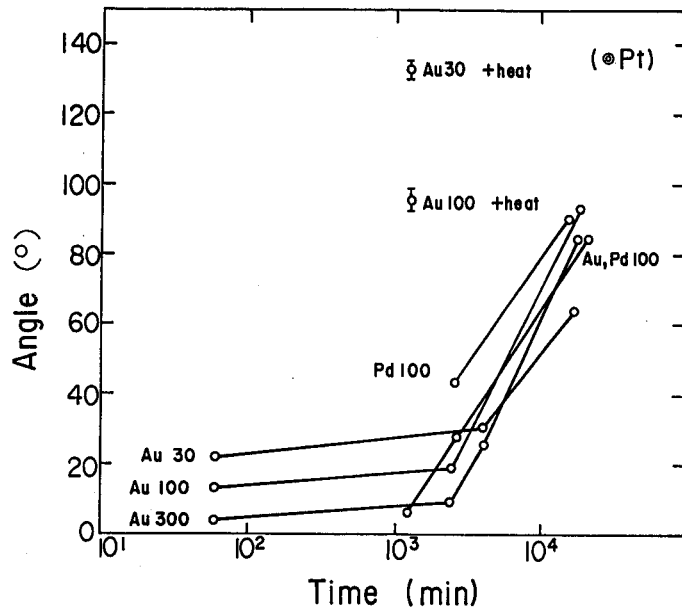


図3.54 水銀接触角の、膜放置時間依存性

次に、種々の材料・厚さの膜につき、水銀を膜上に滴下した後の放置時間による接触角の変化を図3.55に示す。ここで滴下した時の接触角の初期値は、蒸着後放置してぬれ性が悪くなった表面についての測定値である。蒸着膜については、水銀滴下後の放置時間の経過とともに接触角は下がり、ぬれ性が良くなっていく状態が明らかである。一方、金を白金中へ熱拡散させた試料は、徐々に接触角が下がっていく。蒸着膜についてはいずれも

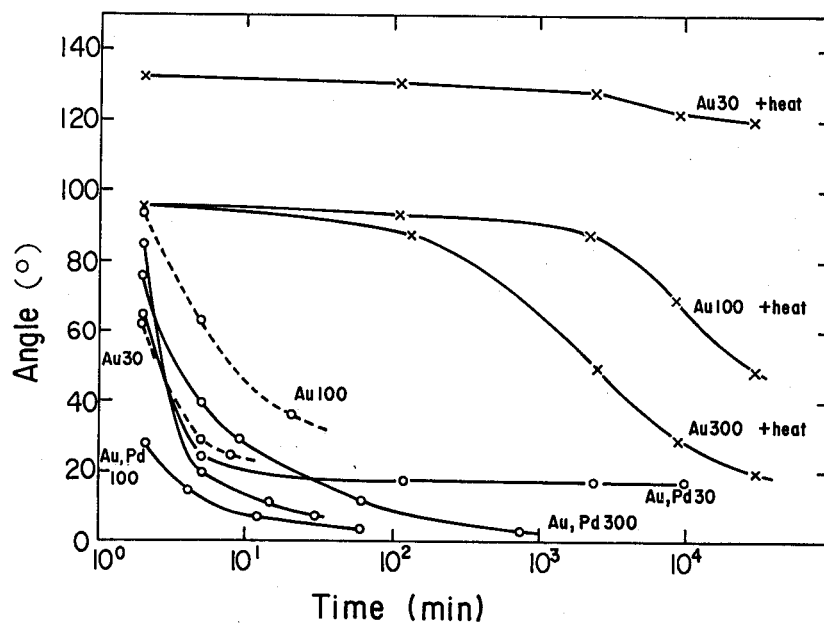


図3.55 水銀滴下後の、接触角の時間的变化

約1時間で飽和する傾向にあり、これより実際の使用に当っては、コネクタ接続前に1時間程度水銀中に浸し、ぬれ性を改善させた後に使用することが望ましいと考えられる。

以上の検討結果をもとに、付着する膜厚に対する接触角の変化をまとめたのが図3.56である。測定値は、いずれも、蒸着直後に水銀を滴下したか、又は水銀滴下後充分放置した後の、ぬれ性が良好な場合についての値である。これより、金膜では300nm、金とパラジウム膜では各100nm、の厚さ以上であればぬれ性が良好な状態であることがわかる。

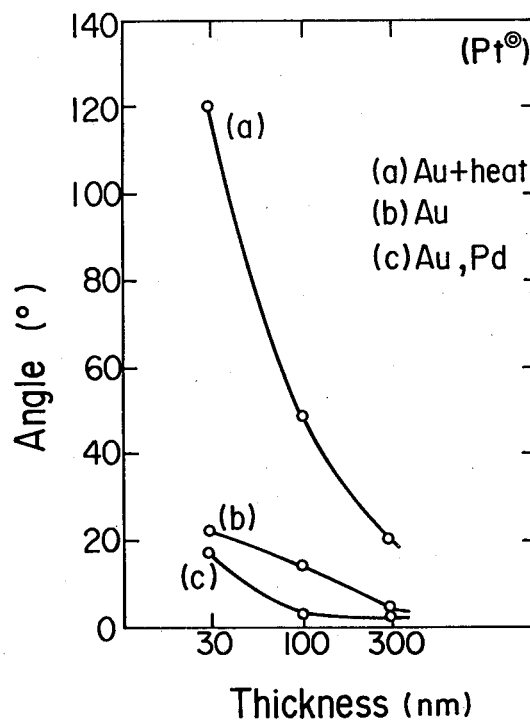


図3.56 水銀接触角の、中間金属膜依存性

一方、一度アマルガムを形成した試料を抜きさしたした場合の、再使用の可能性を検討した。検討方法としては、一度水銀を滴下してアマルガムを形成した表面につき、アマルガムを強制的にふき取り、再度水銀を滴下してぬれ性を評価するものである。金の場合、上記評価では、アマルガムが下地の白金から容易に取れ、下地の白金が露出してぬれ性は悪くなった。また、長時間後には金はすべて水銀とアマルガムを作り下地の白金に到達し、抜きさしてぬれ性が悪くなるおそれ考えられる。一方、パラジウム上に金を形成した場合は、アマルガムは下地のパラジウムと強固に付着し、取れないために、再度水銀を滴下した場合はぬれ性が良好な状態を維持していた。また、この場合、アマルガムが下地のパラジウムと強固に付着しているだけでなく、金がすべてアマルガムとなっても下地のパラジウムはアマルガムを作りにくいので充分再使用に耐えると考えられる。

以上の検討結果より、白金上にパラジウムと金を各100nm以上付着し、コネクタ接続に

当たっては、1時間水銀にぬらした後に接続することとした。

その結果、この中間金属を付着形成したピンについては、冷却時に、接続の不確実は生じることなく、信頼性の高い接続が可能となった。

3.4 結論

超伝導素子実装用部品のうち素子間接続用マイクロコネクタに必要とされるコネクタピッチ、寸法等を算出し、その製作技術を検討するとともに、製作したコネクタの極低温での電気的特性を評価した。製作技術の主な検討内容は、マイクロソケットについては、高精度ソケットの一括形成法、水銀注入技術である。また、マイクロピンについては、ピン形状形成法、一括固定、分離法、ボンディング法およびSi固定板の製法である。コネクタの電気的特性としては、直流抵抗値を測定評価した。

主な結果を以下に示す。

- (1) マイクロコネクタピッチとしては、構成素子、計算機規模、遅延時間等を勘案して、 $300\ \mu\text{m}$ 程度のピッチを実現する必要があることを示した。
- (2) (100)面Siウェハに対し、フォトリソグラフィ技術と異方性エッチング技術により、従来の機械加工では困難な三次元形状部品の高精度加工が実現できることを示した。本技術により、高精度($\pm 3\ \mu\text{m}$)の貫通穴の形成を可能にした。本技術は、各種三次元形状の部品に対し広く適用可能な汎用技術である。
- (3) ソケット端子ピッチの高密度化のために、ダブルテーパ方式で、かつ薄板化したSi基板を用いることとし、表裏面からエッチングを行う2段階プロセスを考案、試行した。これによりピッチ $300\ \mu\text{m}$ の高密度ソケット基板の製作を可能にした。
- (4) 水銀の表面張力による密着力を利用した水銀球の転移による、ソケットキャビティへの水銀の微量定量注入法を考案し、これを応用した所定量(直径 $210\ \mu\text{m}$)の高精度注入を可能にした。また、この原理に基づき高精度自動注入装置を実現した。
- (5) この水銀注入基板を高精度に接着し、ボードを製作した。本ボードを液体ヘリウム中に浸漬した結果、ボードの剝離、割れ等は全く認められなかった。
- (6) ピン材料として水銀とアマルガムを形成しにくい白金を選択した。微細形状加工法として、穴形成メタルマスクを電極とした放電加工法を用いることにより、直径 $90\ \mu\text{m}$ の微細径マイクロピンの高精度、一括形成が可能であることを示した。本ピン列の径、位置精度はメタルマスクの精度で決まり、 $\pm 5\ \mu\text{m}$ の高精度化を達成できることを示した。
- (7) 形状形成したピンのボンディング前の固定、分離法として、ピン先端部を、穴形成した固定板中に接着剤で一括固定した後、支持体の銅を溶去する方法を用いた。これに

より欠損がなく位置精度の高い固定、分離法を実現した。

(8) 上記のピン固定用基板としては、そりが少なく薄板化できるSi基板を用いた。このとき、低比抵抗の基板を用いることにより通常の条件で放電加工が可能であることを示すとともに、加工条件の最適化を図って高精度穴形成に適用した。

(9) ピンボンディング法として、ピン底面、基板パッド上にソルダを蒸着し、双方を位置合わせの後、フラックス下で加熱、密着させる方法を考案した。これにより、一括ボンディングを可能にするとともに、位置精度 $\pm 5 \mu\text{m}$ 、ボンディング強度30~40gf/ピンを達成した。

(10) ピン表面に金-パラジウムの間接金属を付着形成して、水銀とピン表面のぬれ性を改善することにより、極低温域で確実な接続ができることを示した。

(11) マイクロコネクタの液体ヘリウム温度域での直流抵抗値は、一~数十 $\text{m}\Omega$ の値をもつことを示した。本値は実用上問題ない値であり、本コネクタが実用に使用し得ることが明らかとなった。

【参考文献】

- [301] J.B.Price: Semiconductor Silicon-1973, (1973) 339
- [302] 石田晶、柳川文彦、吉清治夫編: 超伝導集積回路、電子通信学会 (1983) 185
- [303] 早川尚夫 編: 超高速ジョセフソンデバイス (培風館)、(1986) 308
- [304] 例えば、D.B.Lee : J.Appl.Phys., 40, 11 (1969) 4569
R.M.Finne et al. : J.Electrochem. Soc., 114, 9 (1967) 965
- [305] A.V Brown: IBM J.Res. Develop., 24,2 (1980) 167
- [306] 飯山重幸ほか: 昭和51年度精機学会秋季大会学術講演会講演論文集 (1976) 5
- [307] S.K.Lahiri et al. : IEEE Trans. CHMT-5, 2 (1982) 271
- [308] 小林昭: 精密機械、37,1 (1971) 1
- [309] 鈴木淳平、大平文和、小高勇 : 昭和58年精機学会春季大会講演論文集(1983)
585
- [310] 大平文和、鈴木淳平、竹内儀男: 昭和58年精機学会秋季大会講演論文集(1983)
135
- [311] 鶴見重行 他: 昭和58年度電子通信学会論文集、2 - 118
- [312] P.W.H.Schuessler et al:IBM J.Res.Develop.,16 (1972) 592
- [313] Y.Takeuchi et al:J.Appl.Phys.,54,10 (1983) 6053
- [314] 竹内善明 他: 昭和58年度信学会総合全国大会、No.133
- [315] 藤原幸一 他: 昭和58年度信学会部門全国大会、No.137
- [316] 藤原幸一 他: マイクロ接合研究会資料 (溶接学会)、MJ-12-83, (1983)
- [317] 藤原幸一 他: 日本金属学会講演概要 (1984. 4月) 95
- [318] 例えば、木下、横田: 応用物理、34, 11 (1965) 782

第4章 実装部品の接続技術

4.1 配線基板接続技術

カードとフット基板の配線を接続するために、各基板の配線パターンにソルダパッドを設け、各ソルダどおしをボンディングすることにより接続する方法を検討する。

4.1.1 必要条件

配線基板接続における必要条件としては、以下の2点があげられる。

- (i) フット基板とカード基板とを垂直に接続すること。
- (ii) 各基板の配線パターンを高密度で信頼性良く接続すること。

この条件を考慮して検討した技術内容の詳細を以下に述べる。

4.1.2 基本工程の設計

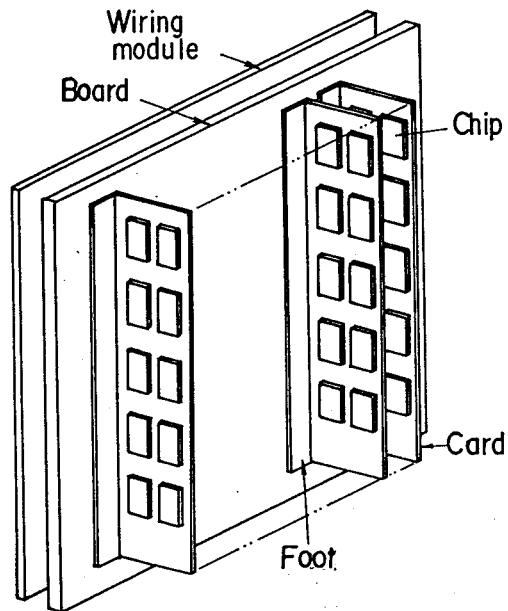
図4.1の構成において、カード基板はボード基板に垂直に実装される。このため、ピンを植立したフット基板と、カード基板とを垂直に固定しパターンを接続する技術が必要となる。そのために、各基板の配線パターンの一部にソルダパッド（フィレ部と呼ぶ）を設け、各ソルダどおしをボンディングする方法を検討した。カード、フット基板の配線接続部の詳細を図4.2に示す。カードとフット基板上の配線を交差部で微小ソルダパッド部により接続する構成である。

基板接続（ピンボンディングも含む）は以下の工程とした。

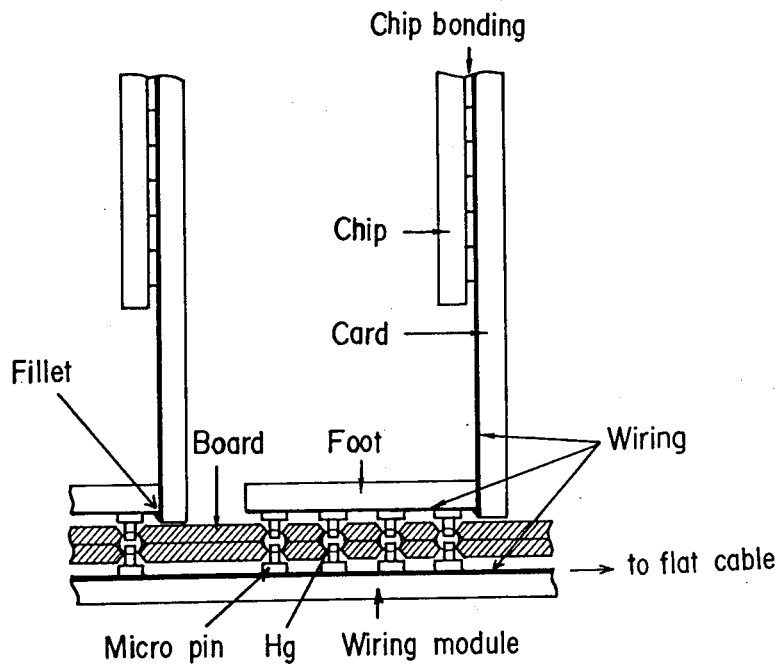
- (i) 各基板の配線パターン上への、ソルダパッドの作成、
- (ii) ダイシング、
- (iii) ボンディング治具への吸着固定、
- (iv) 基板のソルダパッド部どおし、およびピンソルダパッド部とピン固定板の位置合せ、
- (v) 治具のヒーターでの昇温によるソルダリフロー、
- (vi) フラックス流入状態でのピンのソルダボンディング、
- (vii) 保持の後、水冷、降温、
- (viii) 吸着解除、基板の洗浄。

ダイシングに際しては、各基板に配線パターン形成時に設けたダイシングラインを高精

度に切断した。切断にはディスコ社製のダイシングマシンを用いた。特に、フット基板は、フィレ部ボンディングのための蒸着溶ダの中心部を切断し、基板のエッジに溶ダが存在するよう留意した。



(a)



(b)

図4.1 マイクロコネクタによる超伝導素子の実装構成法

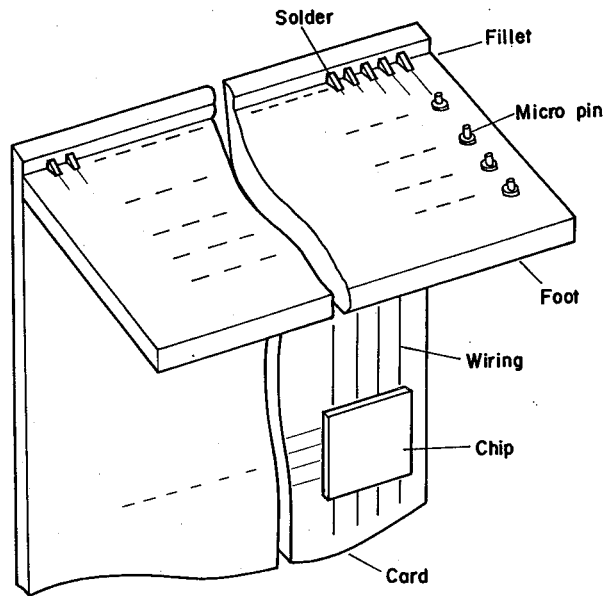


図4.2 カード、フット基板接続部の詳細

4.1.3 位置合せ、ソルダボンディング技術

ここで用いるボンディング用治具を図4.3に示す。カード、フット基板をそれぞれ治具の基準面へ真空吸着し、ソルダパッドの位置合わせの後、昇温させてソルダを溶融させ、ボンディングを行う構成である。本治具中には円柱形ヒーターが埋めこまれており、また、基板の近傍で温度を測定できる。後述するように、チップボンディングにおいては、ピンボンディングよりも低い融点(60℃)のソルダを用いるが、このソルダは空气中で高温(120℃以上)にさらされるとボンディング強度がそこなわれる。そのため、このフィレ、ピンボンディングにおいては、このチップボンディング部に空気がふれないよう、不活性ガス(窒素ガス)を流入させながらボンディングできる構造とした。各基板は寸法誤差±10μm以内に高精度にダイシングされているため、本治具も各つきあて部を高精度に加工し基板の外形をつきあてることにより所定の位置合せが可能な構造にした。カード、フット基板上の配線の位置合せ誤差が10μm程度あった場合でも、フィレ部のソルダパッド部での接続上の問題はなく、各パッドのソルダは確実にボンディングされる。

ボンディングの詳細な工程は次の通りである。まずカード基板を吸着し、所定の位置につきあて固定する。次に、フット吸着ブロックを、カード吸着ブロックと合体し、ねじで固定する。このフット吸着ブロックにフット基板を吸着し、端面をつきあてて概略の位置

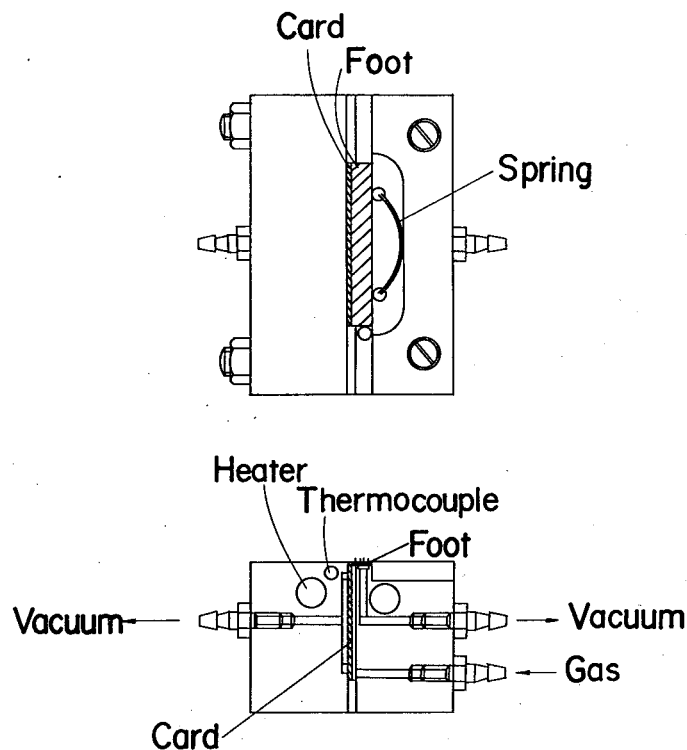


図4.3 ピン、フィレ用ボンディング治具

合せを行う。この後、各パッド部どおしの位置合せが確實でより精密であるように微調整を行い、フット側からバネでカード側に押しつけて位置合せを完了する。

パッドへの高密度微細ソルダバンプ形成 [401] に際しては、メタルマスクを介して、表面のスパッタクリーニング、および密着性向上のための中間金属の蒸着を行った。市販のロジン系フラックスは、融点 150℃以下の低融点ソルダには効果がなく、またアミン系水溶性フラックスは、配線損傷、ウスカ発生等の問題があったため [402]、新たに開発したキレート系フラックス [403] を用いた。これにより、ピン、フィレ、およびチップのボンディング強度は所定のものが得られた。

ピン、フィレのボンディング後のカード、フット基板は、フィレ部のソルダのみで接続されており、機械的には弱い構成になっている。そこで、このL字形接続部をフィレのソルダ接続部と逆の側から接着剤で補強することとした。この補強を行うことにより、後の種々の工程や、ハンドリングにおいても欠損等の問題を防ぐことができた。今後は、カードの両面にフットを接続して機械的強度を増す構成、あるいは、L字形の構成にせずに、直接カードをモジュールに接続する構成 [404] も検討を行う必要がある。

以上の方法により、ピン、フィレ部をボンディングしたカード、フット接続基板の製作を可能にした。

4.1.4 製作結果

以上の方法によりボンディングしたピン、フィレ部を図4.4 に示す。ピンピッチは $300\ \mu\text{m}$ 、フィレピッチは $100\ \mu\text{m}$ である。ピン寸法は先端部の直径 $90\ \mu\text{m}$ 、高さ $175\ \mu\text{m}$ 、台座部の直径 $180\ \mu\text{m}$ 、高さ $100\ \mu\text{m}$ であり、寸法のバラツキは $\pm 5\ \mu\text{m}$ である。また、ピンのボンディング位置精度もピッチ $300\ \mu\text{m} \pm 5\ \mu\text{m}$ である。位置精度については、本方法では、ピン形成、固定板穴形成等の工程において、すべての加工・組立の基準として高精度メタルマスクの穴寸法を用いることにより、高い精度を確保することができた。

図4.5 に、製作した、カード、フット接続基板を示す。寸法は、カードが $16\text{mm} \times 12\text{mm}$ 、フットが $16\text{mm} \times 2\text{mm}$ である。カードにはチップが4枚フリップチップボンディングされる構成である。フット上のピンは、140本/フットであり、フィレは120ヶ所/カードである。

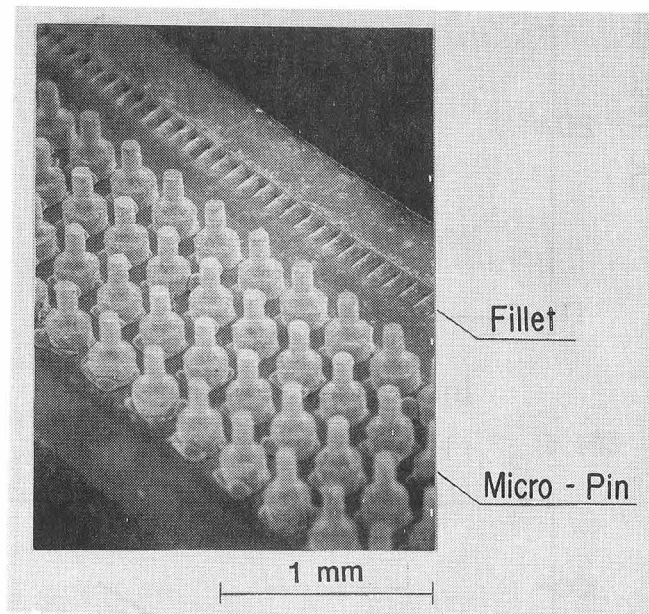


図4.4 ボンディングしたピン、フィレ部

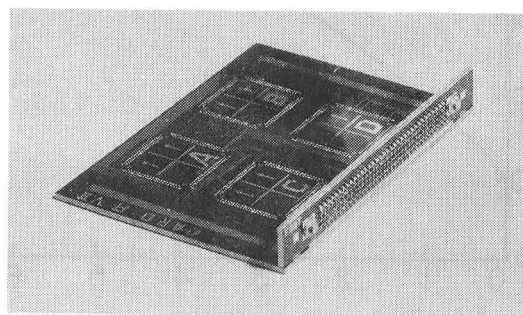


図4.5 カード、フット接続基板

4.1.5 電気的特性測定

上記方法で製作したフィレ部の直流抵抗値を測定、評価した。直流抵抗値の、液体ヘリウムへの浸漬回数依存性を調べた結果の一例を図4.6に示す。同じ基板から切り出した試料においても抵抗値が異なり、(b)では100mAの電流を流しても抵抗値は検出されなかった。(a)の試料の電流-電圧特性を図4.7に示すが、電流が20mA以下では同様に抵抗値は検出されなかった。フット・カード基板接続のフィレ部の断面図を図4.8に示す。

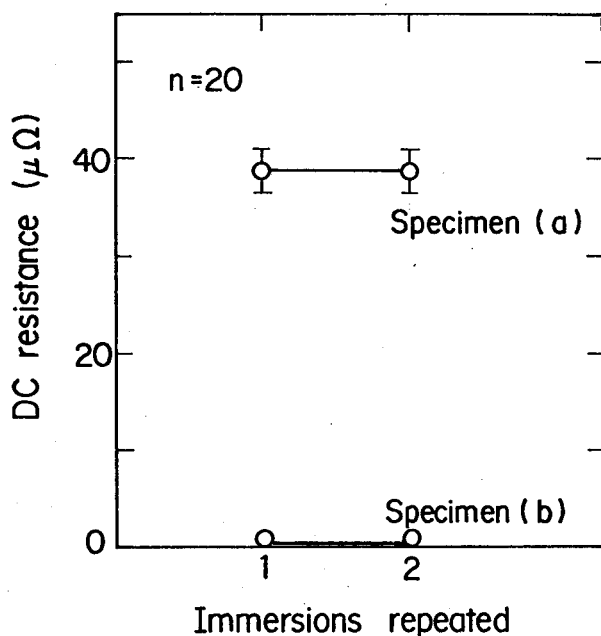


図4.6 フィレの直流抵抗値の測定結果例

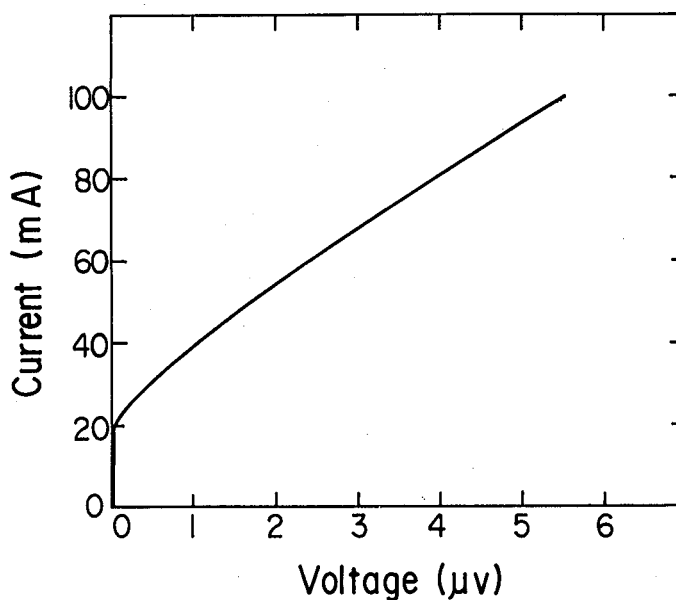


図4.7 フィレのI-V特性の例

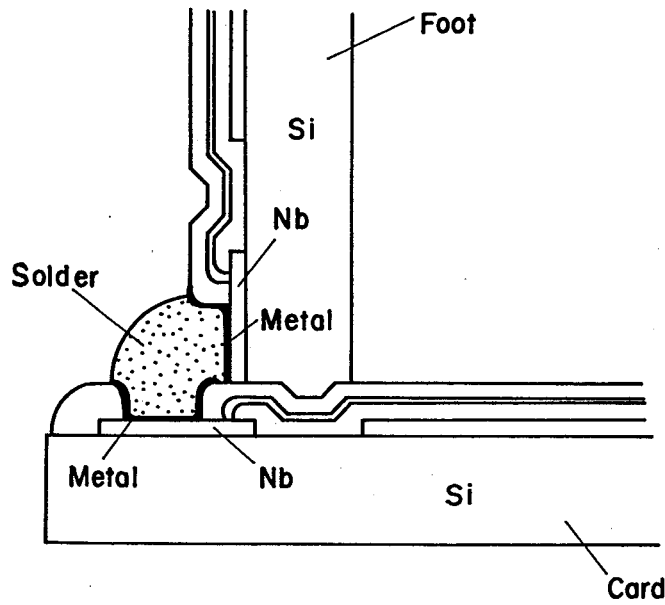


図4.8 ワイレの構成断面図

超伝導配線がNbパッド、中間金属を介してソルダで接続される構成である。抵抗値が検出されない原因は、薄膜形成プロセスにおいて中間金属にピンホールがあり、ソルダとNbが直接接続されている部分があるためと推定される。いずれにしても、これら抵抗値は、極めて小さい値であり、実用上、全く問題にならない値であることが明らかになった。

4.2 ケーブル接続技術

4.2.1 必要条件

超伝導素子実装体を外部ケーブルと接続する場合にも、コネクタと同様に接続信頼性、高密度実装性が必要条件である。ここで要求される端子ピッチは現用の各種コネクタに比べ微細化が要求される。このため、通常用いられている接点バネ構成によるコネクタでは設計が難しく、よりシンプルな構造によるコネクタの実現が望まれる。

4.2.2 接続法の基本構成

上記要求条件を満たすため、図4.9 に示すように、配線板上に微小径の金属球を設置し、その上からフラット上に形成したケーブルを押し付け保持する、いわゆる塑性接触コネク

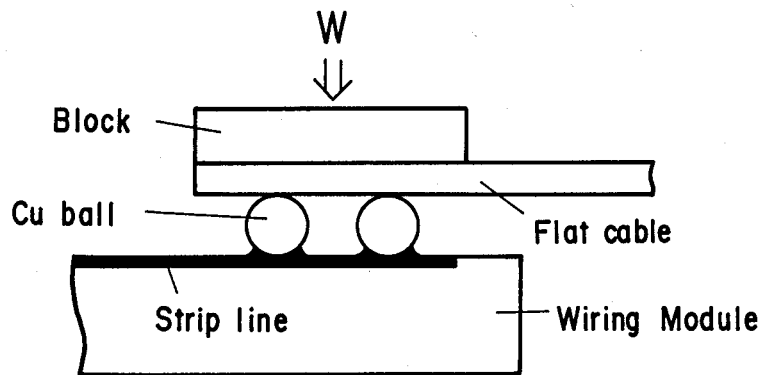


図4.9 ケーブルとボールによる接触型接続法

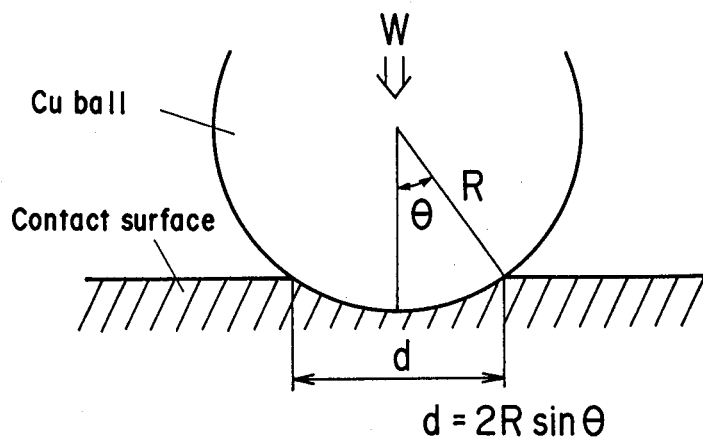


図4.10 ケーブルとボールの接続部における接触モデル

タ構成を取り上げ、モデル的予備検討を行った [405]。ケーブルはポリイミド材の上に銅の配線パターンを形成し、ボールは直径が270 μm の銅製で基板の上にソルダでボンディングしている。ケーブル配線と銅ボール表面には厚さ2 μm の金めっきを施している。図4.10に示すように、球状接点を軟質の平板に押し付け、平板接点に塑性変形を生じさせる場合、荷重 W と平板接点変形量の関係を求める。

まず、押しつけ力 W は、接触面 ds 部分における垂直方向の力と釣り合っているから、

$$W = \int_0^\theta \mu P_y \sin\theta ds + \int_0^\theta P_y \cos\theta ds \quad (4.1)$$

$$\text{ここで、} ds = 2\pi R \sin\theta R d\theta \quad (4.2)$$

あるから、式(4.2)を式(4.1)へ代入して、計算すると、

$$\int_0^\theta \mu P_y \sin\theta ds = \pi R^2 \mu P_y (\theta - \sin 2\theta / 2) \quad (4.3)$$

$$\text{また、} \int_0^\theta P_y \cos\theta ds = \pi R^2 P_y (1 - \cos^2 \theta) \quad (4.4)$$

(4.3)、(4.4)より式(4.1)は下記の通りとなる。

$$W = \pi R^2 P_y \{ \sin^2 \theta + \mu (\theta - \sin 2\theta / 2) \} \quad (4.5)$$

ここで、 R は金属球半径、 P_y は平板接点材料の降伏応力、 μ は接触面のまさつ係数である。

予備実験として、球列の上から負荷をかけ変形させたときの、荷重と球の圧痕径の関係を測定した。図4.11は、このモデルコネクタ構成におけるケーブルの荷重変形特性を示し

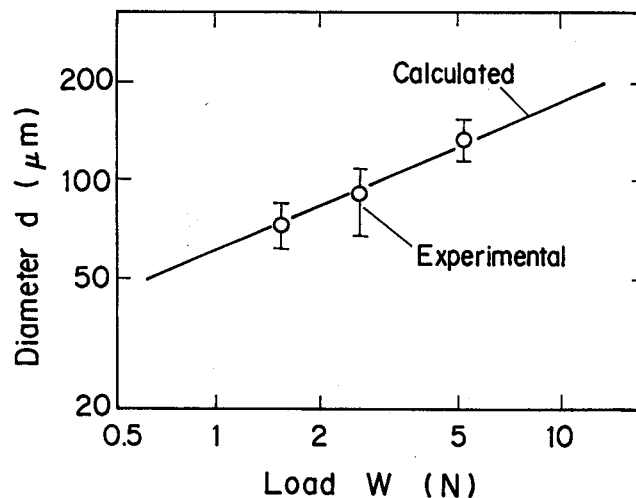


図4.11 ケーブルとボールの接続部における、圧痕径の負荷依存性

たものである。実験値は、式(4.5)において、金の降伏応力値 $P_y = 294\text{MPa}$ 、 $\mu = 0.5$ で計算した結果と良好な一致を示しており、本モデルコネクタにおける接触機構は定性的に式(4.5)で近似できると考えられる。

塑性接触コネクタにおける重要な課題は、各部寸法公差が接触特性の安定性に与える影響をいかに配慮するかという点にある。そこで、各部寸法公差の集約値を平板接点に生じる圧痕深さのばらつきに置き換えて考える。初期における球の高さの差を主要因とする圧痕深さのばらつきが $10\mu\text{m}$ 程度存在すると想定した時、式(4.5)から、安定な接触特性を維持する上で約 2.45N の押し付け力が必要であると算出できる。これらの結果をもとに、ねじで締めつけて負荷を与える構成とした。本構成モデルを液体ヘリウムへ浸漬し、その接触抵抗値を測定した。その結果、液体ヘリウム中においても導通を確認でき、極低温域において高密度な接続を行えるコネクタ構成の実現の見通しを得た。

以上の予備検討結果をもとに図4.12に示すような構成でケーブルと基板との接続を行うこととした。配線モジュール端面上に微小径の金属球を設置し、その上からフラット状に形成したケーブルを押しつけ、保持する構成である。

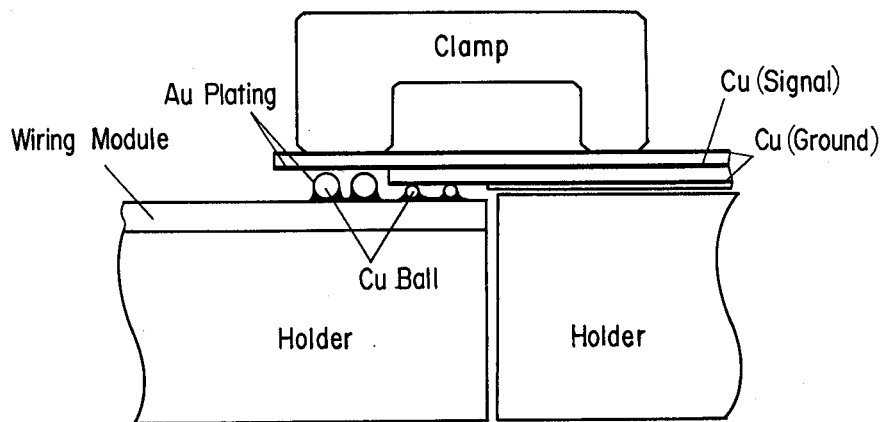


図4.12 ケーブルの接続構成法

フラットケーブル [406] 上には、信号用およびグランド用パターンを2層に形成し、これを配線モジュールパッド上に溶ダボンディングした銅ボールに圧着させる。ケーブルの段差分を考慮して、信号用、グランド用ボールの径を決定した。

なお、この種のフラットケーブルは既に IBMから報告されている [407] が、それはマイクロストリップ線路構造であり、外部からの雑音遮蔽が不完全である。これに対して、図4.13のように両面遮蔽構造のストリップ線路により特性の改善を図っている。本実験においては、以下このケーブルを用いて測定、評価を行った。

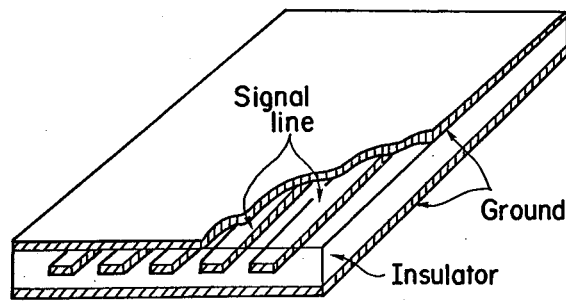


図4.13 フラットケーブルの構造

4.2.3 接続用ボールボンディング技術

上記ケーブルと基板の接続に用いる微小径ボールのボンディング法を検討した。ボールは、信号用とグランド用の2種類があり、ケーブル構造に起因する段差を考慮して、それぞれ、直径 $270\ \mu\text{m}$ と $150\ \mu\text{m}$ のボールを使用した。各々は、接続の信頼性向上のために2列ずつボンディングする。このため、ボール径を考慮した4列のダブルテーパ穴形成シリコン基板 [408] を製作し、ボールの位置決め、およびボンディング時の押さえ用基板として用いた。

ボールボンディング工程は以下の通りである。

(i) ダブルテーパの穴をもつ押さえ用基板に薄く接着剤を塗り、基板の各穴に銅ボールを載置する。(ii) 配線基板上に設けた位置合せマークを基準に、ボールを載置した押さえ用基板を配線基板上にとりつける。(iii) これに負荷をかけ、基板全体をパッドのソルダの融点まで昇温し、フラックスをソルダ部に流入させる。(iv) 加熱停止後、水冷して、有機溶剤中に基板と押さえ板全体を浸漬し、押さえ板等をとりはずした後、超音波洗浄を行う。

本工程において、ボンディング時の加熱とフラックス流入等の条件によりボンディング状態に差が見られた。つまり (iii) の工程において、高温でフラックスにさらしている時間が5分以上と比較的長い場合は、ソルダがボールの表面全体を包み下半分は厚くソルダがつき、またパッド上のソルダは薄くなった。(図4.14 (a))。一方、昇温時間を短くし、フラックス供給から加熱停止までの時間を短くした場合は、ソルダがボール全面をおおうことはなく金膜がボール上半面にあり、接続上好ましい状況である。(図4.14 (b))。また、パッド上のソルダも薄くならず、ボンディング強度の点でも望ましい状態に

出来ることが明らかになった。

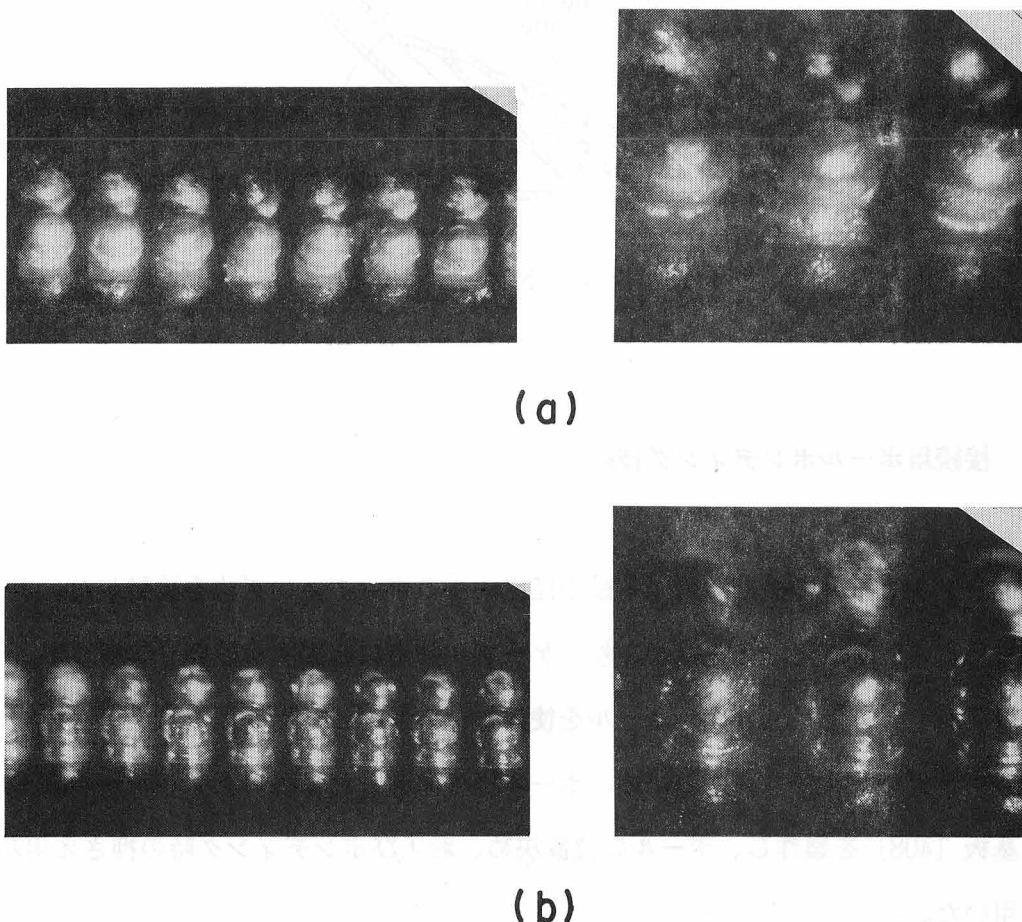


図4.14 ソルダパッド上へボンディングしたボール列 (ピッチ400 μ m)

ボンディング用のフラックスについても検討した。ボールをボンディングする基板には、ボールだけでなく配線モジュール用ピン列がボンディングされる。ピンボンディング用ソルダは 117 $^{\circ}$ C の融点のものを用いる。ピンとボールのボンディングを同時に行うことは難しいためピンを先にボンディングする工程とした。このとき、一度 140 $^{\circ}$ C 程度に空气中で昇温すると、ボールボンディング用ソルダ (融点60 $^{\circ}$ C) が影響を受け、十分な強度を得ることが出来ない。図4.15に、ソルダパッド上にボンディングしたボールのボンディング強度の測定結果を示す。対象は、直径270 μ m のボールであり、140 $^{\circ}$ C 程度の高温に空气中でさらしたものである。(a) は酒石酸を主成分とするフラックス [409]、(b) はキレート系フラックス [403] を用いた場合である。酒石酸を主成分とするフラックスを用いることにより、十分な強度を得ることができた。充分ボンディングされた場合には、

せん断強度で22~25gf/ボールであり、超音波洗浄にも充分耐えるものである。また、せん断破壊試験を行った結果、破壊は常にソルダ内部で起こることからも、ボンディングは確実に行われていることがわかる。このとき SiO₂保護膜がダメージを受けるおそれが考えられたが、短時間しか昇温しないこと、洗浄が容易であることから特に問題となるダメージは生じなかった。

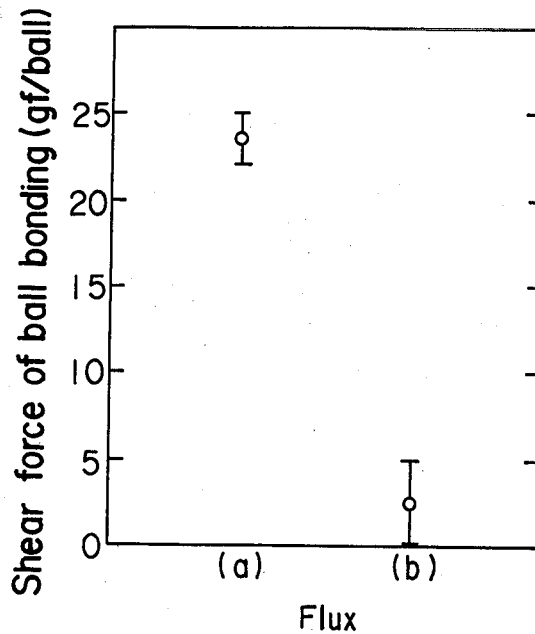


図4.15 二種のフラックスによる、ボールのボンディング強度

4.2.4 ケーブルとりつけ法

ケーブル接続法 [405] は以下の通りである。ホルダの位置合せ用ピンに対し、ケーブル端部に高精度に形成した穴を挿入することにより、ホルダ上の配線モジュールと、ケーブル配線パターンとの位置合せを行う。この後、ケーブル上方からブロック治具で押圧し、すべてのパッドの導通が確実になるまでネジ締めによる押さえを行う。これにより信頼性の高い接続を実現できた。このとき、ケーブル側は下地のポリイミドが変形しやすいため、押さえの不均一によるボールの高さ方向の変化や前述したボール径に起因する高さのばらつきがあった場合でも、その変化に追従して変形する。これにより、高さ方向の変化はあっても接続は確実に行えた。

4.2.5 製作結果

図4.16に、ソルダパッド上にボンディングされた4列のボール列を示す。ピッチは $400\ \mu\text{m}$ である。

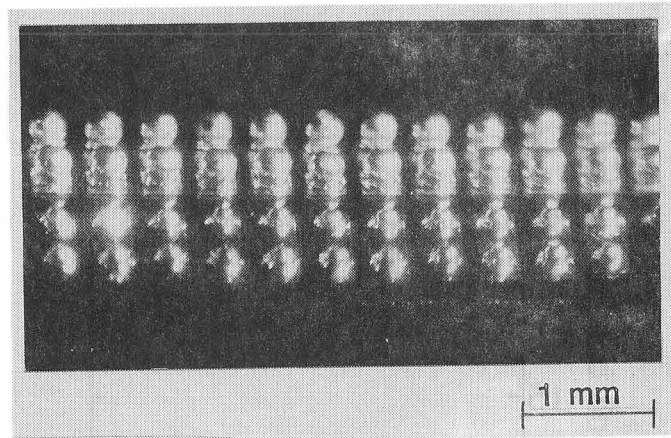


図4.16 基板上にボンディングした4列のボール

ここで、ボールの平均寸法とその分布、およびボールの位置精度を測定した。その結果、ボンディング前のシリコン押え板中のボールの高さ方向のばらつきは $15\ \mu\text{m}$ 程度であったが、配線モジュール基板へのボンディング後の高さのばらつきは $10\ \mu\text{m}$ 以内に収まっていた。これはもとのボールの寸法のばらつきとほぼ同程度であった。また、位置精度も同程度であり、これより、押え板中のボールの高さ、位置精度は、加熱ボンディング時に押え板の穴側面により強制修正されることがわかる。

4.2.6 電気的特性測定

予備実験における I/O ケーブルと配線モジュール上のボールとの接続抵抗値の測定結果を図4.17に示す。コネクタ当りの信号線数は50本、そのピッチは $400\ \mu\text{m}$ である。ここでは、ケーブルとボールの接続部の抵抗値は初めは小さいが、ヒートサイクルで大きくなり一部オープンとなる接続部があった。この原因としては、ホルダのケーブル押えネジがヒートサイクル時にゆるんでいることが分かった。このため、押さえねじを改良してしめ直すことにより導通が確実になった。

このときの接触部の抵抗は平均 $1.6\ \text{m}\Omega$ でケーブルのインピーダンス $50\ \Omega$ に比べて充分小さい。また 400 回以上のヒートサイクルに対しても安定な特性を示し、充分実用的であ

った。この結果の詳細については、次章で述べる。

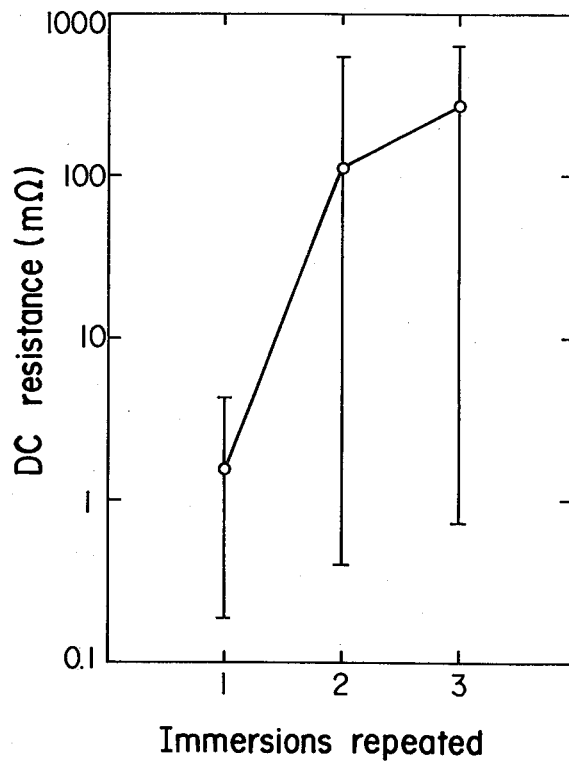


図4.17 ケーブルとボールとの接触抵抗値（押さえが不十分な場合）

4.3 結論

カードとフット基板の配線を接続するために、各基板の配線パターンにソルダパッドを設け、各ソルダどおしをボンディングすることにより接続する方式を検討した。

また、超伝導素子実装体と外部ケーブルとを接続するために、ケーブルを配線基板上のボールに押し当てる高密度なケーブル接続法を検討した。

主な結果は以下の通りである。

(1) 配線基板どおしの接続については、ソルダパッドの高精度位置合わせ、およびソルダのリフロー工程を設計した。これにより、接続部ピッチ100 μm のフィレ部の120ヶ所/カードの高密度で高い信頼性の接続を可能にした。

(2) フィレ部の直流抵抗値を測定した結果は $\mu\Omega$ のオーダーであり、使用上全く問題のない値であることを確認した。

(3) ケーブル接続法として、配線基板の上にボンディングしたボールと外部ケーブルとを塑性接触により接続する構成を検討し、ピッチ400 μm の高密度接続を実現した。

(4) 本ケーブル接続部の極低温での直流抵抗値の測定の結果、直流抵抗値は $\text{m}\Omega$ のオーダーであり、極低温域と常温とのヒートサイクルでも信頼性高く接続できることが明らかになった。これにより、本塑性接触型コネクタが極低温域での高密度実装に有効であることを示した。

【参考文献】

- [401] 藤原幸一他：マイクロ接合研究会資料（溶接学会）、MJ-12-83、(1983)
- [402] Y.Takeuchi and K.Fujiwara: J.Appl.Phys.,54,10 (1983) 6053
- [403] 藤原幸一、朝日雅好：日本金属学会講演概要（1984.4）95
- [404] 小藪国夫、大平文和 他：昭和59年度信学会全国大会講演論文集、（1984）
1-143
- [405] 中埜賢一、大平文和 他：昭和59年度信学会全国大会講演論文集、（1984）
2-125
- [406] 山内佳紀、青木克彦、吉清治夫：昭和59年信学会全国大会講演論文集、
（1984）2-124
- [407] C.J.Anderson: Rev.Sci.Instru., 53, 11 (1982) 1663
- [408] 大平文和、鈴木淳平、竹内儀男：昭和58年度精機学会秋季大会学術講演会講演
論文集（1983）135
- [409] P.W.H.Schuessler et al : IBM J.Res.Develop.,16 (1972) 592

第5章 実装モデル実験

本章では、実際の計算機構成上必要となる個別部品をすべて含む実装モデルの実現をめざし、個別部品の組立支持法、外部からのケーブルと配線基板との接続法等を検討して実装モデルを構成するとともに、組立実装体につき極低温域で機械的、電気的特性を評価した結果を述べる。

5.1 全体構成、組立法

5.1.1 全体構成法

本章で対象とする実装モデル構成体は、システム構成上主要な部品をすべて含み、かつ全組立工程を検討し得る最小限の構成とする意味から、図5.1に示すものとした。ここで

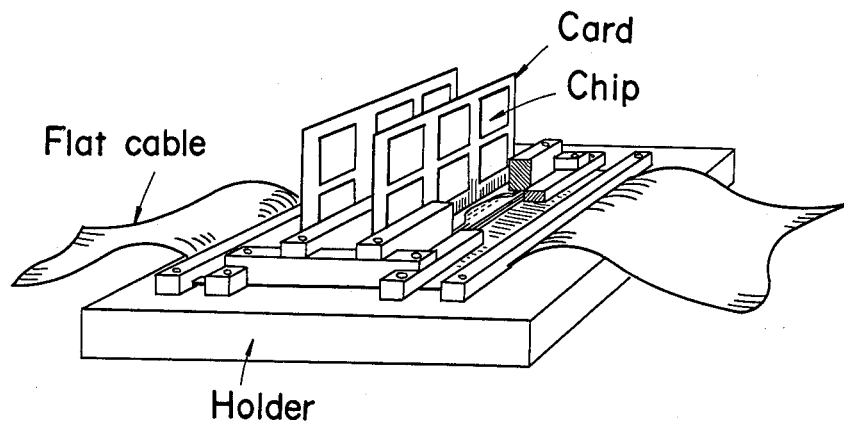
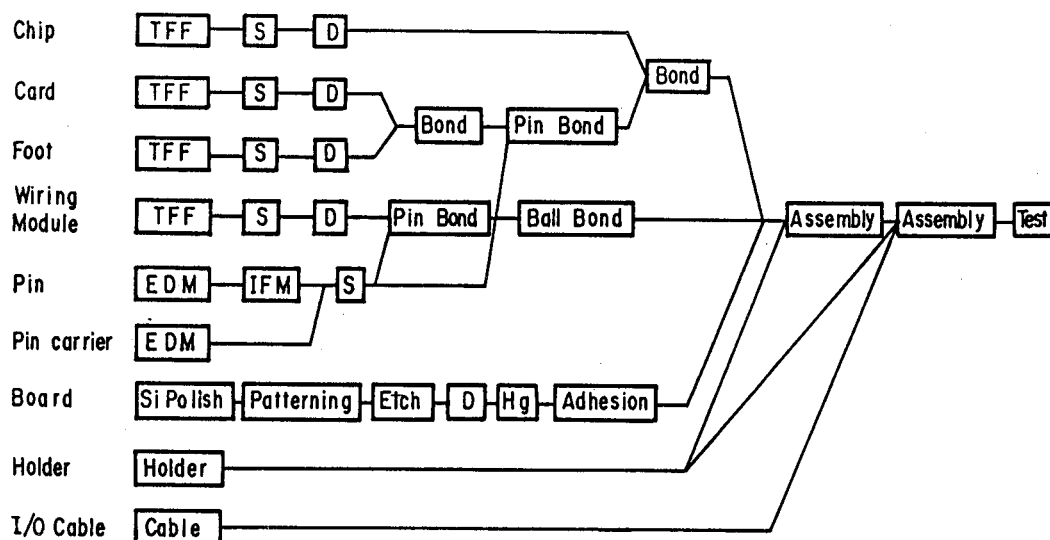


図5.1 実装モデルの組立構成図

用いるコネクタは、図4.1に示した構成と同様であり、フットおよび配線モジュール上のマイクロピンが、マイクロソケットに収容された水銀球を介して接続されて、カード、ファイル部、フット、配線モジュール上の配線により素子間接続を行う構成である。また、外部との接続は、フラットケーブルと配線モジュール上のボールパッドとを加圧接触することにより行う。これら部品をホルダ上に組み立て、極低温域での変形をブロック状の押さえ治具で拘束する構成である。

本構成体を実現するための各部品のアセンブリ工程を図5.2に示す。カード、フット等基板の配線パターンの製作の後、フット、カード基板の接続、コネクタ用ピンの形成とフットへのボンディング、コネクタ用ソケットの製作、配線モジュールへのピンおよび接続用ボールのボンディング等により個別部品を製作する。これら部品を統合して組立て、ケーブル接続を行い、組立実装体としての接続実験、特性評価を行う。



- TFF : Thin Film Fabrication
- S : Solder Deposition
- D : Dicing
- EDM : Electrodischarge Machining
- IFM : Interface Metallurgy

図5.2 実装モデルのアセンブリ工程

今回製作対象とした実装モデルの主要部品の仕様を表5.1に示す。Pb合金を用いた配線パターンをシリコン基板上に形成し、配線基板とする [501]。1枚のカードにはフリップチップボンディング [502,503] により4枚のチップを搭載している。フットと配線モジュールを接続するコネクタは、ピッチ 300 μ mで、140 端子/フットと、高密度、多端子である。また、常温装置とのインタフェースには、両面シールドのフレキシブルフラットケーブルを用いた [504]。フラットケーブルと配線モジュール上の配線との接続は、金メッキを施した直径270 μ mと150 μ mの微小な銅ボールを用いたボールコネクタ技術を採用した [505]。大振幅、高周波の電源用正弦波電流は、信号用フラットケーブルと直角方向に設けた電源用フラットケーブルを介して供給し、低漏話雑音化を図った。これら部品を、基板のシリコンと熱膨張率の近いモリブデン製のホルダに位置決め固定し、

極低温 (4.2 K) 中へ浸漬する。

表5.1 実装モデルに用いた主要部品一覧表

Component Name	Number	Dimension	Specification
Chip	4/card	4mm x 4mm	Chip-to - Card Bonding
Card	2	16mm x 12mm	Fillet Number: 120 Pitch : 100 μ m
Foot	2	16mm x 2mm	Micro - Pin Number: 140 / Foot Pitch : 300 μ m
Board	1	23mm x 7mm	Micro - Socket Number: 140 x 2 Pitch : 300 μ m
Wiring Module	1	30mm x 19mm	Micro - Pin Number: 140 x 2 Pitch : 300 μ m Cu Ball Number: 200 x 2 Pitch : 400 μ m
Interface Cable	2	30mm x 1m	Flat Cable Connector Number: 50 / Cable Pitch : 400 μ m
Holder	1	40mm x 30mm	Mo

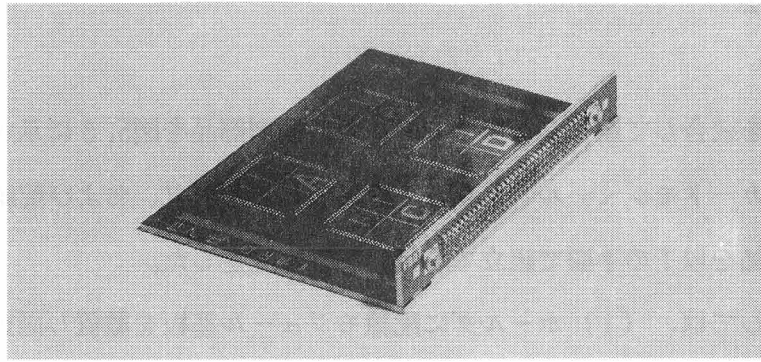
なお、ここではチップ接続は下記の方法で行った。チップへのソルダ形成法としては、チップ基板上のメタルマスクを通してソルダ材料を積層蒸着した。このとき、ポート毎に加熱温度を変えて、順次全量を飛ばし切る方法とした。メタルマスクと基板の密着性を改善するため、他の金属と比べて熱膨張率が1/3 と小さく、熱伝導率、引張強度の大きいモリブデンをマスク材料に用いた。これにより、ハンダ蒸着時に回りこみの少ない、高密度微細ソルダバンプ形成技術を確立できた [506]。チップ接続ではチップとカード上のパッドの高精度な位置合せと、カード等基板の均一な加熱を可能とするフリップチップボンダを開発し、接続信頼性を高めた [507]。これにより実装モデルでは 150 μ mピッチで直径50 μ mのソルダバンプを高さ30 μ m \pm 2 μ mの精度で形成することができた。ここで中間金属として用いた金-パラジウムは常伝導金属であり、液体ヘリウム温度に冷却しても超伝導にならない。そのため接続部はわずかの抵抗値を示す。しかし、測定によると高々80 μ Ω であり、かつヒートサイクルによる抵抗増加も5%以下であるため、実用に供し得る特性である。この場合の平均的なインダクタンスは約10pHと低い値である。

5.1.2 組立法

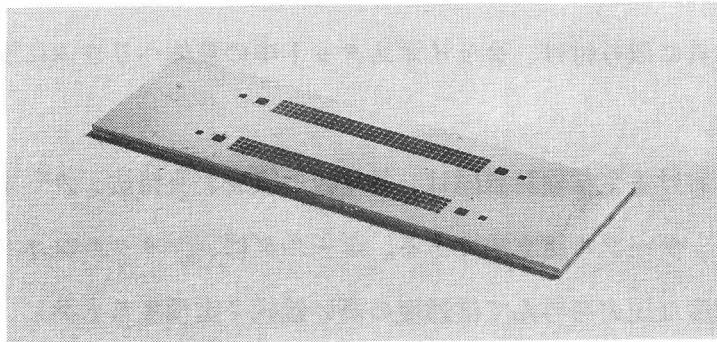
以上の技術を統合して製作した実装モデルの各個別部品を図5.3に示す。カードにフットを接続したカードモジュール、ソケットを形成したボード、および配線モジュールである。これら部品を以下の手順で組立てを行い特性を測定した。

組立工程としては、(i) ホールダに配線モジュール基板を載置し固定する。(ii) 配線モジュール上のガイドピンとボードのガイド穴を基準に、ボードを載置し固定する。(iii) フット、カード基板をボード上に載置し固定する。(iv) ケーブルを位置決めし、配線モジュール上の接続用ボールに押圧して導通を確実にする。(v) ケーブル接続を行った実装体を治具に取り付け、クライオスタット中の液体ヘリウムに浸漬して、完了する。

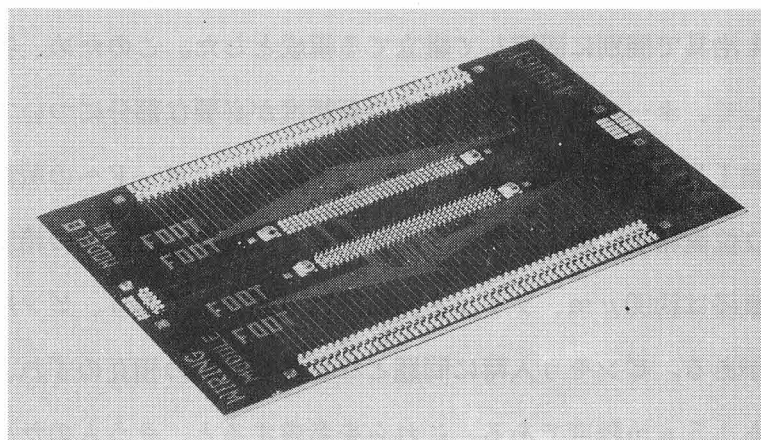
本組立工程における主な検討課題は、各基板の組立、支持法、カード・フット基板のボードへの載置法、ケーブル組立法である。ホールダは、マイクロコネクタ、I/Oケーブルコネクタに適度な圧力を与えて信頼度の高い接続を実現すると共に、フラットケーブルと配線モジュールの高精度な位置合わせができるよう設計した。ホールダの材質としては、熱膨張率がシリコンに近く、かつ非磁性体であるモリブデンを用いた。また、各基板のヒートサイクルによるそり、変形を拘束するため図5.1に示すように、ボード等の部品をブロック状の押え治具で個別に固定して組立てる構成とした。このため、各基板の寸法、厚さ精度を考慮して、ホールダ、押さえ治具の高精度が必要な部分については、 $20\mu\text{m}$ 程度の寸法精度に加工して適用した。カード・フット基板の、ボードへの載置においては、ピンの直径、植立位置精度、およびボードのソケット口径等、各部品の精度を考慮する必要がある。ピン直径は約 $90\mu\text{m}$ 、ソケット開口径は $120\mu\text{m}$ であり、ピン片側で約 $15\mu\text{m}$ のクリアランスがある。ピンそう入時に問題となる各ピン間の相互のずれ、およびピン寸法誤差はいずれも $\pm 5\mu\text{m}$ 程度である。これらを考慮すると、そう入のための位置合わせ精度は $10\mu\text{m}$ 以内が必要となる。このために、フット・カード基板のボードへの位置決め、そう入治具を製作して用いた。この方法は、まず、顕微鏡視野内のヘアラインで、ソケット側のガイド穴中心と、フット側のガイドピンの事前位置決め用治具ピン穴中心とを、XY θ ステージ上で動かし個別に位置合せしておく。次に、この位置決め用ピン穴にフットのガイドピンをそう入し、設置したフット・カード基板を、後に押さえ治具となるモリブデン製ブロックとともに真空吸着して引き上げ、あらかじめ位置合せしておいたボードのソケ



Card- Foot



Board



Wiring module

図5.3 実装モデルに用いた部品
(カードフット基板、ボード、配線モジュール基板)

ット上に移動した後、ブロック治具とカード・フット基板とをそのままソケット穴中へそ
う入して、上からネジで固定するものである。本方法により、ピンを損傷することなく、
短時間で信頼性良く基板の載置ができた。

図5.4に、モリブデン製ホルダに組立てた状態を示す。ただしフラットケーブルは接続
していない。ケーブル接続法 [505] は以下の通りである。ホルダの位置合わせ用ピンに
対し、ケーブル端部に高精度に形成した穴を挿入することによりホルダ上の配線モジュ
ールと、ケーブル配線パターンとの位置合わせを行う。この後、ケーブル上方からブロック
治具で押圧し、すべてのパッドの導通が確実になるまでねじ締めによる押さえを行う。こ
れにより、信頼性の高い接続を実現できた。このとき、ケーブル側は下地のポリイミドが
変形しやすく、押さえの不均一によるボールの高さ方向の変化や、ボール径に起因する高
さのばらつきがあった場合でも、その変化に追従して変形する。これにより、確実な接続
を行うことができた。

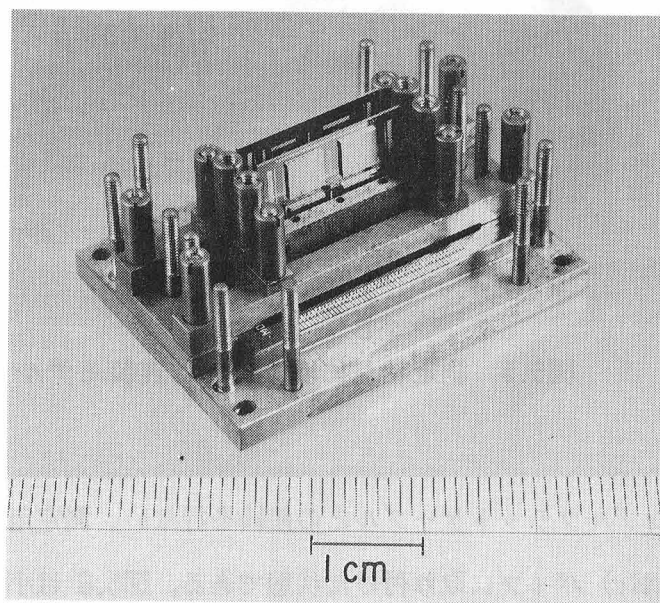


図5.4 ホールダに組み立てた実装モデル

5.2 極低温域での特性評価

5.2.1 全体構成、冷却用各種部品構成

図5.4の組立実装体にケーブルを接続、固定して全体を液体ヘリウム中に浸漬し、極低温域での特性評価を行った。

その結果、外部からのケーブル→銅ボール→配線モジュール→マイクロピン→水銀球→マイクロピン→フィレ部→チップ内配線→フィレ部→マイクロピン→水銀球→マイクロピン→配線モジュール→銅ボール→ケーブルのシリーズの導通が確認できた。

図5.5に、ホルダを測定治具にとりつけ、ケーブルを接続した状態を示す。信号用及

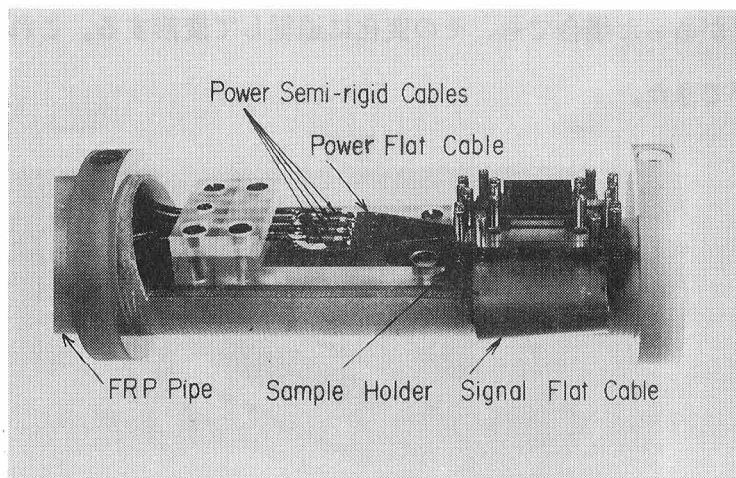


図5.5 測定治具に取り付けた実装モデル

び電源用フレキシブルフラットケーブルとの接続を行ない、測定用治具であるFRP (Fiber Reinforced Plastic) パイプに取り付けた状態である。図5.6は小形ヘリウムクライオスタットである。クライオスタットは高さ約70cm、外径約40cmである。ジョセフソン素子は心臓の発生する微弱磁界の検出に用いられるほど磁界に敏感であるため、ジョセフソン計算機を安定に動作させるためには充分な磁気シールドが不可欠である。この磁気シールドについては、ヘリウム温度付近で透磁率の大きくなる磁性体であるクライオパームと、クライオスタット全体を取り囲む室温における磁気シールドケースにより行ない、 0.1nT (地磁気の約 $1/300000$) 以下の低残留磁場環境を実現したものを用いた [508]。

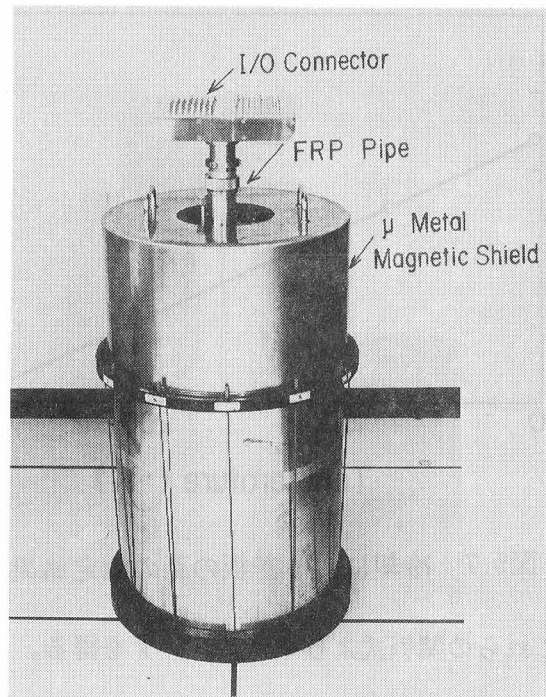


図5.6 小型ヘリウムクライオスタット

5.2.2 機械的特性

上記方法で製作、組立を行った各部品、組立体につき、常温と液体ヘリウム温度間のヒートサイクル時の変形による破壊の有無、接続の確実性等の機械的特性を評価した。

シリコン基板にグランドプレーンとしてのNb膜を形成した場合、温度変化に対する基板の変形量を知るため基板の表裏面に極低温用歪ゲージを貼付し、液体ヘリウムへの浸漬時の歪量を測定した。その結果、 $20\text{mm} \times 10\text{mm} \times 0.3\text{mm}$ の試料について、図5.7に示すように、 34×10^{-6} の歪量が測定された。これを単純にそり量に換算すると、そり量 δ は

$$\delta = \ell^2 / 8r = \ell^2 \cdot \varepsilon / 8y \quad (5.1)$$

と表わせるので、 $y = 150\ \mu\text{m}$ 、 $\ell = 20\text{mm}$ とすると、 $\delta = 11\ \mu\text{m}$ となる。(Nb面が凹面となる)。

ここで、 δ はそり量、 ℓ は長さ寸法、 r はそったときの曲率半径、 y は基板厚さの半分値、 ε は歪量である。

式(5.1)の導出については以下の通りである。表の歪 $\varepsilon = (\ell_1 - \ell) / \ell$ 、裏の歪 $\varepsilon = (\ell - \ell_2) / \ell$ ここで ℓ_1 、 ℓ_2 は表裏面のそったときの寸法である。一方、 $\ell_1 = (r + y) \theta$ 、 $\ell_2 = (r - y) \theta$ である。ここで r は曲率半径、 θ は中心から中立面

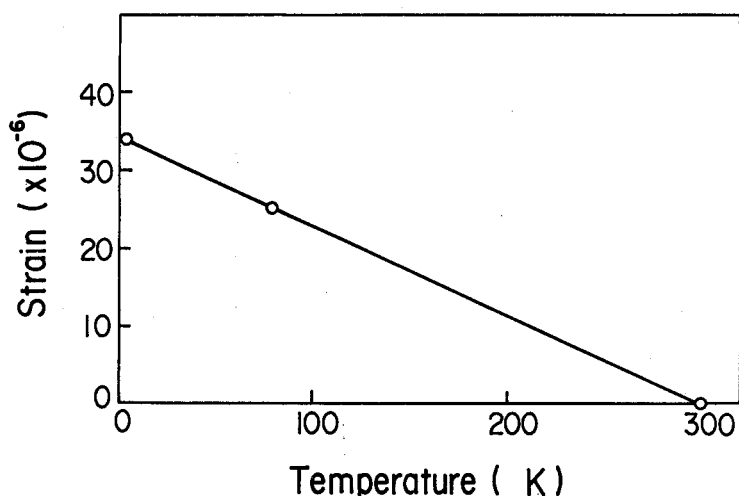


図5.7 冷却による基板の歪の測定結果

までの距離である。これらの関係式より $\varepsilon = y \theta / l$ を得る。ここで $l = r \theta$ より、歪 $\varepsilon = y / r$ となる。また、そり $\delta = (l/2)^2 / 2r = l^2 / 2r$ であるので上式 $r = y / \varepsilon$ をこれに代入すると $\delta = l^2 \varepsilon / 8y$ を得る。

一方、SiとNbのバイメタルと考えたときのそり量 δ 、歪量 ε は、それぞれ $\delta = 37 \mu\text{m}$ 、 $\varepsilon = 110 \times 10^{-6}$ となり、上記測定歪量の約3倍となる。実測値との差は、実際の歪はストレインゲージ用接着剤による拘束等に起因していると考えられる。図5.7に示すように、液体窒素中では歪は 25×10^{-6} であり、温度変化に対して歪量はリニアに変化している。これより、そり、歪量の測定には液体窒素中での測定で液体ヘリウム中の量を推定することが可能であることが分かる。

いずれにしても、この液体ヘリウム中に浸漬することによるそりが発生し、これに起因するコネクタ部等の接続の不良の発生が予想される。このため、ホルダは配線モジュール、フット等基板のそりを拘束する押さえ構造とした。その結果、極低温への浸漬時においても、接続部の不良、基板の破壊等は無く、確実な接続を実現できた。

5.2.3 電気的特性

電気的特性には、直流抵抗、インダクタンス等の基本的特性をはじめ、高周波電流による高速信号伝送特性等種々のものがある。ここでは、基本的特性のうち、フィレ部、マイクロコネクタ部、ケーブル接続部の、組み立て実装体としての直流抵抗値を測定、評価した結果を述べる。直流抵抗値の測定はいずれも4端子法により行った。

(a) フィレ部

フィレ部直流抵抗値の測定結果の一例を図5.8に示す。抵抗値は電流依存性があるが、抵抗値の絶対値は小さく、ヒートサイクルによる変動もわずかであった。この抵抗値については、20Kでの中間金属の比抵抗値から

$$R = \rho l / S = 0.036(\Omega\text{cm}) \times 0.1(\mu\text{m}) / 80^2(\mu\text{m}^2) = 5.6 \times 10^{-3}(\mu\Omega)$$

程度になるはずであるが、それよりも大きい値となっている。これより、この抵抗値の主要因は、Nb、又は中間金属表面の薄い酸化膜層によるものであると考えられる。いずれにしても、フィレ部の抵抗値は小さい値であり実用上問題はないことが明らかになった。

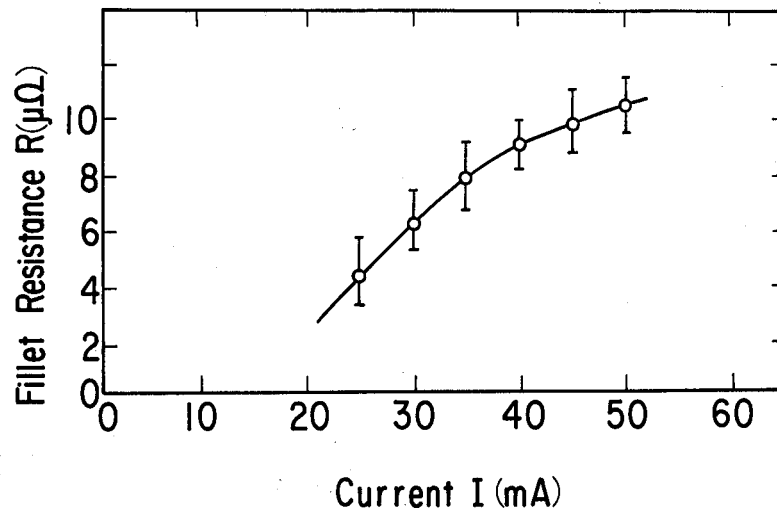


図5.8 フィレ部の直流抵抗値

(b) マイクロコネクタ部

マイクロコネクタ部の直流抵抗値、およびヒートサイクルによる抵抗値の変化の測定結果の一例を、図5.9に示す。1回目の液体ヘリウムへの浸漬では、抵抗値は50~80mΩ/端子であるがヒートサイクルにより減少する傾向がある。浸漬回数の増加に伴う抵抗値の減少傾向は、マイクロコネクタ単体の測定においても観測されたが、接続抵抗の絶対値については、今回の組み立て実装体の値の方が大きくなっている。この原因としては、実装モデル製作工程では、ピン植立用ソルダボンディングの後に、ケーブル接続用ボールのボンディング、フリップチップボンディング等を行うことから、ピン表面が汚染されたためと考えられる。このため、組立工程におけるピン表面の保護、汚染の洗浄には充分留意する必要がある。一方、配線モジュール、フット等の配線パターンの特性インピーダンスは10Ωであるので、この程度の抵抗値は実用的な信号伝送特性上問題ない値である。

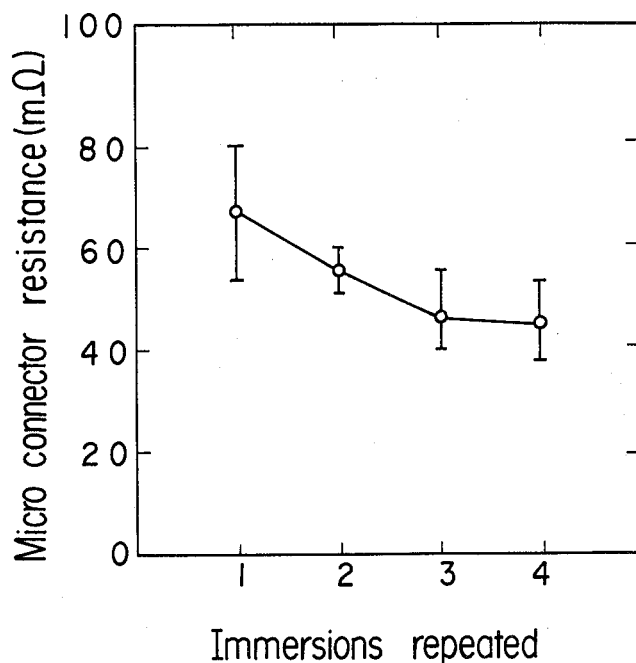


図5.9 マイクロコネクタ部の直流抵抗値

一方、コネクタの高密度化、微小化は、コネクタのインダクタンスを小さくし、信号の反射、遅延、クロストークの低下が期待できる。信号とグランドピンを300 μm ピッチで交互に配置した本コネクタにつき、インダクタンスの測定評価を行った結果が報告されている [509,510]。それによると、自己インダクタンスは約200pH、相互インダクタンスは約60pHであった。これらインダクタンスは反射雑音、クロストークの原因となるため、そのための雑音対策 [511] や、新たな電源供給方式 [512] を採用することにより、本コネクタを用いた信号伝送系において伝播遅延時間の増加がなく、電源電流からの影響を受けることの少ない信号伝送系を実現できたことが報告 [513] されている。

(c) ケーブル接続部

4.2.6 で述べたように、ケーブル押えが不完全な場合には、ヒートサイクルにより接続抵抗値が増加することがあった。そこでホルダのねじ部を改造して確実な押えを可能としたホルダで測定した結果を図5.10に示す。ケーブルコンタクトの抵抗値は平均1.6 m Ω であり、ケーブルインピーダンスと比較し十分小さい値である。またヒートサイクルに対しても安定な接続を実現できた。また、20回程度のケーブルの取付け、取外しをくり返し行っても、ボールの剝離、欠損はなかった。これらによりボールの高さのバラツキが10 μm 程度あった場合でも、ボールとケーブルをフラットな押え板で塑性接触させる本方法が十分実用になることが明らかになった。

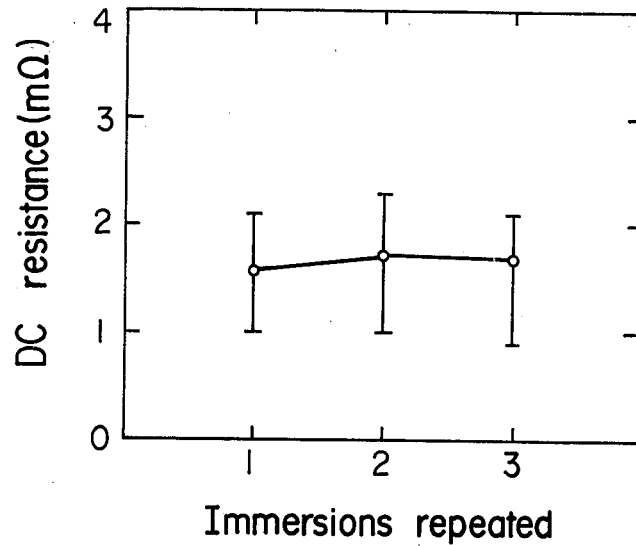


図5.10 ケーブル接続部の直流抵抗値

一方、本実装モデルに、論理回路チップ、電源回路を搭載し、外部からの高周波電源により高速論理動作実験を行った〔513〕。電源供給実験では、外部からの400MHzの高周波電源電流の歪の少ない出力波形を得た。論理回路動作実験では、チップに加算回路を想定したAND ゲートチェーンを搭載し、正常に信号が伝送されることを確認した。また、マイクロネクタの伝送特性を測定し、立上り時間が約50psの論理波形のほぼ歪のない伝送が可能であることを実証した。

以上の測定評価実験により、本システムが高密度実装下で動作可能であり、三次元高密度実装システムとして実現し得る見通しを得た。

5.3 結論

超伝導素子の高密度、三次元実装システムを実現するための個別実装部品をすべて含んだ実装モデルの製作を行った。本モデルシステムにつき、極低温域で機械的、電気的評価を行った。

主な結果を以下に示す。

(1) 各構成部品の実装、組立法を検討し、極低温で確実な導通を得るために、各部品間のクリアランスを考慮した組立法、および基板の温度変化に伴うそりを拘束する支持固定法、等の考案により、全組立工程を通して信頼性の高い実装を可能にした。これにより、外部ケーブル入力を含めすべての接続部につきシリーズの導通を可能とした。

(2) 本組立実装体につき、液体ヘリウム温度域で特性評価を行った。機械的特性については、各部品の欠損、破壊等はなくヒートサイクルに耐えることを確認した。電気的特性としては、フィレ部、マイクロコネクタ部、ケーブル接続部の直流抵抗値を4端子法で測定した。その結果、いずれも実用上使用し得る値であることを確認した。

(3) 本システムを高速論理動作実験に適用し、高密度実装下で高速動作が可能であることを確認した。

以上述べたように、本技術により実装モデルの製作を可能とし、三次元高密度実装システムとして実現し得る見通しを得た。

【参考文献】

- [501] 久保、永田、植木、三村、柳川：電子通信学会、信学技報、ED84-35 (1984) 1
- [502] A.P.Totta, R.P.Sopher: IBM J.Res.Develop., 13,3 (1969) 226
- [503] C.Y.Ting, K.R.Grebe, and D.P.Waldman: J. Electrochem. Soc. Extended Abstracts, 80 (1980) 210
- [504] 山内佳紀、青木克彦、吉清治夫：昭和59年度電子通信学会総合全国大会講演論文集 (1984) 2-124.
- [505] 中埜賢一、大平文和、鈴木淳平：昭和59年度電子通信学会総合全国大会講演論文集 (1984) 2-125.
- [506] 鶴見重行他：昭和58年度電子通信学会総合全国大会講演論文集 (1983) 2-118
- [507] 藤原幸一他：昭和60年度電子通信学会総合全国大会講演論文集 (1985) 2-82
- [508] 宮原一紀、石田晶：電子通信学会、信学技報、SCE83-32 (1983) 31
- [509] 佐藤憲史 他：電子通信学会、信学技報、SSD83-23 (1983) 89
- [510] K.Sato, H.Yoshikiyo, K.Aoki, and F.Ohhira: IEEE Trans. on CHMT, Vol.CHMT-9, 2 (1986) 145
- [511] Y.Tazoh, K.Aoki, and H.Yoshikiyo: IEEE Trans.on Electron Devices, ED-6 (1985) 1082
- [512] M.Ohhata, M.Tokumitsu, Y.Tazoh, and K.Aoki: IEEE Trans. on CHMT, Vol. CHMT-9, 3 (1986) 231
- [513] 青木克彦、大畑正信、田雜康夫、徳光雅美、大平文和、藤原幸一：電子通信学会、信学技報、ED 85-49 (1985) 35

第6章 総 括

本章では以上の研究結果を総括する。

将来の超高速計算機の実現をめざし、そのための必須技術としての、超伝導素子の特徴を生かす実装構成法を検討し、極低温で信頼性が高く小型高密度実装性に優れた実装構造体を設計、製作した。

超伝導素子を実装するための要件は、(1) 極低温での接続信頼性、(2) 小型高密度実装性、であり、このため従来の実装方式とは異なる特徴を持つ実装法、及び部品が必要となる。この実現のために、素子搭載基板を高密度に実装し、素子間の信号伝達を極低温域で、高い信頼性のもとで行う方式、形態を検討した。

接続部として、素子搭載基板間の接続用コネクタ部、基板の配線どおしを接続する配線接続部、基板と外部とを接続するケーブル接続部を主に採り上げ、その必要条件を満たす接続方式、形態を検討した。

これに基づき、本実装システムを実現するプロセスを検討し、システムレベルのモデル製作までの全工程を設計した。また、全体構成から見た各個別部品の形状、寸法（コネクタピッチ、ピン寸法等）について設計を行い、部品製作工程に反映させた。

上記で設計した個別部品を実現するために、新しい接続技術および部品製作技術を検討し、これら技術を統合して組立実装体を実現した。

以下に主な研究結果を総括する。

第1章では、本研究をとりまく背景、特にジョセフソン計算機の概要、および実装部品を製作するための加工技術について概観した。これに基づき本研究の目的、位置付けを示すとともに、本論文の意義について述べた。

第2章では、超伝導素子実装のための実装構成法を検討した。各種実装構成形態、およ

び接続形態を考案し、相互比較を行った。これにもとづき、種々の具体的形態を考案するとともに、今回対象とする形態を将来のコンピュータの性能等を考慮しつつ決定した。また、この形態を実現するに当って、それを構成する部品レベルにまで展開して構成を明らかにするとともに、アセンブリ工程まで含めた全製作工程を設定した。具体的な構成、接続形態とその特徴は以下の通りである。

(1) 各種実装構成法を検討し、三次元立体実装構成とすることにより、高密度実装を可能とした。また、基板材料は熱膨張を考慮して素子基板と同じシリコンを用いることとし、ヒートサイクルに対して信頼性ある構造とした。

(2) 各種接続形態を検討し、チップ接続は溶ダを用いたフリップチップボンディングにより接続信頼性を確保し、カード基板間接続は水銀球を媒介とした高密度マイクロコネクタにより挿抜可能とし、入出力ケーブルと配線基板間の接続は塑性接触型コネクタとし取り外し可能な形態とした。

第3章では、実装部品のうち重要部品の一つである素子搭載基板接続用マイクロコネクタの設計、製作技術について検討した。本コネクタに要求される条件は、(1) 極低温域で接続信頼性が高いこと、(2) 挿抜が容易であること、(3) 高密度であること、である。このため、三次元実装構成を採り、基板間接続用には、常温で抜き差し可能で、低温では固化され確実な接続が期待できる水銀球を用いた接続形態とした。これら部品を製作するために、極低温で使用できるソケット、ピン材料の選択、ソケットの高精度高密度形成法、高精度水銀注入法、微細形状ピンの形成法、および基板へのボンディング法を検討した。また、製作したコネクタの極低温域での電気的特性を評価した。

主な結果は以下の通りである。

(1) マイクロコネクタピッチとしては、構成素子、計算機規模、遅延時間等を勘案して、300 μm 程度のピッチを実現する必要があることを示した。

(2) (100)面シリコンウェハに対し、フォトリソグラフィ技術と異方性エッチング技術により、従来の機械加工では困難な三次元形状部品の高精度加工が実現できることを示した。本技術により、高精度 ($\pm 3 \mu\text{m}$) の貫通穴の形成を可能にした。本技術は、各種

三次元形状の部品に対し広く適用できる汎用技術である。

(3) ソケット端子ピッチの高密度化のために、ダブルテーパ方式でかつ薄板化したシリコン基板を用いることとし、表裏面からエッチングを行う2段階プロセスを考案した。これによりピッチ $300\mu\text{m}$ の高密度ソケット基板の製作を可能にした。

(4) 水銀とソケット基板との密着力を利用した、水銀球の転移によるソケットキャビティへの水銀の微量定量注入法を考案し、これにより、所定量(直径 $210\mu\text{m}$)の高精度($\pm 10\mu\text{m}$)注入を可能にした。また、この原理に基づき高精度自動注入装置を実現した。

(5) この水銀注入基板を高精度に接着し、ボードを製作した。本ボードを液体ヘリウム中に浸漬した結果、ボードの剝離、割れ等は全く認められなかった。

(6) ピン材料として水銀とアマルガムを形成しにくい白金を選択した。微細形状加工法として、穴形成メタルマスクを電極とした放電加工法を用いることにより、直径 $90\mu\text{m}$ の微細径のマイクロピンの高精度、一括形成を可能とした。本ピン列の直径、位置精度はメタルマスクの精度で決まり、 $\pm 5\mu\text{m}$ の高精度化を達成できることを示した。

(7) 形状形成したピンのボンディング前の固定、分離法として、穴形成したシリコン固定板中に、接着剤でピン先端部を一括固定した後、支持体の銅を溶去する方法を考案した。これにより、ピン列の欠損がなく、位置精度の高い固定、分離法を実現した。

(8) 上記のピン固定用基板としては、そりが少なく薄板化できるシリコン基板を用いた。このとき、低比抵抗の基板を用いることにより通常の条件で放電加工が可能であることを示すとともに、加工条件の最適化を図って高精度穴形成に適用した。

(9) ピンボンディング法として、ピン底面、基板パッド上にソルダを蒸着し、双方を位置合わせの後、フラックス下で加熱、密着させる方法を考案した。これにより、一括ボンディングを可能にするとともに、位置精度 $\pm 5\mu\text{m}$ 、ボンディング強度 $30\sim 40\text{gf}$ /ピンを達成した。

(10) 上記ソケットとピンの組み合わせにより、従来にない、高密度で極低温で使用可能なマイクロコネクタを完成させた。このとき、ピン表面に金-パラジウムの間接金属を付着形成し水銀とのぬれ性を改善することにより、極低温域で確実な接続が実現できた。

(11) マイクロコネクタの直流抵抗値は、一〜数十 $\text{m}\Omega$ の値をもつことを示した。本値は実用上問題ない値であり、本コネクタが実用に使用し得ることが明らかとなった。

第4章では、バックボートに対して垂直に素子搭載基板を実装する三次元構成の実現のために、ソルダにより基板の配線部どおしを接続する技術を検討した。超伝導素子実装体を外部ケーブルと接続する場合も、従来のケーブル接続形態による接続法では、高密度でかつ低温域で信頼性の高い接続は実現できない。このため、配線基板端面上のソルダに微小金属ボールを高密度にボンディングし、その上からフラット状配線ケーブルを押しつけて接続する構成を検討した。

主な結果は以下の通りである。

(1) 配線基板どおしの接続については、ソルダパッド間の高精度位置合わせ、およびソルダのリフロー工程を設計した。これにより、接続部ピッチ100 μm のフィレ部の高密度で高い信頼性の接続を実現した。

(2) フィレ部の直流抵抗値は $\mu\Omega$ のオーダーであり、使用上全く問題のない値であることを確認した。

(3) ケーブル接続法として、配線基板上にボンディングしたボールと外部ケーブルとを塑性接触により接続する構成を検討し、従来のケーブル接続法では実現できないピッチ400 μm の高密度接続を実現した。

(4) 本ケーブル接続部の極低温での直流抵抗値の測定の結果、直流抵抗値は $\text{m}\Omega$ のオーダーであり、極低温域と常温とのヒートサイクルでも信頼性高く接続できることが明らかになった。これにより、本塑性接触型コネクタが極低温域での高密度実装に有効であることを示した。

第5章では、個別に検討してきた各部品製作技術を統合して、高密度、三次元実装システムを実現するための個別実装部品をすべて含んだ実装モデルの製作を行ない、システムとしての動作確認を行った。また、本試作システムにつき、装置構成体としての機械・電気的特性評価を行った。

主な結果は以下の通りである。

(1) 各部品間のクリアランスを考慮した組立法、温度変化に起因する部品の変形を拘束する支持法を検討し、極低温における確実な接続を実現した。これにより、全組立工程

を通して信頼性の高い実装ができ、その結果、外部ケーブル入力から出力まですべての接続部につきシリーズの導通を可能とした。

(2) 本実装システムにつき、常温と液体ヘリウム温度とのヒートサイクル時の変形による破壊の有無、接続の確実性等の機械的特性評価、および接続部の電気的特性評価を行った。機械的特性については、各部品の欠損、破壊等はなくヒートサイクルに耐えることを確認した。電気的特性としては、フィレ部、マイクロコネクタ部、ケーブル接続部の直流抵抗値を測定評価した。その結果、抵抗値はいずれも実用上使用し得る値であることを確認した。また、本システムを、高速論理動作実験に適用した結果、高速動作が可能であることを確認した。以上により本開発技術がシステムレベルで実用に供し得る見通しを得た。

第6章では、これまでの結果を総括し、主な結果をまとめた。

以上述べたように、本研究では超伝導素子の特徴を生かすための実装構成法を検討し、極低温域で信頼性が高く、小型高密度実装性に優れた実装構造体を設計した。これに基づき、極低温域で使用する微小部品、および実装システムを実現するプロセスの設計を行った。このための各部品の製作、及び組立技術を検討して、従来にない高密度実装構成体を実現した。

本構成体につき、極低温域においてシステムレベルでの動作確認、特性評価を行った。その結果、極低温域でこれら構成部品が機械的・電気的特性上充分実用に供し得ることを示した。ここで述べた実装モデルの製作技術により、素子の特徴を生かす三次元高密度実装システムを実現し得る見通しを得た。

ここで開発した技術は、液体ヘリウムの極低温域のみならず、近年特に注目されている高温超伝導材料を用いた高密度実装用各種部品にも広く適用できる汎用技術である。

【謝 辞】

本論文を草するにあたり、御指導を賜った大阪大学工学部井川直哉教授に慎んで感謝の意を表します。また、大阪大学工学部森勇蔵教授、西原浩教授、山田朝治教授にも御教示頂きました。ここに深謝申し上げます。また、川辺秀昭教授、梅野正隆教授、田村担之教授、岸田敬三教授にも御指導頂きました。深く感謝致します。

本研究は、日本電信電話公社（現日本電信電話株式会社）電気通信研究所で行ったものであり、大局的な観点から御指導、御激励を頂きました、鈴木敏正元電子応用研究所長（現研究開発技術本部副本部長）、青柳恵三元工務部長（現YEデータ株式会社）、中山了元材料加工研究室長（現住友金属中央技術研究所）、坂野進元材料加工研究室長、上野嘉之元材料加工研究室長（現東洋曹達株式会社）に深甚なる謝意を表します。

米沢進研究企画部長、江川寛装置化技術研究部長、大崎孝明主幹研究員には、本研究をまとめるにあたり、御配慮と御激励を頂きました。深く感謝致します。

研究の遂行に当たっては、多くの方々の御協力を得ました。渡辺純二主幹研究員には、本研究の当初から直接御指導、御討論頂くと共に、まとめるにあたり懇切な御指導を頂きました。深く感謝致します。

関連研究所の方々にも多くの御指導を頂きました。石田晶集積デバイス研究部長、青木克彦元主幹研究員（現NEL株式会社）、吉清治夫主幹研究員には、超伝導素子の研究の全体に渡り種々の御教示と御討論を頂きました。超伝導素子の回路、製作プロセス、材料技術に関して有益な御討論、御助言を下さいました田雑康夫主任研究員、大畑正信主任研究員、柳川文彦主幹研究員、佐藤憲史研究主任、小高勇研究主任を始めとする元超伝導素子研究室の各位、ならびに藤原幸一主幹研究員、鶴見重行主幹技師を始めとする元金属材料研究室の各位、また異方性エッチング技術に関して御教示頂いた小野俊郎主任研究員、関本美佐雄主任研究員に感謝致します。

本研究の過程において、鈴木淳平元研究主任（現TDK株式会社）には装置設計と実験で、中埜賢一主幹研究員にはケーブル接続技術で、小薮国夫主任研究員には実装モデル製作で、竹内儀男研究主任には放電加工と組立実験で、沢田廉士主任研究員には基板加工で、土肥俊郎元主幹研究員（現埼玉大学）には部品加工実験で、御協力を頂きました。これらの方々に深く感謝致します。

また、種々の御協力を頂いた元材料加工研究室の方々に感謝致します。