

Title	WIRE ROUTING SCHEME BASED ON GRAPH THEORY MODEL
Author(s)	浅野, 哲夫
Citation	
Issue Date	
Text Version	ETD
URL	<a href="http://hdl.handle.net/11094/185">http://hdl.handle.net/11094/185</a>
DOI	
rights	
Note	

*Osaka University Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名・(本籍)	浅 <sup>あさ</sup> 野 <sup>の</sup> 哲 <sup>てつ</sup> 夫 <sup>か</sup>
学位の種類	工学博士
学位記番号	第 3949 号
学位授与の日付	昭和 52 年 3 月 25 日
学位授与の要件	基礎工学研究科 物理系 学位規則第 5 条第 1 項該当
学位論文題目	グラフ理論モデルを用いた配線設計自動化方式
論文審査委員	(主査) 教授 田中 幸吉 (副査) 教授 嵩 忠雄 教授 木沢 誠 教授 藤澤 俊男

### 論文内容の要旨

近年、大規模集積回路 (LSI) の発展は著しく、電子計算機のみならず電卓やデジタル式腕時計など幅広い応用分野を持つに至ったが、同時に高性能 LSI を実現するため高度の設計技術が要求されるようになった。そのため、LSI の設計をコンピュータを用いて行なう試みが各所でなされている。特に、LSI 内部の配線設計は集積度を左右する最大の要因として最も早くから注目を集め、多くの配線手法が提案されているが、いずれも配線率 100% を達成し得ないため、未接続配線を人手によって追加している。本論文では、ビルディングブロック方式の LSI に対して数学的モデルを設定し、グラフ理論等を用いて理論的に配線率 100% を保証する配線設計方式を提案している。

この方式の LSI は、ブロックを多数個並べて構成される。一つのブロックは、左右の端子列とこれにはさまれた配線領域から成る。配線領域は縦横の格子線より成り、素子の端子もこの格子線上に置かれる。左右の端子を結ぶ配線はこの格子線上で行なわれ、特に縦方向線分 (幹線) と横方向線分 (支線) は異なった層に置かれる。このようなモデルを考えると、各配線は接続すべき端子の座標値によって表現できる。

各配線にそれぞれ一本の幹線を割り当てることにして幹線を順に配置していくとき、支線が重なってはならない。即ち、同じ行に支線を有する二つの幹線の間には、一方を他方より左に配置しなければならないという関係が存在する。この関係を有向グラフで表現するとき、これがサイクルをもてば実現不可能であるので、サイクルを解消するように幹線を分割しなければならない。即ち、一つの配線を 2 本の幹線を用いて実現する訳である。幹線を分割する方式として 3 種類のを集合論的に定義し、これを用いて任意の配線要求を実現できることを証明している。

実際に配線設計を行なうプログラムも作製されており、実験の結果ほぼ全ての場合に最適解を得ている。

## 論文の審査結果の要旨

近年、超LSIの研究開発がナショナルプロジェクトに指定されるなど、大規模集積回路（LSI）の設計自動化システムの開発に寄せられる期待が高まってきている。特にLSI内部の配線設計は、集積度を左右する最大の要因として早くから注目を集めてきた。

本論文はビルディング・ブロック方式のLSI配線設計の問題を考察したものである。まず配線可能性なる概念をグラフ理論に基づいた数学的モデルの上で定式化し、配線率100%を理論的に保証した配線手法を提案している。

さらに従来試みられることのなかった配線パターンの最適化の問題についても理論的な考察を行い、配線幅の最小化を可能とした。これらの考察をもとに、実際にプログラムを作成して実験を行い、本理論の有効性を実証した。

以上のように、本論文の提案する配線手法は、従来の手法とは異なる独創的なものであり、理論的にも工業的にも新しい進歩をもたらせたものと考えられ、博士論文として価値あるものと認められる。