



Title	Efficient Simulation Algorithms among Processor Arrays with Broadcasting Buses
Author(s)	松前, 進
Citation	大阪大学, 2000, 博士論文
Version Type	VoR
URL	https://doi.org/10.11501/3169489
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	まつまえすすむ
博士の専攻分野の名称	博士(工学)
学位記番号	第 15526 号
学位授与年月日	平成12年3月24日
学位授与の要件	学位規則第4条第1項該当 基礎工学研究科情報数理系専攻
学位論文名	Efficient Simulation Algorithms among Processor Arrays with Broadcasting Buses (ブロードキャストバス結合プロセッサアレイ間のシミュレーションアルゴリズムに関する研究)
論文審査委員	(主査) 教授 都倉 信樹
	(副査) 教授 柏原 敏伸 教授 萩原 兼一

論文内容の要旨

本論文は、ブロードキャストバスを持つ種々のメッシュ結合型並列計算モデル間のシミュレーションアルゴリズムに関する研究をまとめたものである。本論文は4章から成り、その内容は以下の通りである。

第1章では、本研究の目的及び意義について述べ、得られた諸成果を概説している。

第2章では、再構成メッシュ (RM ; reconfigurable mesh) 及び行／列ブロードキャストバスつきメッシュ (MWMB ; mesh with multiple broadcasting) に対し、モデル間のシミュレーションアルゴリズムを示している。RM とは、再構成可能バス (reconfigurable bus system) を持つメッシュ結合型並列計算モデルである。再構成可能バスを用いることにより、RM ではプログラムの実行中にそれまでの計算結果に応じてネットワークトポロジを動的に変更することが可能である。RM の取り得るネットワークトポロジに制限を加えることにより種々のサブモデルが提案されており、そのなかに水平垂直再構成メッシュ (HV-RM ; horizontal-vertical reconfigurable mesh) がある。HV-RM では、水平方向もしくは垂直方向にのみバスを構成することが許される。MWMB とは、各行各列にそれぞれ一本のブロードキャストバスを付加したメッシュ結合型並列計算モデルである。再構成可能バスと異なり、MWMB のブロードキャストバスは形状を動的に変更することはできない。本研究では、サイズ $n \times n$ の HV-RM をサイズ $n \times n$ の MWMB で $\Theta(\sqrt{n})$ ステップ、サイズ $n \times n$ の RM をサイズ $n \times n$ の HV-RM で $O(\log^2 n)$ ステップで効率良くシミュレーションするアルゴリズムを示している。また、従来より、大きいサイズの RM を小さいサイズの RM を用いてシミュレーションする研究が多数行われている。本研究では、シミュレーションする側に用いるモデルを RM ではなく、より計算能力の低い HV-RM を用いた場合を考え、サイズ $n \times n$ の RM をサイズ $m \times m$ の HV-RM で $O((n/m)^2 \log n \log m)$ ステップで効率良くシミュレーションすることが可能であることを示している ($m < n$)。

第3章では、分割可能バス付きメッシュ (MSB ; mesh with separable buses) を、区分バス付きメッシュ (MPB ; mesh with partitioned buses) 及び制限付き分割可能バス付きメッシュ (MRSB ; mesh with restricted separable buses) を用いてシミュレーションするアルゴリズムを示している。MSB と MPB は、行／列方向にブロードキャストバスが付加されたメッシュ結合型並列計算モデルである。MSB のブロードキャストバスは分割可能バスと呼ばれ、プログラムの実行中にさまざまな長さに動的に分断することが可能である。MSB は HV-RM と同等の計算能力を持つ。一方、MPB のブロードキャストバスは動的には長さが変更できず、あらかじめ決められた長さ ℓ ごとに分断

されている。MRSB は MSB に制限を加えたモデルで、全ての行／列に分割可能バスを配置するのではなく、 ℓ 行／列ごとに分割可能バスを配置したモデルである。MRSB では、分割可能バスが交差する場所に位置するプロセッサのみがブロードキャストバスにアクセスできる。本研究では、サイズ $n \times n$ の MSB をサイズ $n \times n$ の MPB で $\Theta(n^{1/3})$ ステップ ($\ell = \Theta(n^{2/3})$)、サイズ $n \times n$ の MSB をサイズ $n \times n$ の MRSB で $\Theta(\ell)$ ステップで効率良くシミュレーションするアルゴリズムを示している。

第 4 章は結論であり、本研究で得られた主な成果を総括し、今後に残された課題を指摘する。

論文審査の結果の要旨

本論文は、ブロードキャストバスを持つ種々のメッシュ結合型並列計算モデル間のシミュレーションアルゴリズムに関する研究をまとめたもので、次のような成果を得ている。

- (1) サイズ $n \times n$ の HV-RM をサイズ $n \times n$ の MWMB を用いて $\Theta(\sqrt{n})$ ステップでシミュレーションするアルゴリズムを示している。
- (2) サイズ $n \times n$ の RM をサイズ $n \times n$ の HV-RM を用いて $\mathcal{O}(\log^2 n)$ ステップでシミュレーションするアルゴリズムを示している。
- (3) サイズ $n \times n$ の RM をサイズ $m \times m$ の HV-RM を用いて $\mathcal{O}((n/m)^2 \log n \log m)$ ステップでシミュレーションするアルゴリズムを示している ($m < n$)。
- (4) サイズ $n \times n$ の MSB をサイズ $n \times n$ の MPB を用いて $\Theta(n^{1/3})$ ステップでシミュレーションするアルゴリズムを示している ($\ell = \Theta(n^{2/3})$)。
- (5) サイズ $n \times n$ の MSB をサイズ $n \times n$ の MRSB を用いて $\Theta(\ell)$ ステップでシミュレーションするアルゴリズムを示している。

さらに、(1)、(4)、(5)のアルゴリズムの時間計算量に関しては、本論文の問題設定で仮定したプロセッサマッピングにおいて最悪時最適であることを示している。(3)の結果に関しては、サイズ $m \times m$ の RM を用いる Fernández-Zepeda らの結果と比較した場合時間計算量の点で若干劣るものの、RM に比べて計算能力の低い HV-RM を用いた場合でもサイズ $n \times n$ の RM を効率良くシミュレーションできることを示している点に特徴がある。

以上のように、本論文は、ブロードキャスト能力を備えたメッシュ結合型並列計算モデルに関する重要な結果を示しており、その成果は、並列処理に貢献するところが多い。よって、博士（工学）の学位論文として価値あるものと認める。