



Title	極薄ゲート絶縁膜を有する半導体デバイスの信頼性に関する研究
Author(s)	細井, 卓治
Citation	大阪大学, 2005, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/257
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	ほそ い たく じ 細 井 卓 治		
博士の専攻分野の名称	博 士 (工 学)		
学 位 記 番 号	第 1 9 5 1 2 号		
学 位 授 与 年 月 日	平成 17 年 3 月 25 日		
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科電子情報エネルギー工学専攻		
学 位 論 文 名	極薄ゲート絶縁膜を有する半導体デバイスの信頼性に関する研究		
論 文 審 査 委 員	(主査) 教 授 谷 口 研 二 (副査) 教 授 谷 野 哲 三 教 授 北 山 研 一 教 授 岸 野 文 郎 教 授 尾 浦 憲 治 郎 教 授 森 田 瑞 穂 助 教 授 原 晋 介 助 教 授 松 岡 俊 匡		

論 文 内 容 の 要 旨

本論文は、半導体デバイス微細化の重要課題であるゲート酸化膜の信頼性についての研究結果をまとめたものであり、6章から構成されている。

第1章では、本研究の目的、本論文の構成について概略を述べた。

第2章では、極薄ゲート酸化膜における擬似絶縁破壊 (Soft Breakdown : SBD) 後のゲートリーク電流の時間発展に関する詳細な実験結果を示した。極薄ゲート絶縁膜 (<2 nm) では、SBD により形成された局所的なリークパスが次第に拡大・成長するため、SBD 後のゲートリーク電流は時間的に緩やかに増加する。その時間発展が SBD 後の時間のべき乗で表わされること、そして印加電圧に指数関数的に依存していることを明らかにし、定式化を行った。また、弱い温度依存性も示すことがわかった。

第3章では、SBD 後のゲートリーク電流が最終的に飽和することに注目し、その物理的要因について考察した。リークパスに印加される電圧が次第に減少することにより、それに指数関数的に依存するゲートリーク電流増加もまた徐々に緩やかになり、最終的な飽和につながることを明らかにした。リークパスに印加される電圧の減少は、寄生抵抗における電圧降下に起因している。また、MOS キャパシタの寄生抵抗はリークパス直下での広がり抵抗が支配的であった。MOSFET の場合は、チャンネルでの広がり抵抗が支配的であったが、僅かにチャンネル抵抗の寄与も存在することがわかった。

第4章では、第2章で考案した SBD 後ゲートリーク電流増加式と、寄生抵抗による電圧降下のネガティブフィードバック効果を考慮し、SBD 後ゲートリーク電流の時間変化の計算モデルを構築した。また、このモデルを応用し信頼性評価を行ったところ、最新の LSI では、SBD による MOSFET 機能の喪失とチップ全体での過剰な消費電力という2点が、チップ使用開始からほぼ同時期の～20年後に顕在化することがわかった。

第5章では、SBD ゲートリーク電流の時間変化モデルから任意の条件下で生起する SBD の特性を外挿予測し、絶縁破壊後の MOSFET 特性を再現するコンパクトモデルを考案した。また、両者を組み合わせることにより、絶縁破壊が CMOS 回路に及ぼす影響を回路シミュレーションから検証した、その結果、LSI 動作電圧下で生起する SBD は、消費電力という点で甚大な悪影響を及ぼし、さらに回路動作という点でノイズマージンの減少、及びロジック確

定時の出力電圧低下などの問題を引き起こすことがわかった。一方、絶縁破壊が与える回路動作への影響は、MOSFET 中の絶縁破壊場所、及び回路を構成する MOSFET のゲートサイズに依存することが明らかとなった。

第6章では、本論文で取り上げた各研究の成果についてまとめた。

論文審査の結果の要旨

本論文は、極薄シリコン酸化膜を有する集積回路の寿命予測法に関するものである。本研究では、膜厚 3 nm 以下のシリコン・ゲート酸化膜における擬似絶縁破壊 (Soft Breakdown) 後のゲートリーク電流の漸増現象の加速要因及び飽和要因を詳細に解析し、寿命予測に必要な高精度の絶縁破壊モデルを構築している。その主要な成果は次の通りである。

- (1) 3 nm 以下の極薄シリコン酸化膜の定電圧ストレス実験により、Soft Breakdown 後のゲートリーク電流の時間変化を詳細に解析している。Soft Breakdown 生起時のリークパス拡大により、リーク電流が漸増することを示し、リーク電流の時間発展式を構築している。
- (2) Soft Breakdown 後のゲートリーク電流の飽和が、デバイス中の寄生抵抗に起因することを実験的に明らかにしている。また、MOS キャパシタと MOSFET において支配的な寄生抵抗成分の特性に与える影響を明らかにしている。
- (3) Soft Breakdown 後のゲートリーク電流の時間発展式と、寄生抵抗による電流飽和現象から、任意の電圧条件下で生起する Soft Breakdown 後のゲートリーク電流に関する時間変化モデルを構築している。
- (4) 構築したモデルを応用し、Soft Breakdown が集積回路に及ぼす影響について、MOSFET 回路の誤動作とチップレベルのリーク電流増大現象にもとづく信頼性評価法を提案している。
- (5) 絶縁破壊後の MOSFET 回路モデルを考案し、Soft Breakdown 後のゲートリーク電流の時間変化モデルと併せて回路シミュレーションに組み込むことにより、より高精度に絶縁破壊の影響を推定することを可能にしている。

以上のように、本論文は極薄シリコン酸化膜の絶縁破壊が集積回路の信頼性に及ぼす影響について、数多くの重要な知見を得ている。これらの知見は大規模集積回路の信頼性に関する極めて有益な情報・理論を提供すると共に、寿命推定理論や薄膜化限界といった MOS 型集積回路の実用面に貢献しうる情報をも提供しており、半導体集積回路プロセス技術の発展に貢献するところが大きい。よって、本論文は博士論文として価値あるものと認める。