



Title	マイクロ磁気デバイスに関する基礎的研究
Author(s)	大城, 理
Citation	大阪大学, 1990, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/2608
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

マイクロ磁気デバイスに
関する基礎的研究

1 9 9 0 年 1 月

大 城 理

要 約

磁性体を用いた素子を小形，集積化して高周波領域で動作可能にしたものを，マイクロ磁気デバイス (micro-magnetic-device) と呼ぶ事にする．本研究は，磁気デバイスの1つであるインダクタ，トランスの小形，平面化，究極的には他の素子と同一基板上に集積化する事を目的としたものである．その第一歩として，インダクタ，トランスを平面構造にしたプレーナ・インダクタ (planar-inductor)，プレーナ・トランス (planar-transformer) を考案した．これは平面コイル，磁性膜，絶縁膜から構成され薄膜作製法と薄膜を様々なパターンに加工するフォト・エッチング法によってガラス基板上に作製するもので，10MHz以上で動作するインダクタ，トランスを目標としている．本論では，以下の事柄について述べてある．

第1章ではまずインダクタ，トランスの小形，集積化の現状について述べる．本研究内容であるプレーナ・インダクタ，プレーナ・トランスはこれらの集積化の研究の先駆けとなり，いままでに様々な形のものを考案した．そこで構成要素別にそれらを分類する．

第2章ではプレーナ・インダクタ，プレーナ・トランスを作製する上で必要な技術，薄膜作製法とフォト・エッチング法について述べる．また例を挙げて実際の素子作製過程について述べ，今後さらに集積化を進めていく上での問題点について考察する．

第3章では，試作した様々なプレーナ・インダクタの諸特性について述べる．なお従来のインダクタとは構造が全く異なるため，そのインダクタンスの算出法についても述べる．最後にプレーナ・インダクタのインダクタンスと直列抵抗の周波数特性を，計算で求め実測値と比較する．

第4章ではまずプレーナ・トランスの基本的構造として4つの方式を考案し，各々の結合係数を計算する．またパワー・トランスとして用いた時の周波数特性をシミュレーションする．さらに試作した素子の特性について述べる．

第5章では応用例として考案した，磁気制御素子について述べる．磁気制御素子は2つの平面コイルが，磁性膜をはさむ構造になっている．磁性膜の磁気特性を変化させる事により2つのコイル間の磁氣的結合を制御する素子である．まずその諸特性について述べ，最後に様々な素子への応用について論じる．

目次

序 論	1
1 インダクタ, トランスのマイクロ化	3
1.1 はじめに	3
1.2 インダクタ, トランスの小形化	3
1.3 インダクタ, トランスの集積化	6
1.4 プレーナ・インダクタ, プレーナ・トランス	7
1.5 まとめ	8
2 プレーナ・インダクタ, プレーナ・トランスの作製技術	11
2.1 はじめに	11
2.2 薄膜作製法	11
2.2.1 薄膜作製技術	11
2.2.2 成膜条件	12
2.3 フォト・エッチング法	15
2.4 プレーナ・インダクタの作製	16
2.5 まとめ	18
3 プレーナ・インダクタ	19
3.1 はじめに	19
3.2 平面コイル	19
3.2.1 つづら折れ形コイル	20
3.2.2 スパイラル形コイル	24
3.2.3 つづら折れ形コイルとスパイラル形コイルの比較	27
3.3 プレーナ・インダクタの構造とその特性	30
3.3.1 つづら折れ形プレーナ・インダクタ	30
3.3.2 スパイラル形プレーナ・インダクタ	33
3.3.3 外部コイル形プレーナ・インダクタ	35
3.4 プレーナ・インダクタの周波数特性の解析方法	37
3.5 まとめ	45

4 プレーナ・トランス	49
4.1 はじめに	49
4.2 プレーナ・トランスの基本的構造と結合係数	49
4.2.1 解析方法	50
4.2.2 プレーナ・トランスの基本的構造	54
4.2.3 磁性膜の比透磁率による結合係数の変化	55
4.2.4 コイルの幅による結合係数の変化	58
4.3 プレーナ・トランスの周波数特性	61
4.3.1 プレーナ・トランスの等価回路	61
4.3.2 プレーナ・トランスの諸特性の算出	67
4.3.3 計算結果	69
4.4 プレーナ・トランスの試作	73
4.4.1 内部コイル形プレーナ・トランスの試作	73
4.4.2 外部コイル形プレーナ・トランスの試作	77
4.5 まとめ	80
5 磁気制御素子	83
5.1 はじめに	83
5.2 磁気制御素子の構造と原理	83
5.3 磁気制御素子の周波数特性	85
5.4 外部磁界による特性変化	87
5.5 磁性膜の比透磁率および膜厚による特性変化	89
5.6 磁気制御素子の多入出力化	92
5.7 まとめ	93
結 論	94
謝 辞	96

序 論

1980年代のエレクトロニクスの進歩には、目を見張るものがあった。それにより我々は様々な高性能、小形、軽量の電子機器を手にする事ができるようになった。この背景には半導体を用いた素子が集積化され、電子機器の一部に内蔵された事がある。しかし半導体以外の材料、例えば磁性体も科学技術の発展には多大なる貢献をしている。

人類と磁性体の付き合いは長く、古くは紀元前に遡ると言われている。2000年以上の歳月を経て、多種多様な磁気デバイスが出現した。現在一般家庭でもよく見られるものとしては永久磁石がある。これは我々の身近にあるモータ、スピーカ、マイク等に用いられている。また磁気テープ、磁気ディスク等も、ビデオ、ワード・プロセッサの普及で現代社会においては不可欠なものになった。近年記録媒体の高密度化が進み、それに伴い読み書きをする磁気ヘッドも集積化されている。また磁性体は温度特性に優れているので、厳しい環境下での使用にも耐えられる。さらに磁界は非接触で検出が可能である事から、磁性体はメカトロニクスにおける回転駆動系のセンサ(トルクセンサ等)に用いられている。その他今後発展が期待されているオプト・エレクトロニクスの分野においても、磁性体はアイソレータ等の部品に使われている。

以上のように、磁性体は様々な分野で利用されている。しかしこれらの素子は、電力を供給する電源がないと動作しない。ところが電源は、計算機等の電子装置内において容積、重量ともに最も高い割合を占めている。スイッチング・レギュレータの登場で、電源もある程度小形、軽量になった。さらにスイッチング周波数を高くすると、より小形、軽量にする事が可能である。しかし磁気デバイスであるインダクタ、トランスの小形、高周波化が他の素子(トランジスタ等)と比べると非常に遅れているため、電源の小形化も遅れてしまっている。この事が装置全体の小形、集積化を阻んでいる原因と言っても過言ではない。このような状況から、現在各分野からインダクタ、トランスの小形、集積化への要望が高まってきている。

しかし最近高周波領域において使用可能な磁性材料の開発に伴い、新しい構造のインダクタ、トランスが考案されている。さらに薄

膜作製法や薄膜を様々なパターンに加工するフォト・エッチング法の進歩により、これらを薄膜で作製する研究が1980年代の後半から非常に盛んになっている。本論文の研究成果であるプレーナ・インダクタ、プレーナ・トランスはこの草分け的存在となったものである。プレーナ・インダクタ、プレーナ・トランスは、平面コイル、磁性膜、絶縁膜を組み合わせるガラス基板上に作製する小形かつ高周波用のインダクタ、トランスである。従って他の素子と同一基板上に作製する事が可能である。

ところで現在市販されているインダクタ、トランスの動作周波数は最高数100kHzである。またビデオ、計算機等に用いられている磁気ヘッドの動作周波数も数MHz程度である。さらに高い周波数で動作する磁気デバイスとしてはマイクロ波領域(1GHz～)で使用する素子になり、10～100MHz帯において動作する磁気デバイスは皆無である。

そこでプレーナ・インダクタ、プレーナ・トランスは10MHz以上で動作するインダクタ、トランスを目標とし、この領域における周波数特性に重点を置いて本研究を進めた。またプレーナ・インダクタ、プレーナ・トランスの用途としては電力用のインダクタ、トランスに限らず、小形、高周波化された論理演算素子、センサ等への応用も考えられる。従って本研究はインダクタ、トランスの集積化、高周波化に関するものに留まらず、磁性体を用いた集積回路への第一歩となる基礎的研究である。

第 1 章 インダクタ, トランスの マイクロ化

1.1 はじめに

近年になって、磁性体を用いた素子であるインダクタ, トランスのマイクロ化に関する研究が非常に盛んになっている。この背景には計算機, 通信機器等の電子装置をさらに小形, 軽量にするには, 電源すなわちインダクタ, トランスのマイクロ化がなくては行えないという事がある。また高周波領域でも使用できる磁性材料の開発や, 薄膜作製法および薄膜を様々なパターンに加工するフォト・エッチング法等の科学技術の進歩もこれに拍車をかけた。

第 1 章では最近行われている, インダクタ, トランスのマイクロ化について述べる。インダクタ, トランスのマイクロ化は, 従来とは構造を異にして形を小さくした『小形化』と, 薄膜作製法, フォト・エッチング法により基板上に作製した『集積化』の2つに分類する事にする。

まずインダクタ, トランスの小形化について例を挙げて紹介し, 次にインダクタ, トランスの集積化の現状について述べる。本論で述べるプレーナ・インダクタ, プレーナ・トランスは, 後者の集積化に分類される。最後にこれについて述べる。なおプリント基板あるいは導体膜を, 磁性体を励磁するためにある形にパターン加工したものを平面コイルと呼ぶ事にする。

1.2 インダクタ, トランスの小形化

図 1.1 のようなループ状の導体に直流電流を流すと式 (1.1) で表される磁気エネルギーが蓄えられ, 交流電流を流すと式 (1.2) で表される逆起電力が発生する。この種の物体をコイルまたはインダクタと

呼び，式(1.1)，(1.2)の L を自己インダクタンスと呼ぶ．なお本論文では平面コイルと磁性膜から構成される素子をインダクタと呼び，磁性膜のない素子を空心のインダクタまたは単にコイルと呼ぶ事にする．また電氣的に絶縁された2つのループ状の導体を近接させ一方のループ状導体に交流電流を流すと，もう一方のループを磁束 Φ が鎖交し式(1.3)で表される電圧が発生する．このような導体の組み合わせを変圧器，トランスと呼び，式(1.3)の M を相互インダクタンスと呼ぶ．

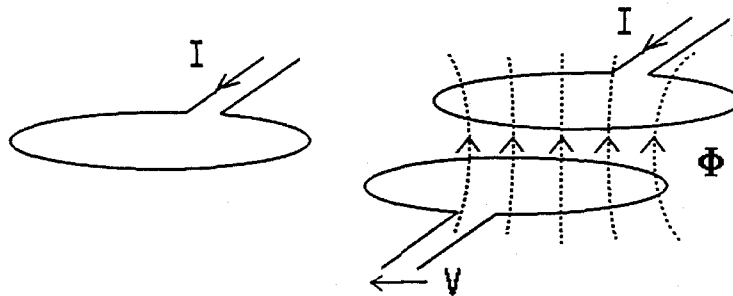


図 1.1 インダクタ，トランス

$$U = \frac{1}{2}LI^2 \quad (1.1)$$

$$V = L \frac{dI}{dt} \quad (1.2)$$

$$V = M \frac{dI}{dt} \quad (1.3)$$

従来のインダクタ，トランスは，高透磁率を持つバルク状の材料(鉄心)に導線を巻く構造になっていた．近年様々な素子が小形，高周波化されているなかで，インダクタ，トランスも小形，高周波化されていった．ところがこのような構造では，小形化はもはや限界であった．ところが近年いままでとは全く構造の異なるインダクタ，トランスが考案され，さらに小形化が図られている．表1.1にいくつかの例を記す．なお各名称は考案者が名付けたのを，そのまま引用させていただいた．

表 1.1 小形インダクタ, トランス

名称	導線	磁性体	寸法 (mm ³)
チップ	導体	フェライト	3.2 × 1.6 × 0.6
インダクタ [1]	ペースト	ペースト	
磁性薄膜トランス [2]	導線	電着膜	25 × 5 × 2
クロスインダクタ [3]	導線	磁性繊維	31 × 15 × 0.7
積層	プリント	磁性	42 × 32 × 0.2
マイクロ磁心 [4]	基板	薄膜	

チップインダクタはフェライトペーストと導体ペーストを交互に印刷した後、焼き固められて作製される。47nH ~ 220 μ H のインダクタンスを有するものがすでに市販されている。

磁性薄膜トランスは銅箔に磁性膜を電着し、これに導線を巻いて作製されるものである。これを用いて DC-DC コンバータを試作すると、変換周波数 1.5MHz で出力 3W という特性が得られている。

クロスインダクタは非晶質磁性繊維と導線を、織物状に組み合わせ構成されるものである。これを DC-DC コンバータに応用すると、変換周波数 300kHz, 出力 2W という結果が報告されている。

積層マイクロ磁心は磁性薄膜とプリント基板をパターン加工した平面コイルを、絶縁層とともに積層されるものである。この素子で DC-DC コンバータを構成すると、変換周波数 1MHz, 出力 2W という値が得られている。

各素子とも導線として超細線やプリント基板をパターン加工して作製した平面コイルを用い、磁性体を薄膜化または繊維状にして小形化を図っている。しかしながらこれらの素子はすべてディスクリートな素子である。故に半導体素子等と同一基板上に作製するためには、インダクタ, トランスも集積化しなければならない。

1.3 インダクタ, トランスの集積化

1.2では, 近年のインダクタ, トランスの小形化に関する研究について述べた. ところがさらに電源を小形, 軽量化したり他の素子と同一基板上に作製するために, それらの集積化への要求が高まってきた. インダクタの集積化に関する研究は1960年代から行われてきた[5], [6]. 1980年代後半になって薄膜作製法, フォト・エッチング法の進歩により, 基板上にインダクタ, トランスを作製する研究が非常に多くなってきている. 表1.2にいくつかの例を示す. 名称は考案者が名付けたのをそのまま引用した.

従来のインダクタ, トランスでは導線にはエナメル銅線が使用され, 磁性体として酸化物であるフェライトが用いられていた. 従って新たに導線と磁性体の絶縁をする必要はなかった. ところが薄膜でインダクタ, トランスを作製する場合, 磁性膜として金属膜を用いる場合が多い. 故に平面コイルと磁性膜との間に絶縁膜が必要になってくる.

表 1.2 薄膜インダクタ, トランス

名称	平面コイル (μm)	磁性膜 (μm)	絶縁膜 (μm)	面積 (mm^2)
薄膜積層 マイクロ磁心 [7]	Cu (4)	Ni-Fe (0.8)	SiO (5.8)	17×12
薄膜 巻線型磁心 [8]	Cu (1.3)	Ni-Fe (2)	SiO (6)	25×8
薄膜クロス インダクタ [9]	Cu (0.3)	Co-Nb-Zr (0.1)	SiO ₂ (2)	30×27
薄膜 インダクタ [10]	Cu (5)	Co-Fe-Si-B (2)	フォト レジスト (2.4)	2.4×2.2
薄膜 トランス [11]	Cu (5)	Co-Zr-Re (3)	SiO ₂ (5)	4×4

各素子とも薄膜作製法とフォト・エッチング法を用いて, 基板上に作製されたものである. インダクタンスは約100nHという値であり, 周波数100MHzまで良好な周波数特性を示している. しかし現在イン

ダクタ, トランスの集積化に関する研究は試作段階で, 大きさも5～200mm²程度である. ところがコイルを数 μ mまで細くしたという報告もされており[12], 今後さらに集積化が進むと考えられる.

1.4 プレーナ・インダクタ, プレーナ・トランス

プレーナ・インダクタ(planar-inductor)は1983年白江らによって考案され[13], 1.3で述べた研究の先駆けとなった. この素子は磁性薄帯の励磁に用いられた平面コイル[14], [15]と磁性膜, 絶縁膜を, 薄膜作製法とフォト・エッチング法によりガラス基板上に積層して作製されるものである[16]. その後様々な形のプレーナ・インダクタを考案した[17]. その構成要素(平面コイル, 磁性膜, 絶縁膜)で分類すると, 表1.3のようになる.

表 1.3 プレーナ・インダクタの分類

平面コイル	$\left\{ \begin{array}{l} \text{フープ形} \\ \text{つづら折れ形} \\ \text{スパイラル形} \end{array} \right.$
磁性膜	$\left\{ \begin{array}{l} \text{内部コイル形} \\ \text{(磁性膜-絶縁膜-平面コイル-絶縁膜-磁性膜)} \\ \text{外部コイル形} \\ \text{(平面コイル-絶縁膜-磁性膜-絶縁膜-平面コイル)} \end{array} \right.$
絶縁膜	$\left\{ \begin{array}{l} \text{5層構造} \\ \text{(磁性膜-絶縁膜-平面コイル-絶縁膜-磁性膜)} \\ \text{3層構造} \\ \text{(磁性膜-平面コイル-磁性膜)} \end{array} \right.$

また2つの平面コイルを組み合わせる事により、プレーナ・トランス (planar-transformer) も考案した[17]。平面コイルと磁性膜または1次コイルと2次コイルの位置関係から分類すると、表1.4のようになる。内部コイル形は磁性膜が平面コイルをはさむ構造で、外部コイル形は逆に平面コイルが磁性膜をはさむものである。また1次2次コイル共平面形は、1次コイルと2次コイルが同一平面上に存在するもので、1次2次コイル積層形は1次コイルと2次コイルが絶縁膜をはさんで積層している構造である。

表 1.4 プレーナ・トランスの分類

内部コイル形	$\left\{ \begin{array}{l} 1次2次コイル共平面形 \\ 1次2次コイル積層形 \end{array} \right.$
外部コイル形	$\left\{ \begin{array}{l} 1次2次コイル共平面形 \\ 1次2次コイル積層形 \end{array} \right.$

1.5 まとめ

第1章ではインダクタ、トランスの小形、集積化の現状について述べた。小形化されたインダクタ、トランスは実用化の一步手前まで来ており、すでに商品化されたものもある。集積化に関しては現時点では試作段階であるが、今後ますます集積化されると考えられる。またプレーナ・インダクタ、プレーナ・トランスはそれらの集積化の研究の先駆けとなった。

第2章以降、プレーナ・インダクタ、プレーナ・トランスの作製法、諸特性について述べていく。

第 1 章 参 考 文 献

- [1] 高谷 稔:”積層フェライトSMD”, 電気学会マグネティックス研究会資料, **MAG-86-192**, 89(1986).
- [2] 渡辺薫明, 戸田崇文, 石井正紀:”磁性薄膜トランスによる1.7MHz ON-OFF型DC-DCコンバータ”, 電子情報通信学会電源技術研究会資料, **PE86-42**, 35(1986).
- [3] 山本孝幸, 松本 武, 松木英敏, 村上孝一:”クロストランスを用いた薄形DC-DCコンバータ”, 電気学会マグネティックス研究会資料, **MAG-89-133**, 23(1989).
- [4] 丸山賢治, 廣濱 功, 山沢清人, 長尾伸二:”積層多出力型マイクロスイッチングレギュレータの基礎特性”, 電気学会マグネティックス研究会資料, **MAG-89-132**, 15(1989).
- [5] A.Olivei :”Optimized Miniature Thin-Film Planar Inductor Compatible with Integrated Circuits”, IEEE Trans. Parts, Materials and Packag., **PMP-5**, 71(1969).
- [6] R.F.Sooahoo :”Magnetic Thin Film for Integrated Circuit Application”, IEEE Trans. Magn., **MAG-15**, 1803(1979).
- [7] 胡桃沢孝, 原嶋栄一, 北地一成, 山沢清人:”パーマロイ積層マイクロ磁心の高周波特性”, 電気学会マグネティックス研究会資料, **MAG-88-135**, 37(1988).
- [8] 夏井昭長, 高山 純, 山沢清人:”蒸着による巻線型薄膜磁心の作成とその基礎特性”, 電気学会マグネティックス研究会資料, **MAG-89-129**, 141(1989).
- [9] 撫原浩嗣, 山本孝幸, 松木英敏, 村上孝一:”クロスインダクタの薄膜化に関する基礎的検討”, 電気学会マグネティックス研究会資料, **MAG-88-132**, 11(1988).
- [10] 山口一幸, 小松基張, 中曽根和久, 武田文雄, 村上孝一:”ストリップ線路形対磁心インダクタ”, 日本応用磁気学会学術講演概要集, **25pB-1**, 462(1989).

- [11] 三野正人, 谷内利明, 田子章男, 柳沢佳一:”巻線形薄膜トランスの磁気特性”, 日本応用磁気学会学術講演概要集, **25aB-12**, 459(1989).
- [12] 松本光裕, 大関秀紀, 山口正洋, 荒井賢一:”ドライエッチングによるマイクロインダクタの試作”, 日本応用磁気学会学術講演概要集, **25aB-5**, 452(1989).
- [13] 白江公輔, 川辺清司, 村田勇一郎:”プレナー・インダクタ”, 第7回日本応用磁気学会学術講演概要集, **9aD-1**, 277(1983).
- [14] 白江公輔, 森田泰次, 若林淳右:”アモルファス磁性薄帯の垂直磁化特性”, 特定研究アモルファス材料・物性第5回研究会論文集, 126(1982).
- [15] 白江公輔, 川辺清司, 村田勇一郎:”平面コイルによる磁化”, 電気学会マグネティックス研究会資料, **MAG-83-67**, 25(1983).
- [16] K.Kawabe, H.Koyama and K.Shirae:”Planar Inductor”, IEEE Trans. Magn., **MAG-20**, 1804(1984).
- [17] 大城 理, 辻本浩章, 白江公輔:”プレナー・インダクタおよびプレナー・トランス”, 電気学会マグネティックス研究会資料, **MAG-88-23**, 111(1988).

第 2 章 プレーナ・インダクタ, プレーナ・トランスの作製技術

2.1 はじめに

素子を基板上に作製して集積化するには、次の2つの技術が必要である。まず基板上に様々な薄膜を成膜する薄膜作製法である。また成膜した膜を任意のパターンに加工する技術であり、本研究では容易に行えるという理由でフォト・エッチング法を用いた。プレーナ・インダクタ、プレーナ・トランスも基板上に作製する素子であるため、これらの技術が必要になってくる。

第2章ではこの2つの技術、薄膜作製法とフォト・エッチング法について述べる。まず実際にプレーナ・インダクタ、プレーナ・トランスを作製する時の成膜条件等について述べる。次にフォト・エッチング法の工程について簡単に述べる。最後に例を挙げてプレーナ・インダクタの作製過程について述べる。

2.2 薄膜作製法

2.2.1 薄膜作製技術

プレーナ・インダクタ、プレーナ・トランスは平面コイル、磁性膜、絶縁膜から構成される。これらの構成要素は薄膜作製法[1], [2]によって成膜される。ところで薄膜作製法には様々な方式があるが、プレーナ・インダクタ、プレーナ・トランスでは平面コイル上すなわち段差のあるところに、磁性膜、絶縁膜、さらに平面コイルを成膜、作製する事がある。薄膜作製法の1つであるスパッタ法で成膜された薄膜は、付着力と回り込みに優れているので段の側面にも成膜されるという利点がある。そこでプレーナ・インダクタ、プレーナ・トランス

を作製する時の薄膜作製法としては、スパッタ法を選んだ。

2.2.2 成膜条件

ここでは各構成要素の材料，成膜条件について述べる．平面コイルとしては抵抗率が低く安価であるCuをDC4極スパッタ法で成膜し，フォト・エッチング法で様々なパターンに加工した．磁性膜としては組成が簡単である事からNi-Feを選び，DC4極スパッタ法で成膜した．絶縁膜としては一般的な絶縁材料であるSiO₂を選び，RF2極マグネトロン・スパッタ法で成膜した．表2.1に，これらの膜の成膜条件を記す．

表 2.1 成膜条件

			Cu	Ni-Fe	SiO ₂
ターゲット			80mm ϕ	複合	80mm ϕ
ターゲット電圧	V_t	(V)	-1.5	-2.0	—
ターゲット電流	I_t	(mA)	30	30	—
入力電力	P_{in}	(W)	—	—	300*
到達真空度	P_e	(Pa)	2.7×10^{-4}	2.7×10^{-4}	1.1×10^{-3}
Arガス圧	P_{Ar}	(Pa)	2.1×10^{-1}	2.7×10^{-1}	1.3
収束磁界	H_f	(A/m)	2500	2500	—
成膜速度	S_r	(nm/min)	16.7	20.0	6.7 ~ 10.1
基板温度	T_s	(°C)	200	250	150

* 整合回路による損失を含む

Ni-Feは図2.1に示すように、80mm ϕ のNiターゲット上に扇形のFeチップを配置した複合ターゲットを用いた。ターゲットの面積比はNi80:Fe20で、面積比と組成比(wt%)が等しくなるのは成分分析によって確認した。この条件でガラス基板上に成膜された膜厚1 μ mのNi-Fe膜は、容易軸方向の保持力が約50A/m、困難軸方向の異方性磁界が約500A/mである。また困難軸方向に微小磁界で励磁した時の比透磁率は10MHzまで数100という値で、その後徐々に減少し数100MHzで急激に減少する。

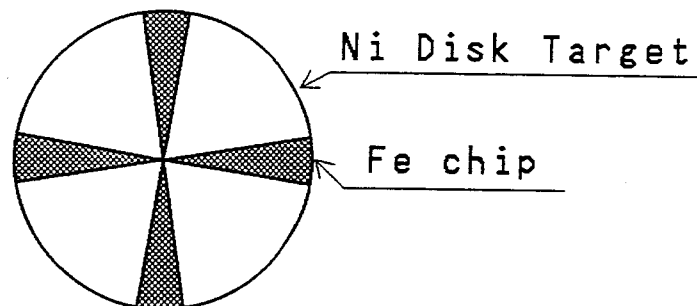
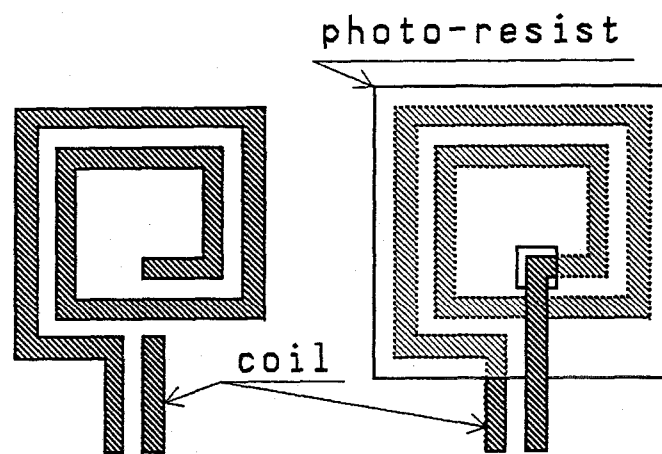


図 2.1 Ni と Fe の複合ターゲットの構成

SiO₂は成膜速度 S_r を高めるために、マグネトロン・スパッタ法で成膜した。なお使用した永久磁石は、69mm ϕ ×45mm ϕ ×11mmのリング状のNd-Fe-B磁石である。成膜速度にばらつきがあるが、これはターゲットの厚みの変化によりその静電容量が増減するためである。

ところで図2.2(a)に示すようなスパイラル形コイルを作製する時は、図2.2(b)に記したようにコイル上全面に絶縁膜を成膜し中心部に穴をあけて外側と接続しなければならない。この絶縁膜としては、加工の容易さからフォト・レジストを選んだ。絶縁性を良くするために2回スピンコーティングし約 $1.5\mu\text{m}$ の厚みにし、露光、現像して穴をあけてその後 150°C で1時間加熱し絶縁膜とした。



(a) スパイラル形コイル (b) スパイラル形コイルと絶縁膜

図2.2 スパイラル形コイルにおける絶縁膜

2.3 フォト・エッチング法

表2.2にフォト・エッチング法の工程と[3]，実際に用いた方法等を記す．実際に作製したプレーナ・インダクタ，プレーナ・トランスにおける平面コイルは，幅が50～200 μm ，隣接するコイル間距離も同程度でありそれほど微細なパターンではない．またプレーナ・インダクタ，プレーナ・トランスでは磁性膜も色々なパターンに加工する事もあるが，これもそれほど微細なパターンではない．従ってエッチングは化学的に行った．

表 2.2 フォト・エッチング法の工程

1: マスク作製	フォトマスク
2: 基板洗浄	アセトン，洗剤，蒸留水
3: フォトレジスト塗布	AZ-1350，スピンコート
4: プレバーク	80℃，5min.
5: 露光	蛍光灯または水銀灯
6: 現像	AZ-デベロッパ
7: ポストバーク	90℃，10min.
8: エッチング	硫酸第2セリウム (Cu)，塩化第2鉄 (Ni-Fe)
9: フォトレジスト除去	アセトン

2.4 プレーナ・インダクタの作製

プレーナ・インダクタ、プレーナ・トランスは、数回の薄膜形成とパターン加工を施す事により作製する。実際に作製した素子の中で最も作製工程の多い、図2.3に示すようなプレーナ・インダクタを例に挙げて作製過程について述べる。図2.3に示すプレーナ・インダクタは2つの磁性膜が2層のスパイラル形コイルをはさむ構造になっており、これをスパイラル形プレーナ・インダクタと呼ぶ。

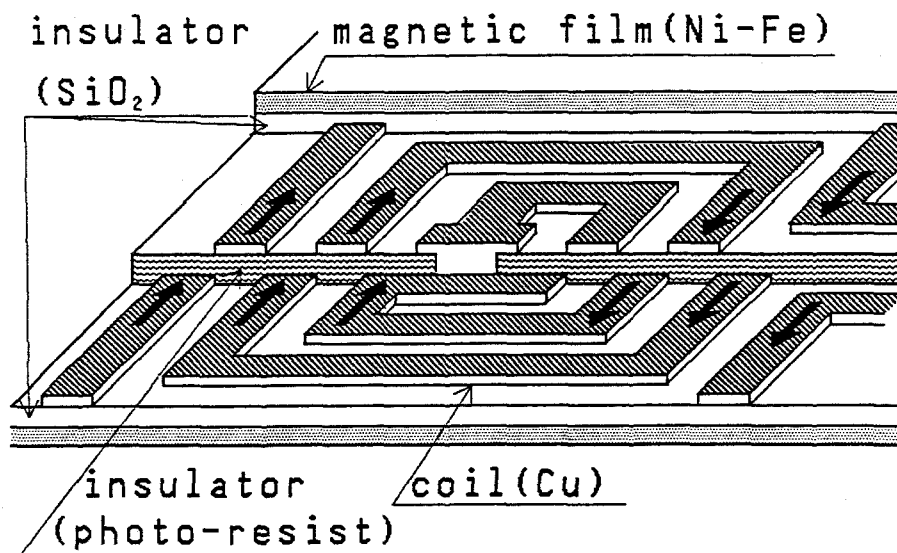


図 2.3 スパイラル形プレーナ・インダクタの概観

図2.4にその作製過程を順を追って記す.

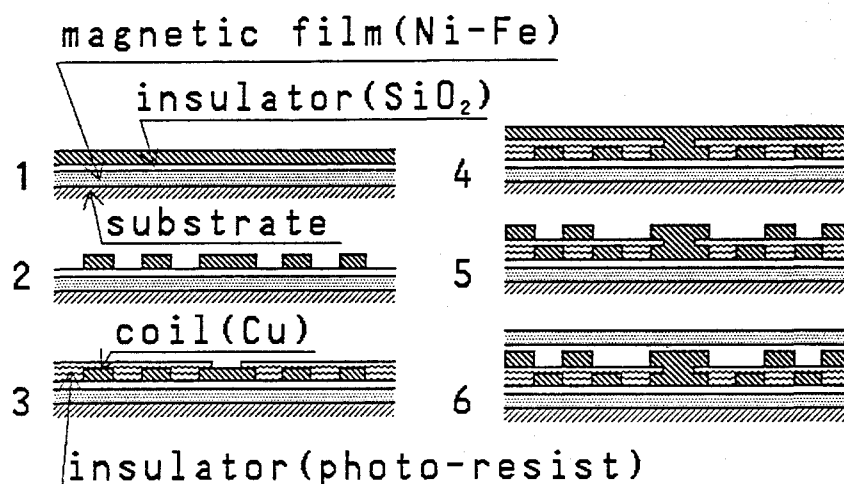


図 2.4 スパイラル形プレーナ・インダクタの作製過程

- 1: ガラス基板上に Ni-Fe, SiO_2 , Cu の順に成膜する
- 2: Cu を下部の平面コイルのパターンに加工する
- 3: フォト・レジストで上下コイル間の絶縁膜を作製する
- 4: Cu を成膜する
- 5: Cu を上部の平面コイルのパターンに加工する
- 6: SiO_2 , Ni-Fe の順に成膜する

なおガラス基板としては熱膨張係数が $4.6 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$ である体積 $38 \times 13 \times 1 \text{ mm}^3$ のスライドガラスを用いた. このガラスを使用したのは熱膨張係数が石英ガラス ($5.4 \times 10^{-7} \text{ } ^\circ\text{C}^{-1}$) 等に比べると, 金属の熱膨張係数 ($7 \sim 20 \times 10^{-6} \text{ } ^\circ\text{C}^{-1}$) に近いためである.

2.5 ま と め

第2章ではプレーナ・インダクタ, プレーナ・トランスを作製するのに必要な技術, 薄膜作製法, フォト・エッチング法について述べた.

今後プレーナ・インダクタ, プレーナ・トランスをさらに集積化していくには, 薄膜作製法およびフォト・エッチング法に関しては以下の技術が必要になってくると考えられる.

プレーナ・インダクタ, プレーナ・トランスを電力を扱う素子として用いる場合, 抵抗を下げるために平面コイルの膜厚を大きくしなければならない. またインダクタンスを大きくするには磁性膜を厚くするべきである. また周波数特性に優れた磁性膜としては, 絶縁膜との積層膜が適している. 数 μm の膜を, 緻密に回り込みが良く短時間でしかも積層膜も成膜できる技術が必要となってくる.

磁性膜は絶縁膜をはさんで平面コイルの上に成膜する事がある. 従って平坦化技術はインダクタ, トランスの薄膜化には必須となる.

数 μm の膜を, 幅および間隔が数 μm である平面コイルにパターン加工する技術も必要である.

第2章 参 考 文 献

- [1] 早川 茂, 和佐清孝: "薄膜化技術", 共立出版株式会社(1982).
- [2] 麻蒔立男: "薄膜作成の基礎", 日本工業新聞社(1977).
- [3] 檜岡清威, 二瓶公志: "フォトエッチングと微細加工", 総合電子出版社(1977).

第 3 章 プレーナ・インダクタ

3.1 はじめに

第 3 章では平面コイル，磁性膜，絶縁膜から構成され，薄膜作製法とフォト・エッチング法を用いて作製するプレーナ・インダクタについて述べる．プレーナ・インダクタは従来の鉄心に導線を巻く構造のインダクタに比べて小形，集積化するのに適しており，10MHz 以上の高周波領域で使用するインダクタとして有望である．

まずいままでの巻線コイルに代わるものである平面コイルについて述べ，次にこの平面コイルを用いて試作したプレーナ・インダクタの諸特性について述べる．平面コイル，磁性膜，絶縁膜の組み合わせ方により，様々なプレーナ・インダクタが考えられる．ここでは数種類のプレーナ・インダクタを作製しその周波数特性を測定した．なおプレーナ・インダクタの特性は，YHP 社製 4191A インピーダンス・アナライザを用いて測定した．最後にプレーナ・インダクタの周波数特性を，表皮効果，近接効果，磁性膜の複素透磁率，浮遊容量を考慮し計算により求め実測値と比較した．

3.2 平面コイル

インダクタを薄膜化する場合従来鉄心に巻いていた導線の代わりに，薄膜状のコイルが必要になる．そこで図 3.1 に示すような 3 つの平面コイルを考えた．(a) の形の平面コイルをフープ形コイルと呼ぶ．(b) をつづら折れ形コイルと呼び，図ではつづら折れ数 $N_m=3$ である．また (c) をスパイラル形コイルと呼び，図ではスパイラルターン数 $N_s=2$ である．フープ形コイルは $N_m=1$ または $N_s=1$ と考える事ができるので，平面コイルをつづら折れ形コイルとスパイラル形コイルの 2 つにわけると，そこでつづら折れ形コイルとスパイラル形コイル

ルを比較する．まず両方のインダクタンスの算出法について述べ，実測値と比較する．最後に2つのコイルを比べる．

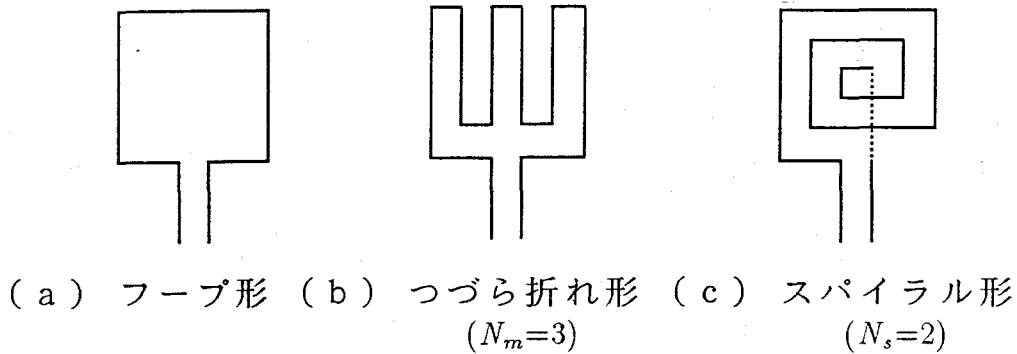


図 3.1 平面コイル

なお平面コイルを再現性よく作製するため，その面積は $10 \times 10 \text{ mm}^2$ ，幅および間隔は数 $100 \mu\text{m}$ 程度にした．また全コイル長に比べ引出線の長さが無視できるようにつづら折れ数 N_m ，スパイラルターン数 N_s は10程度とした．

3.2.1 つづら折れ形コイル

インダクタンスを計算する前に，ノイマンの公式[1]について述べる．なおここでは透磁率は真空の透磁率($\mu_0 = 4\pi \times 10^{-7} \text{ H/m}$)と一様とする．図3.2のような回路 C_i ， C_j の相互インダクタンス M_{ij} は， C_i に電流 I が流れた時に生ずる磁束密度 $\mathbf{B}_{ij}$ を回路 C_j の作る S_j で面積分して式(3.1)になる．

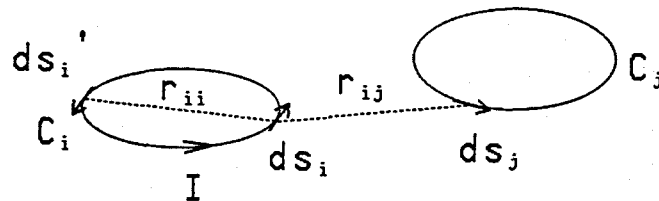


図 3.2 回路 C_i ， C_j のインダクタンス

$$M_{ij} = \frac{1}{I} \int_{S_j} \mathbf{B}_{ij} \cdot d\mathbf{S}_j \quad (3.1)$$

磁束密度と磁気ベクトル・ポテンシャル A_{ij} には式(3.2)の関係があり,

$$\int_{S_i} \mathbf{B}_{ij} \cdot d\mathbf{S}_j = \oint_{C_j} \mathbf{A}_{ij} \cdot d\mathbf{s}_j \quad (3.2)$$

電流 I の作るベクトル・ポテンシャルは式(3.3)で表されるので

$$\mathbf{A}_{ij} = \frac{\mu_0}{4\pi} \oint_{C_i} \frac{I}{r_{ij}} d\mathbf{s}_i \quad (3.3)$$

式(3.1)は式(3.4)となる.

$$M_{ij} = \frac{\mu_0}{4\pi} \oint_{C_i} \oint_{C_j} \frac{d\mathbf{s}_i \cdot d\mathbf{s}_j}{r_{ij}} \quad (3.4)$$

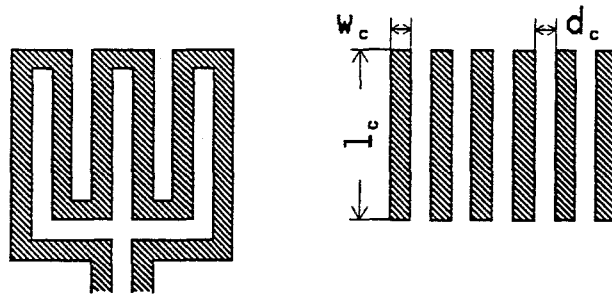
同様にして回路 C_i の自己インダクタンス L_i は式(3.5)で表される.

$$L_i = \frac{\mu_0}{4\pi} \oint_{C_i} \oint_{C_i} \frac{d\mathbf{s}_i \cdot d\mathbf{s}'_i}{r_{ii}} \quad (3.5)$$

式(3.4), (3.5)をノイマンの公式と呼ぶ. 回路 C_i が線状導体であれば, 式(3.5)は発散する. しかし導線に断面積 S があれば, S を dS に分割して L_i は式(3.6)より求める事ができる.

$$L_i = \frac{\mu_0}{4\pi S^2} \int dS \int dS' \oint_{C_i} \oint_{C_i} \frac{d\mathbf{s}_i \cdot d\mathbf{s}'_i}{r_{ii}} \quad (3.6)$$

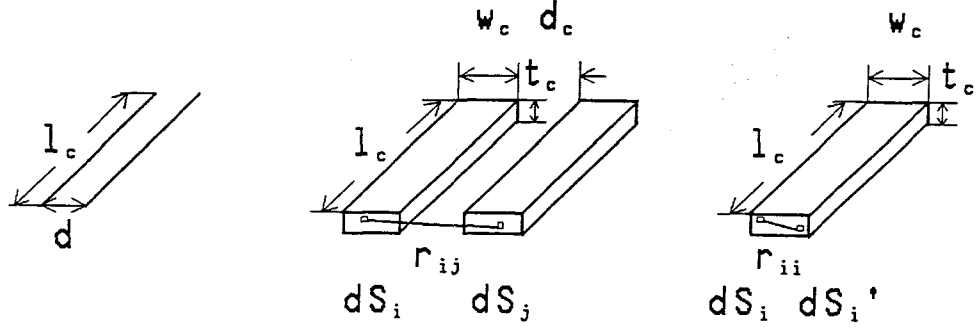
図3.3(a)に示すつづら折れ数 N_m のつづら折れ形コイル[2], [3]のインダクタンス L_{ma} を計算する. コイルの折り返しの部分や測定用電極への引出線の長さは, 全コイル長に比べると無視できる. そこで図3.3(b)のように $2N_m$ 本の長さ l_c の導体が, 幅 w_c と間隔 d_c の和 $w_c + d_c$ のピッチで平行に並んでいる計算モデルを考えた.



(a) 実際のコイル (b) 計算モデル

図 3.3 つづら折れ形コイル ($N_m=3$)

つづら折れ形コイルのインダクタンスを計算する前に，図3.4(a)のような長さ l_c ，間隔 d の2本の直線状導体の相互インダクタンス $M_m(l_c, d)$ について考える．



(a) 2つの直線状導体の相互インダクタンス (b) 断面積を持つ2つの導体の相互インダクタンス (c) 断面積を持つ1つの導体の自己インダクタンス

図3.4 導体のインダクタンス

これはノイマンの公式より式(3.7)で表される．2つの直線状導体に流れる電流の向きが同じ時は正，逆の時は負の符号がつく．

$$M_m(l_c, d) = \pm \frac{\mu_0 \cdot l_c}{2\pi} \left[\log \frac{l_c \{ \sqrt{(d/l_c)^2 + 1} + 1 \}}{d} - \sqrt{\left(\frac{d}{l_c}\right)^2 + 1} + \frac{d}{l_c} \right] \quad (3.7)$$

ところが実際の導体は，図3.4(b)のように幅 w_c と厚み t_c を持つ．電流が導体を一様に流れているとすると，相互インダクタンス M_{ij} は式(3.8)で表される．なお S_i, S_j は導体の断面積であり， r_{ij} は微小断面積 dS_i と dS_j の間の距離である．

$$M_{ij} = \frac{\mu_0 \cdot l_c}{2\pi \cdot S_i \cdot S_j} \iint \left[\log \frac{l_c \{ \sqrt{(r_{ij}/l_c)^2 + 1} + 1 \}}{r_{ij}} - \sqrt{\left(\frac{r_{ij}}{l_c}\right)^2 + 1} + \frac{r_{ij}}{l_c} \right] dS_i dS_j \quad (3.8)$$

ところで $l_c \gg r_{ij}$ が成り立つと，式(3.8)は式(3.9)と近似できる．ただし R_{ij} は式(3.10)で表される．

$$M_{ij} = \frac{\mu_0 \cdot l_c}{2\pi} \left[\log \frac{2l_c}{R_{ij}} - 1 \right] \quad (3.9)$$

$$\log R_{ij} = \frac{1}{S_i \cdot S_j} \iint \log r_{ij} dS_i dS_j \quad (3.10)$$

式(3.9)は式(3.7)において、 $l_c \gg d$ とした場合と同じ形である．そこで図3.4(b)の相互インダクタンス M_{ij} は、式(3.11)で表す事にする．

$$M_{ij} = M_m(l_c, R_{ij}) \quad (3.11)$$

また図3.4(c)に示した導体の自己インダクタンス L_i も $l_c \gg r_{ii}$ が成り立てば、式(3.12)とする事ができる．ただし R_{ii} は式(3.13)で表され、 r_{ii} は微小断面積 dS_i と dS'_i の間の距離である．

$$L_i = M_m(l_c, R_{ii}) \quad (3.12)$$

$$\log R_{ii} = \frac{1}{S_i^2} \iint \log r_{ii} dS_i dS'_i \quad (3.13)$$

式(3.10)，(3.13)を幾何学的平均距離 GMD(Geometric Mean Distance)[1]と呼ぶ．図3.4(b)の場合 $w_c, d_c \gg t_c$ が成り立つと、 $R_{ij} = w_c + d_c$ と近似できる．また図3.4(c)の場合、 $R_{ii} = (w_c + t_c) \cdot e^{-1.5}$ となる[4]．GMDを考慮すると、内部インダクタンスも合わせて計算した事になる．以上の事よりつづら折れ数 N_m のインダクタンス L_{ma} は、式(3.14)で表される．

$$L_{ma} = \sum_{i=1}^{N_m} M_m(l_c, (w_c + t_c) \cdot e^{-1.5}) + 2 \sum_{i=1}^{N_m-1} \sum_{j=i+1}^{N_m} M_m(l_c, (w_c + d_c) \cdot |i-j|) \cdot (-1)^{i+j} \quad (3.14)$$

つづら折れ数 $N_m=10$ ，コイルの長さ $l_c=8\text{mm}$ ，コイルの幅 w_c と隣接するコイル間距離 d_c の和 $w_c + d_c=0.4\text{mm}$ ，コイルの厚み $t_c=1\mu\text{m}$ と一定にして、 w_c を変えた場合のインダクタンスを計算した．実測値と計算値を図3.5に示す．コイルの幅が小さい方がインダクタンスが大きい事がわかる．また実測値と計算値は良好な一致を示す．

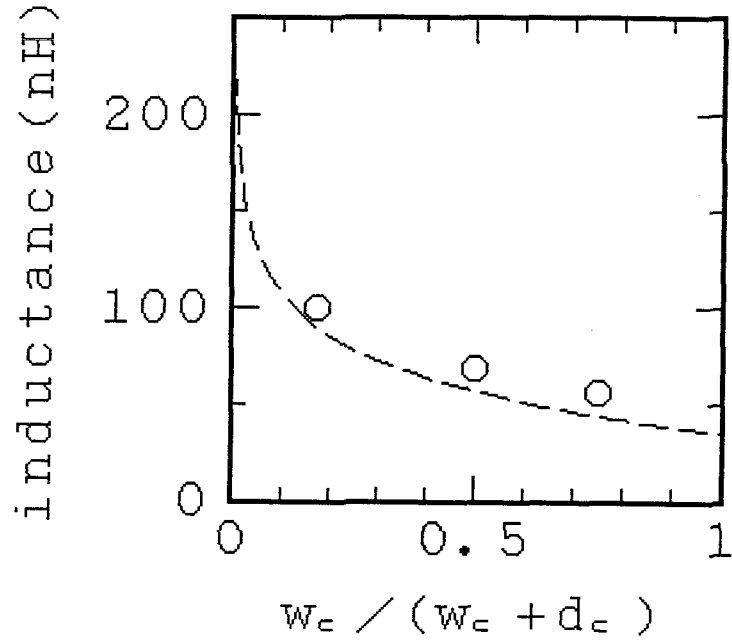


図 3.5 つづら折れ形コイルのインダクタンス

○ 実測値 ——— 計算値

$N_m=10$, $l_c=8\text{mm}$, $w_c+d_c=0.4\text{mm}$, $t_c=1\mu\text{m}$

3.2.2 スパイラル形コイル

まず図 3.6(a) に示すターン数 N_s の円形スパイラル形コイル [5] のインダクタンス L_s を計算する. 計算を簡単にするため, 図 3.6(b) に示すように円形スパイラル形コイルを N_s 個の同心円の集まりとみなす.

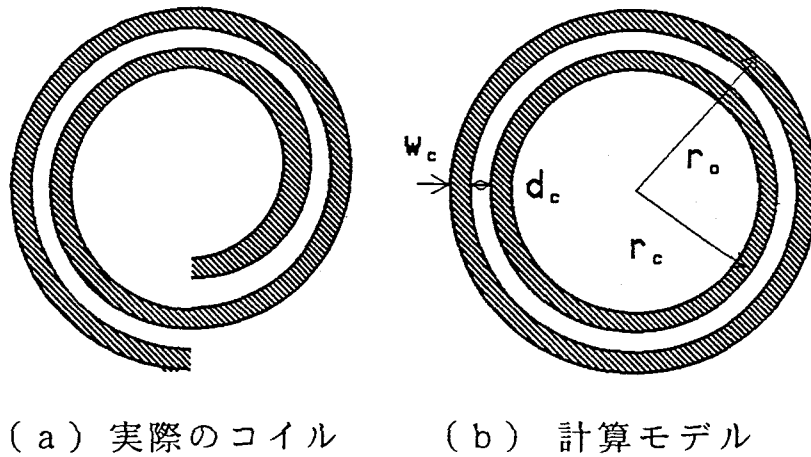


図 3.6 円形スパイラル形コイル ($N_s=2$)

スパイラル形コイルのインダクタンスを計算する前に、半径 $r_i > r_j$ の2つの同心円の相互インダクタンス $M_{sc}(r_i, r_j)$ について考える。

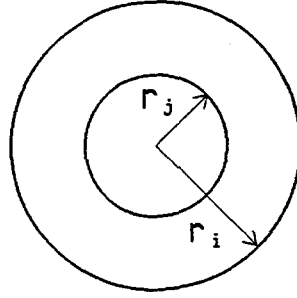


図 3.7 2つの同心円の相互インダクタンス

これはノイマンの公式より式(3.15)で表される。ただし k_{ij} は式(3.16)で表され、式(3.17)、(3.18)は第1種および第2種完全楕円積分である。

$$M_{sc}(r_i, r_j) = \mu_0(r_i + r_j) \left[\left(1 - \frac{k_{ij}^2}{2}\right) K(k_{ij}) - E(k_{ij}) \right] \quad (3.15)$$

$$k_{ij}^2 = \frac{4r_i r_j}{(r_i + r_j)^2} \quad (3.16)$$

$$K(k) = \int_0^{\pi/2} \frac{d\phi}{\sqrt{1 - k^2 \sin^2 \phi}} \quad (3.17)$$

$$E(k) = \int_0^{\pi/2} \sqrt{1 - k^2 \sin^2 \phi} \, d\phi \quad (3.18)$$

すると半径が $r_1 > r_2 > \dots > r_{N_s}$ である N_s ターンの円形スパイラル形コイルのインダクタンス L_{sc} は、3.2.1で述べたGMDを考慮すると式(3.19)のようになる[6], [7]。

$$L_{sc} = \sum_{i=1}^{N_s} M_{sc}(r_i, r_i - (w_c + t_c) \cdot e^{-1.5}) + 2 \sum_{i=1}^{N_s-1} \sum_{j=i+1}^{N_s} M_{sc}(r_i, r_j) \quad (3.19)$$

次に図3.8(a)に示す一辺の長さが $l_1 > l_2 > \dots > l_{N_s}$ である, N_s ターンの正方形スパイラル形コイル[8]のインダクタンス L_{ss} を計算する. 円形スパイラル形コイルと同様に, 図3.8(b)のような計算モデルを考える.

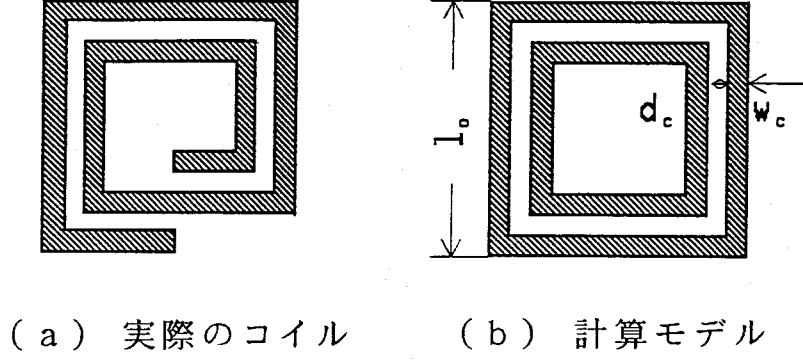


図 3.8 正方形スパイラル形コイル($N_s=2$)

インダクタンス L_{ss} は式(3.20)で表される[9]. ただし $M_{ss}(l_i, l_j)$ および k_{ij} は, 式(3.21)と式(3.22)で表される.

$$L_{ss} = \sum_{i=1}^{N_s} M_{ss}(l_i, l_i - (w_c + t_c) \cdot e^{-1.5}) + 2 \sum_{i=1}^{N_s-1} \sum_{j=i+1}^{N_s} M_{ss}(l_i, l_j) \quad (3.20)$$

$$M_{ss}(l_i, l_j) = \frac{\mu_0(l_i + l_j)}{\pi} \left[\log \frac{\sqrt{k_{ij}^2 + 1} + 1}{k_{ij}} - k_{ij} \log(\sqrt{k_{ij}^2 + 1} + k_{ij}) + \right. \\ \left. (k_{ij} + 1) \{ \sqrt{2} - \log(\sqrt{2} + 1) \} - 2\sqrt{k_{ij}^2 + 1} \right] \quad (3.21)$$

$$k_{ij} = \frac{l_i - l_j}{l_i + l_j} \quad (3.22)$$

円形の場合はスパイラルターン数 $N_s=8$ ，最外のコイルの半径 $r_o=4.4\text{mm}$ ，コイルの幅 $w_c=0.2\text{mm}$ ，コイルの厚み $t_c=1\mu\text{m}$ と一定にして，隣接するコイル間距離 d_c を変えた場合のインダクタンスを計算した．また正方形の場合はスパイラルターン数 $N_s=8$ ，最外のコイルの長さ $l_o=8.8\text{mm}$ ，コイルの幅 $w_c=0.2\text{mm}$ ，コイルの厚み $t_c=1\mu\text{m}$ と一定にして，同様の計算した．その結果を図3.9に示す．隣接するコイル間距離が小さい方が，インダクタンスは大きい事がわかる．また実測値と計算値は良好な一致を示す．

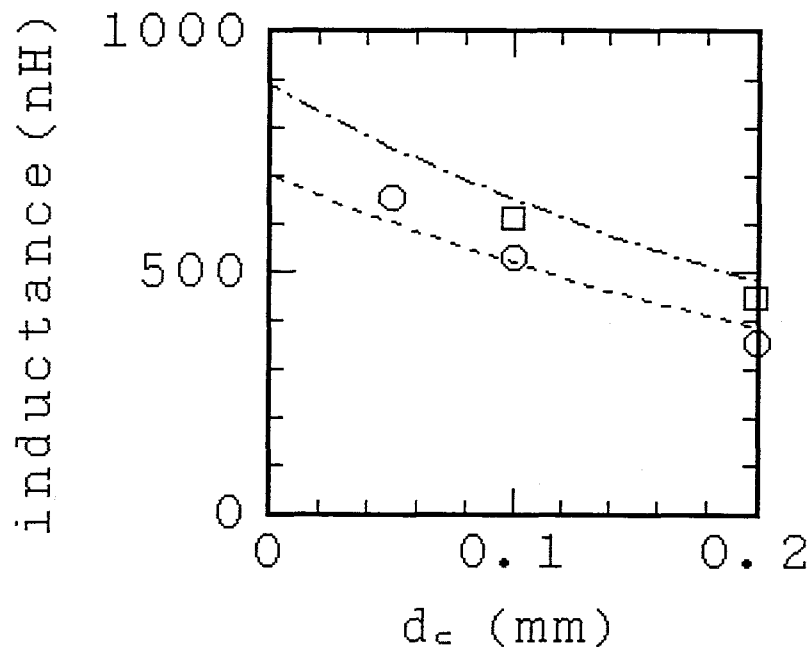


図3.9 スパイラル形コイルのインダクタンス

○ 実測値(円形) - - - - 計算値(円形)
 □ 実測値(正方形) - · - 計算値(正方形)

$N_s=8$, $r_o=4.4\text{mm}$, $l_o=8.8\text{mm}$, $w_c=0.2\text{mm}$, $t_c=1\mu\text{m}$

3.2.3 つづら折れ形コイルとスパイラル形コイルの比較

ここでは，実際に作製したつづら折れ形コイルと正方形スパイラル形コイルのインダクタンスの周波数特性を比較する．つづら折れ形コイルではコイルの間隔が数 $100\mu\text{m}$ なのに対し厚みが数 μm であるため，コイル間の浮遊容量は小さい．ところでコイルの端部に数 mm

×数mmの電極を設けたが，測定すると浮遊容量はこの部分が支配的である．従ってつづら折れ形コイルの等価回路は，図3.10(a)のようになると考えられる．またスパイラル形コイルではコイルの上全面に絶縁膜を成膜し，中心部に穴をあけて中央と外側の間に引出線を作製する．この引出線とコイルの間に大きな浮遊容量が生じる．故にスパイラル形コイルの等価回路は，図3.10(b)のようになると考えられる．

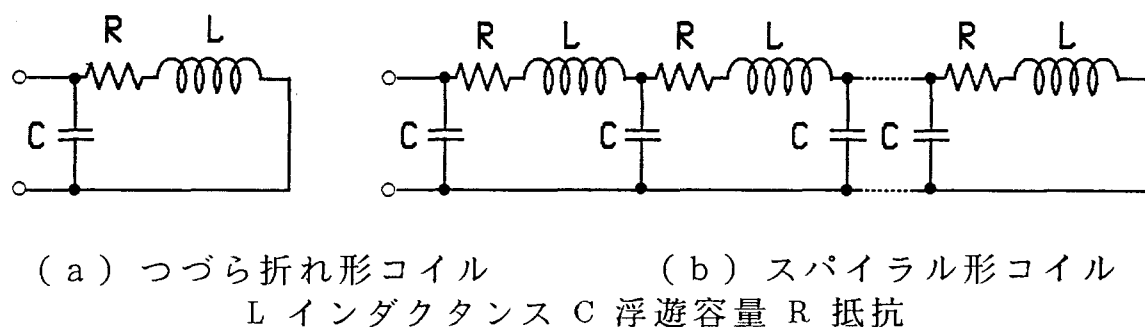
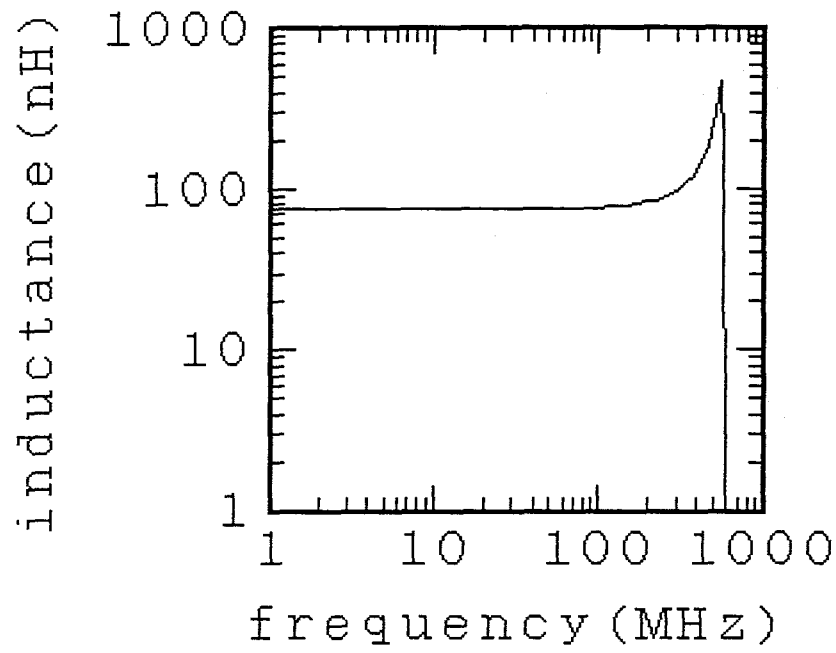


図 3.10 平面コイルの等価回路

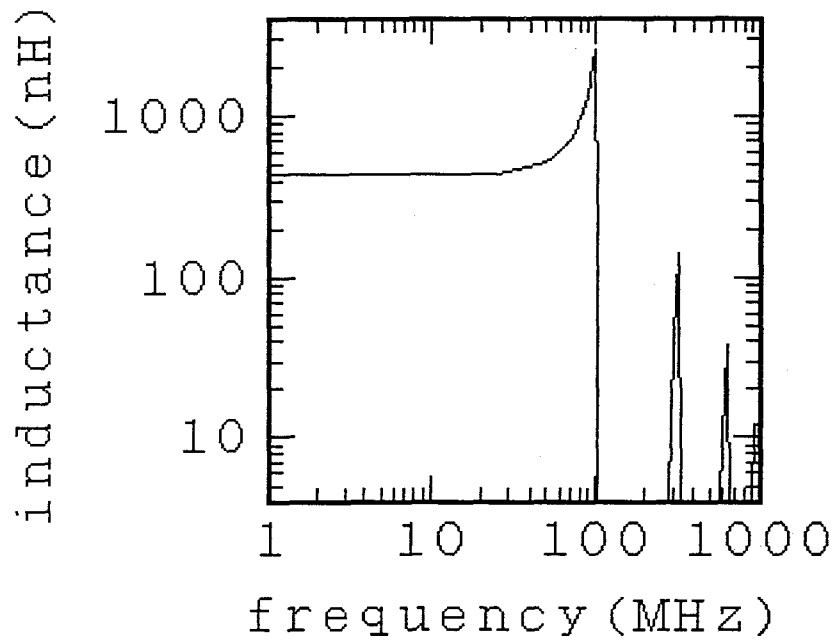
図3.11に，つづら折れ形コイルと正方形スパイラル形コイルのインダクタンスの周波数特性の比較を記す．2つのコイルの全長，面積は等しくした．しかし特性には顕著な違いがある．1MHzにおけるインダクタンスはつづら折れ形では80nH，スパイラル形では450nHでありスパイラル形の方が数倍大きい．つづら折れ形コイルでは隣接するコイルの電流の向きが逆であるため，磁束の分布が制限されてインダクタンスは小さくなる．反対にスパイラル形コイルでは隣接するコイルの電流の向きが同じなので，インダクタンスは大きくなる．

つづら折れ形コイルではインダクタンスは100MHzまで良好な周波数特性を示し，数100MHzで共振を起こす．またスパイラル形コイルでは100MHz以上の周波数領域で，数回の共振を起こす．周波数特性より，図3.10はつづら折れ形コイルおよびスパイラル形コイルの等価回路としては妥当である事がわかった．



(a) つづら折れ形コイル

$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c=1\mu\text{m}$



(b) スパイラル形コイル

$N_s=8$, $l_o=9\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c=1\mu\text{m}$

図 3.11 平面コイルのインダクタンスの周波数特性

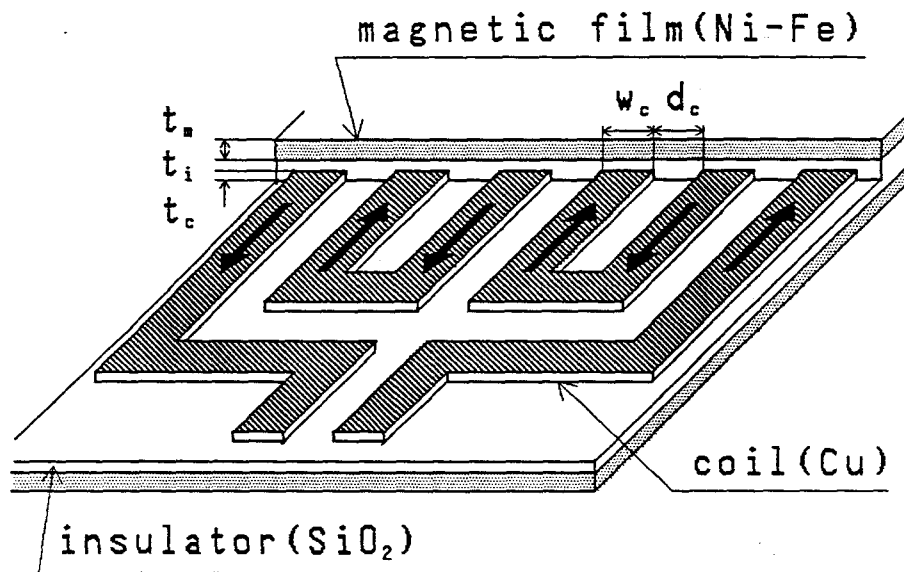
3.3 プレーナ・インダクタの構造とその特性

プレーナ・インダクタは平面コイル，磁性膜，絶縁膜の構成要素からなる．平面コイルの種類，平面コイルと磁性膜の配置，絶縁膜の有無等により，プレーナ・インダクタとしては様々な構造のものが考えられる．ここでは実際に数種類のプレーナ・インダクタを作製し，インダクタンスの1～1000MHzの周波数特性を測定した．ここではその結果について述べる．

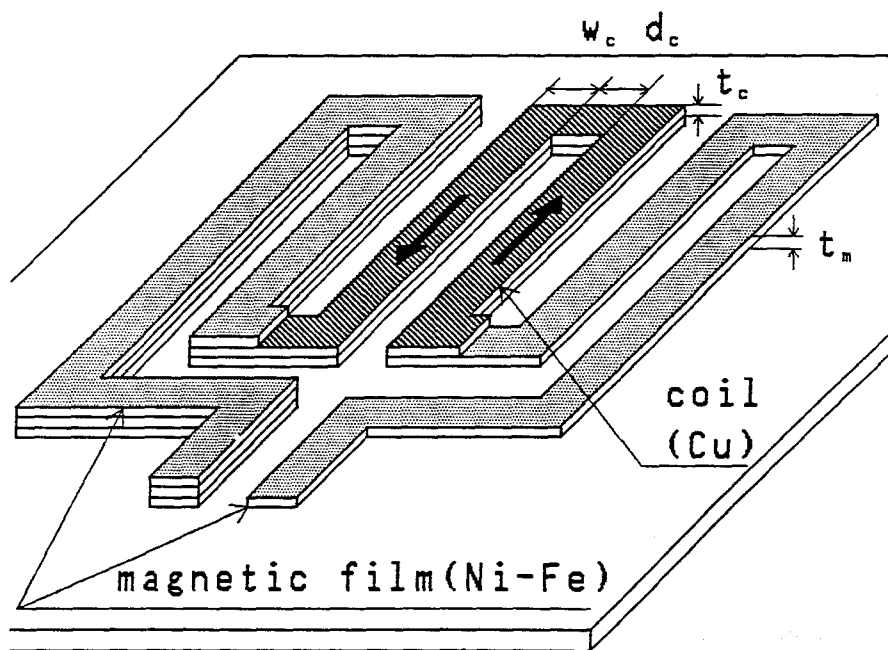
3.3.1 つづら折れ形プレーナ・インダクタ

まず最初にパターン形成が容易で周波数特性に優れたつづら折れ形コイルを用いて，つづら折れ形プレーナ・インダクタを作製した．磁性膜で平面コイルをはさみ磁束の分布を平面コイル周辺すなわち磁性膜に集中させ，インダクタンスの増加を図った．

つづら折れ形コイルに磁性膜を接近させるのに，まず図3.12(a)に示すように絶縁膜をはさんで磁性膜をコイルの上下全面に積層する方式を考えた．ところでつづら折れ形コイルでは隣接するコイルに流れる電流の向きが逆であるため，電流磁界は単一のコイルを周回するように分布する．従って図3.12(b)に示すように絶縁膜を除去し，コイルの真上および真下のみに磁性膜を積層する方式も考えた[10]．



(a) 絶縁膜あり



(b) 絶縁膜なし

図 3.12 つづら折れ形プレーナ・インダクタの概観 ($N_m=3$)

図3.13に、絶縁膜の有無によるつづら折れ形プレーナ・インダクタのインダクタンスの周波数特性の相違を示す。この素子には磁性膜はコイルの上下に2つあり、図に示す比透磁率 μ_r の値は両者の平均値である。

絶縁膜の有無によらず、インダクタンスは1MHzにおいて約300nHである。しかし両者の周波数特性には大きな違いがある。絶縁膜があると10MHzまで良好な周波数特性を示すが、コイルと磁性膜の間の浮遊容量と共振を起こし数10MHzで急激に減少する。絶縁膜を除去すると、インダクタンスは数100MHzまで良好な周波数特性を示す。絶縁膜は単に平面コイルと磁性膜を絶縁するだけでなく、インダクタンスの周波数特性に大きな影響を与える事がわかった。

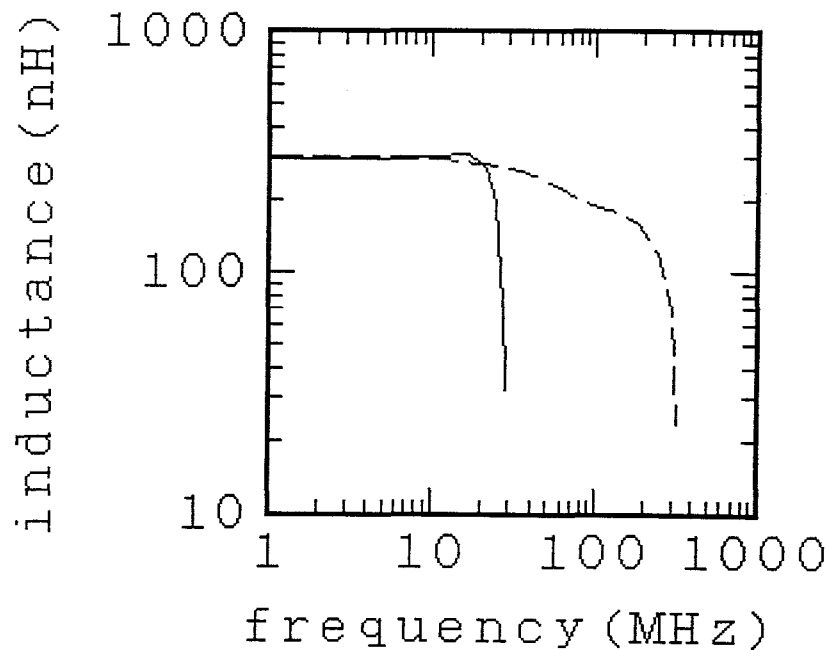


図 3.13 つづら折れ形プレーナ・インダクタのインダクタンスの周波数特性

—— 絶性膜あり --- 絶性膜なし

$$N_m=10, l_c=8\text{mm}, w_c=d_c=0.2\text{mm}, t_c, t_m, t_i=1, 1, 2\mu\text{m}, \mu_r=500$$

つづら折れ形プレーナ・インダクタでは、磁性膜によってインダクタンスは 80nH → 300nH と増加した。しかし磁性膜のない時のインダクタンスが比較的大きく、全インダクタンスにおいて大きな割合を占める事がわかった。

3.3.2 スパイラル形プレーナ・インダクタ

つづら折れ形コイルを用いてプレーナ・インダクタを作製すると、周波数特性は優れているがインダクタンスは300nHと小さい。平面コイルはそのコイル長、面積が等しい場合、スパイラル形コイルの方がつづら折れ形コイルよりインダクタンスは数倍大きい。そこでスパイラル形コイルを用いてインダクタンスの増加を図った。作製した素子の概観を図3.14に示す。これをスパイラル形プレーナ・インダクタと呼ぶ。

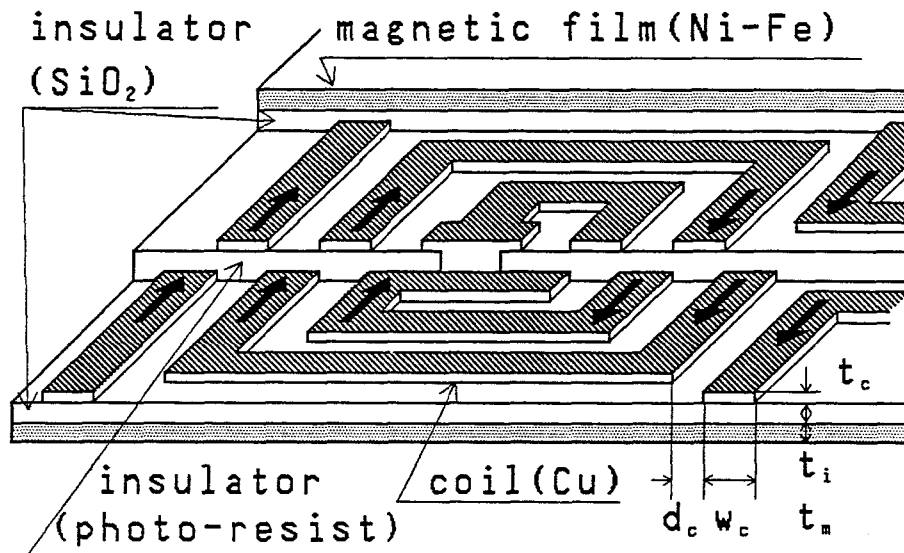


図 3.14 スパイラル形プレーナ・インダクタの概観 ($N_s=5$)

スパイラル形コイルにおいて電流磁界は隣接するコイル間で弱め合い、スパイラル形コイルの中央部で強め合う。従って絶縁膜をはさんで磁性膜をコイルの上下全面に積層し、磁束が磁性膜を流れて N_s 個のコイルを周回するようにした。また隣接するコイル間に磁束が漏れないように、コイルを2層構造にして上部のコイルと下部のコイルが重ならないようにした[11]。

図3.15にスパイラル形プレーナ・インダクタのインダクタンスの周波数特性を示す。図には磁性膜のない素子の周波数特性も記す。なお図中の比透磁率はコイル上下の2つの磁性膜の平均値である。インダクタンスは1MHzにおいて1800nHという大きな値になった。また

インダクタンスは数MHzまで良好な周波数特性を示すが、コイルと磁性膜の間の浮遊容量と共振を起こし10MHzで急激に減少する。

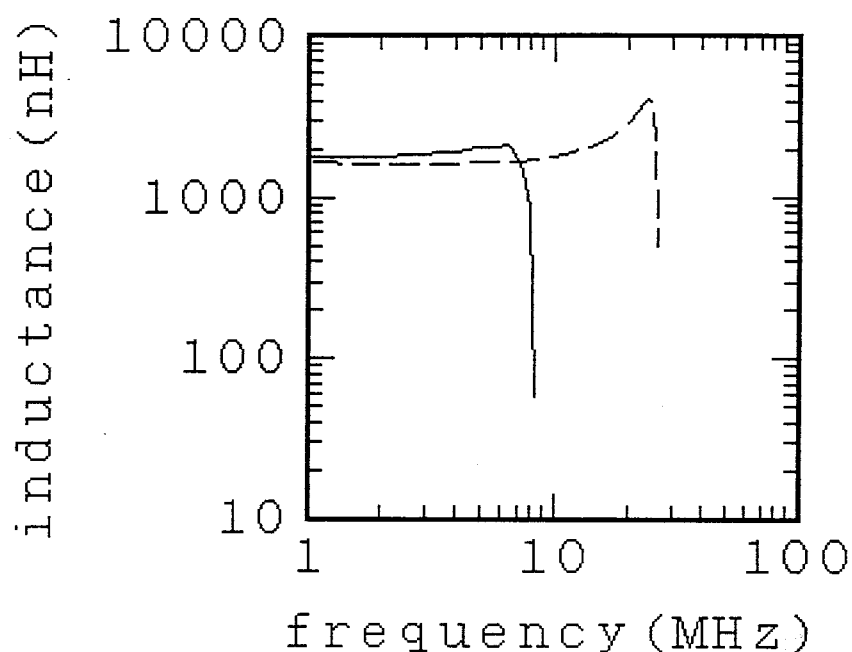


図 3.15 スパイラル形プレーナ・インダクタのインダクタンスの周波数特性

—— 磁性膜あり --- 磁性膜なし

$N_s=16$, $l_o=9\text{mm}$, $w_c=d_c=0.2\text{mm}$, t_c , t_m , $t_i=1.5$, 0.5 , $2\mu\text{m}$, $\mu_r=200$

空心のインダクタンスは1670nHであり、磁性膜の有無によらずインダクタンスはほとんど同じである。試作したスパイラル形プレーナ・インダクタでは磁性膜の厚みに対してコイルの幅や間隔が非常に大きいので、磁束の多くは磁性膜から外部へと漏れていると考えられる。磁性膜を厚くし、コイルの幅、間隔を小さくすると、磁性膜から外部への漏れ磁束が減少し磁性膜によるインダクタンスの増加は大きくなると考えられる。

3.3.3 外部コイル形プレーナ・インダクタ

プレーナ・インダクタを作製する時，平面コイルとしてスパイラル形コイルを用いると大きなインダクタンスが得られた．しかし磁性膜によるインダクタンスの増加は小さい．磁性膜によるインダクタンスの増加を大きくするには，平面コイルと磁性膜の配置を再考する事も必要である．平面コイルと磁性膜の位置関係によりプレーナ・インダクタを2つに分ける．一方は磁性膜がコイルをはさむ方式で，これを内部コイル形プレーナ・インダクタと呼ぶ．既述した2つのプレーナ・インダクタはこの方式である．もう一方はコイルが磁性膜をはさむ方式でこれを外部コイル形プレーナ・インダクタと呼ぶ[12]，[13]．図3.16に試作した素子の概観を示す．

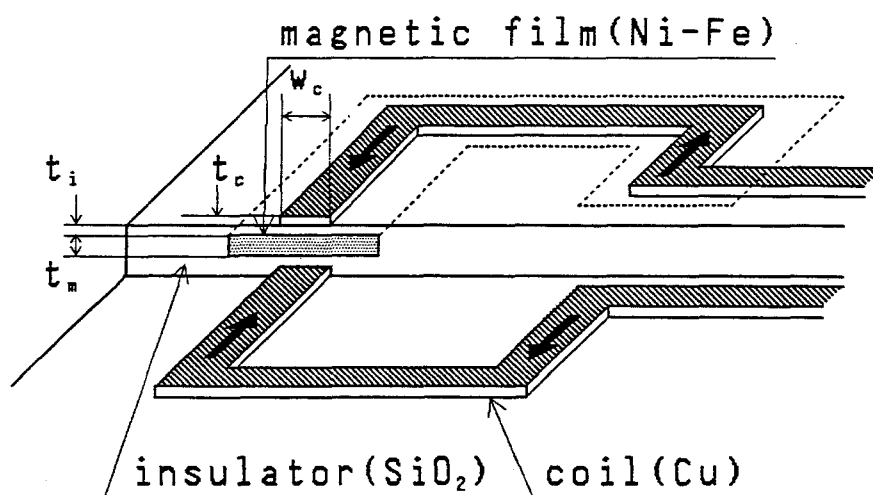


図 3.16 外部コイル形プレーナ・インダクタの概観

外部コイル形で上下のコイルに流れる電流の向きを逆にすると，磁界は上下のコイルの間すなわち磁性膜中で強め合う．上下のコイルが非常に接近しているので，磁性膜がないとインダクタンスは非常に小さくなる．しかし磁性膜を挿入すると，磁束のほとんどが磁性膜を通るのでインダクタンスはその比透磁率倍になる．故に磁性膜の磁気特性に大きく依存するプレーナ・インダクタを作製する事ができる．この素子は外部磁界等の刺激によりインダクタンスが変化するので，センサ等への応用が考えられる．

図3.17に外部コイル形プレーナ・インダクタのインダクタンスの周波数特性を示す。図には磁性膜のない素子の周波数特性も記す。ここでは磁性膜によるインダクタンスの変化を調べるのを主目的とし、素子の構造は簡単にした。そこで平面コイルとしてはフープ形コイルを用いた。

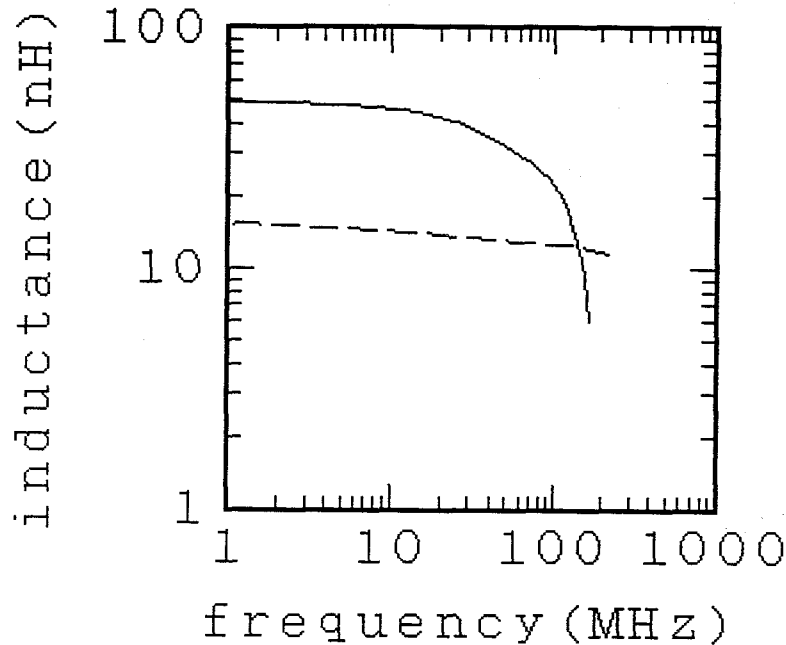


図3.17 外部コイル形プレーナ・インダクタのインダクタンスの周波数特性

—— 磁性膜あり --- 磁性膜なし

$N_s=2$, $l_c=8\text{mm}$, $w_c=0.2\text{mm}$, t_c , t_m , $t_i=1, 0.5, 2\mu\text{m}$, $\mu_r=350$

磁束が上下のコイル間を流れるので、空心のインダクタンスは1MHzにおいて15nHと非常に小さくなる。磁性膜を挿入すると、インダクタンスは50nHと3倍以上になる。ところで空心のインダクタンスは、引出線のインダクタンスも合わせて測ったため15nHという値になった。引出線の配置を工夫して空心のインダクタンスをさらに小さくすれば、さらに磁性膜の磁気特性に依存したプレーナ・インダクタを作製する事が可能である。

インダクタンスは10MHz帯において徐々に減少し、200MHzで急減する。磁性膜のない素子では100MHzまで良好な周波数特性を示すので、10MHz以上の周波数特性は磁性膜の比透磁率の周波数特性と同じであると考えられる。外部コイル形プレーナ・インダクタは、その特性が磁性膜の磁気特性に大きく依存する事がわかった。

3.4 プレーナ・インダクタの周波数特性の解析方法

いままでは様々なプレーナ・インダクタを作製し、その後インダクタンスの周波数特性を測定した。ここではプレーナ・インダクタを1MHz以上の高周波用インダクタとして設計するために、インダクタンス値、直列抵抗値、共振周波数等を計算で求めてみる。

試作した素子の中から、周波数特性に優れた磁性膜-つづら折れ形コイル-磁性膜からなる3層構造のつづら折れ形プレーナ・インダクタを計算対象に選んだ。このインダクタンスと直列抵抗の1～1000MHzの周波数特性を、表皮効果、近接効果、磁性膜の複素透磁率、浮遊容量を考慮して計算する[14], [15]。このプレーナ・インダクタでは、空心すなわち平面コイルのみのインダクタンスが全インダクタンスに占める割合は大きい。そこで平面コイルのみのインダクタンス、直列抵抗と、磁性膜によるインダクタンスと直流抵抗の増加分にわけて計算する。

まず平面コイルのみの1層構造の場合の周波数特性を計算する。インダクタンス L_a の周波数特性は式(3.23)で表される[4], [16]。ただし θ は式(3.24)で表され、 ω は角周波数、 $\rho_c l$ はコイルの抵抗率である。

$$L_a = L_{ma} + \frac{\mu_0 \cdot 2N_m \cdot l_c}{8\pi} \left(\frac{1}{\theta} \frac{\sinh \theta + \sin \theta}{\cosh \theta + \cos \theta} - 1 \right) \quad (3.23)$$

$$\theta = t_c \sqrt{\frac{\omega \cdot \mu_0}{2\rho_c}} \quad (3.24)$$

式(3.23)は式(3.14)に第2項が加わった式で、これは表皮効果による減少項で $\omega=0$ の時0になる。

直列抵抗 R_a の周波数特性は式(3.25)で表す. θ は式(3.24)で表される. 式(3.25)において第1項は表皮効果による増加項で, $\omega=0$ の時直流抵抗値になる[16].

$$R_a = \rho_c \frac{2N_m \cdot l_c}{w_c \cdot t_c} \frac{\theta \sinh \theta + \sin \theta}{2 \cosh \theta - \cos \theta} + \omega \frac{1}{\theta} \frac{\sinh \theta - \sin \theta}{\cosh \theta + \cos \theta} \times$$

$$2 \sum_{i=1}^{2N_m-1} \left| \sum_{j=i+1}^{2N_m} \{M_m(l_c, (w_c + d_c) \cdot |i-j|) - \right.$$

$$\left. M_m(l_c, (w_c + d_c) \cdot |i-j| + \frac{w_c}{2})\} \cdot (-1)^j \right| \quad (3.25)$$

式(3.25)の第2項は近接効果による増加項である. 近接効果は電流の流れている導体に外部から磁束が鎖交する時に生じる. 導体には磁束の大きさおよび変化率に比例し, 位相が磁束より90deg遅れた電流が流れる. 電流と磁束に位相差が生じるために, 損失すなわち抵抗増加が生じる. この計算モデルの場合は以下のようにして, 近接効果による抵抗増加を求めた.

図3.18のようにあるコイルCxに着目し他のコイルの電流による磁束はコイルの膜厚方向に分布するとし, コイルCxを鎖交する磁束 Φ_0 と鎖交しない Φ_1 にわけ. そのうち単位電流当たりの Φ_0 を計算し角周波数とコイル(Cu)の比透磁率の虚数部をかけて, 近接効果による抵抗増加分(式(3.25)の第2項)を導いた.

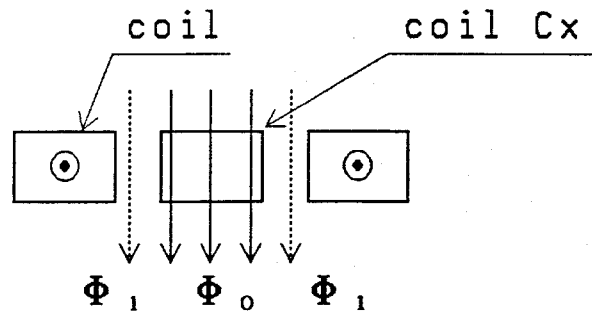


図 3.18 近接効果1

次に磁性膜-平面コイル-磁性膜と3層構造にした場合の磁性膜によるインダクタンス，直列抵抗の増加は，磁気抵抗法[1]を用いて求める．図3.19(a)に，この構造のプレーナ・インダクタの断面図を示す．

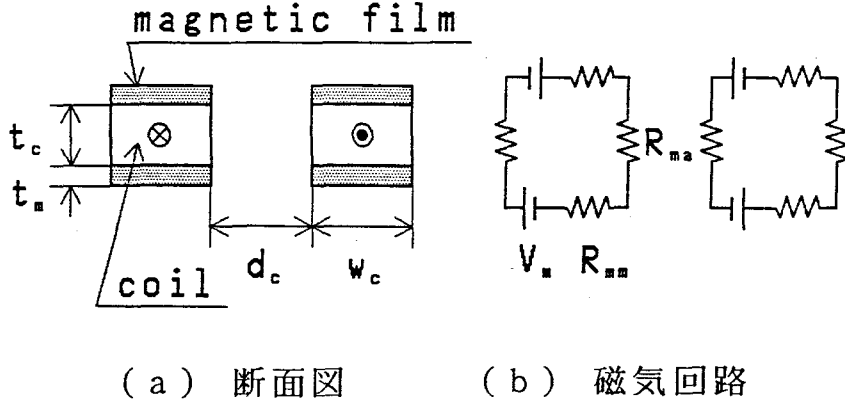


図 3.19 つづら折れ形プレーナ・インダクタの断面図と磁気回路

$$V_m = I/2, \quad R_{ma} = 2(t_c + t_m)/(\mu_0 \cdot l_c \cdot d_c), \quad R_{mm} = w_c/(\mu_0 \cdot \mu_r \cdot l_c \cdot t_m)$$

隣接するコイルに流れる電流の向きが逆であるため磁束は1つのコイルのみを周回するとし，磁気回路を図3.19(b)で表した．単位電流当たり ($I=1$) の起磁力 $2V_m$ を磁気抵抗の和 $2(R_{ma} + R_{mm})$ で割り，つづら折れ数の倍 $2N_m$ をかけて式(3.26)を導いた．この時磁性膜に流れる渦電流を考慮して，磁性膜の比透磁率 μ_r は式(3.27)のように複素数表示した． t_m ， ρ_m は磁性膜の膜厚と抵抗率である．これを式(3.26)に代入して，その実数部を磁性膜によるインダクタンスの増加分，角周波数と虚数部の積を直列抵抗の増加分とした．

$$L_{mm} = \frac{\mu_0 \cdot 2N_m \cdot l_c}{\frac{4(t_c + t_m)}{d_c} + \frac{2w_c}{\mu_r \cdot t_m}} \quad (3.26)$$

$$\mu_r(\omega) = \mu'_r(\omega) - j\mu''_r(\omega) = \frac{\mu'_r(0)}{1 + j \frac{\omega \cdot \mu_0 \cdot \mu'_r(0)}{2\rho_m} t_m^2} \quad (3.27)$$

磁性膜がある時の近接効果による抵抗増加分 R_{pem} は、式(3.28)で表す。 θ は式(3.29)で表される。図3.20のように他のコイルの電流によってコイル C_x の上下部の磁性膜を鎖交する磁束 Φ_0 を計算し、近接効果による抵抗増加分を求めた。 Φ_0 は磁性膜の膜厚方向に鎖交するとし、 R_{pem} を計算する際磁性膜の比透磁率は1とした。

$$R_{pem} = 2\omega \frac{1}{\theta} \frac{\sinh \theta - \sin \theta}{\cosh \theta + \cos \theta} \times 2 \sum_{i=1}^{2N_m-1} \left| \sum_{j=i+1}^{2N_m} \{ M_m(l_c, (w_c + d_c) \cdot |i - j|) - M_m(l_c, (w_c + d_c) \cdot |i - j| + \frac{w_c}{2}) \} \cdot (-1)^j \right| \quad (3.28)$$

$$\theta = t_m \sqrt{\frac{\omega \cdot \mu_0}{2\rho_m}} \quad (3.29)$$

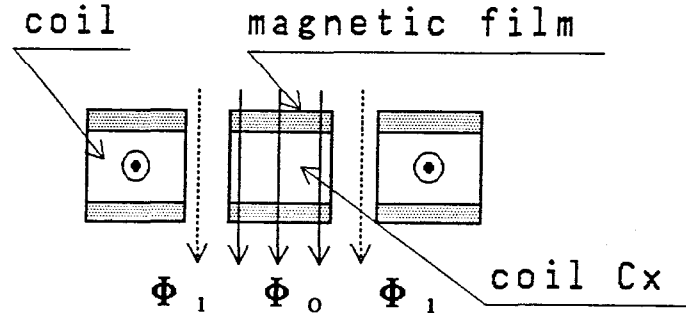


図 3.20 近接効果2

つづら折れ形コイルの浮遊容量は図3.21(a)に示すように、隣接するコイル間のみに存在するとして計算した．図3.21(b)に示すように幅 w 、厚み t のコイルが間隔 d で向かい合っているとする．コイル半分の表面が線電荷密度 $\pm\lambda$ で帯電しているとする．コイル間の浮遊容量は式(3.30)で表される． l_x はコイルの長さであり、 V は式(3.31)で表される． ϵ_0 は真空の誘電率($=8.84 \times 10^{-12}$ F/m)である． ϵ_r はコイル間の比誘電率であるが、コイルの上部は大気、下部はガラス基板なので真空($\epsilon_r=1$)とガラス($\epsilon_r=4$)の平均をとり2.5とした．浮遊容量は図3.21(a)に示すように、つづら折れ部の容量 C_{sc} 、引出線部の容量 C_{sl} 、測定用電極の容量 C_{st} の3つにわけて計算し合計した．

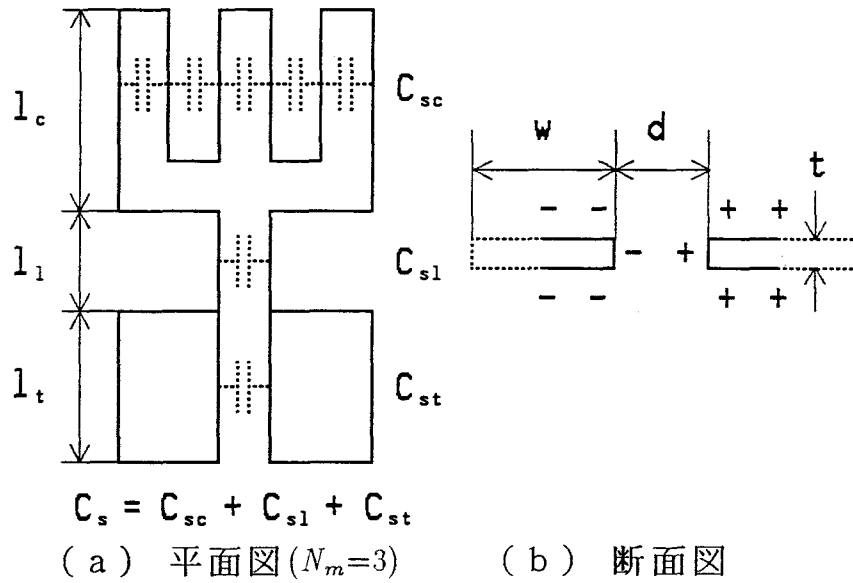
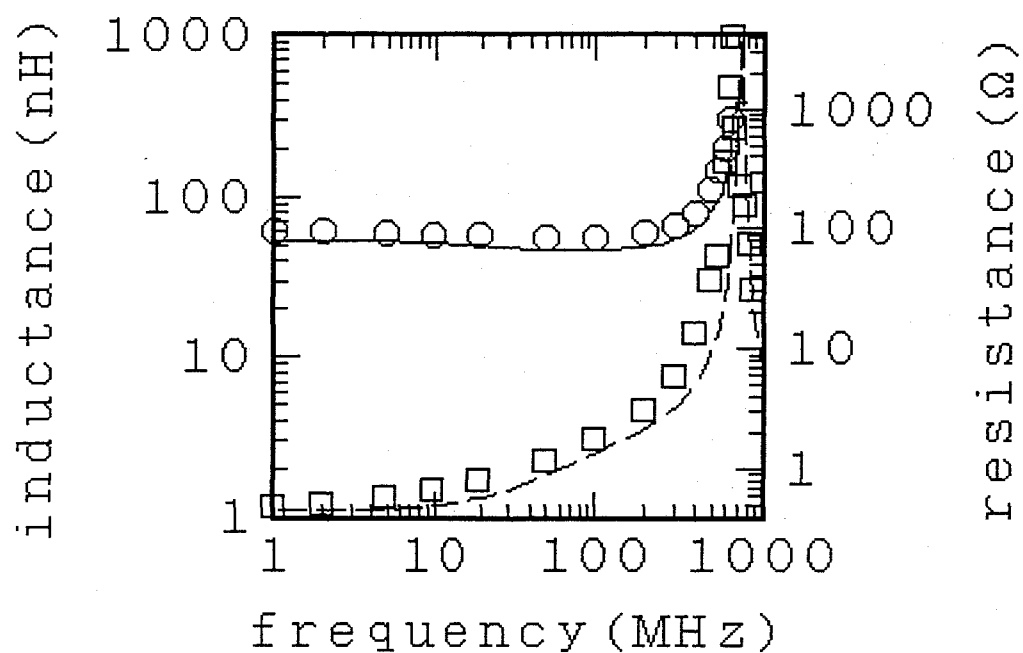


図3.21 つづら折れ形コイルの浮遊容量

$$C = \frac{\lambda \cdot l_x}{V} \quad (3.30)$$

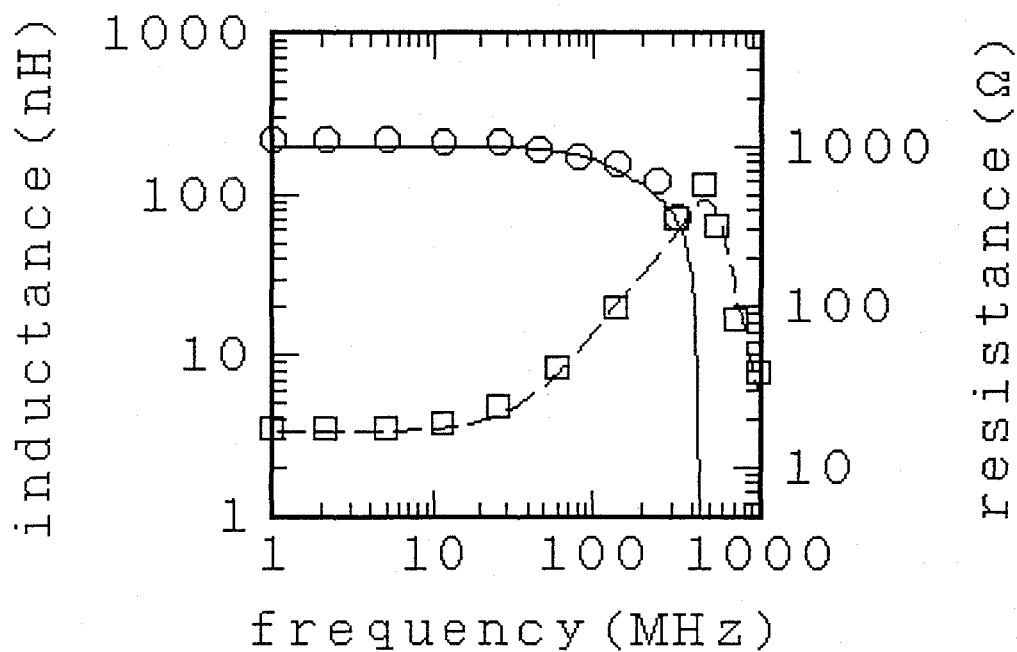
$$V = \frac{\lambda}{\pi \cdot \epsilon_0 \cdot \epsilon_r} \left[\int_{\frac{d}{2}}^{\frac{w}{2} + \frac{d}{2}} \log \frac{(x - \frac{d}{2})^2 + (\frac{t}{2})^2}{(x + \frac{d}{2})^2 + (\frac{t}{2})^2} dx + \int_0^{\frac{t}{2}} \log \frac{y^2}{d^2 + y^2} dy \right] \quad (3.31)$$

図3.10(a)のような等価回路を考え、浮遊容量による共振現象を考慮したインダクタンス、直列抵抗を求めた．なおコイルの抵抗率は $\rho_c = 1.72 \times 10^{-8} \Omega\text{m}$ 、磁性膜の抵抗率は $\rho_m = 1.5 \times 10^{-7} \Omega\text{m}$ 、磁性膜の直流時の比透磁率は $\mu'_r(0) = 300$ として計算を行った．実測値と計算値の比較を図3.22に示す．



(a) 平面コイルのみ

$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c=35\mu\text{m}$, $C_s=1\text{pF}$



(b) 磁性膜-平面コイル-磁性膜

$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c=t_m=0.9\mu\text{m}$, $\mu_r=300$, $C_s=1.2\text{pF}$

図 3.22 つづら折れ形プレーナ・インダクタの周波数特性

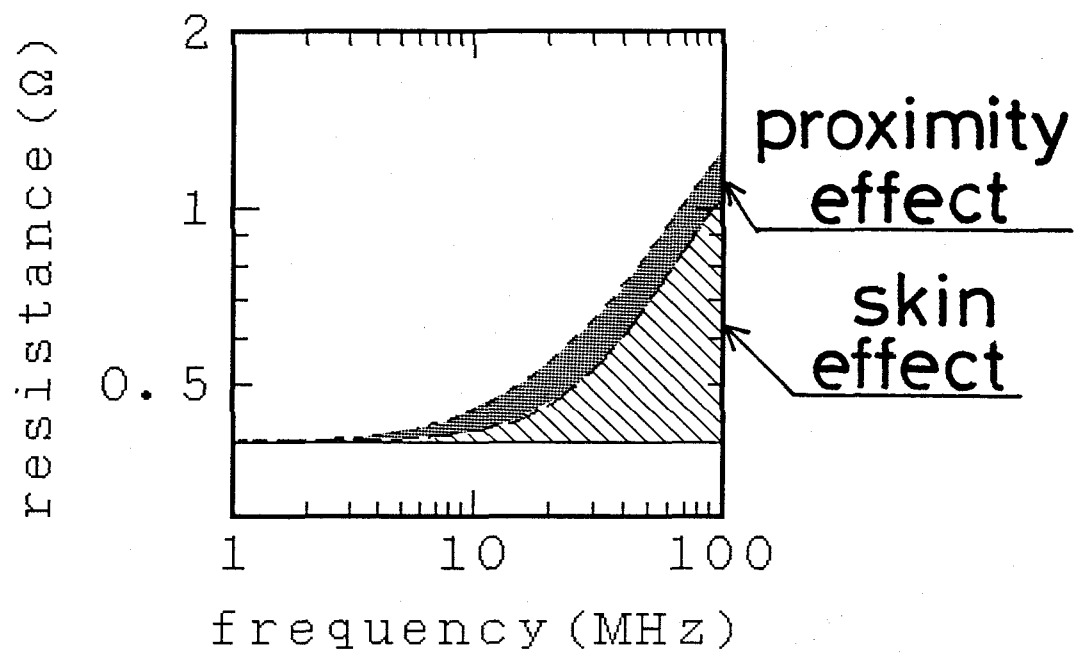
○ インダクタンス (実測値) ——— インダクタンス (計算値)
 □ 抵抗 (実測値) - - - 抵抗 (計算値)

平面コイルのみの場合表皮効果が顕著になるように、コイルの厚みは $35\mu\text{m}$ と大きくした。実測値ではインダクタンスは $1\sim 100\text{MHz}$ において表皮効果により徐々に減少し、数 100MHz で共振を起こす。また抵抗も $1\sim 100\text{MHz}$ において徐々に増加し、数 100MHz で最大になる。実測値と計算値はほぼ一致する。

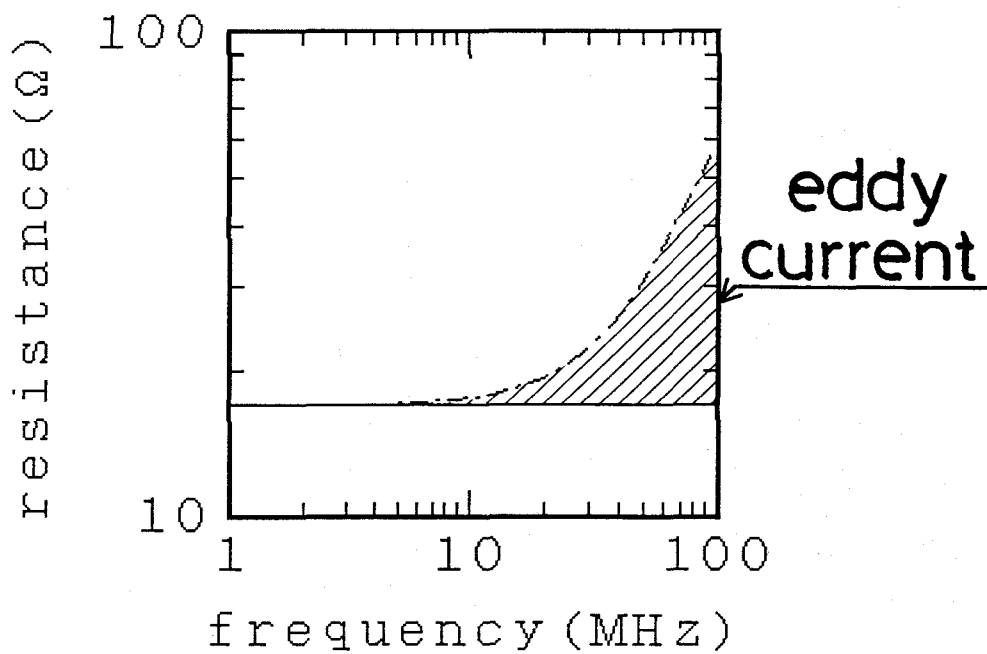
磁性膜-平面コイル-磁性膜という3層構造にした場合、2つの磁性膜の厚み、比透磁率は等しくして計算した。実測値ではインダクタンスは $1\sim 10\text{MHz}$ において一定で、 10MHz 帯で徐々に減少する。そして数 100MHz で急激に減少する。また抵抗も $1\sim 10\text{MHz}$ において一定で、 10MHz 帯で徐々に増加する。そして数 100MHz で共振を起こす。インダクタンス、抵抗とも実測値と計算値は良好な一致を示す。

プレーナ・インダクタの直列抵抗の増加を表皮効果、近接効果、磁性膜の渦電流によるものに区分すると、図3.23のようになる。

図3.23(a)より平面コイルのみ場合、抵抗増加分の80%以上は表皮効果による事がわかった。また図3.23(b)より磁性膜-平面コイル-磁性膜の3層構造の場合各膜厚が $1\mu\text{m}$ 程度であれば、抵抗増加は磁性膜に流れる渦電流のみによると考えて良い事がわかった。



(a) 平面コイルのみ



(b) 磁性膜-平面コイル-磁性膜

図 3.23 つづら折れ形プレーナ・インダクタの直列抵抗の周波数特性

3.5 まとめ

第3章では様々なプレーナ・インダクタの特性について述べた。まとめると以下のようなになる。

つづら折れ形プレーナ・インダクタは絶縁膜を用いず磁性膜-平面コイル-磁性膜の3層構造にすると、作製が簡単であり数100MHzまで良好な周波数特性を示す事がわかった。しかしつづら折れ形コイルを用いたため、インダクタンスは300nH程度であった。

スパイラル形プレーナ・インダクタは最もインダクタンスが大きく、約2 μ Hの値が得られた。しかし磁性膜の厚みがコイルの幅、間隔に比べて小さいと、磁性膜によるインダクタンスの増加はほとんどない事がわかった。

外部コイル形プレーナ・インダクタはインダクタンスおよび周波数特性が、磁気特性に大きく依存する事がわかった。外部磁界等によってインダクタンスを自由に変化させる事が可能で、センサ等への応用が考えられる。しかし磁束が積層したコイルの間を通るため、インダクタンスは小さい。

ところでインダクタの良さを示すものとして、式(3.32)で表される Q がある。これは角周波数 ω とインダクタンス L の積を、直列抵抗 R で割った値である。 Q が高いほどインダクタとしては優れており、実際に使用されているインダクタにおいては最低でも30はある。しかしプレーナ・インダクタでは、平面コイルの直流抵抗が大きく Q の最大値は10以下であった。

$$Q = \frac{\omega \cdot L}{R} \quad (3.32)$$

しかしコイルの膜厚を大きくすれば直流抵抗は小さくなる．図 3.24は 3.4で述べた平面コイルのみのつづら折れ形プレーナ・インダクタにおいて， Q の最大値 Q_{max} とコイルの膜厚 t_c の関係を計算したものである．図よりコイルの膜厚を数 μm にすれば， Q の最大値は 30 近い値が得られる事がわかった．

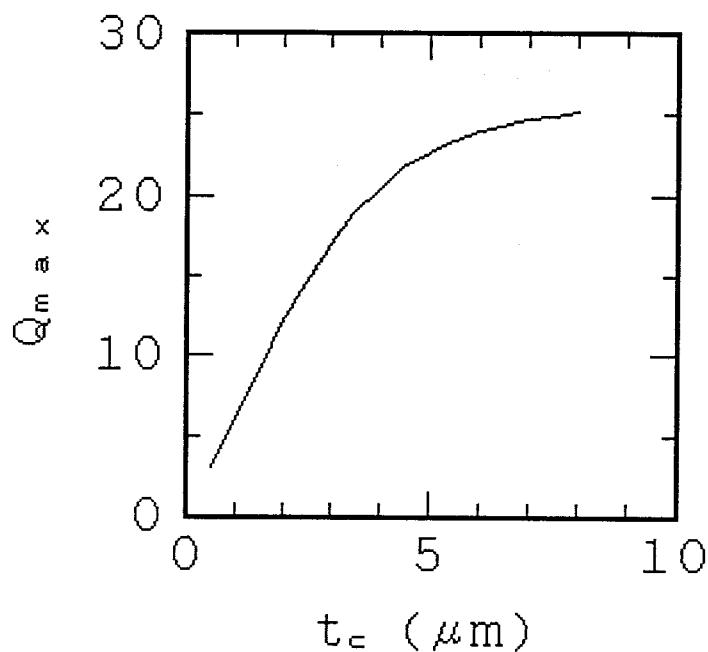


図 3.24 コイルの膜厚による Q の変化

$$N_m=10, \quad l_c=8\text{mm}, \quad w_c=d_c=0.2\text{mm}$$

ノイマンの公式と磁気抵抗法を用いると，平面コイルのインダクタンスは精度良く計算できる事がわかった．またプレーナ・インダクタのインダクタンスと直列抵抗の周波数特性も，表皮効果，近接効果，磁性膜の複素透磁率，浮遊容量を考慮して計算すると実測値と良好な一致を示す事がわかった．

第 3 章 参 考 文 献

- [1] 山田直平：“電気磁気学”，オーム社(1950).
- [2] 大城 理，辻本浩章，白江公輔：“閉磁路型プレナー・インダクタの試作”，第9回日本応用磁気学会学術講演概要集，27pD-12，181(1985).
- [3] 大城 理，辻本浩章，白江公輔：“磁性薄膜プレナー・インダクタ”，電気学会マグネティックス研究会資料，MAG-85-192，97(1985).
- [4] H.M.Greenhouse：“Design of Planar Rectangular Microelectronic Inductors”，IEEE Trans. Parts, Hybrids and Packag., PHP-10，101(1974).
- [5] 大城 理，辻本浩章，白江公輔：“スパイラル形プレナー・インダクタ”，電気学会マグネティックス研究会資料，MAG-86-69，17(1986).
- [6] W.A.Roshen and D.E.Turcotte：“Planar Inductors on Magnetic Substrates”，IEEE Trans. Magn., MAG-24，3213(1988).
- [7] R.Rodriguez，J.M.Dishman，F.T.Dickens and E.W.Whelan：“Modeling of Two-Dimensional Spiral Inductors”，IEEE Trans. Componets, Hybrids and Manuf. Technol., CHMT-3，541(1980).
- [8] 大城 理，辻本浩章，白江公輔：“スパイラル形プレナー・インダクタの作製と特性”，第10回日本応用磁気学会学術講演概要集，5pC-6，153(1986).
- [9] 後藤憲一，山崎修一郎：“詳解電磁気学演習”，共立出版株式会社(1970).
- [10] 大城 理，川辺清司，辻本浩章，白江公輔：“広帯域プレナー・インダクタの一方式”，第9回日本応用磁気学会学術講演概要集，27pD-13，182(1985).
- [11] 大城 理，辻本浩章，白江公輔：“多層コイル構造を有するスパイラル形プレナー・インダクタ”，電気学会マグネティックス研究会資料，MAG-86-194，107(1986).

- [12] O.Oshiro, H.Tsujimoto and K.Shirae : "A Novel Miniature Planar Inductor",
Digests of Intermag. conf. , **HE-09**(1987).
- [13] O.Oshiro, H.Tsujimoto and K.Shirae : "A Novel Miniature Planar Inductor",
IEEE Trans. Magn. , **MAG-23** , 3759(1987).
- [14] 大城 理, 辻本浩章, 白江公輔 : "平面コイルのインダクタンス
の算出法", 第13回日本応用磁気学会学術講演概要集, **25aB-2** ,
449(1989).
- [15] 大城 理, 辻本浩章, 白江公輔 : "プレーナ・インダクタの高周波
特性とその応用", 日本応用磁気学会誌, **14** , (1990) to be published.
- [16] R.M.Bozorth : "Ferromagnetism", VAN NOSTRAND , 769(1968).

第 4 章 プレーナ・トランス

4.1 はじめに

第 4 章では1次2次側2つの平面コイル，磁性膜，絶縁膜から構成され，薄膜作製法とフォト・エッチング法により作製するプレーナ・トランスについて述べる．プレーナ・トランスは従来の鉄心に導線を巻く構造のトランスに比べて小形，集積化するのに適しており，10MHz以上の周波数領域で使用するトランスとして有望である．

まずプレーナ・トランスの基本的構造として，4つの方式を考案した．それらの特性はトランス内の磁束分布を考慮して評価するので，まずその解析方法について述べる．そしてトランスにおいて最も重要な特性の1つである結合係数を，各々の方式において計算した．

次にプレーナ・トランスを，パワー・トランスとして用いた場合の特性を計算した．0.1～数100MHzにおけるプレーナ・トランスの出力，内部損失，磁性膜中の磁束密度を，トランスの大きさを変えて計算した．

最後に試作した2つの方式のプレーナ・トランスの特性について述べる．なおプレーナ・トランスの特性は，YHP社製4191A インピーダンス・アナライザを用いて測定した．

4.2 プレーナ・トランスの基本的構造と結合係数

ここではプレーナ・トランスの基本的構造を考案し，その特性を計算で求める[1]，[2]．インダクタンス等の算出法については第3章で既述したが，ここでは磁束分布を考慮してトランスの特性について考察する．磁束分布を求めるための解析方法を以下に記す．

4.2.1 解析方法

磁性体中の磁化 $M(\text{A/m})$ を，コイル電流 $J(\text{A/m}^2)$ と磁性体を等価的に流れる等価電流 j で表す事にする[3]，[4]．等価電流には磁性体内を流れる体積電流 $j_m(\text{A/m}^2)$ と，磁性体表面を流れる表面電流 $j_s(\text{A/m})$ がある．

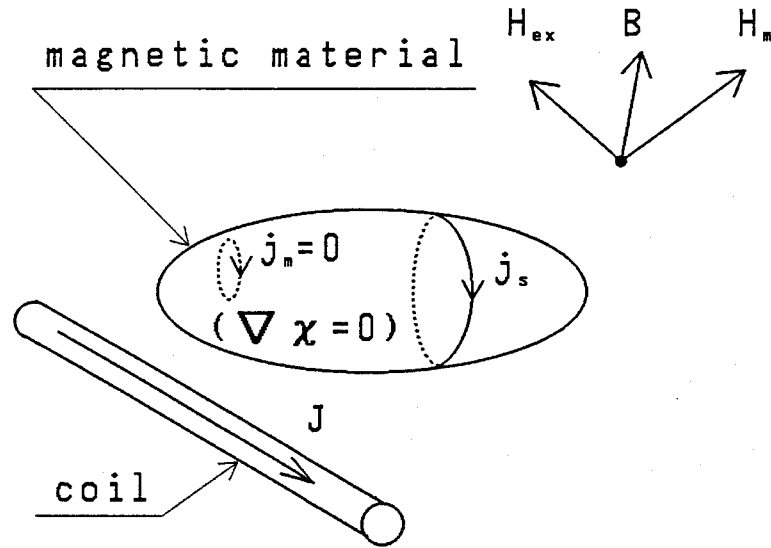


図 4.1 等価電流

磁束密度 $B(\text{T})$ と実効磁界 $H(\text{A/m})$ ，磁化 M との間には以下の関係がある．ただし μ_0 は真空の透磁率， χ は磁性体の磁化率である．

$$B = \mu_0(H + M) \quad (4.1)$$

$$M = \chi H \quad (4.2)$$

また B ， H ， M と J ， j との間には以下の関係がある．

$$\begin{aligned} \nabla \times B &= \mu_0(\nabla \times H + \nabla \times M) \\ &= \mu_0(J + j) \end{aligned} \quad (4.3)$$

$$J = \nabla \times H \quad (4.4)$$

$$j = \nabla \times M \quad (4.5)$$

磁性体内で磁化率が一様 ($\nabla\chi=0$) とし磁性体をコイル電流は流れていないとすると, 体積電流 j_m は以下に示すように 0 になる.

$$\begin{aligned}
 j_m &= \nabla \times \mathbf{M} \\
 &= \nabla \times \chi \mathbf{H} \\
 &= \nabla \chi \times \mathbf{H} + \chi \nabla \times \mathbf{H} \\
 &= 0
 \end{aligned} \tag{4.6}$$

磁性体と空間の境界において, 境界を微小な長さ Δ_n で横切る長方形 ($\Delta_n \times w$) を考える.

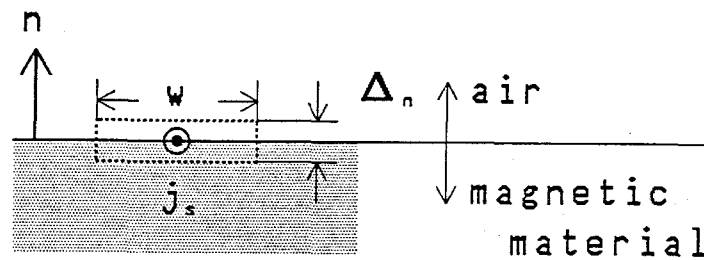


図 4.2 磁性体表面

$$\nabla\chi = -\frac{\chi}{\Delta_n}\mathbf{n} \tag{4.7}$$

境界上では式 (4.7) が成り立つ. ただし $\mathbf{n}$ は磁性体から空間に向かう境界に垂直な単位ベクトルである. すると表面電流 j_s は, 式 (4.9) で表される.

$$\begin{aligned}
 j_s w &= \nabla \times \mathbf{M} \Delta_n w \\
 &= \nabla \times \chi \mathbf{H} \Delta_n w \\
 &= (\nabla \chi \times \mathbf{H} + \chi \nabla \times \mathbf{H}) \Delta_n w \\
 &= \chi \mathbf{H} \times \mathbf{n} w
 \end{aligned} \tag{4.8}$$

$$j_s = \mathbf{M} \times \mathbf{n} \tag{4.9}$$

コイル電流 $\mathbf{J}$ と表面電流 $\mathbf{j}_S$ が $\mathbf{r}_0$ に作る磁界 $\mathbf{H}_{ex}(\mathbf{r}_0)$, $\mathbf{H}_m(\mathbf{r}_0)$ は以下の式で表される. ただし V はコイル電流の流れている領域, S は表面電流の流れている領域である.

$$\mathbf{H}_{ex}(\mathbf{r}_0) = \frac{1}{4\pi} \int_V \mathbf{J}(\mathbf{r}) dV \times \frac{\mathbf{r}_0 - \mathbf{r}}{|\mathbf{r}_0 - \mathbf{r}|^3} \quad (4.10)$$

$$\mathbf{H}_m(\mathbf{r}_0) = \frac{1}{4\pi} \int_S \mathbf{j}_S(\mathbf{r}) dS \times \frac{\mathbf{r}_0 - \mathbf{r}}{|\mathbf{r}_0 - \mathbf{r}|^3} \quad (4.11)$$

$\mathbf{H}_{ex}, \mathbf{H}_m$ を用いると磁化 $\mathbf{M}$ は,

$$\mathbf{M} = \frac{\chi}{1 + \chi} (\mathbf{H}_{ex} + \mathbf{H}_m) \quad (4.12)$$

となる. S 上に $\mathbf{r}_0$ をとると以下の関係が成り立つ.

$$\mathbf{j}_S(\mathbf{r}_0) = \frac{\chi}{1 + \chi} \left(\mathbf{H}_{ex}(\mathbf{r}_0) + \frac{1}{4\pi} \int_S \mathbf{j}_S(\mathbf{r}) dS \times \frac{\mathbf{r}_0 - \mathbf{r}}{|\mathbf{r}_0 - \mathbf{r}|^3} \right) \times \mathbf{n} \quad (4.13)$$

しかしこの積分は発散してしまうので, $\mathbf{j}_S(\mathbf{r}_0)$ が $\mathbf{r}_0$ に作る磁界を $\mathbf{h}$ とし領域 S から $\mathbf{r}_0$ を除いた領域 S' 上の $\mathbf{j}_S(\mathbf{r})$ が $\mathbf{r}_0$ に作る磁界 $\mathbf{H}'_m$ を

$$\mathbf{H}'_m(\mathbf{r}_0) = \frac{1}{4\pi} \int_{S'} \mathbf{j}_S(\mathbf{r}) dS \times \frac{\mathbf{r}_0 - \mathbf{r}}{|\mathbf{r}_0 - \mathbf{r}|^3} \quad (4.14)$$

$$S' = S - \Delta S(\mathbf{r}_0) \quad (4.15)$$

とすると, 以下の境界条件が成り立つ. ただし $\mathbf{H}_a$ は境界における磁性体外部の磁界, $\mathbf{H}_i$ は境界における磁性体内部の磁界である.

$$\mathbf{j}_S(\mathbf{r}_0) = (\mathbf{H}_i(\mathbf{r}_0) - \mathbf{H}_a(\mathbf{r}_0)) \times \mathbf{n} \quad (4.16)$$

$$\mathbf{H}_a(\mathbf{r}_0) = \mathbf{H}_{ex}(\mathbf{r}_0) + \mathbf{H}'_m(\mathbf{r}_0) - \mathbf{h} \quad (4.17)$$

$$\mathbf{H}_i(\mathbf{r}_0) = \mathbf{H}_{ex}(\mathbf{r}_0) + \mathbf{H}'_m(\mathbf{r}_0) + \mathbf{h} \quad (4.18)$$

従って以下の関係が成り立つ.

$$\mathbf{j}_S(\mathbf{r}_0) = 2\mathbf{h} \times \mathbf{n} \quad (4.19)$$

すると表面電流は

$$\mathbf{j}_S(\mathbf{r}_0) = \frac{\chi}{1+\chi}(\mathbf{H}_{ex}(\mathbf{r}_0) + \mathbf{H}'_m(\mathbf{r}_0) + \mathbf{h}) \times \mathbf{n} \quad (4.20)$$

$$\left(\frac{1}{2} + \frac{1}{\chi}\right)\mathbf{j}_S(\mathbf{r}_0) = \left(\mathbf{H}_{ex}(\mathbf{r}_0) + \frac{1}{4\pi} \int_{S'} \mathbf{j}_S(\mathbf{r}) dS \times \frac{\mathbf{r}_0 - \mathbf{r}}{|\mathbf{r}_0 - \mathbf{r}|^3}\right) \times \mathbf{n} \quad (4.21)$$

となる．式(4.21)を解くと表面電流の分布が求められる．

コイル電流と表面電流が $\mathbf{r}_0$ に作るベクトル・ポテンシャル $\mathbf{A}(\mathbf{r}_0)$ はコイル電流がコイルを一様に流れるならば，

$$\mathbf{A}(\mathbf{r}_0) = \frac{\mu_0}{4\pi} \int_V \frac{\mathbf{J}(\mathbf{r}) dV}{|\mathbf{r}_0 - \mathbf{r}|} + \frac{\mu_0}{4\pi} \int_S \frac{\mathbf{j}_S(\mathbf{r}) dS}{|\mathbf{r}_0 - \mathbf{r}|} \quad (4.22)$$

で表される．1次側と2次側のコイルがあり，各々のコイルのある領域を V_1 , V_2 ，流れる電流を J_1 , J_2 ，コイルの断面積を S_1 , S_2 とする．コイルの周辺に磁性体がある場合 J_1 が流れた時のベクトル・ポテンシャルを $\mathbf{A}_1$ ， J_2 が流れた時のベクトル・ポテンシャルを $\mathbf{A}_2$ とする．すると自己インダクタンス L_1 , L_2 ，相互インダクタンス M ，結合係数 k は

$$L_1 = \frac{1}{J_1^2 S_1^2} \int_{V_1} \mathbf{A}_1 \cdot \mathbf{J}_1 dV_1 \quad (4.23)$$

$$L_2 = \frac{1}{J_2^2 S_2^2} \int_{V_2} \mathbf{A}_2 \cdot \mathbf{J}_2 dV_2 \quad (4.24)$$

$$M = \frac{1}{J_1 J_2 S_1 S_2} \int_{V_1} \mathbf{A}_2 \cdot \mathbf{J}_1 dV_1 \quad (4.25)$$

$$k = \frac{M}{\sqrt{L_1 \cdot L_2}} \quad (4.26)$$

で表される．計算が2次元モデルであるならば，ベクトル・ポテンシャルの等しい点を結ぶ事により磁束の流れを求める事ができる[5]．

4.2.2 プレーナ・トランスの基本的構造

プレーナ・トランスの基本的構造として，図4.3に示す4つのモデルを考えた．これらはトランスとしては最も基本的な，1次2次巻線比が1:1のモデルである．(a)と(b)は磁性膜がコイルをはさむ構造になっている．(a)は1次2次コイルが同一平面上で並行している，(b)は両者が積層している構造になっている．(c)と(d)はコイルが磁性膜をはさむ構造になっている．(c)は1次2次コイルが交互に磁性膜をはさみ，(d)は両者が積層してはさむ構造になっている．以下これらを方式A，B，C，Dと呼び，トランスとして最も重要な特性の1つである結合係数を4.2.1で述べた方法で計算する．計算は2次元モデルとし，コイルの長さは無限，磁性膜内では透磁率は一様，コイルには1Aの電流が一様に流れるとした．

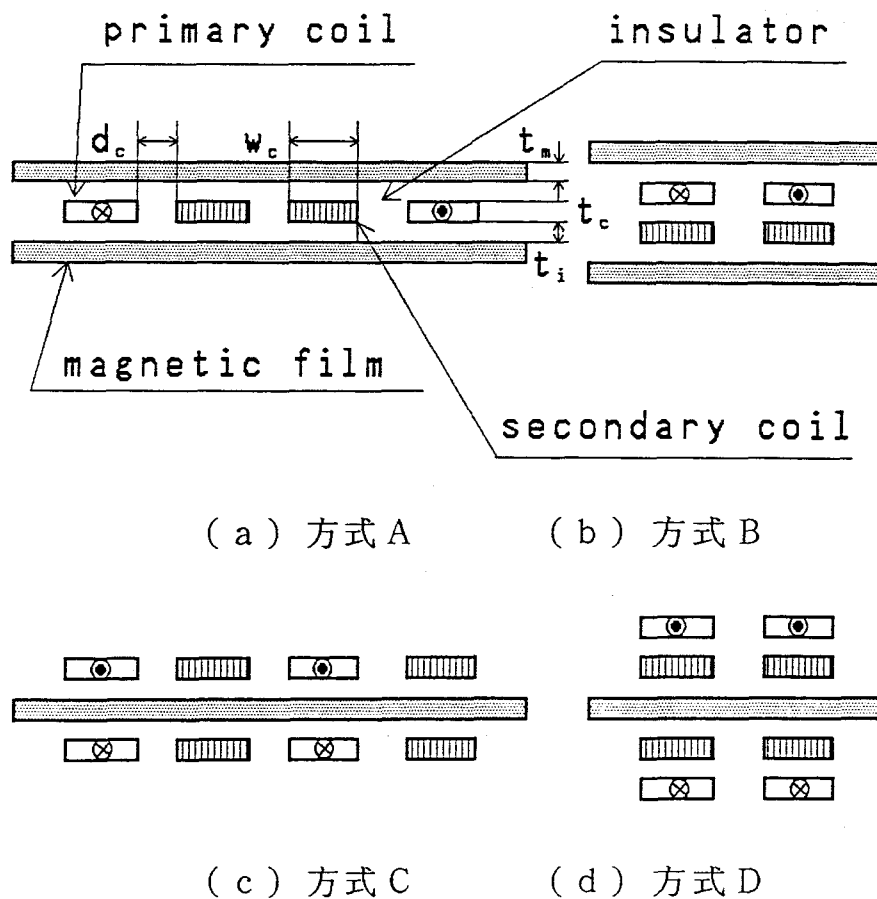


図4.3 プレーナ・トランスの基本的構造

4.2.3 磁性膜の比透磁率による結合係数の変化

まず磁性膜の特性として最も重要な比透磁率 μ_r を変化させて、結合係数を計算した。なおトランスの大きさであるが、コイルの幅 w_c は第3章で述べたプレーナ・インダクタと同程度にした。各層の厚みは試作したプレーナ・インダクタでは $1\mu\text{m}$ であったが、磁束の漏れを少なくするためにそれ以上にした。また1次2次コイル間の結合が重要なので、隣接するコイル間距離 d_c はコイルの幅よりは小さくした。結局各値としては $w_c=0.2\text{mm}$ 、 $d_c=0.05\text{mm}$ 、コイル、磁性膜、絶縁膜の厚み $t_c=t_m=t_i=5\mu\text{m}$ とした。図4.4に結合係数と磁性膜の比透磁率 μ_r の関係を示す。

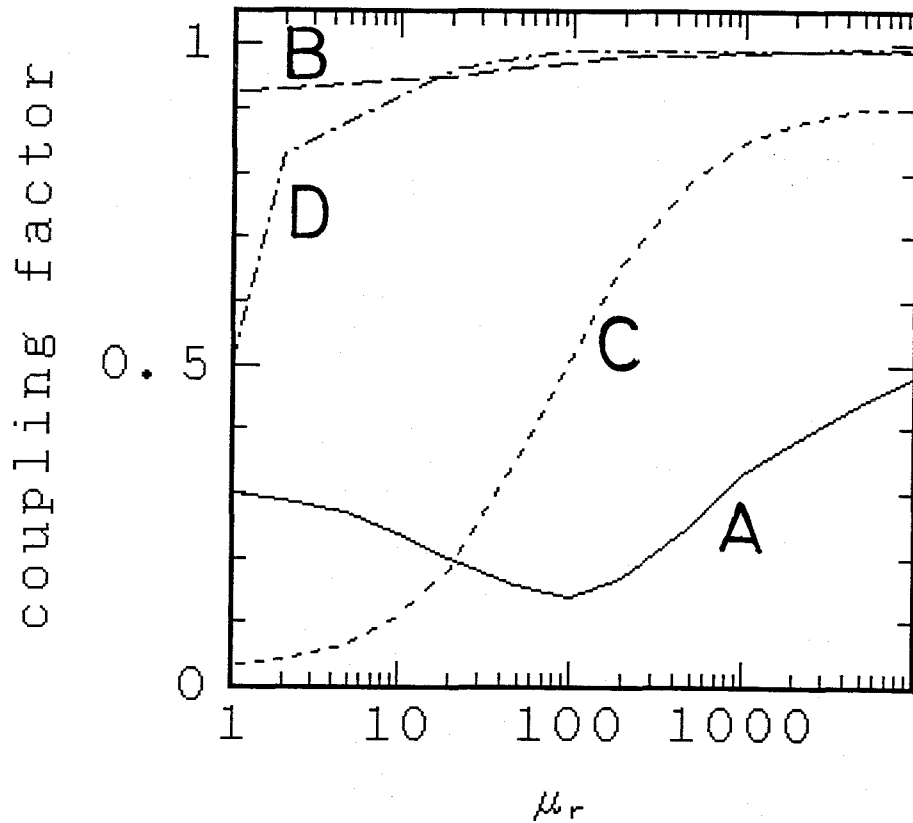


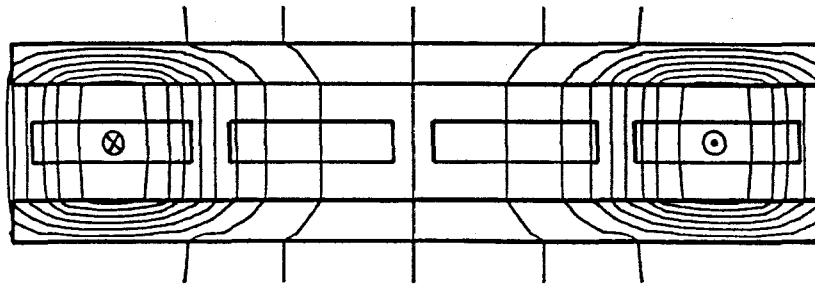
図4.4 結合係数と磁性膜の比透磁率 μ_r の関係

—— 方式A - - - 方式B . . . 方式C - · - 方式D
 $w_c=0.2\text{mm}$, $d_c=0.05\text{mm}$, $t_c=t_m=t_i=5\mu\text{m}$

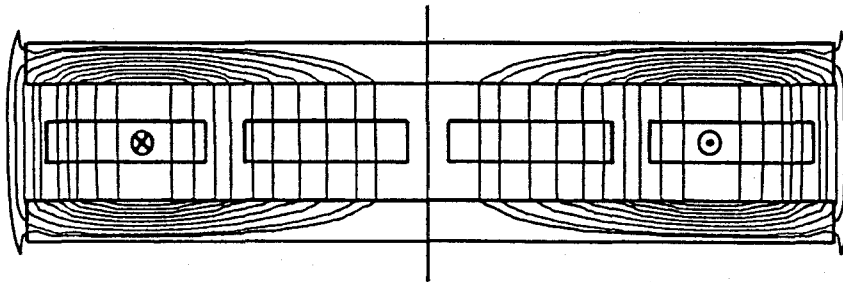
方式Aでは結合係数は比透磁率 $\mu_r=100$ 付近で最小値をとる。この理由を磁束分布を計算して考察する。

図4.5は、比透磁率を変えた時の磁束分布の違いである。磁束分布は1次コイルのみに電流を流して計算した。図4.5は等磁気ベクトル・ポテンシャル線であり、その疎密が磁束密度を表す。

$\mu_r=100$ では図4.5(a)に示すように、磁束は磁性膜に集中するがその多くは1次2次コイル間で漏れてしまう。すなわち1次コイルを鎖交する磁束は増加しても2次コイルを鎖交する磁束は増加しないため、結合係数は $\mu_r=1$ の時より低下してしまうと考えられる。ところが $\mu_r=1000$ になると図4.5(b)に示すように、1次2次コイル間での磁束の漏れが少なくなる。この場合は1次2次コイルを鎖交する磁束が増加するため、 $\mu_r=1$ の場合より結合係数が低下する事はない。



(a) $\mu_r=100$, min. $=-1.6\mu\text{Wb/m}$, max. $=1.6\mu\text{Wb/m}$, step $=0.2\mu\text{Wb/m}$



(b) $\mu_r=1000$, min. $=-5.0\mu\text{Wb/m}$, max. $=5.0\mu\text{Wb/m}$, step $=0.5\mu\text{Wb/m}$

図 4.5 方式Aで磁性膜の比透磁率を変えた時の磁束分布の変化

$$w_c=0.2\text{mm}, d_c=0.05\text{mm}, t_c = t_m = t_i=5\mu\text{m}$$

方式Bでは、結合係数は比透磁率によらず1に近い値をとる。1次コイルと2次コイルが非常に接近しているため、コイルの幅 w_c が厚み t_c に比べて十分大きいと($w_c:t_c=40:1$)磁束は1次2次コイルをとともに囲むからである。

方式Cでは結合係数は比透磁率に大きく依存する．これを磁性膜中の磁束密度の分布を調べる事により説明する．1次コイルに電流を流した時の磁性膜中の磁束密度のX成分 B_x を計算した．その結果を図4.6に示す．磁束密度は1次コイルの中心($X=w_c+d_c=0.25\text{mm}$)の値で規格化してある．

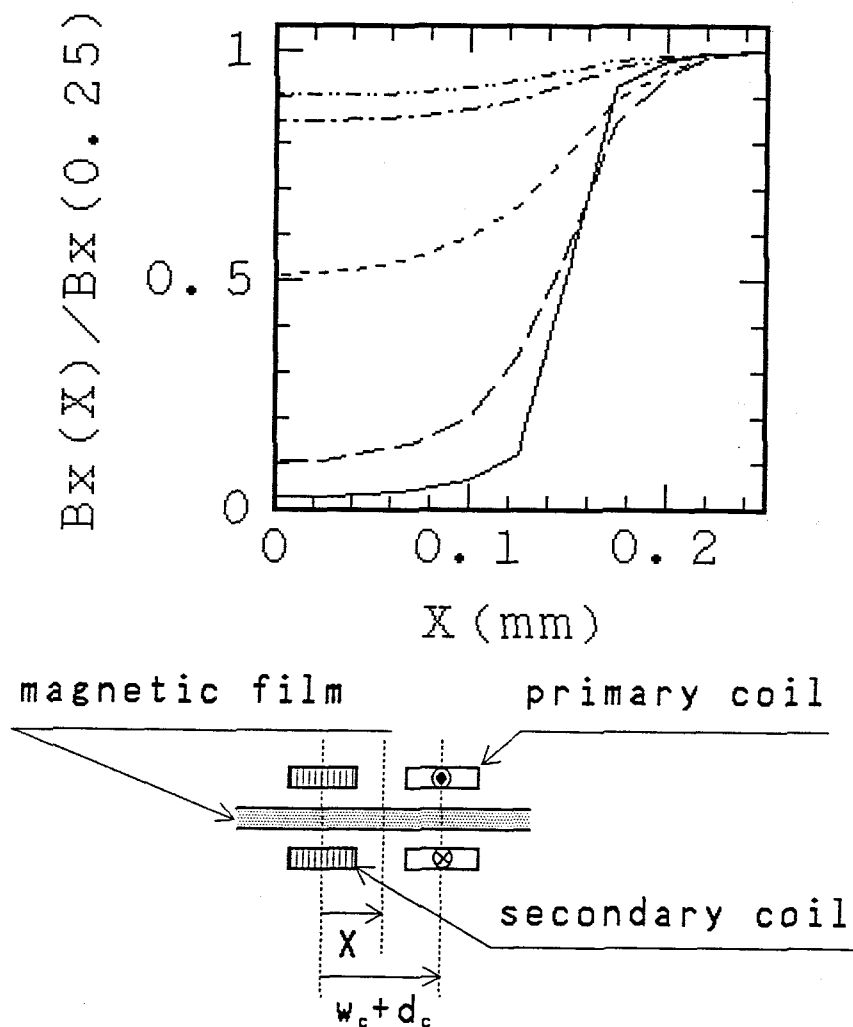


図 4.6 方式Cで磁性膜の比透磁率を変えた時の磁束密度の変化

——— $\mu_r=1$ --- $\mu_r=10$ ----- $\mu_r=100$
 $\text{--}\cdot\text{--}$ $\mu_r=1000$ $\text{--}\cdot\cdot\text{--}$ $\mu_r=10000$

$w_c=0.2\text{mm}$, $d_c=0.05\text{mm}$, $t_c=t_m=t_i=5\mu\text{m}$

比透磁率が高くなると，2次コイルの中心($X=0$)の磁束密度と1次コイルの中心($X=0.25\text{mm}$)の磁束密度に差がなくなってくる．磁性膜の比透磁率が高いと1次2次コイル間の磁束の漏れが減少するため，

両コイルの結合は大きくなる。

方式Dでは1次コイルが2次コイルと磁性膜をはさんでいる．比透磁率が低いと1次2次コイル間の漏れ磁束によって結合係数は低くなるが，比透磁率が高くなると磁束は磁性膜に集中するので結合係数は1に近い値をとる．

4.2.4 コイルの幅による結合係数の変化

次にトランスを小さくした場合，すなわち集積化した時の結合係数の変化を調べた．コイルの幅 w_c と隣接するコイル間距離 d_c の比を一定にして， w_c を変化させた時の結合係数を計算した．コイルの幅 w_c と隣接するコイル間距離 d_c の比および膜厚は4.2.3と同じにした($w_c : d_c = 4:1$, $t_c = t_m = t_i = 5\mu\text{m}$)．図4.4より方式Aを除くと磁性膜の比透磁率が $\mu_r = 1000$ になると結合係数は飽和するので， $\mu_r = 1000$ にした．図4.7に結合係数とコイルの幅の関係を示す．

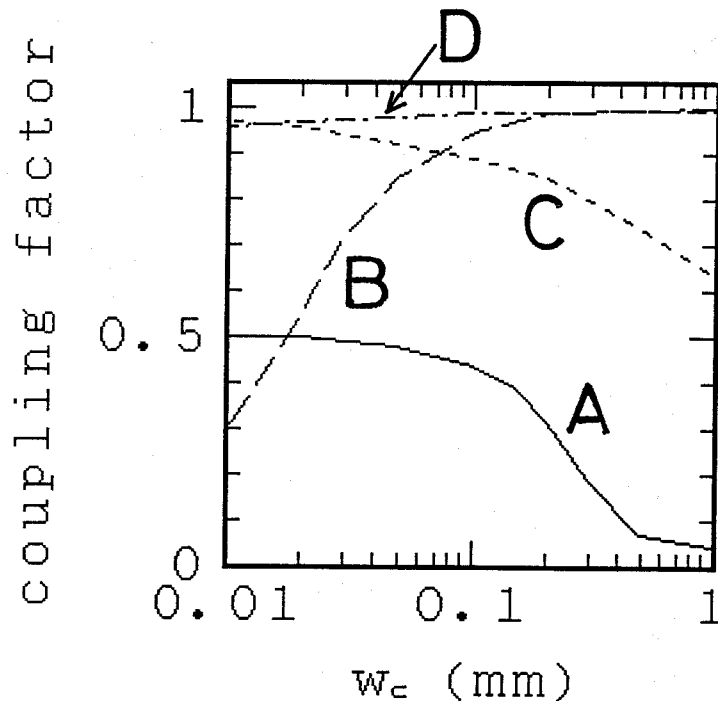
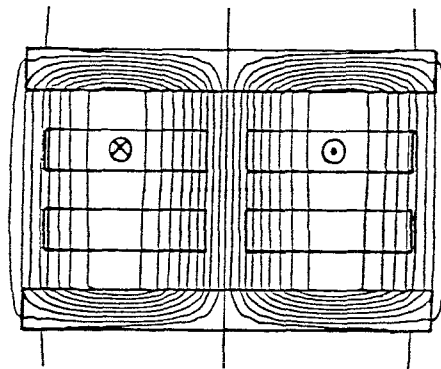


図4.7 結合係数とコイルの幅 w_c の関係

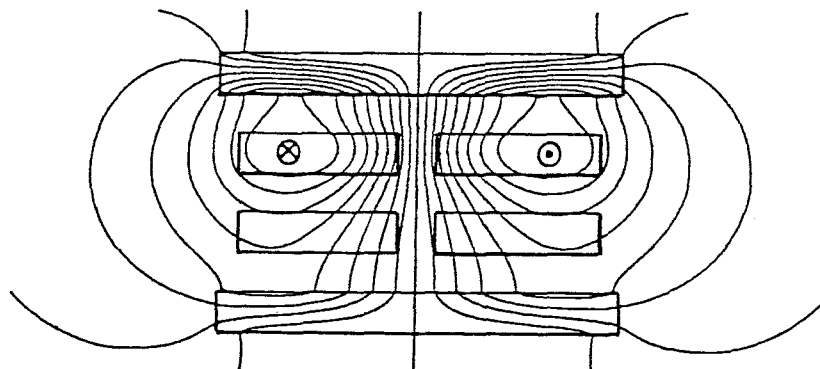
—— 方式A - - - 方式B . . . 方式C - · - 方式D
 $w_c : d_c = 4:1$, $t_c = t_m = t_i = 5\mu\text{m}$, $\mu_r = 1000$

方式Aではコイルの幅を小さくしても、結合係数はあまり高くない。1次2次コイル間の漏れ磁束は、コイルの幅を小さくしても少なくならない事がわかった。

方式Bでは、コイルの幅が小さくなるほど結合係数は低くなる。この理由を磁束分布を用いて説明する。コイルの幅を変化させた時の磁束分布の違いを、図4.8に示す。ただし図ではコイルの幅は等しく書いてある。(a)は $w_c=0.2\text{mm}$ の場合で、ほとんどの磁束が1次2次コイルを周回する。それに対し(b)は $w_c=0.02\text{mm}$ の場合で、1次コイルのみを鎖交する磁束が多くなる。コイルの幅が小さくなると1次2次コイル間の漏れ磁束が多くなり、結合係数は低くなる。



(a) $w_c=0.2\text{mm}$, $\text{min.}=-1.8\mu\text{Wb/m}$, $\text{max.}=1.8\mu\text{Wb/m}$, $\text{step}=0.2\mu\text{Wb/m}$



(b) $w_c=0.02\text{mm}$, $\text{min.}=-0.4\mu\text{Wb/m}$, $\text{max.}=0.4\mu\text{Wb/m}$, $\text{step}=0.05\mu\text{Wb/m}$

図 4.8 方式Bでコイルの幅を変えた時の磁束分布の変化

$$w_c : d_c = 4:1, \quad t_c = t_m = t_i = 5\mu\text{m}, \quad \mu_r = 1000$$

コイルの幅を小さくすると，方式Cの結合係数は高くなる．これを磁性膜中の磁束密度の分布より説明する．1次コイルに電流を流した時の磁性膜中の磁束密度のX成分 B_x を計算した．その結果を図4.9に示す．横軸には2次コイルの中心($X=0$)からの距離 X を w_c+d_c で規格化した値をとり，縦軸には磁束密度 B_x を1次コイルの中心($X=w_c+d_c$)の B_x で規格化した値をとった．コイルの幅が小さくなるほど2次コイルの中心における B_x が1次コイルの中心における B_x の値に近づくので，1次2次コイルの結合は大きくなる．

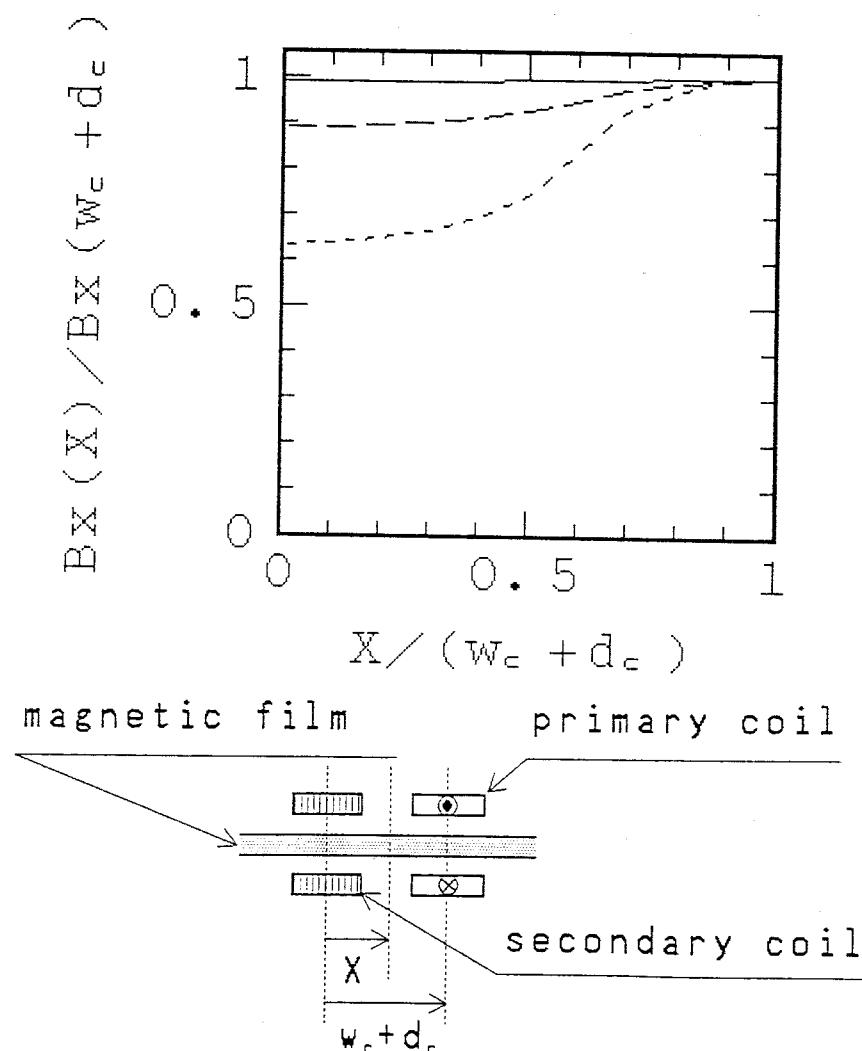


図 4.9 方式Cでコイルの幅を変えた時の磁束密度の変化

—— $w_c=0.01\text{mm}$, --- $w_c=0.1\text{mm}$, - - - - $w_c=1\text{mm}$
 $w_c:d_c=4:1$, $t_c=t_m=t_i=5\mu\text{m}$, $\mu_r=1000$

方式Dでは磁束は磁性膜に集中し，結合係数はコイルの幅によらず1に近い値をとる．

4.3 プレーナ・トランスの周波数特性

4.3.1 プレーナ・トランスの等価回路

ここではプレーナ・トランスを、パワー・トランスとして用いた場合の周波数特性を計算する[6]～[9]. 計算する際1次2次側のコイル抵抗 R_1, R_2 , 浮遊容量 C_1, C_2 , および1次2次コイル間の結合容量 C_M を考慮して、プレーナ・トランスの等価回路は図4.10で表す事にする.

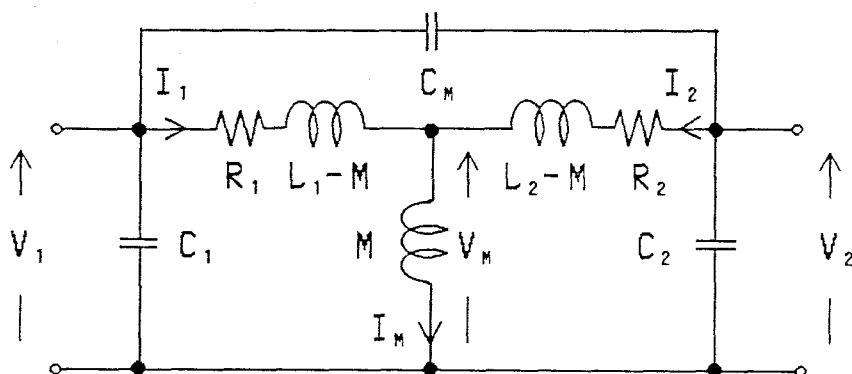


図 4.10 プレーナ・トランスの等価回路

L_1, L_2	自己インダクタンス	M	相互インダクタンス
C_1, C_2	浮遊容量	C_M	結合容量
R_1, R_2	コイル抵抗		

まず計算モデルとして図4.11に示すようなプレーナ・トランスを考えた. これは2つの円形スパイラル形コイルが同一平面上にあり, その周りを磁性膜が取り囲む構造である. これを内部コイル形プレーナ・トランスと呼ぶ. このプレーナ・トランスは5層構造であり, 作製が比較的簡単な方式である. この構造では1次2次側の巻線比は1:1になる.

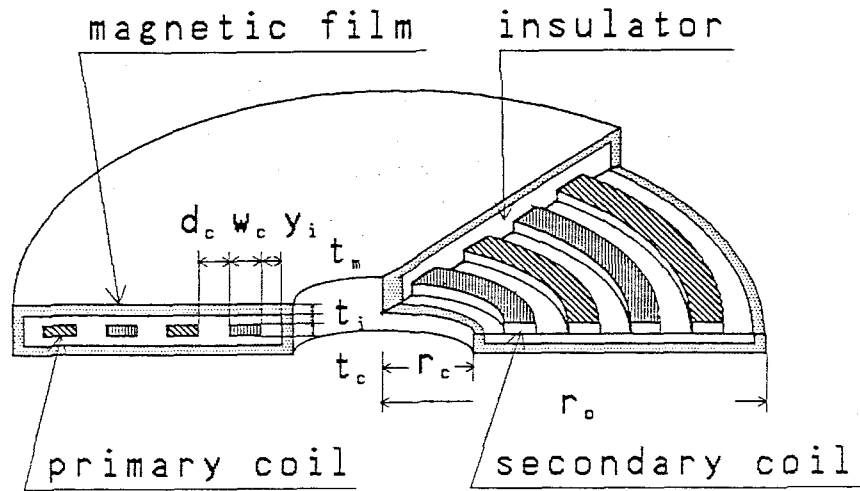


図 4.11 内部コイル形プレーナ・トランスの概観 ($N_s=2$)

$$r_c = 0.6r_o, \quad w_c = (0.4r_o - 2t_m)/3N_s, \quad d_c = 0.5w_c, \quad y_i = 0.25w_c$$

図4.11の内部コイル形プレーナ・トランスの1次2次側の自己インダクタンス L_1 , L_2 および1次2次間の相互インダクタンス M は, 式(4.27)～(4.29)で表される.

$$L_1 = L_{a1} + L_m \quad (4.27)$$

$$L_2 = L_{a2} + L_m \quad (4.28)$$

$$M = M_a + L_m \quad (4.29)$$

L_{a1} , L_{a2} , M_a , L_m は, 式(4.30)～(4.33)で表される. このモデルでは, 平面コイルとしてターン数 N_s の円形スパイラル形コイルを用いている. 計算を簡単にするため, これを N_s 個の同心円の集まりとみなした. $r_{11} > r_{21} > \dots > r_{N_s1}$ は1次側の各々の半径で, $r_{12} > r_{22} > \dots > r_{N_s2}$ は2次側の半径である. また w_c はコイルの幅, t_c , t_m , t_i はコイル, 磁性膜, 絶縁膜の厚みである.

$$L_{a1} = \sum_{i=1}^{N_s} M_{sc}(r_{i1}, r_{i1} - (w_c + t_c) \cdot e^{-1.5}) + 2 \sum_{i=1}^{N_s-1} \sum_{j=i+1}^{N_s} M_{sc}(r_{i1}, r_{j1}) \quad (4.30)$$

$$L_{a2} = \sum_{i=1}^{N_s} M_{sc}(r_{i2}, r_{i2} - (w_c + t_c) \cdot e^{-1.5}) + 2 \sum_{i=1}^{N_s-1} \sum_{j=i+1}^{N_s} M_{sc}(r_{i2}, r_{j2}) \quad (4.31)$$

$$M_a = \sum_{i=1}^{N_s} \sum_{j=1}^{N_s} M_{sc}(r_{i1}, r_{j2}) \quad (4.32)$$

$$L_m = \frac{2\pi\mu_0\mu_r N_s^2}{\frac{t_c + 2t_i + t_m}{t_m} \left(\frac{1}{r_o} + \frac{1}{r_c} \right) + \frac{4(2N_s w_c + (2N_s - 1)d_c + 2y_i + t_m)}{t_m(r_o + r_c)}} \quad (4.33)$$

なお $M_{sc}(r_i, r_j)$ は式(4.34)で表され, $K(k_{ij})$, $E(k_{ij})$ は第1種および第2種完全楕円積分である.

$$M_{sc}(r_i, r_j) = \mu_0(r_i + r_j) \left[\left(1 - \frac{k_{ij}^2}{2}\right) K(k_{ij}) - E(k_{ij}) \right] \quad (4.34)$$

$$k_{ij}^2 = \frac{4r_i r_j}{(r_i + r_j)^2} \quad (4.35)$$

またコイル抵抗, 容量は式(4.36)～(4.40)で表した. ρ_c はコイルの抵抗率, ε_0 は真空の誘電率, ε_r は絶縁膜の比誘電率である, θ は式(4.41)で表される.

$$R_1 = \frac{\rho_c 2\pi}{w_c \cdot t_c} \sum_{i=1}^{N_s} r_{1i} \times \frac{\theta \sinh \theta + \sin \theta}{2 \cosh \theta - \cos \theta} \quad (4.36)$$

$$R_2 = \frac{\rho_c 2\pi}{w_c \cdot t_c} \sum_{i=1}^{N_s} r_{2i} \times \frac{\theta \sinh \theta + \sin \theta}{2 \cosh \theta - \cos \theta} \quad (4.37)$$

$$C_1 = \varepsilon_0 \cdot \varepsilon_r \frac{2\pi \cdot w_c \cdot r_{11}}{t_i} \quad (4.38)$$

$$C_2 = \varepsilon_0 \cdot \varepsilon_r \frac{2\pi \cdot w_c \cdot r_{21}}{t_i} \quad (4.39)$$

$$C_M = \frac{C_1 + C_2}{4} \quad (4.40)$$

$$\theta = t_c \sqrt{\frac{\omega \cdot \mu_0}{2\rho_c}} \quad (4.41)$$

また図4.12に示すようなプレーナ・トランスの周波数特性も計算した。これは鉄心に1次2次側の巻線を多層に巻く代わりに、絶縁膜をはさんで磁性膜を1次2次側の平面コイルを多層に巻く構造になっている。これを外部コイル形プレーナ・トランスと呼ぶ。1次2次側の巻線比は内部コイル形プレーナ・トランスと同じく1:1にした。

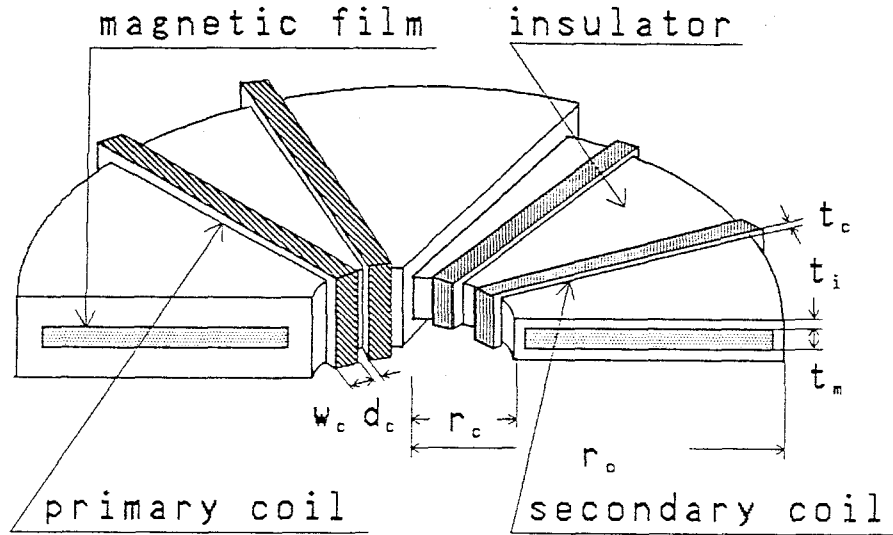


図4.12 外部コイル形プレーナ・トランスの概観 ($N_t=2$)

$$r_c = 0.6r_o, \quad w_c = 4\pi r_c / 3N_t, \quad d_c = 0.5w_c$$

外部コイル形プレーナ・トランスの1次2次側の自己インダクタンス L_1 , L_2 および1次2次間の相互インダクタンス M は、コイルが密に磁性膜を取り巻いていると式(4.42)～(4.44)で表される。

$$L_1 = L_{a1} + L_m \quad (4.42)$$

$$L_2 = L_{a2} + L_m \quad (4.43)$$

$$M = M_a + L_m \quad (4.44)$$

なお L_{a1} , L_{a2} , M_a , L_m は式 (4.45) ~ (4.48) で表される.

$$L_{a1} = \mu_0 N_t^2 \frac{(r_o - r_c)(2t_c + 4t_i + t_m)}{\pi(r_o + r_c)} \quad (4.45)$$

$$L_{a2} = \mu_0 N_t^2 \frac{(r_o - r_c - 2t_c - 2t_i)(2t_i + t_m)}{\pi(r_o + r_c)} \quad (4.46)$$

$$M_a = \mu_0 N_t^2 \frac{(r_o - r_c - 2t_c - 4t_i)t_m}{\pi(r_o + r_c)} \quad (4.47)$$

$$L_m = \mu_0 \mu_r N_t^2 \frac{(r_o - r_c - 2t_c - 4t_i)t_m}{\pi(r_o + r_c)} \quad (4.48)$$

またコイル抵抗, 容量は式 (4.49) ~ (4.53) で表した. θ は式 (4.54) で表される.

$$R_1 = N_t \cdot \rho_c \left\{ \frac{r_o - r_c + t_c}{w_c \cdot t_c} + \frac{3t_c + 4t_i + t_m}{w_c \cdot t_c} \right\} \times \frac{\theta \sinh \theta + \sin \theta}{2 \cosh \theta - \cos \theta} \quad (4.49)$$

$$R_2 = N_t \cdot \rho_c \left\{ \frac{r_o - r_c - 2t_c - 2t_i}{w_c \cdot t_c} + \frac{t_c + 2t_i + t_m}{w_c \cdot t_c} \right\} \times \frac{\theta \sinh \theta + \sin \theta}{2 \cosh \theta - \cos \theta} \quad (4.50)$$

$$C_1 = \varepsilon_0 \varepsilon_r \frac{w_c(r_o - r_c - 2t_c - 4t_i)}{2t_i} \quad (4.51)$$

$$C_2 = \varepsilon_0 \varepsilon_r \frac{w_c(r_o - r_c - 2t_c - 4t_i)}{t_i} \quad (4.52)$$

$$C_M = \varepsilon_0 \varepsilon_r \frac{N_t \cdot w_c(r_o - r_c - t_c - 2t_i)}{t_i} \quad (4.53)$$

$$\theta = t_c \sqrt{\frac{\omega \cdot \mu_0}{2\rho_c}} \quad (4.54)$$

図4.11, 4.12に示したプレーナ・トランスでは, 磁性膜はその面内方向に一様に磁化されていると仮定した. すると磁性膜の比透磁率は式(4.55)で表される[10]. θ は式(4.56)で表され, ρ_m は磁性膜の抵抗率である. 式(4.55)より求めた複素透磁率の周波数特性を, 図4.13に示す.

$$\mu_r(\omega) = \mu'_r(\omega) - j\mu''_r(\omega) = \frac{\mu'_r(0)}{\theta} \frac{(\sinh \theta + \sin \theta) - j(\sinh \theta - \sin \theta)}{\cosh \theta + \cos \theta} \quad (4.55)$$

$$\theta = t_m \sqrt{\frac{\omega \cdot \mu_0 \cdot \mu'_r(0)}{2\rho_m}} \quad (4.56)$$

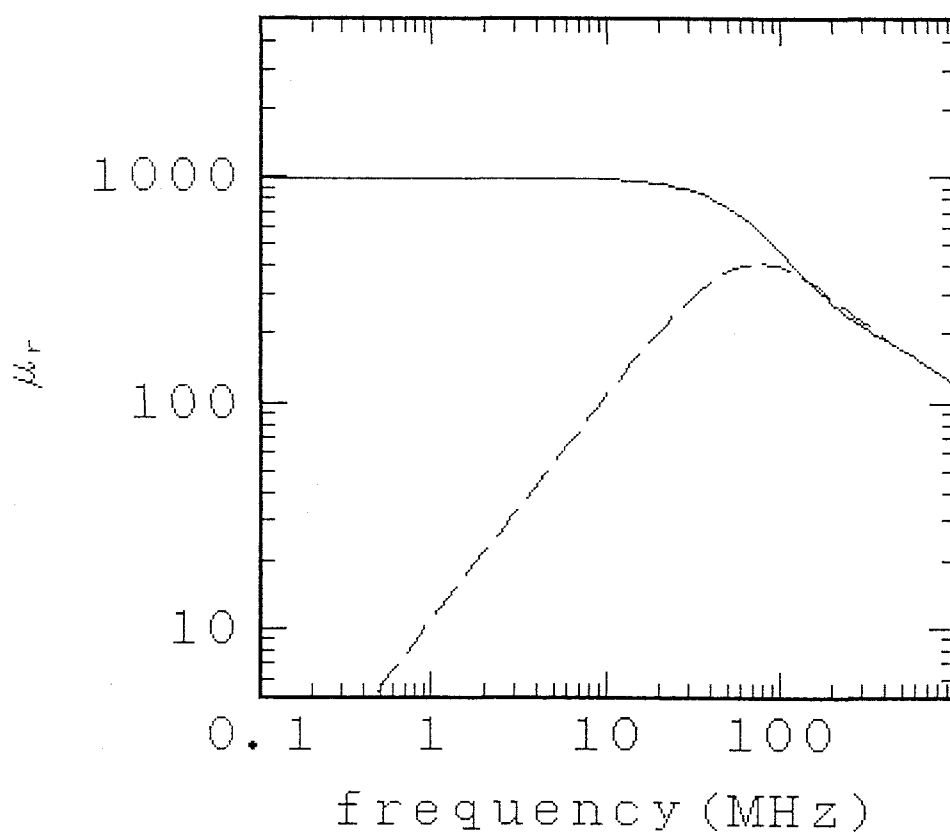


図4.13 磁性膜の比透磁率の周波数特性

—— 実数部 - - - 虚数部
 $\mu'_r(0)=1000$, $t_m = 5\mu\text{m}$, $\rho_m = 1.5 \times 10^{-6}\Omega\text{m}$

4.3.2 プレーナ・トランスの諸特性の算出

図4.11, 4.12に示したモデルに対し, 1次側に10Vの電圧を入力し2次側に50Ωの負荷抵抗 R_L を接続して0.1～数100MHzの範囲でプレーナ・トランスの諸特性を計算した.

まずトランスの特性として, 2次側で得られる出力電圧 V_2 を計算した. V_2 は式(4.57)で表される.

$$V_2 = \frac{\frac{j\omega M}{R_1 + j\omega L_1} + j\omega C_M \left(R_2 + j\omega L_2 + \frac{\omega^2 M^2}{R_1 + j\omega L_1} \right)}{1 + \frac{1 + j\omega(C_2 + C_M)R_L}{R_L} \left(R_2 + j\omega L_2 + \frac{\omega^2 M^2}{R_1 + j\omega L_1} \right)} V_1 \quad (4.57)$$

トランスは電力を伝達する素子なので, トランス内部における損失が重要である. そこでトランス内部の損失を計算した. 全損失はコイルによる銅損と磁性膜による鉄損の和とし, 容量における誘電体損失は考慮しなかった. ここでは全損失 P_{total} , 鉄損 P_{iron} および効率 η を計算した. これらは式(4.58)～(4.60)で表される. なお P_{out} , P_{copper} は出力電力, 銅損で, 式(4.61), (4.62)で表される.

$$P_{total} = P_{copper} + P_{iron} \quad (4.58)$$

$$P_{iron} = \omega \left[\text{Im}\{L_1 - M\} |I_1|^2 + \text{Im}\{L_2 - M\} |I_2|^2 + \text{Im}\{M\} |I_M|^2 \right] \quad (4.59)$$

$$\eta = \frac{P_{out}}{P_{out} + P_{copper} + P_{iron}} \quad (4.60)$$

$$P_{out} = \frac{|V_2|^2}{R_L} \quad (4.61)$$

$$P_{copper} = R_1 |I_1|^2 + R_2 |I_2|^2 \quad (4.62)$$

なお式(4.58)～(4.60)中の各変数を以下に示す.

$$V_M = \frac{\frac{j\omega M}{R_1 + j\omega L_1}}{R_2 + j\omega L_2 + \frac{\omega^2 M^2}{R_1 + j\omega L_1}} \left[\{R_2 + j\omega(L_2 - M)\}V_1 + \{R_1 + j\omega(L_1 - M)\}V_2 \right] \quad (4.63)$$

$$I_1 = \frac{V_1 - V_M}{R_1 + j\omega(L_1 - M)} \quad (4.64)$$

$$I_2 = \frac{V_2 - V_M}{R_2 + j\omega(L_2 - M)} \quad (4.65)$$

$$I_M = \frac{V_M}{j\omega M} \quad (4.66)$$

ところで計算では磁気飽和は考慮しなかった。しかし実際には磁性膜中の磁束密度はある値で飽和するので、最後に磁性膜中の磁束密度 B を計算した。これは式 (4.67) で表される。

$$B = \begin{cases} \frac{L_1 I_1 - L_2 I_2}{\pi(r_o + r_c)t_m} & \text{(内部コイル形)} \\ \frac{L_1 I_1 - L_2 I_2}{(r_o - r_c - 2t_c - 4t_i)t_m} & \text{(外部コイル形)} \end{cases} \quad (4.67)$$

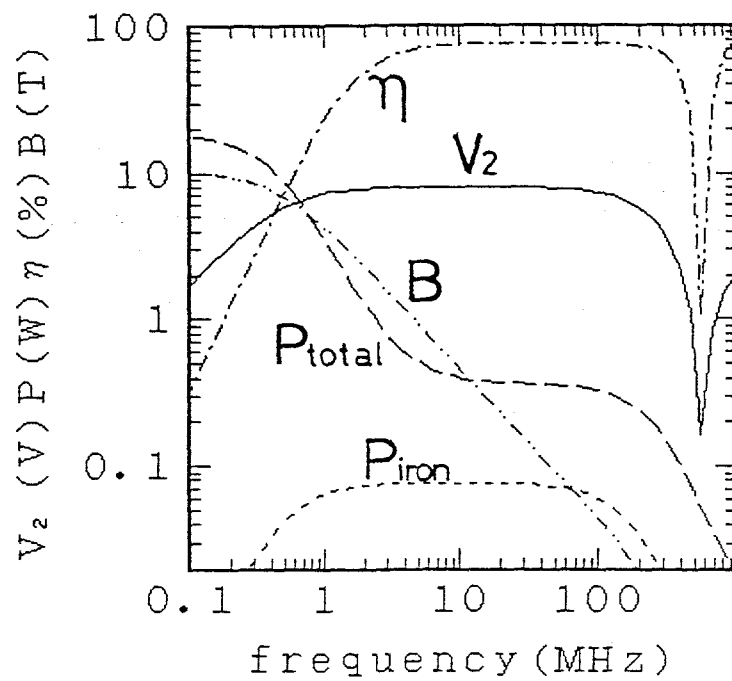
4.3.3 計算結果

図4.11, 4.12に示したプレーナ・トランスにおいて, 外径 r_o を0.1 ~ 10mmの範囲で変化させてそれらの周波数特性を計算した. 内部コイル形ではスパイラルターン数 N_s が多いと, インダクタンスだけでなくコイル抵抗も大きくなる. そこでコイル抵抗を数 Ω にするために $N_s=6$ にした. 外部コイル形ではコイルを密に巻くために, ターン数は $N_t=60$ にした. 厚み, 比透磁率は, 4.2.4と同じく $t_c = t_m = t_i = 5\mu\text{m}$, $\mu'_r(0)=1000$ にした. なおコイルの抵抗率は銅の値 $\rho_c = 1.72 \times 10^{-8}\Omega\text{m}$ にした. 磁性膜としてはNi-Fe合金より比透磁率の周波数特性に優れている非晶質磁性体を考え, 抵抗率はその代表的なものであるCo-Nb-Zrの値 $\rho_m = 1.5 \times 10^{-6}\Omega\text{m}$ にした. 絶縁膜の比誘電率はSiO₂の値 $\epsilon_r=4$ にした. 図4.14に外径 $r_o=2\text{mm}$ の場合の計算結果を示す.

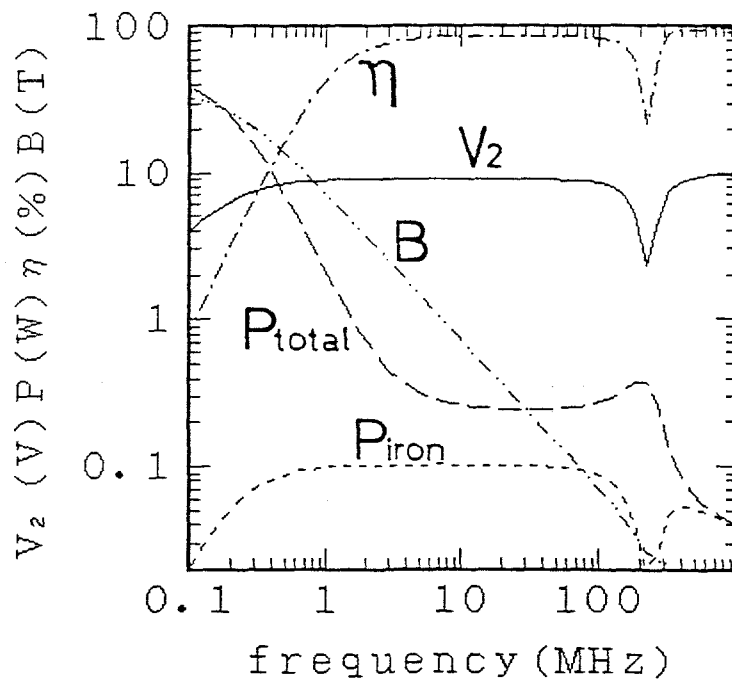
両者とも1MHz以下の周波数領域では, 銅損が大きく効率は低い. また磁束密度が非常に大きく使用不可能な周波数領域である.

10 ~ 100MHzの範囲では入力10Vに対し内部コイル形では出力8V, 効率80%, 外部コイル形では出力9V, 効率85%の特性を示す. 外径が等しい場合外部コイル形の方がコイル抵抗が小さいため, 出力, 効率とも高くなる. ところでコイル抵抗は数 Ω あり, その電圧降下により2次側の電圧は10Vより低くなる. また全損失の多くを銅損が占めるので, トランスを薄膜で作製する時は銅損をいかに小さくするかが問題になる.

100MHz以上では漏れインダクタンスと結合容量が共振を起こし, 出力, 効率は低下する. 内部コイル形の方が結合容量が小さいので, 共振周波数は高くなる. さらに高い周波数では電流が浮遊容量, 結合容量を流れ損失は減少するが, 結合容量を通して電力が2次側に供給されるのでトランス本来の動作はしない.



(a) 内部コイル形
 $N_s=6$, $t_c=t_m=t_i=5\mu\text{m}$



(b) 外部コイル形
 $N_t=60$, $t_c=t_m=t_i=5\mu\text{m}$

図 4.14 プレーナ・トランスの周波数特性 ($r_o=2\text{mm}$)

— 出力電圧 — — — 全損失 - - - - 鉄損
 - · - 効率 - · · - 磁束密度

次に外径 r_0 を変化させた時の，プレーナ・トランスの使用周波数領域について考察した．使用周波数領域の下限周波数は磁束密度が1.5T以下という条件から求めた．この値はCo-Nb-Zrの飽和磁束密度である．また漏れインダクタンスと結合容量による共振現象によって，出力電圧が7.5V以下になる周波数を上限周波数と定義した．その結果を図4.15に示す．

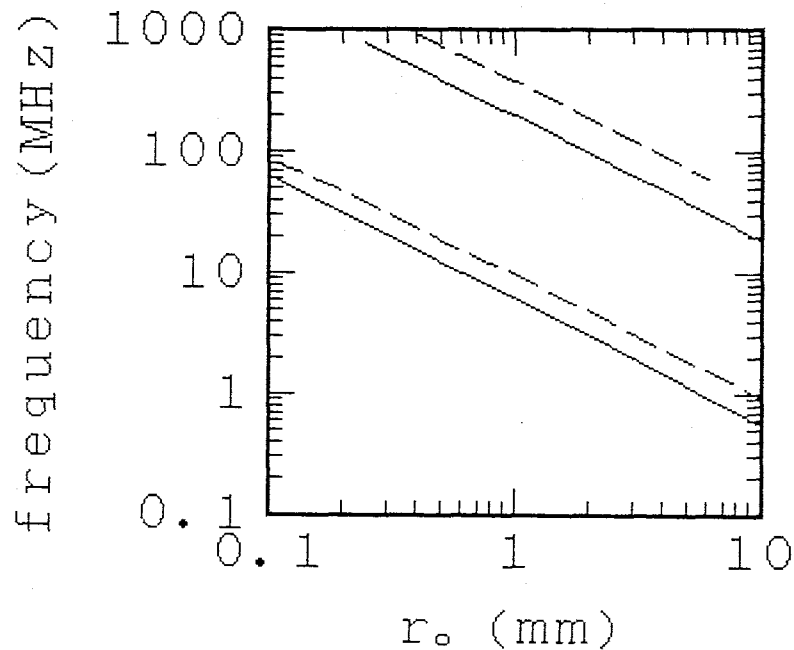


図4.15 外径を変化させた時のプレーナ・トランスの使用周波数領域

—— 内部コイル形 $N_s=6$ $t_c=t_m=t_i=5\mu\text{m}$
 - - - 外部コイル形 $N_t=60$ $t_c=t_m=t_i=5\mu\text{m}$

磁束密度は磁性膜の断面積で決まるので，外径の逆数に比例して下限周波数は高くなる．内部コイル形の方が下限周波数が低い，同じ外径では内部コイル形の方が断面積が大きいためである．

内部コイル形および外部コイル形とも，インダクタンス，コイル抵抗は外径によらず一定である．そして浮遊容量，結合容量は外径の2乗に比例するので，外径の逆数に比例して上限周波数は高くなる．同じ外径では外部コイル形の方が結合容量は大きい．従って低周波数側から共振現象による出力低下が始まる．しかし出力電圧の最大値が大きいの，上限周波数は内部コイル形よりも高くなる．

プレーナ・トランスの周波数特性について考察したが、計算では結合係数は1に近い値になった。図4.16は結合係数を0.9として計算した結果である。図4.14と比較すると、10MHz以上で出力、効率とも低下している。10MHz以上でトランスを動作させるには、いかに結合係数を1に近付けるかが問題になる。

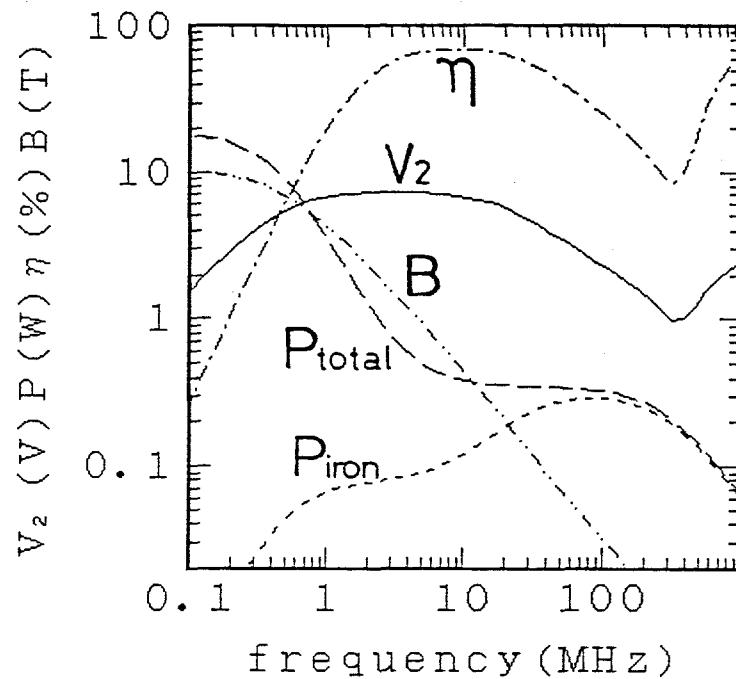


図 4.16 結合係数 $k=0.9$ の内部コイル形プレーナ・トランスの周波数特性 ($r_o=2\text{mm}$)

— 出力電圧 — — — 全損失 - - - - 鉄損
 - · - 効率 - · · - 磁束密度

$$N_s = 6, \quad t_c = t_m = t_i = 5\mu\text{m}$$

4.4 プレーナ・トランスの試作

ここでは実際に作製した2種類のプレーナ・トランスの特性について述べる．なお1次2次側の巻線比は1:1にした．パターンの加工精度より再現性良く素子を作製するため，コイルの幅は数 $100\mu\text{m}$ ，厚みは $1\mu\text{m}$ 程度にした．またトランスでは1次2次側の結合が重要であるので，1次コイルと2次コイルの間隔はコイルの幅よりは小さくした．

ここではトランスの特性として最も重要である1次2次側の自己インダクタンス，1次2次間の相互インダクタンスおよび結合係数を測定した．相互インダクタンス，結合係数は1次側から見たインピーダンスを2次側を開放または短絡して測定し，その差より求めた．1次側と2次側の自己インダクタンスはほとんど同じ特性なので，1次側の値のみを記す．

4.4.1 内部コイル形プレーナ・トランスの試作

図4.17に示すような内部コイル形プレーナ・トランスを作製した[11]．まず平面コイルとしては作製が容易であるためつづら折れ数 $N_m=3$ ，コイルの長さ $l_c=8\text{mm}$ ，幅 $w_c=0.2\text{mm}$ であるつづら折れ形コイルを用い，1次2次側のコイルを同一平面上に並べた．1次2次コイル間の結合を高くするために，両コイル間の距離 d_{oc} はコイルの幅の4分の1にした．また磁性膜を通して磁束が1次2次コイルを鎖交するように，絶縁膜をはさんで磁性膜をコイルの上下全面に積層した．

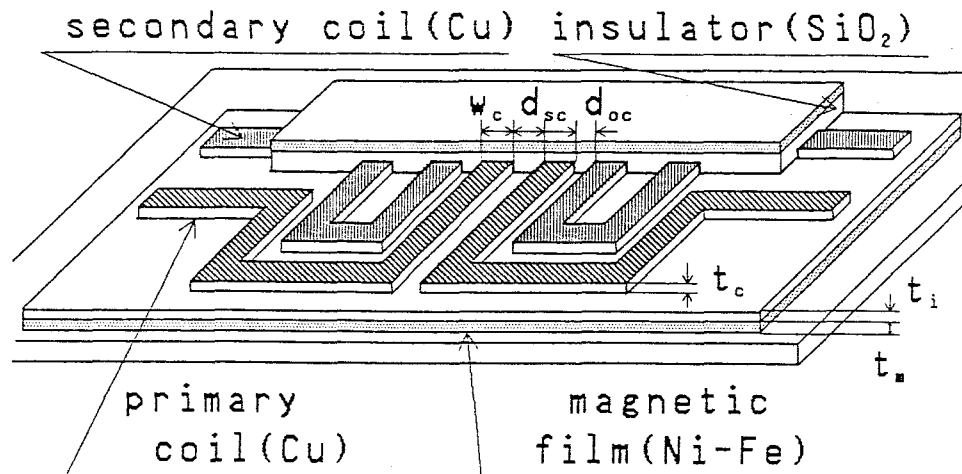


図 4.17 内部コイル形プレーナ・トランスの概観 ($N_m=2$)

素子の特性を表 4.1 に記し, 10MHz 以上の結合係数の周波数特性を図 4.18 に示す. 図および表には磁性膜のない素子の特性も記す. 図 4.18 より, 結合係数は数 10MHz まで良好な周波数特性を示す事がわかる. 特に磁性膜を積層しないと 100MHz まで一定である. 絶縁膜は平面コイルと磁性膜を電氣的に絶縁するだけでなく, 結合容量を作り結合係数の周波数特性に大きな影響を与える事がわかった.

表 4.1 内部コイル形プレーナ・トランスの特性 (at 10MHz)

			磁性膜なし	磁性膜あり
自己インダクタンス	L	(nH)	21.2	61.5
相互インダクタンス	M	(nH)	5.72	8.00
結合係数	k		0.27	0.13

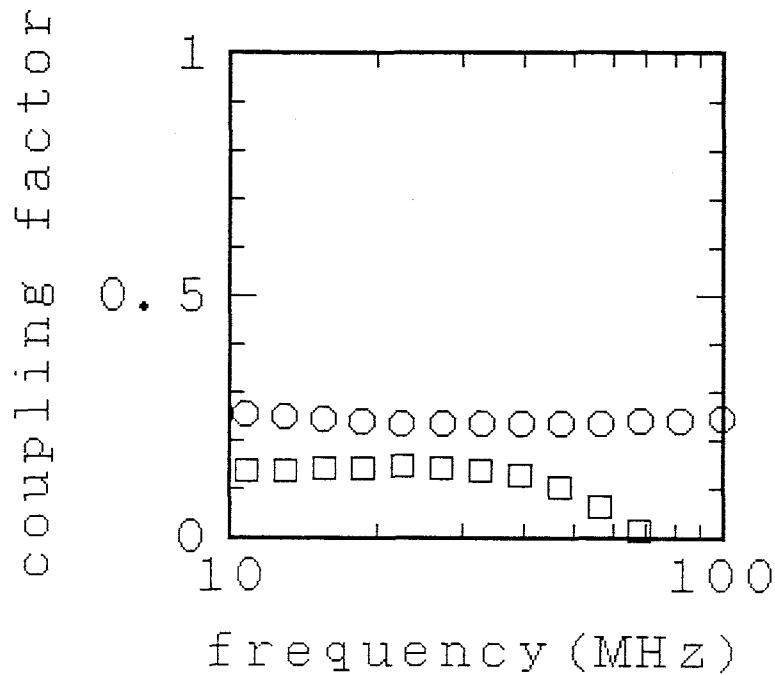


図 4.18 内部コイル形プレーナ・トランスの結合係数の周波数特性

○ 磁性膜なし □ 磁性膜あり

$N_m=3$, $l_c=5\text{mm}$, $w_c=0.2\text{mm}$, $d_{sc}=0.5\text{mm}$, $d_{oc}=0.05\text{mm}$

$t_c, t_m, t_i=1, 1, 2\mu\text{m}$, $\mu_r=180$

磁性膜を積層すると自己インダクタンスは3倍になる．ところが相互インダクタンスには40％の増加しかない．その結果磁性膜がない時と比べて結合係数は低下する．

つづら折れ形コイルでは隣接するコイルに流れる電流の向きが逆になるので，コイル間で磁界が強め合う．本素子では1次コイル間に2次コイルがあり，両コイル間で磁束が漏れて結合は小さくなると考えられる．

そこで平面コイルとしてスパイラル形コイルを用いて内部コイル形プレーナ・トランスを作製し，その特性を測定した．結合係数の周波数特性を図4.19に示す．磁性膜を積層しても結合係数の大きさには変化はなかった．これは磁性膜の厚みがコイルの幅および間隔と比べると非常に小さいため，磁束が磁性膜から外部へと漏れたためだと考えられる．図4.19には磁性膜のない素子の特性のみを記す．

結合係数は10MHzで0.7であり[11], 100MHzまで良好な周波数特性を示す事がわかる. 内部コイル形プレーナ・トランスで1次コイルと2次コイルを同一平面上に配置する場合, スパイラル形コイルを用いた方が高い結合係数が得られ, 周波数特性にも優れたトランスが作製できる事がわかった.

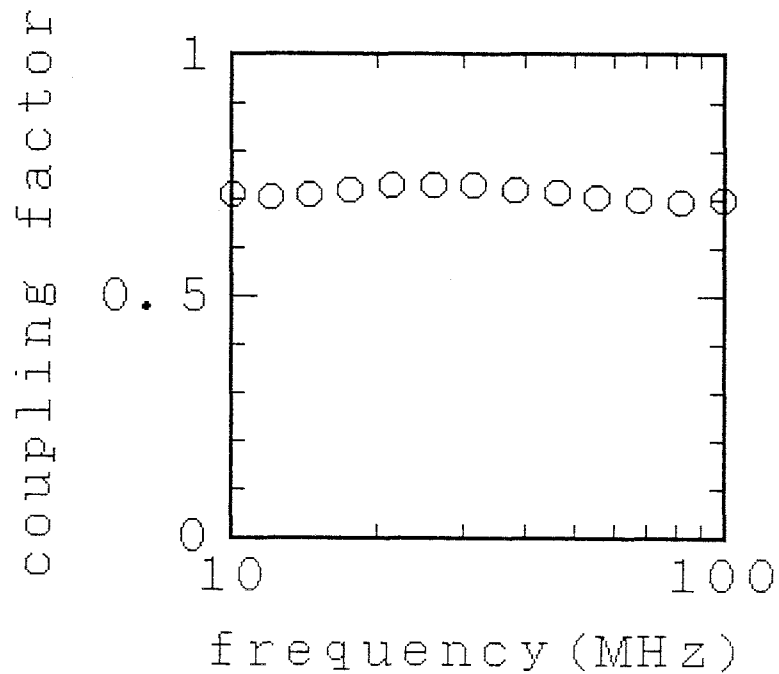


図 4.19 スパイラル形コイルを用いた内部コイル形プレーナ・トランスの結合係数の周波数特性

$$N_s=3, \quad l_o=5\text{mm}, \quad w_c=0.2\text{mm}, \quad d_c=0.5\text{mm}, \quad t_c=1\mu\text{m}$$

4.4.2 外部コイル形プレーナ・トランスの試作

次に図4.20に示すような外部コイル形プレーナ・トランスを作製した[12], [13], [14]. 本素子は1次コイルと2次コイルが絶縁膜をはさんで交互に磁性膜を取り巻いており, コイル-絶縁膜-磁性膜-絶縁膜-コイルの5層構造になっている. 磁性膜中に一様な磁界を発生させるために, 1次2次コイルのターン数 N_i は16と多くした.

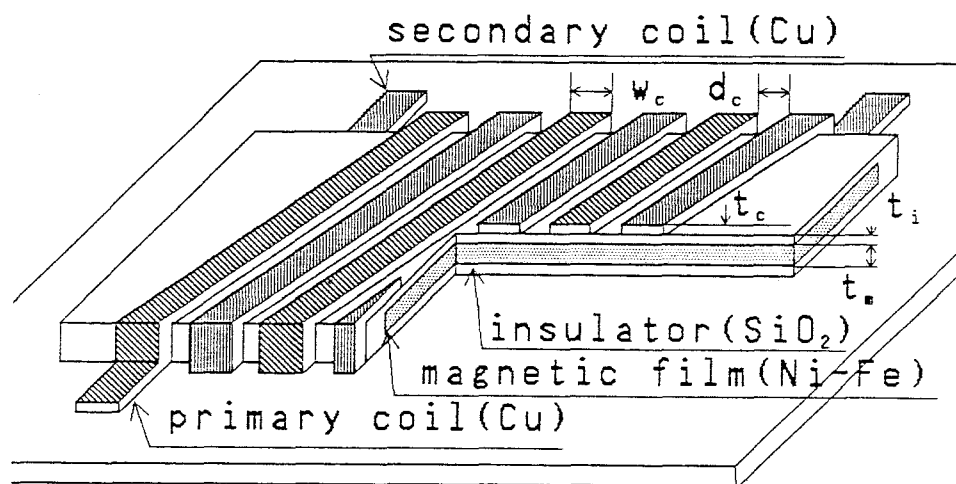


図 4.20 外部コイル形プレーナ・トランスの概観($N_i=3$)

素子の特性を表4.2に記し, 10MHz以上の結合係数の周波数特性を図4.21に示す.

表 4.2 外部コイル形プレーナ・トランスの特性 (at 10MHz)

			磁性膜なし	磁性膜あり
自己インダクタンス	L	(nH)	43.4	112
相互インダクタンス	M	(nH)	16.1	11.6
結合係数	k		0.37	0.10

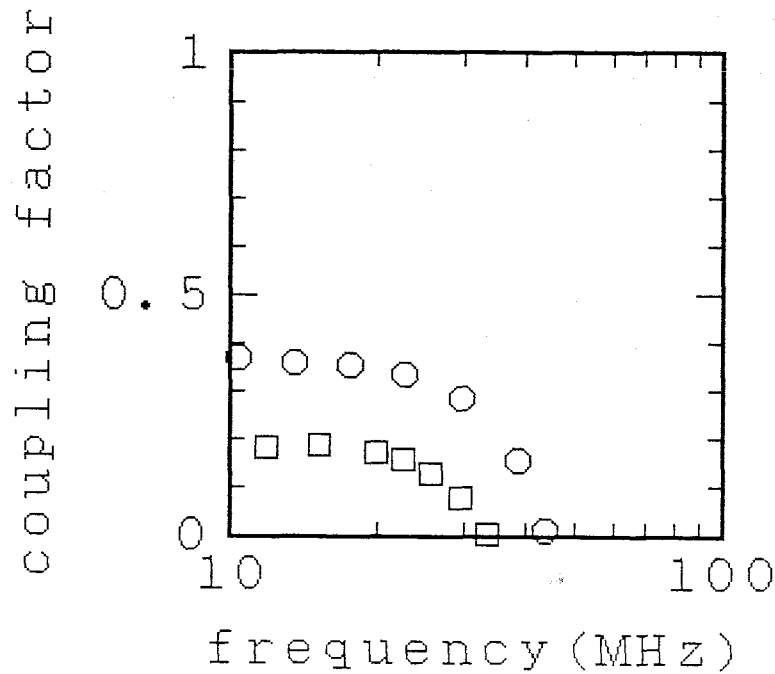


図 4.21 外部コイル形プレーナ・トランスの結合係数の周波数特性

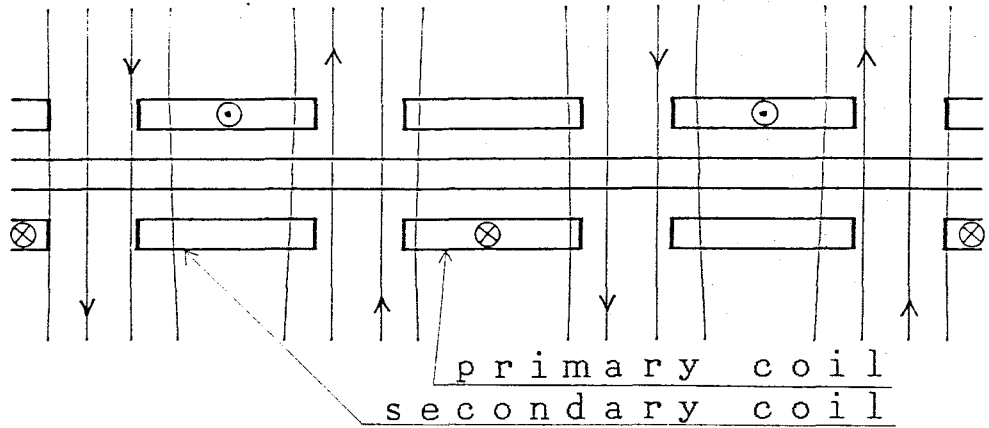
○ 磁性膜なし □ 磁性膜あり

$N_i=16$, $l_c=8\text{mm}$, $w_c=0.2\text{mm}$, $d_c=0.1\text{mm}$

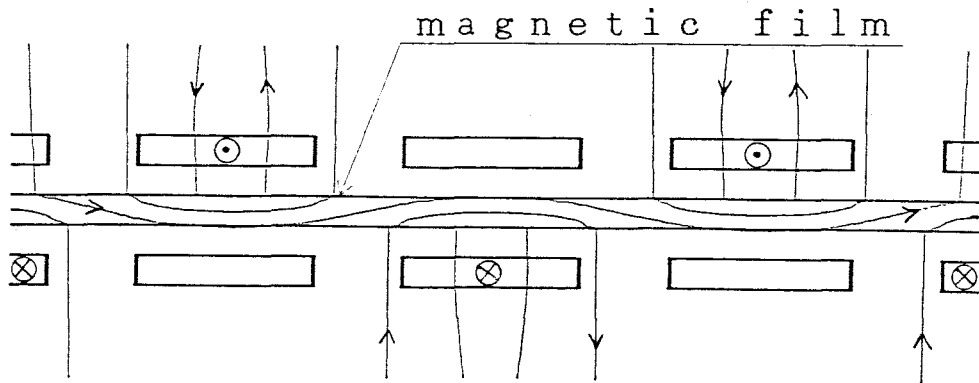
t_c , t_m , $t_i=1.5$, 1.2 , $2\mu\text{m}$, $\mu_r=300$

結合係数は20MHzまで良好な周波数特性を示す事がわかる．ところで図4.20に示すプレーナ・トランスでは，1次コイルと2次コイルが交互に磁性膜を取り巻いているため磁束の漏れが多い．漏れ磁束を減少させるために磁性膜を挿入すると，自己インダクタンスは約3倍になる．ところが相互インダクタンスが小さくなり，磁性膜がない時と比べると結合係数は低下してしまう．この現象について4.2.1で述べた方法で磁束分布を計算して考察する．

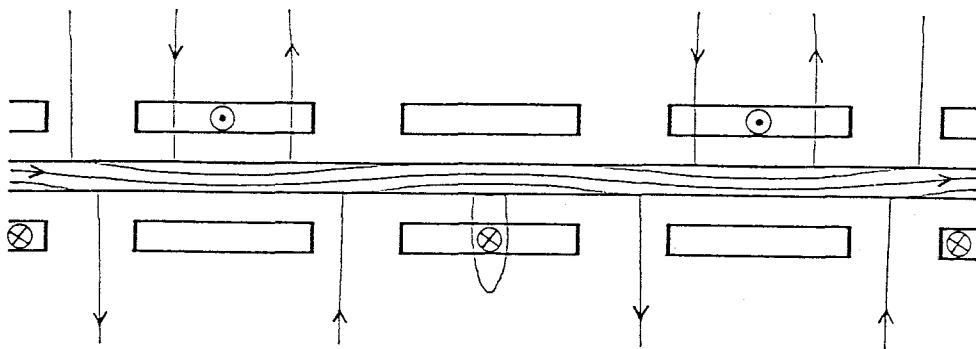
図4.22は，磁性膜の比透磁率 μ_r を変化させた時の磁束分布の違いである．計算では図4.20とは異なり，コイルは紙面垂直方向に無限に並んでいるとする．



(a) $\mu_r=1$, min. $=1\mu\text{Wb/m}$, max. $=1.6\mu\text{Wb/m}$, step $=0.15\mu\text{Wb/m}$



(b) $\mu_r=300$, min. $=0.65\mu\text{Wb/m}$, max. $=1.85\mu\text{Wb/m}$, step $=0.3\mu\text{Wb/m}$



(c) $\mu_r=1000$, min. $=0.3\mu\text{Wb/m}$, max. $=2.3\mu\text{Wb/m}$, step $=0.5\mu\text{Wb/m}$

図 4.22 外部コイル形プレーナ・トランスにおいて磁性膜の比透磁率を変えた時の磁束分布の変化

$$N_t=3, w_c=0.2\text{mm}, d_c=0.1\text{mm}, t_c=t_m=t_i=1\mu\text{m}$$

$\mu_r=1$ の場合、磁束は磁性膜の厚さ方向に流れ1次2次コイルを鎖交する．ところが $\mu_r=300$ では磁束は磁性膜に集中するが、その多くは1次コイルのみを鎖交する．従って自己インダクタンスのみが増加し、1次2次間の結合度は低下する．実際の素子でもこのような現象が起こっていると考えられる． $\mu_r=1000$ になると磁性膜からの漏れ磁束が少なくなり、1次2次間の結合度は高くなる．試作した外部コイル形プレーナ・トランスでは、磁性膜の比透磁率を1000にすれば高い結合を持つトランスが作製できる事がわかった．

試作した素子の磁性膜の比透磁率が低い原因としては、磁性膜が平面コイル上すなわち段差上に成膜された事が考えられる．ガラス基板上に成膜した磁性膜と比べると、10MHzにおいて比透磁率は3分の1に低下する[13]．段差を解消するための平坦化技術[15]が、プレーナ・トランスを作製する場合必要である事がわかった．

4.5 まとめ

第4章ではプレーナ・トランスの諸特性について述べた．まず4つの基本的構造を考え結合係数を計算した．コイルの幅を小さくしていくと、方式C、Dすなわち外部コイル形の方が高い結合係数を示しトランスとして優れている事がわかった．

次にプレーナ・トランスを、パワー・トランスとして用いた時の周波数特性を計算した．プレーナ・トランスは数10MHz～数100MHzにおいて、80%以上の効率を示す事がわかった．またその外径を小さくするほど周波数特性が改善される事がわかった．

また2つの方式のプレーナ・トランスを試作した．内部コイル形プレーナ・トランスでは平面コイルとしてスパイラル形コイルを用いると、結合係数が $k=0.7$ で100MHzまで良好な周波数特性を持つ素子を作製できた．また外部コイル形プレーナ・トランスは平坦化技術により磁性膜の透磁率の低下を防止すると、高い結合度を持つトランスを作製する事が可能である事がわかった．

第4章 参考文献

- [1] 大城 理, 辻本浩章, 白江公輔: "磁性薄膜トランスの構造と諸特性", 第11回日本応用磁気学会学術講演概要集, **3aE-8**, 293(1987).
- [2] 大城 理, 辻本浩章, 白江公輔: "磁性薄膜トランスの構造と諸特性", 日本応用磁気学会誌, **12**, 385(1988).
- [3] 飯田修一: "新電磁気学", 丸善株式会社(1975).
- [4] 野村達衛, 河面英則: "超電導同期発電機の三次元磁界計算", 電気学会回転機研究会資料, **RM-78-17**, 1(1978).
- [5] 大城 理, 辻本浩章, 白江公輔: "平面コイル磁化による磁性薄膜中の磁束分布に関する考察", 電気学会マグネティックス研究会資料, **MAG-88-131**, 1(1988).
- [6] 大城 理, 辻本浩章, 白江公輔: "磁性薄膜トランスの高周波特性", 昭和63年電気学会全国大会講演論文集, **1681**, 2243(1988).
- [7] 白江公輔, 辻本浩章, 大城 理: "マイクロトランスの設計", 電気学会マグネティックス研究会資料, **MAG-88-228**, 87(1988).
- [8] 白江公輔: "マイクロ磁心", 電気学会マグネティックス研究会資料, **MAG-89-164**, 59(1989).
- [9] 白江公輔, 辻本浩章: "パワーデバイスの薄膜化への展望", 平成元年電気・情報関連学会連合大会講演論文集, **27-1**, 4-117(1989).
- [10] R.M.Bozorth: "Ferromagnetism", VAN NOSTRAND, 769(1968).
- [11] 大城 理, 辻本浩章, 白江公輔: "磁性薄膜トランスの基礎特性", 電気学会マグネティックス研究会資料, **MAG-87-76**, 89(1987).
- [12] 大城 理, 辻本浩章, 白江公輔: "高周波用磁性薄膜トランスの試作", 第12回日本応用磁気学会学術講演概要集, **30pG-4**, 88(1988).

- [13] 大城 理, 辻本浩章, 白江公輔:”高周波用磁性薄膜トランスの基礎特性”, 電気学会マグネティックス研究会資料, MAG-88-164, 65(1988).
- [14] 大城 理, 辻本浩章, 白江公輔:”等価回路を用いた磁性薄膜トランスの動作解析”, 平成元年電気学会全国大会講演論文集, 1825, 14-54(1989).
- [15] 辻本浩章, 大庭美智央, 大城 理, 白江公輔:”バイアススパッタ法による平面コイル上の絶縁膜の平坦化”, 電気学会マグネティックス研究会資料, MAG-89-136, 49(1989).

第 5 章 磁気制御素子

5.1 はじめに

第 5 章までに、様々なプレーナ・インダクタ、プレーナ・トランスについて述べてきた。ここではその応用例として考案した磁気制御素子について述べる [1], [2], [3]。この素子は 2 つの平面コイルとその間に挿入される磁性膜から構成される。磁気制御素子は、磁性膜の磁気特性を変化させる事で 1 次コイルと 2 次コイルの磁氣的結合を制御するものである。第 5 章ではまずこの素子の構造、原理について簡単に述べる。次に外部磁界および磁性膜の比透磁率、膜厚による特性の変化について述べる。なお磁気制御素子の特性は、YHP 社製 4191A インピーダンス・アナライザを用いて測定した。最後に磁気制御素子には、どのような可能性があるかについて論じる。

5.2 磁気制御素子の構造と原理

磁気制御素子の概観を図 5.1 に示す。この素子は 2 つの平面コイル (Cu) が絶縁膜 (SiO_2) と磁性膜 (Ni-Fe) をはさむ 5 層構造になっている。平面コイルとしては作製が容易であるため、長さが l_c であるつづら折れ形コイルを用いた。

図 5.2 に磁気制御素子の原理を示す。 w_c はコイルの幅、 d_c は隣接するコイル間距離、 t_c , t_m , t_i はコイル、磁性膜、絶縁膜の厚みである。

磁性膜がないと 2 つのコイルは非常に接近しているので、高い結合度を持つ。コイルの間に高透磁率を有する磁性膜が挿入されると、1 次コイルの電流による磁束は磁性膜中を流れて 2 次コイルを鎖交しなくなる。しかし磁性膜の透磁率が低下すると磁束は磁性膜を貫通し、1 次コイルと 2 次コイルの結合は高くなる。従って磁性膜の磁気特性を変化させる事により結合度を自由に制御する事ができる。

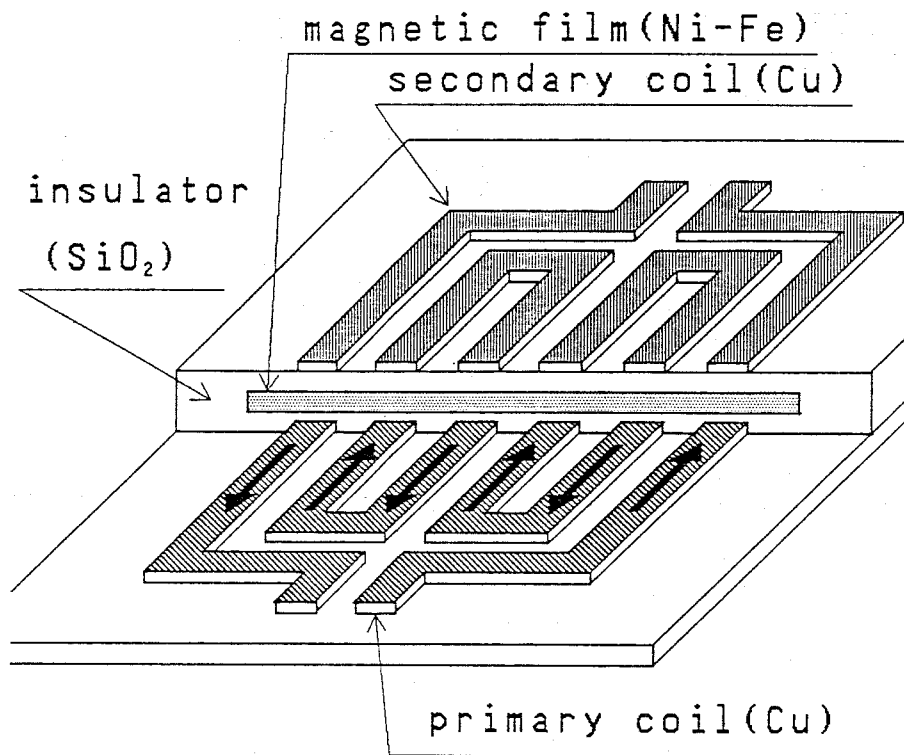
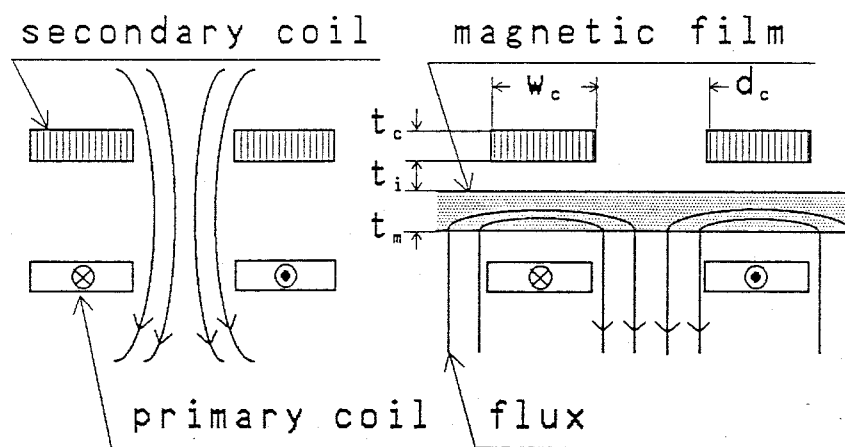


図 5.1 磁気制御素子の概観



(a) 磁性膜なし (b) 磁性膜あり

図 5.2 磁気制御素子の原理

5.3 磁気制御素子の周波数特性

磁性膜のない3層構造(1次コイル-絶縁膜-2次コイル)と、磁性膜を挿入した5層構造(1次コイル-絶縁膜-磁性膜-絶縁膜-2次コイル)の磁気制御素子を作製した。その1～100MHzにおける周波数特性を測定した。その結果を表5.1, 図5.3に示す。

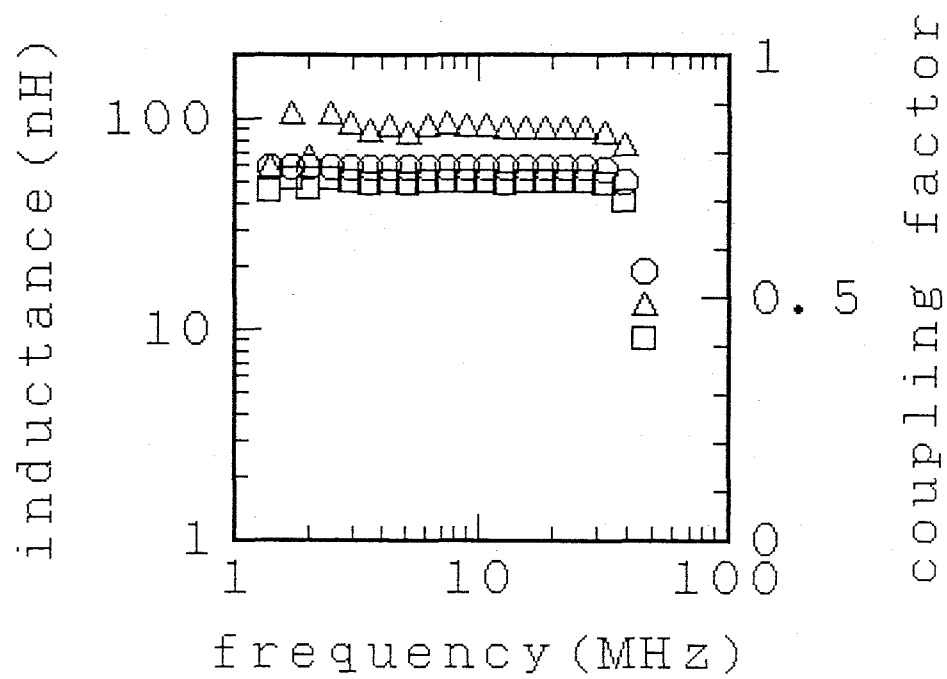
磁性膜がないと結合係数の値は10MHzにおいて0.85である。結合係数の値が1にならないのは1次2次コイルとも引出線があるためである。両コイルの配置を工夫すれば、結合係数をさらに1に近づける事が可能である。

表 5.1 磁気制御素子の特性 (at 10MHz)

		磁性膜なし	磁性膜あり
自己インダクタンス	L (nH)	59.4	98.4
相互インダクタンス	M (nH)	50.6	9.00
結合係数	k	0.85	0.091

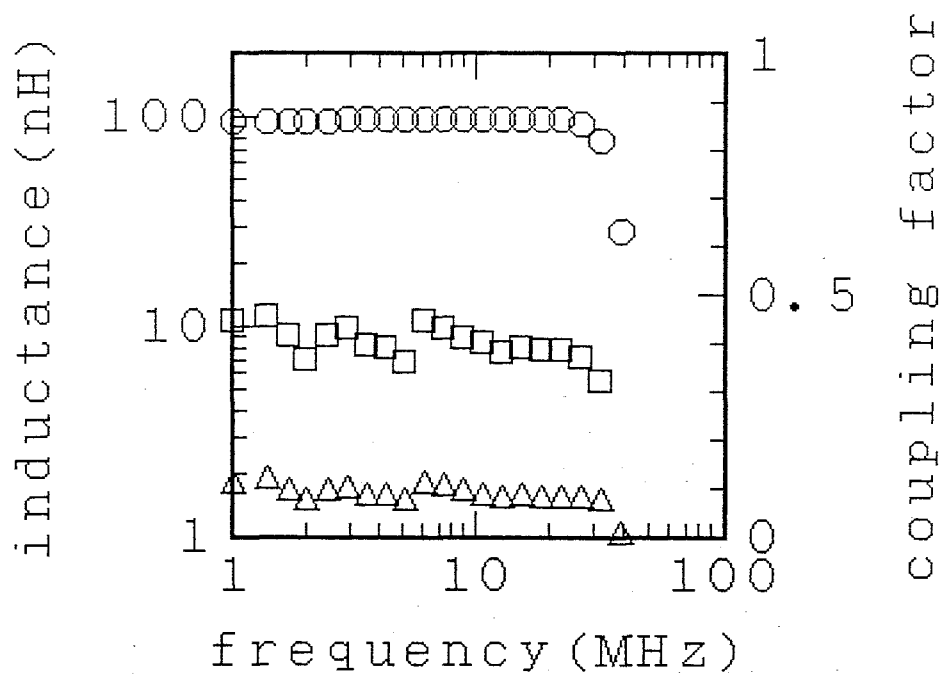
1～30MHzの周波数領域においては、自己インダクタンス、相互インダクタンス、結合係数とも良好な周波数特性を示す。周波数が40MHzより高くなると自己インダクタンス、相互インダクタンス、結合係数とも急激に減少する。2つのコイルを積層するとその間に容量が発生するが、その大きさは約350pFである。

次に1次コイルと2次コイルの間に磁性膜を挿入すると、磁気制御素子は特にその結合係数が大きく変化する事がわかった。磁性膜としてNi-Fe合金を用いたため新たな浮遊容量が発生し、各特性は30MHz付近で急激に減少する。



(a) 磁性膜なし

$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, t_c , $t_i=1$, $2\mu\text{m}$



(b) 磁性膜あり

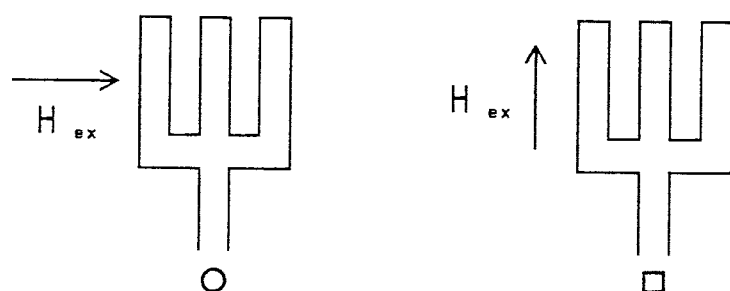
$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, t_c , t_m , $t_i=1$, 1 , $2\mu\text{m}$, $\mu_r=800$

図 5.3 磁気制御素子の周波数特性

○自己インダクタンス □相互インダクタンス △結合係数

5.4 外部磁界による特性変化

上述したように磁気制御素子の特性は，磁性膜によって大きく変化する．そこで磁気特性を変化させるために，外部から0～1500A/mの大きさの直流磁界を印加した時の磁気制御素子の結合係数の変化を測定した[4]．外部磁界は図5.4に示す2つの方向に印加した．



(a) コイルの幅方向 (b) コイルの長さ方向

図5.4 外部磁界印加方向

外部磁界 H_{ex} による磁気制御素子の結合係数の変化を図5.5に示す．なお測定周波数は10MHzである．

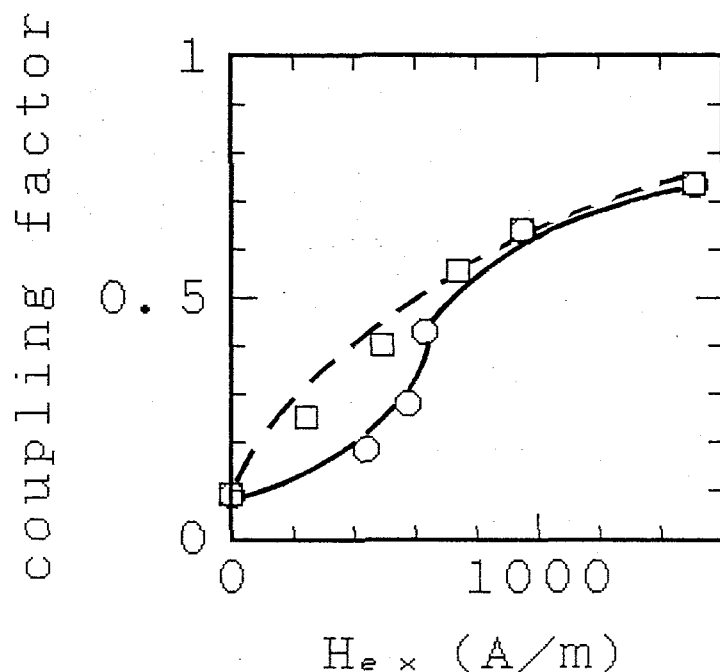
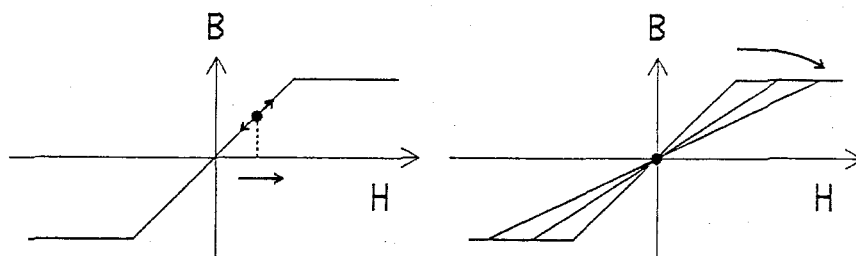


図 5.5 外部磁界による磁気制御素子の結合係数の変化(at 10MHz)

○ コイルの幅方向 □ コイルの長さ方向

$N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c, t_m, t_i=1, 1, 2\mu\text{m}$, $\mu_r=800$

コイルの幅方向に磁界を印加すると、600A/m付近で結合係数は急激に変化する事がわかる。図5.6(a)に示すように、外部磁界によりB-Hループ上の動作点が高磁束密度側に移行する。磁界強度が600A/mになると磁束密度が飽和し、磁性膜の比透磁率が大きく減少する。故に結合係数は大きく変化したと考えられる。



(a) コイルの幅方向 (b) コイルの長さ方向

図 5.6 外部磁界によるB-Hループ上の動作点の変化

それに対しコイルの長さ方向に磁界を印加すると、結合係数は磁界強度に比例する。この場合B-Hループ上の動作点は外部磁界によらず原点であるが、図5.6(b)に示すようにB-Hループが変化する。このため磁性膜の比透磁率は徐々に減少する。従って外部磁界に比例して、結合係数は増加すると考えられる。磁気制御素子は外部磁界の印加方向によって、結合係数の変化に大きな違いがある事がわかった。

両者ともさらに磁界を大きくすると、結合係数は0.75に飽和する。この値は空心の時の0.85と比べると低くなっている。この原因としては、磁性膜の挿入による1次2次コイル間の距離の増加が考えられる。また1次2次コイル間には金属磁性膜が存在し、励磁周波数が10MHzなので渦電流による影響も考えられる。

5.5 磁性膜の比透磁率および膜厚による特性変化

磁気制御素子の1次2次コイル間の磁氣的結合は、磁性膜の比透磁率とその膜厚に大きく依存すると考えられる。そこでそれらを変化させた時の、自己インダクタンス、相互インダクタンス、結合係数の変化を測定した。

まず磁性膜の比透磁率 μ_r を変化させて、自己インダクタンス、相互インダクタンス、結合係数がどのように変化するかを測定した。ここで述べる磁性膜の比透磁率とは、コイルの幅方向に磁化した場合の比透磁率である。図5.7に示すように、磁性膜の磁化容易軸方向とコイルの幅方向の間の角度 θ を変える事により比透磁率を変化させた。 $\theta=0$ の時比透磁率は最も低くなり、 $\theta=90\text{deg}$ で最高になる。

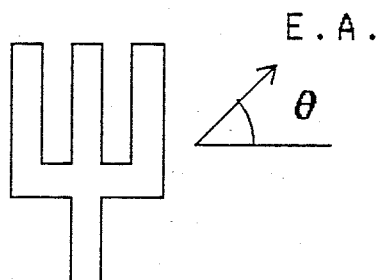


図 5.7 磁性膜の磁化容易軸方向(E.A.)とコイルの幅方向の角度

磁性膜の比透磁率による磁気制御素子の特性変化を図5.8に示す。横軸には10MHzにおける磁性膜の比透磁率を、縦軸には10MHzにおける各々の値をとった。比透磁率が1～200の範囲では、自己インダクタンスは増加し、相互インダクタンス、結合係数は減少する。比透磁率が500以上あれば、結合係数を0.1以下にする事ができる。

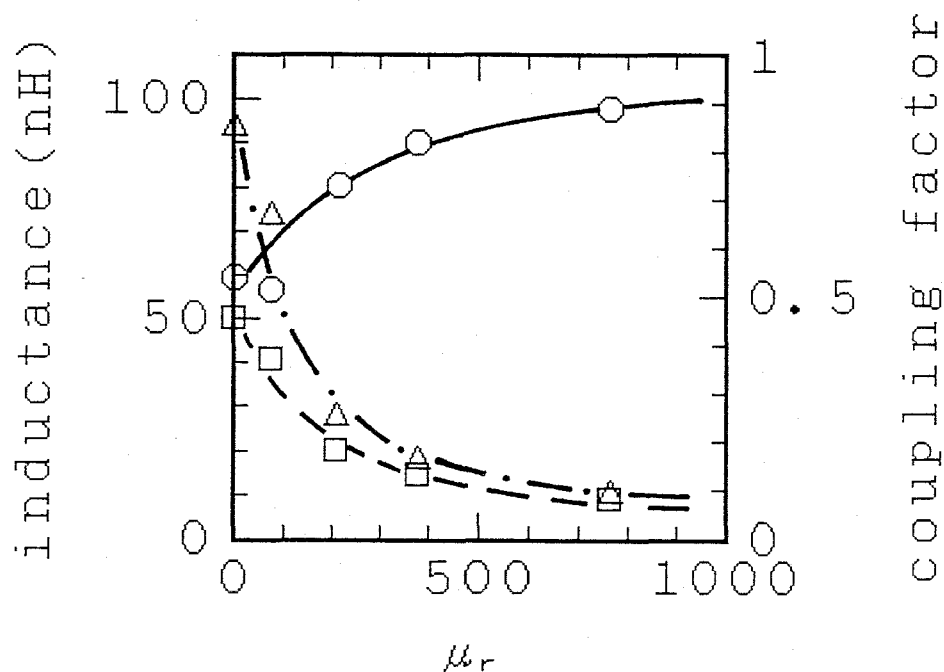


図 5.8 磁性膜の比透磁率による磁気制御素子の特性変化 (at 10MHz)

○ 自己インダクタンス □ 相互インダクタンス △ 結合係数
 $N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, $t_c, t_m, t_i=1, 1, 2\mu\text{m}$

次に磁性膜の膜厚 t_m を変化させて自己インダクタンス，相互インダクタンス，結合係数がどのように変化するかを調べた．図5.9に結果を示す．比透磁率は膜厚によらず約650である．横軸には磁性膜の膜厚を，縦軸には10MHzにおける各々の値をとった．膜厚が $0 \sim 0.2\mu\text{m}$ の範囲では自己インダクタンスは増加し，相互インダクタンス，結合係数は減少する．膜厚が $0.5\mu\text{m}$ 以上あれば，結合係数を0.1以下にする事ができる．

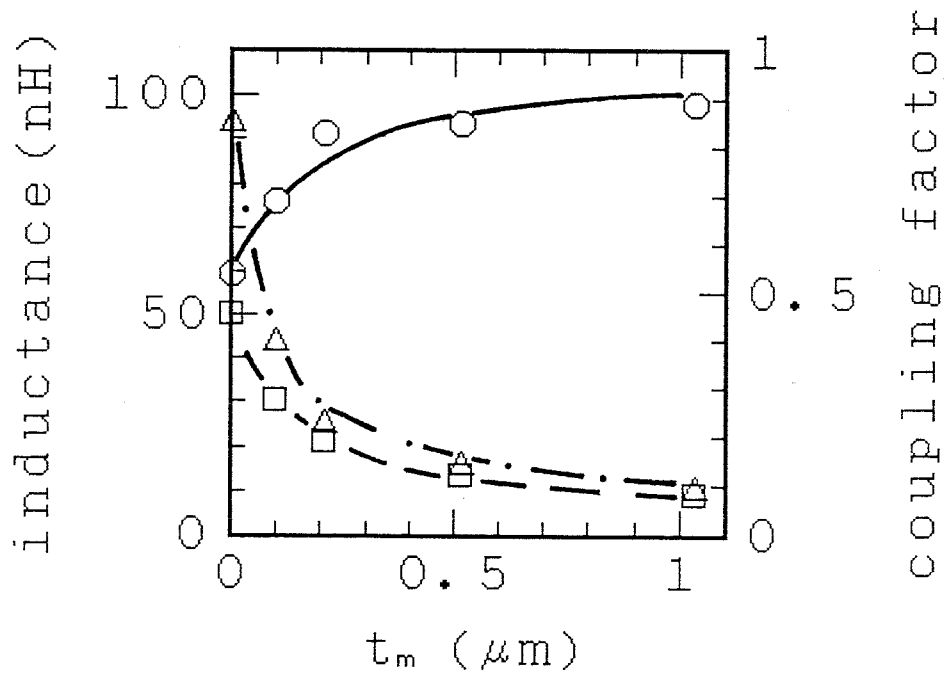


図 5.9 磁性膜の膜厚による磁気制御素子の特性変化(at 10MHz)

○ 自己インダクタンス □ 相互インダクタンス △ 結合係数
 $N_m=10$, $l_c=8\text{mm}$, $w_c=d_c=0.2\text{mm}$, t_c , $t_i=1, 2\mu\text{m}$, $\mu_r=650$

5.6 磁気制御素子の多入出力化

実際に作製した磁気制御素子は、1入力1出力であった。しかし図5.10に示すようにつづら折れ数 N_m のつづら折れ形コイルとつづら折れ数1の N_m 個のつづら折れ形コイルを積層すると、1入力多出力の磁気制御素子可以实现できる。またつづら折れ形コイルを3つ以上積層すると、磁気制御素子を多入出力にする事が可能である。

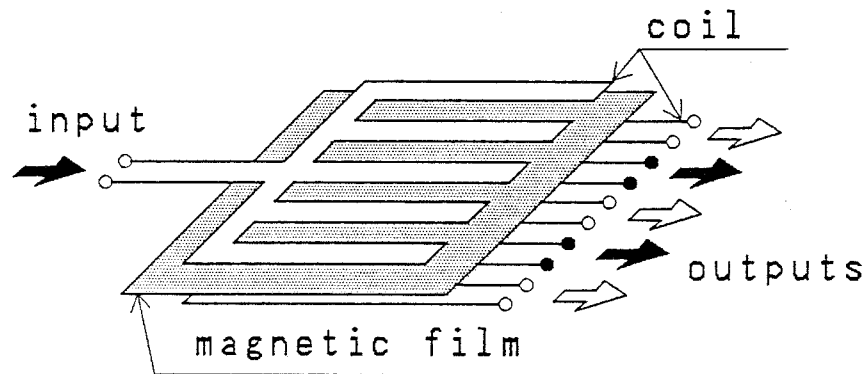


図 5.10 磁気制御素子の多入出力化（入力=1，出力=5）

図5.10に示した素子を一様磁界中に置くと、入力の信号または電力が出力に等しく分配される。また磁界強度を変化させる事で、出力の大きさを制御できる。また入出力を逆にすると、加算器になる。

この素子に局所的に磁界を印加すると、1つあるいは複数の出力からのみ信号あるいは電力を取り出す事が可能になる。また出力の大きさは磁界強度によって制御できる。入出力を反対にすると重み付きの加算器を構成する事が可能であり、磁気ニューロンモデル[5]への応用が考えられる。

いままで磁気特性を変化させる外部刺激としては、磁界、電流を考えてきた。それ以外にも温度による磁気特性の変化を利用する事が考えられる。磁性膜として低キュリー温度感温磁性体[6]を用いると、室温近辺で微小な温度変化を検出する事が可能である。

5.7 まとめ

プレーナ・トランスの応用例として磁気制御素子を作製し，その特性を測定したところ以下の事がわかった．

- 1: 20MHzまで良好な周波数特性を持つ
- 2: 磁性膜の存在によって特に結合係数は大きく変化する
- 3: 外部磁界によって自由にその特性を変化させる事ができる

この素子をさらに小形，高周波化するには，1次2次コイル間の容量，磁性膜の透磁率の周波数特性が問題になってくる．また今回平面コイルとしてはつづら折れ形コイルを用いた．このコイルは作製が簡単という長所があるが，隣接するコイルに流れる電流の向きが逆になるため反磁界の影響を受けやすいという短所がある．磁性膜の比透磁率と膜厚の積が0.3～0.5mm程度すなわちコイルの幅と同程度の大きさになると，反磁界の影響で各特性は飽和する事がわかった．

最後に磁気制御素子の多入出力化について論じ，本素子には様々な可能性がある事がわかった．

第5章 参考文献

- [1] 大城 理，辻本浩章，白江公輔：“薄膜形磁気制御素子”，電気学会マグネティックス研究会資料，MAG-89-138，67(1989)．
- [2] 大城 理，辻本浩章，白江公輔：“薄膜形磁気制御素子の基礎特性”，第13回日本応用磁気学会学術講演会概要集，25aB-12，385(1989)．
- [3] 大城 理，辻本浩章，白江公輔：“プレーナ・インダクタの高周波特性とその応用”，日本応用磁気学会誌，14，(1990) to be published．
- [4] 大城 理，辻本浩章，白江公輔：“磁気制御素子の結合係数の外部磁界依存性”，平成2年電気学会全国大会講演論文集(1990)．
- [5] 辻本浩章，羽下哲司，白江公輔：“磁気発振増幅器を用いた磁気ニューロンモデル”，電気学会マグネティックス研究会資料，MAG-88-227，77(1989)．
- [6] 安藤浩司，松木英敏，山口正洋，村上孝一：“ソフトヒーティング用感温磁性粉の特性とハイパサーミアへの応用について”，日本応用磁気学会誌，12，423(1990)．

結 論

本研究で得られた結果をまとめると、以下ようになる。

プレーナ・インダクタはその構成要素である平面コイルの種類や平面コイルと磁性膜の配置によって、 $10 \times 10\text{mm}^2$ の面積で $10 \sim 2000\text{nH}$ のインダクタンスが得られる事がわかった。つづら折れ形コイルを用いると、 100MHz 以上まで良好な周波数特性を示す素子が作製できた。スパイラル形コイルを用いると 2000nH の大きなインダクタンスを持つ素子が作製できた。また外部コイル形プレーナ・インダクタは、磁性膜の磁気特性に大きく依存した素子である事がわかった。

プレーナ・インダクタのインダクタンスおよび直列抵抗の周波数特性は、表皮効果、近接効果、磁性膜の複素透磁率、浮遊容量を考慮すると計算で十分に表せる事がわかった。プレーナ・インダクタの直列抵抗の周波数特性は磁性膜がないと表皮効果が支配的であり、磁性膜-平面コイル-磁性膜の3層構造の場合磁性膜の渦電流損失が支配的である事がわかった。

プレーナ・トランスは1次2次コイルと磁性膜の配置から、4つの基本的構造に分類した。結合係数を計算すると、集積化の点からは外部コイル形の方がトランスとして優れている事がわかった。次にプレーナ・トランスをパワー・トランスとして用いた場合の周波数特性を計算した。プレーナ・トランスは 10MHz 帯で効率 80% の素子が実現できる事がわかった。さらに性能の高い素子を得るためには、銅損を下げる事が必要である事がわかった。

また実際に2種類のプレーナ・トランスを試作した。内部コイル形プレーナ・トランスではスパイラル形コイルを用いると、結合係数が 0.7 で 100MHz まで良好な周波数特性を持つ素子が作製できた。外部コイル形プレーナ・トランスでは、磁性膜の透磁率が低く結合係数の高い素子は作製できなかった。しかし平坦化技術等により透磁率を高くすれば、高い結合係数を持つプレーナ・トランスが作製できる事がわかった。

最後にプレーナ・トランスの応用例として磁気制御素子を作製し、その特性を測定した。本素子は磁性膜によってその特性が大きく変化する事、外部磁界によって自由に結合係数を変えられる事がわかった。

た．また磁気制御素子には様々な可能性がある事がわかった．

インダクタ、トランスは小形、集積化の遅れた電子部品であるが、近年様々な小形インダクタ、トランスが考案され実用化の一手前までできている．集積化に関してはまだ試作段階であり、現在薄膜インダクタ、トランスとして実用可能な素子の作製には至っていない．しかし作製面においては半導体や磁気ヘッドと同じプロセスを持っていれば、面積数 $\text{mm} \times \text{数mm}$ 、厚み数 μm の薄膜インダクタ、トランスは作製可能となるであろう．また特性面でも今後コイルとして超伝導材料の使用やさらに磁気特性に優れた磁性薄膜の開発によって、近い将来インダクタ、トランスは集積化されて実用化されると信じている．

謝 辞

本研究は大阪大学基礎工学研究科博士課程在学中において行ったもので、研究の場を与えて頂き丁寧な御指導を賜った大阪大学基礎工学部制御工学科白江公輔教授に厚く御礼申し上げます。

また本論文をまとめるに際し様々な御教示を頂いた大阪大学基礎工学部制御工学科辻 三郎教授および大阪大学基礎工学部電気工学科末田 正教授に御礼申し上げます。

また同じ磁気工学における研究者の立場から、多種多様な助言を頂いた大阪大学基礎工学部制御工学科辻本浩章助手に深く感謝致します。

学会，研究会の場で熱心に議論して頂いた，電気学会磁気工学におけるマイクロ化技術調査専門委員会の各委員の皆様および日本応用磁気学会の関係各位の皆様に対しこの場を借りて感謝致します。

最後になりましたが千原国宏助教授，若林淳右助手，古川久生技官の3名の白江研究室の職員の方々および同研究室の諸先輩，在学生の諸氏には色々な面で御協力して頂きました。ここに感謝の意を表します。