The University of Osaka
Institutional Knowledge Archive

Title	ゾルゲル法によるPb(Zr, Ti)O3強誘電体薄膜の作製とその物性に関する研究
Author(s)	牧, 一誠
Citation	大阪大学, 2004, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/2681
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

ゾルゲル法による$Pb(Zr,Ti)O_3$強誘電体薄膜の作製とその物性に関する研究

2004年

牧　一　誠

目次

第1章 序論 1
1.1 本研究の背景 1
1.2 PZT系強誘電体とその応用 2
1.2.1 PZT系強誘電体 2
1.2.2 FeRAM 3
1.2.3 圧電薄膜アクチュエータ 8
1.3 ゾルゲル法によるPZT強誘電体薄膜の作製 12
1.3.1 ゾルゲル法の特徴 12
1.3.2 ゾルゲル液の合成 15
1.3.3 ゾルゲル法による成膜 18
1.4 本研究の目的 20
1.5 論文の構成 21

第2章 FeRAM用PZT強誘電体薄膜の微細組織の改善 28
2.1 はじめに 28
2.2 実験方法 31
2.3 結果 32
2.3.1 新規ゾルゲル液によるPZT強誘電体薄膜の微細組織 32
2.3.2 PZT強誘電体薄膜の微細組織及び電気特性の仮焼温度依存性 34
2.4 考察 43
2.4.1 新規ゾルゲル液によるPZT膜の結晶化のメカニズム 43
2.4.2 ゾルゲル液による核生成密度の差異の発生原因 51
2.5 まとめ 52

第3章 FeRAM用PZT強誘電体膜の薄膜化 56
3.1 はじめに 56
3.2 実験方法 56
3.3 結果 57
3.3.1 PZT膜の薄膜化に対する新規ゾルゲル液の効果 57
3.3.2 新規ゾルゲル液によるPZT膜の薄膜化 57
3.3.2.1 PZT薄膜(膜厚120 nm)の微細組織及び電気特性のZr/Ti比依存性 57
3.3.2.2 PZT極薄膜(膜厚90 nm)の微細組織及び電気特性のPb量依存性 62
3.3.2.3 PZT極薄膜(膜厚90 nm以下)の作製 66
3.4 考察 70
3.4.1 ZrリッチPZT薄膜における他相の生成原因 70
3.4.2 PZT薄膜の結晶配向性のZr/Ti比依存性 71
3.4.3 今後に残された課題 71

3.5 まとめ 72

第4章 ディスプレイデバイス及びFeRAM等用PZT薄膜の成膜温度の低下 74
4.1 はじめに 74
4.2 実験方法 75
4.3 結果 80
4.3.1 450℃でのPZT強誘電体薄膜の作製 80
4.3.1.1 新規ゾルゲル液の低温結晶化に対する効果 80
4.3.1.2 改良した成膜方法(thin-film annealing)の低温結晶化に対する効果 83
4.3.1.3 改良した成膜方法(multi-annealing)の低温結晶化に対する効果 85
4.3.2 435℃でのPZT強誘電体薄膜の作製 89
4.3.3 420℃でのPZT強誘電体薄膜の作製 98
4.3.4 400℃でのPZT強誘電体薄膜の作製 101
4.3.5 390℃でのPZT強誘電体薄膜の作製 104
4.4 考察 106
4.4.1 低温成膜における核生成と結晶成長のメカニズム 106
4.4.2 新規ゾルゲル液によるPZT薄膜の低温結晶化の原因 107
4.4.3 焼成方法によるPZT薄膜の結晶配向性の差異 109
4.4.4 PZT薄膜の配向性及び微細組織の焼成温度依存性 110
4.5 まとめ 110

第5章 ディスプレイデバイス及びFeRAM等用PZT薄膜のSRO電極による電気特性の向上 115
5.1 はじめに 115
5.2 実験方法 116
5.3 結果 117
5.4 考察 126
5.4.1 エピタキシャルキャパシター及び多結晶キャパシターの分極量 126
5.4.2 今後に残された課題 127
5.5 まとめ 128

第6章 圧電薄膜アクチュエータ用PZT膜の臨界膜厚の増大 131
6.1 はじめに 131
6.2 実験方法 132
6.3 結果 134
6.3.1 新規ゾルゲル液によるPZT単層膜の作製 134
6.3.2 新規ゾルゲル液によるPZT多層膜の作製 138
6.4 考察 143
6.4.1 膜厚増大に伴うPZT単層膜の配向性の変化 143
6.4.2 新規ゾルゲル液による臨界膜厚の増大の原因 143

6.4.3 PZT多層膜の圧電定数 144
6.5 まとめ 145

第7章 圧電薄膜アクチュエータ用PZT膜の緻密化 148
7.1 はじめに 148
7.2 実験方法 148
7.3 結果 149
7.3.1 PZT単層膜の焼結 149
7.3.2 PZT多層膜の焼結 153
7.4 考察 155
7.4.1 PZT膜が低温・短時間で焼結する理由 155
7.4.2 今後に残された課題 156
7.5 まとめ 156

第8章 総括 159

本研究に関する研究発表 162

謝辞 170

第1章 序論

1.1 本研究の背景

近年、半導体製造プロセスによる強誘電体デバイスの研究開発が活発に行われている。その代表的なデバイスとして、強誘電体メモリ(FeRAM: Ferroelectric Random Access Memory)が挙げられる。FeRAMは分極反転を利用した高速動作、低消費電力、低電圧駆動、高書き換え回数を可能とする不揮発性のメモリであり、実用化に向けた研究開発がなされてから10年以上が経過し、集積度の低いメモリに関しては生産も本格化している。FeRAMの材料としては、主にチタン酸ジルコン酸鉛(PZT)及びそれにLaやNb等のドーパントを加えたPZT系強誘電体材料が、高い残留分極及び比較的低い抗電界を有することから、早くから採用されてきた。

このFeRAMの研究開発は、強誘電体材料の薄膜化技術の確立、電気特性を向上させる電極材料の発見、強誘電体薄膜の微細加工技術の確立、半導体製造プロセスによる強誘電体薄膜劣化の抑制技術の確立など様々な進歩をもたらした。最近ではそれらの技術が、FeRAMのみならず、強誘電体薄膜を組み込んだ圧電薄膜アクチュエータ、ディスプレイデバイス、電気光学デバイス、焦電センサーなどの開発にも活かされ多くの研究が行われている。その中でもPZT薄膜を組み込んだ圧電薄膜アクチュエータは、次世代MEMS(Micro Electro-Mechanical System)のキーデバイスとして、現在盛んに研究されている。

上述したFeRAM及びその他の強誘電体デバイスで用いられるPZT系薄膜の作製方法として、ゾルゲル法が最も注目されている。なぜなら、この方法は、膜の正確な組成制御が容易である、組成と膜厚の面内均一性及び再現性に優れる、組成の最適化や多成分系の材料探索に適し開発期間を短縮できる、大面積基板への塗布が低コストかつ容易である等の多くの利点を有するため、平坦な基板上に強誘電体薄膜を作製する場合には非常に有効な成膜法であるからである。しかしながら、これらの強誘電体デバイスに組み込むPZT系薄膜をゾルゲル法で作製するためには、いくつかの解決すべき課題(後述する)が残されている。これらの課題を解決し、新規強誘電体デバイスの開発及び展開を図ることが本研究の最終目的である。

その前に、本研究と関連するPZT系強誘電体の物性と代表的な強誘電体デバイス(FeRAMと圧電薄膜アクチュエータ)について解説し、その後ゾルゲル法によるPZT強誘電体薄膜の作製の特徴とその形成原理について論じる。その上で、ゾルゲル法の未だ解決されていない課題ならびにそれに基づいた本研究の目的を述べる。

1.2 PZT系強誘電体とその応用

1.2.1 PZT系強誘電体

一般に、ペロブスカイト構造は2種類の陽イオン(AとB)ならびに酸素イオンからなるABO_3の組成を有し、AイオンとBイオンの原子価の平均が3価になる多くの化合物で出現する(具体的には$A^{2+}B^{4+}O_3$、$A^{1+}B^{5+}O_3$、$A^{3+}B^{3+}O_3$などの組み合わせがある)。図1-1に示すように、この構造は原子半径の大きな陽イオンであるAイオンが立方格子の8つの隅を占め、原子半径の小さな陽イオンであるBイオンが体心(酸素8面体の中心)にあり、6つの面心の位置に酸素イオンが配置した構造である。Aイオンは12個の酸素イオンに囲まれているので12配位、Bイオンは6個の酸素イオンから囲まれているので6配位である。PZT [$Pb(Zr_xTi_{1-x})O_3$]ではAサイトにPb、BサイトにZrまたはTiが位置している。イオン半径に注目すると、化合物がペロブスカイト構造を示すための必要条件は、以下に示すt (tolerance factor: 許容係数)が

$$t = \frac{r_A + r_O}{\sqrt{2}(r_B + r_O)} \tag{1.1}$$

(r_A, r_B及びr_O: A, B及び酸素イオンのイオン半径)

$0.8 \leqq t \leqq 1.05$の範囲にあることである[1)]。

ペロブスカイト型強誘電体とPZT系強誘電体について、以下にさらに詳しく述べる[2,3)]。ペロブスカイト構造の強誘電体は、キュリー温度において変位型相転移を生じ、キュリー温度以下の強誘電相では、Bイオンが体心位置からずれた位置にエネルギーの極小値(安定点)を有する。そのため格子は立方晶とならずに正方晶や菱面体晶となる。その極小値をとる位置は通常、分極軸方向に2つあり、ある一定以上の電界を印加することにより、Bイオンが1つの安定点からもう1つの安定点に移動する。すなわち、BイオンがAイオンに対して相対的に変位する。このイオンの変位が、双極子モーメントを生じ、自発分極の発生の主な原因にな

っている。ペロブスカイト構造の場合は通常、正方晶のものはc軸に分極軸を有し、菱面体晶のものは<111>方向に分極軸を有する。

図1-2にPZTの状態図[4)]を示す。PZTは強誘電体の$PbTiO_3$(正方晶)と反強誘電体の$PbZrO_3$(斜方晶)との固溶体であり、反強誘電相は$PbZrO_3$近傍のみで、大部分の固溶体は強誘電相である。PZTバルク材料では、状態図に示すようにZr/Ti ＝ 52/48付近に相境界(MPB: Morphotropic Phase Boundary)を有し、Zrリッチ側では菱面体晶、Tiリッチ側では正方晶となる。比誘電率や圧電定数はMPBの組成で極大値を示す。PZT薄膜では、内部応力や下部電極との格子整合による応力誘起相転移のために、MPBがTiリッチ側にシフトするという報告がある[5)]。このPZT強誘電体に電界を印加すると分域(同じ方向の自発分極を持つ領域)の境界(分域壁)が移動し、一方の分域が他の分域を侵していくことにより分極反転が進行する。電界を取り去っても、分極はほとんど残り、この残った分極が残留分極である。PZT強誘電体は常温で高い残留分極を示し、同時に優れた焦電性、圧電性も有している。状態図から分かるように、PZTのキュリー温度は200℃~450℃と非常に高いので、室温あるいは強誘電体デバイスの使用温度範囲では安定して強誘電性を示す。強誘電体の分極(P)と電界(E)との間には、図1-3に示すようなP-E特性が存在する。この図で示したA点及びD点は残留分極(P_r)を、B点及びE点は抗電界(E_c)を表す。PZT強誘電体の一つの特徴として、他の陽イオンを添加することによりその特性が変化することが挙げられる。よく使用されるイオンとしてはLa、Nbがあり、それらを添加したPZT強誘電体は、残留分極や比誘電率の変化がみられる他に、リーク電流の低下もみられる。以下の節では、このPZT強誘電体を用いたデバイスについて紹介する。

1.2.2 FeRAM

FeRAMは、強誘電体材料の持つP-E特性を不揮発性機能として利用したメモリである。現在商品化され研究開発の主流となっているFeRAMは、DRAM（Dynamic Random Access Memory）のキャパシターを強誘電体キャパシターに置き換えて不揮発性を付加したタイプである[6)]。強誘電体キャパシターに印加する電界を正方向から逆方向に変えると自発分極の

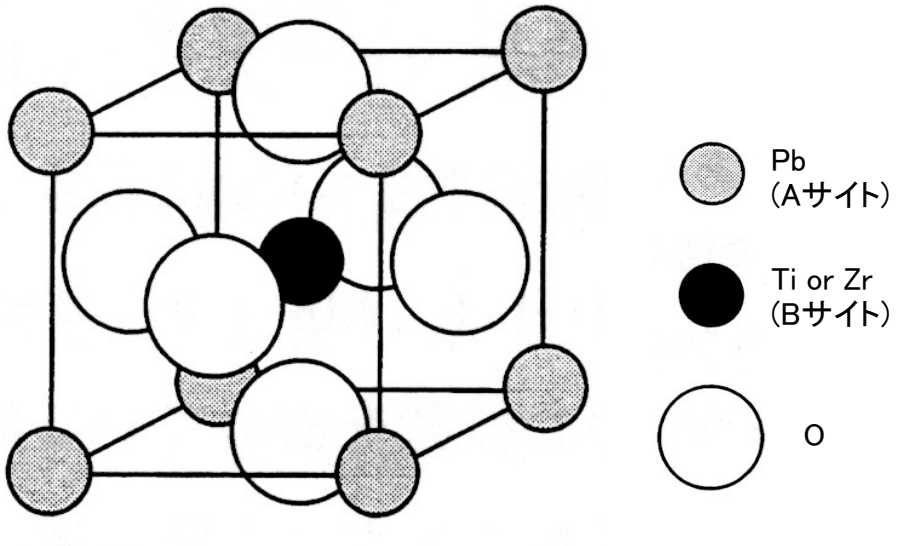
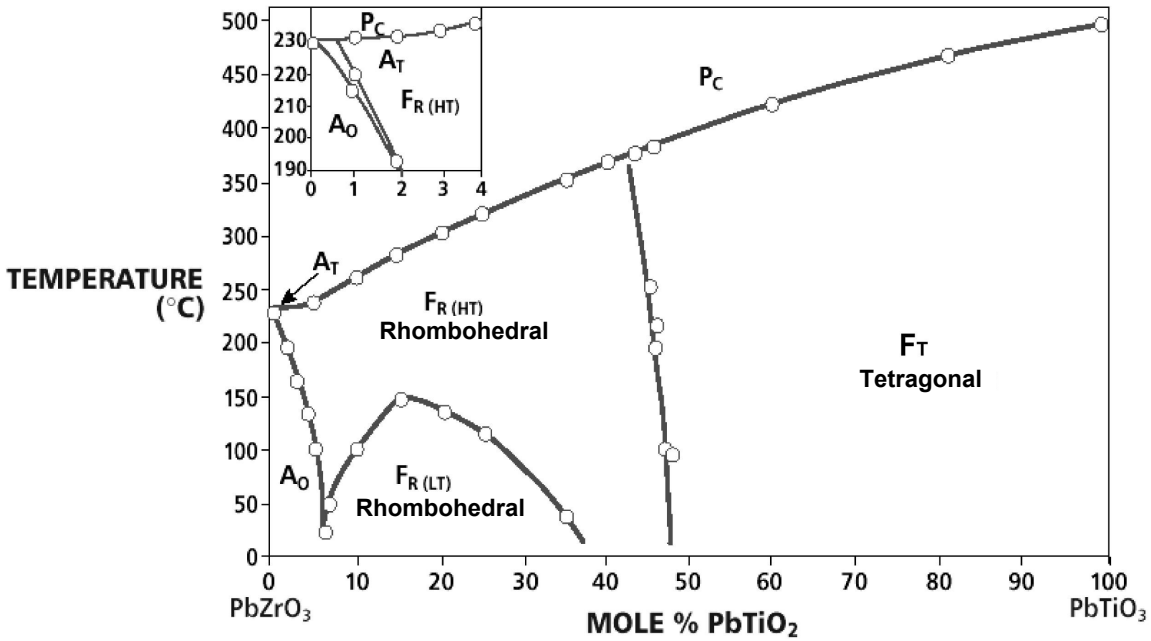


図1-1　正方晶系PZTのペロブスカイト型結晶構造



F: 強誘電相
P: 常誘電相
A: 反強誘電相

T: 正方晶(Tetragonal)
R(HT): 高温型菱面体晶(Rhombohedral)
R(LT): 低温型菱面体晶(Rhombohedral)
O: 斜方晶(Orthorhombic)
C: 立方晶(Cubic)

図1-2　$Pb(Zr,Ti)O_3$の平衡状態図

反転が起こり、その結果プラスまたはマイナスの電荷を表面に誘起できる。このプラスまたはマイナスの電荷はP-Eにおけるヒステリシスのため保持される。この状態を0と1に対応させてメモリを構成する。FeRAMの代表的なメモリセル構造は、1つのトランジスタと1つの強誘電体キャパシターから構成される1T1C(1トランジスタ/1キャパシター)型である(図1-4 [7])。その強誘電体キャパシターは、図1-5 [7]に示すように、CMOS(Complementary Metal Oxide Semiconductor)トランジスタ層の上に作製される。強誘電体材料としては、主にチタン酸ジルコン酸鉛(PZT)及びそれにLaやNb等のドーパントを加えたPZT系強誘電体が用いられ、強誘電体薄膜の作製方法としては主にゾルゲル法、スパッタ法が採用されている[8,9]。

FeRAMは、不揮発性である、高速書き込み/読み出しが可能である、書き換え回数が高い、低電圧駆動である、消費電力が低い等の多数の優れた特徴を有する理想的なメモリである[10]。そのため、究極のメモリとして注目され、実用化に向けた研究開発が開始されて10年以上が経過している。このFeRAMは、現在までに256 Kbit以下の低集積ではあるが、汎用メモリや混載メモリとして商品化され市場に出回っている[8,11,12]。表1-1に各種メモリの特性(開発段階を含む)を示す。FeRAMは、既存の不揮発性メモリであるEEPROMやフラッシュメモリと比較すると、高速書き込みが可能で、書き換え回数が5桁以上高いという特徴を有する。開発段階の不揮発性メモリであるMRAM(Magnetic Random Access Memory)と比較した場合、FeRAMは低消費電力であるという優位性を有しており、さらに実用化で先行している。表から分かるように、FeRAMの容量はSRAM（Static Random Access Memory）と同等まで増加している。さらにCMOSとの整合性が高く、追加で必要となるマスク枚数が少ない(2~4枚)ことも、他の従来型メモリに対して優位性がある。

現在、FeRAMの研究開発は大容量化(高集積化)かつ駆動電圧の低減に移行している。その主な用途として、IC(Integrated Circuit)カード、加入者識別モジュールカード、FPGA(Field Programmable Gate Array)、携帯機器のメモリ、ASIC(Application Specific Integrated Circuit)などが挙げられる[12]。特に、携帯機器へのFeRAMの搭載は非常に期待されている。具体的には、携帯情報端末(PDA: Personal Digital Assistant)や携帯電話をはじめとする携帯機器に、大容量FeRAMをプログラムやデータ格納用メモリとして搭載する計画がある。この様な携帯機器はバッテリー駆動であるため、FeRAMには低電圧駆動(低消費電

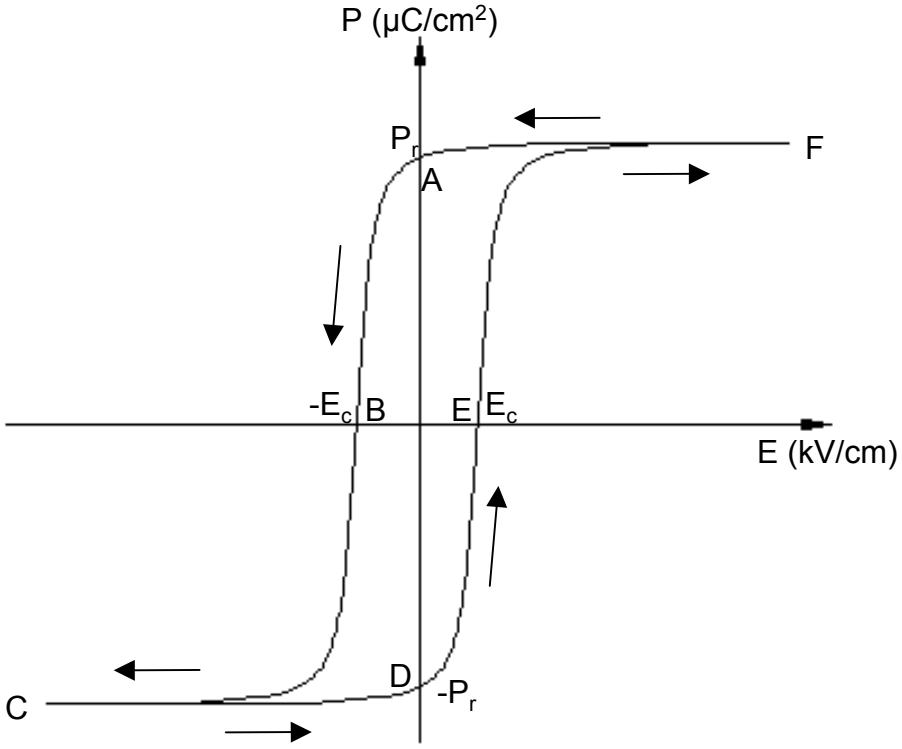


図1-3　強誘電体物質のP-E曲線

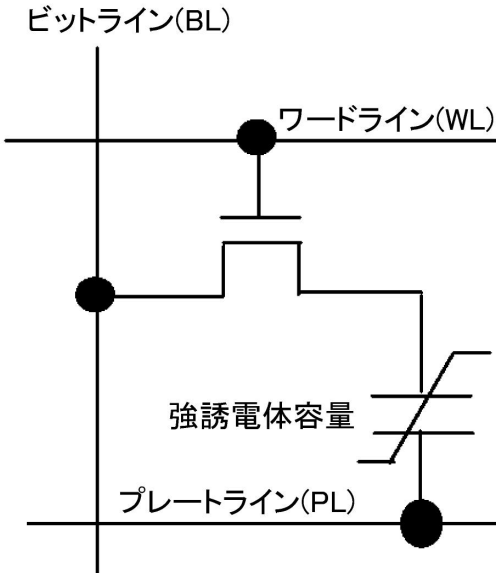


図1-4　1T1C型FeRAMのセルの回路図

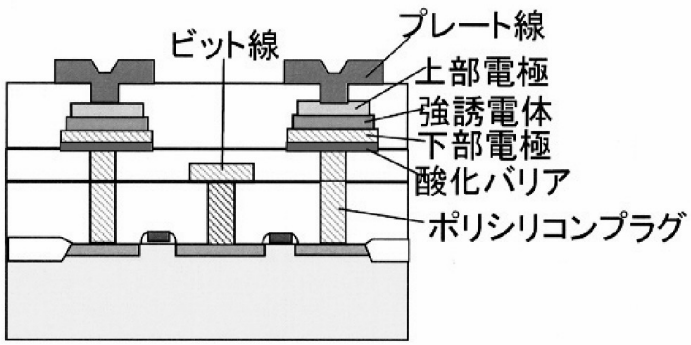


図1-5　1T1C型FeRAMのセル構造

表1-1　各種メモリの特性比較

	FeRAM	SRAM	DRAM	EEPROM	NAND Flash	MRAM
揮発性	不揮発	揮発	揮発	不揮発	不揮発	不揮発
開発中のメモリ容量 (bits)	32M	32M	512M	1M	1G	4M
セル構成	1T1C	6T	1T1C	2T	1T	1T1TMR
セルサイズ	10-20F^2	100-150F^2	6-8F^2	40F^2	2-6F^2	6-8F^2
書き込み時間	30-100ns	70ns	50ns	10ms	10ms	10-50ns
読み出し時間	30-100ns	70ns	50ns	150ns	50ns	10-50ns
データ保持時間	10年	0.1s	0.1s	10年	10年	10年
書き換え回数	10^{10-15}	制限無し	制限無し	10^5	10^5	10^{15}
低電圧動作	可	可	可	不可	不可	可
低消費電力	◎	○	○	○	○	○
電流(待機)	＜1μA	100μA-1mA	100μA-1mA	＜1μA	＜1μA	＜1μA
電流(動作)	○	○	○	○	○	△
スケーラビリティ	良好	良好	良好	制約有り	制約有り	良好
CMOSプロセスとの親和性	良好	良好	制約有り	制約有り	制約有り	良好
実用化	小容量で実用	実用	実用	実用	実用	開発中

力)の条件が課せられている。同時に、更なる大容量化(高集積化)も要求されており、これらの研究開発が精力的に進められている[13,14)]。

1.2.3 圧電薄膜アクチュエータ

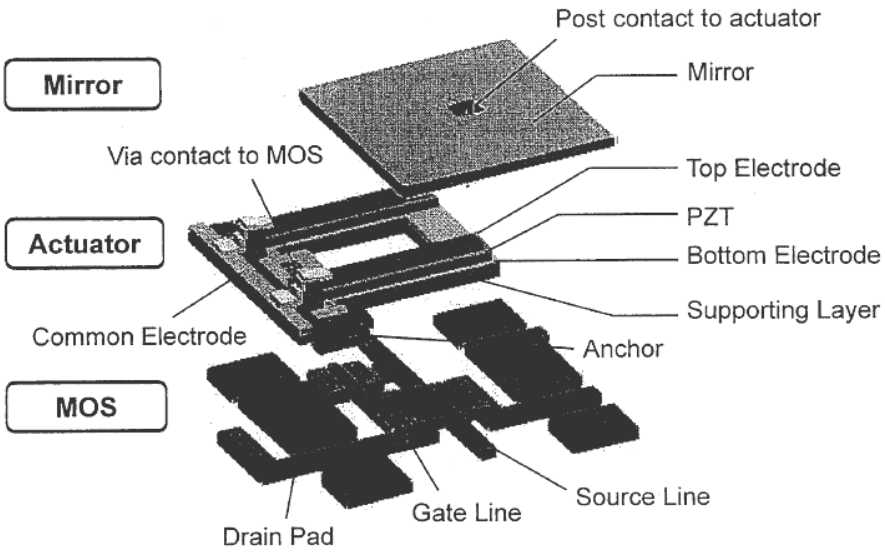
圧電体薄膜を組み込んだ圧電薄膜アクチュエータは、次世代MEMS(Micro Electro-Mechanical System)のキーデバイスの一つとして盛んに研究開発されている[6,15)]。

圧電薄膜アクチュエータが注目されている理由として、従来の圧電体バルク材料を組み込んだ圧電アクチュエータの小型化が限界に達していること、シリコン基板と半導体プロセスを利用することによりアレイ化やコスト削減に加え電子回路の集積化が可能になること、薄膜を用いるため低電圧駆動が可能になること、圧電材料はそれ自体がセンサーにもアクチュエータにもなるため双方を組み込む場合構造を簡略化できること等が挙げられる。近年、研究されている薄膜カンチレバーデバイスの例を以下に記す。

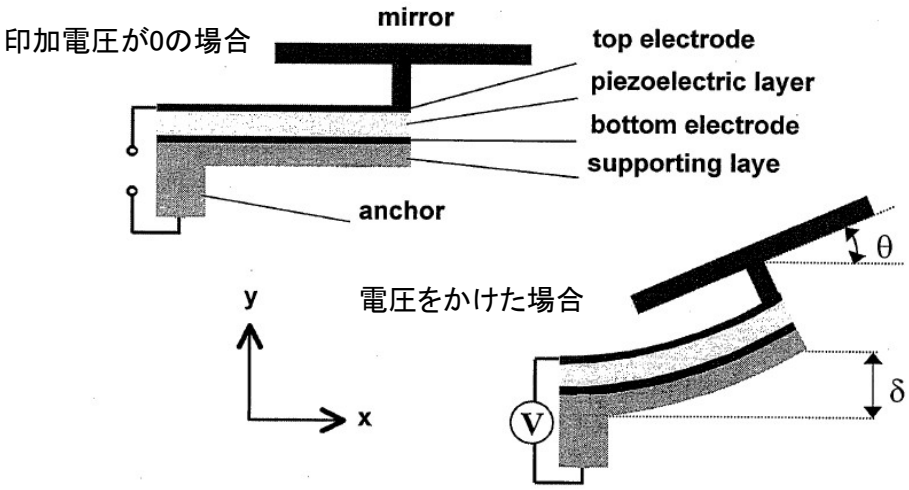
ディスプレイ(プロジェクター)用のマイクロミラーアレイを制御する圧電デバイス(TMA[16)]: Thin-film Micromirror Array)を図1-6に示す。TMAは、圧電薄膜アクチュエータによりマイクロミラーを動かし、光を反射させるモジュールである。それぞれのアクチュエータとマイクロミラーは集積回路上に半導体プロセスにより作製されている。マイクロミラーは、その下のMOS(Metal Oxide Semiconductor)トランジスタと電気的に接合されているため、独立して駆動でき、ディスプレイ上の一つのピクセルをなす。VGA(Video Graphics Array、640×480ドット)フォーマットの場合、TMAは300,000以上のマイクロミラーからなる。

他の例として、光を2次元状に走査し反射光の強度から物体形状を求める小型光スキャニングセンサー[17)]を図1-7に示す。半導体レーザーから出た光をビームスプリッタで走査ミラー方向に光軸を曲げる。圧電薄膜アクチュエータで駆動する走査ミラーにより、物体に対し光を2次元的に走査し、その物体からの反射光の強度をフォトダイオード(PD)で検出する。

また、インクジェットプリンターヘッドとしてバルクPZTを用いた圧電素子(図1-8)が使用されており商業的にも大きく成功しているが[18)]、高性能化を図るためには、圧電体薄膜の駆動によるインクジェットプリンターヘッド(マイクロポンプ)が必要とされている。このデバイスは次世

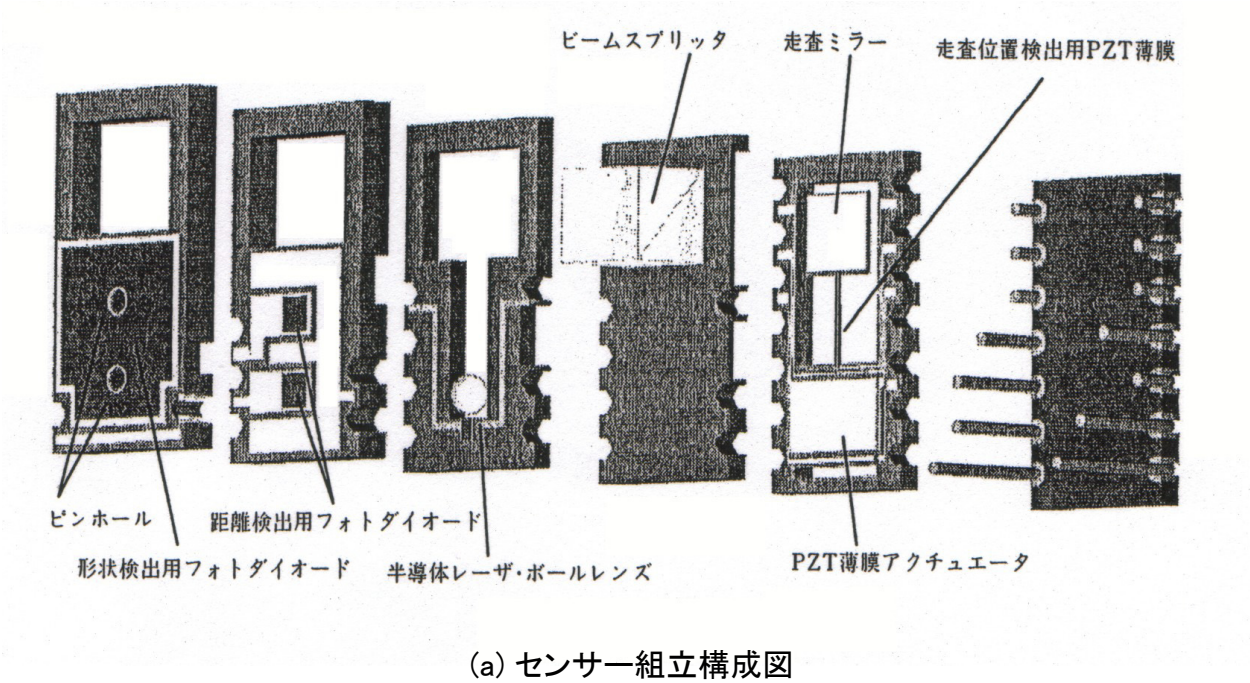


(a) TMAの組立構成図

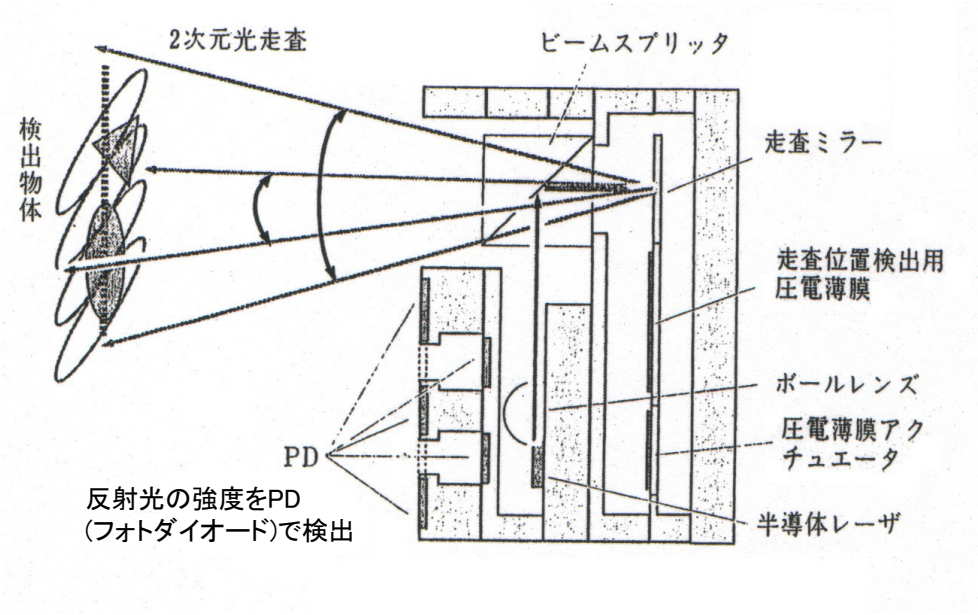


(b) TMAカンチレバーの動作原理

図1-6 圧電デバイスTMA (Thin-film Micromirror Array)の構造と動作原理



(a) センサー組立構成図



(b) 光スキャニングセンサーの動作原理

図1-7 小型光スキャニングセンサーの構造と動作原理

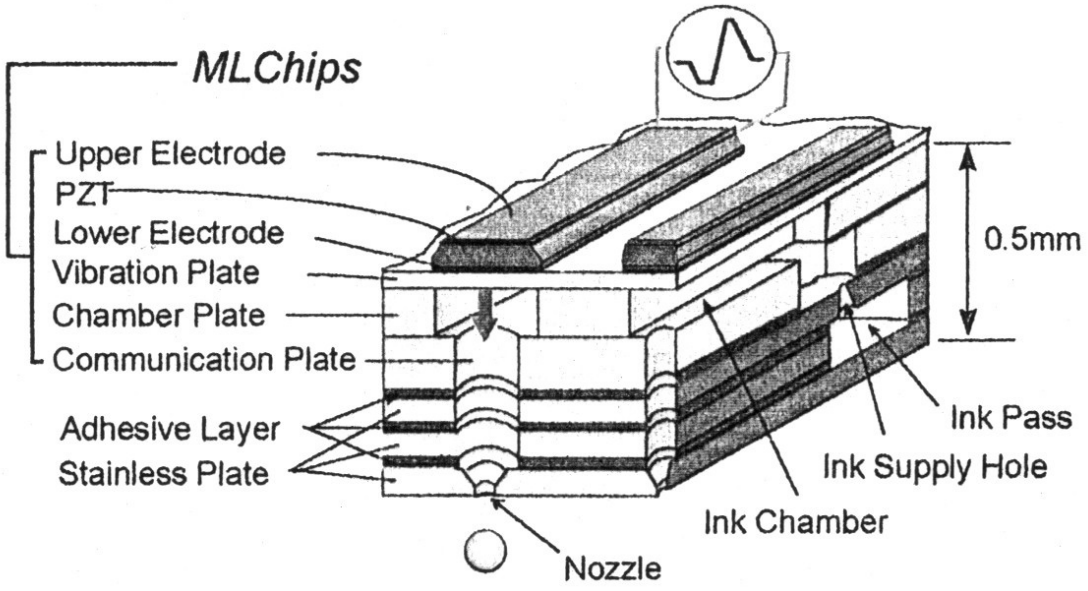


図1-8　インクジェットプリンターヘッドの構造

代の医療・化学分析機器としても重要視されている。

このようなアクチュエータの圧電体薄膜材料は優れた圧電性を示すPZTが使用され、そのPZT薄膜の厚さとしてサブμm～数μm(用途によっては数十μm)が必要であるが、その薄膜作製がMEMSにおける重要なテーマの一つとなっている[19)]。圧電薄膜アクチュエータに用いるPZT薄膜の作製手段は大きく2つに分類される。PZTバルク材料を機械的に研磨する方法と、コーティングを利用する方法である。前者の方法で作製する場合、研磨した薄膜と基板を張り付けることが技術的に困難である。また、接着層はしばしば大きな緩衝作用を有し、デバイスの特性を著しく悪化させる。そのため、圧電薄膜アクチュエータの実現に向けて、コーティングによるPZT薄膜作製の研究開発が活発に行われている。そのPZT薄膜の代表的な作製方法の一つにゾルゲル法がある。以下の節では、この方法について紹介する。

1.3 ゾルゲル法によるPZT強誘電体薄膜の作製

1.3.1 ゾルゲル法の特徴

サブμm以下の膜厚を有するPZT系強誘電体薄膜の作製手法としては、ゾルゲル法[20,21)]、スパッタ法[22)]、CVD法[23)]がよく使用されている。スパッタ法やCVD法で、PZT系強誘電体薄膜のような多元系酸化物薄膜を作製する場合、その膜組成のコントロールが非常に難しい。そのため、目標組成の薄膜を作製するために多数の試行錯誤を伴う成膜試験が必要であり、多大なる労力と時間を要する。さらに、その組成の薄膜を再現性良く作製することも困難である。一方、ゾルゲル法による多元系酸化物薄膜の作製では、その様な問題点を解決できる。表1-2に強誘電体薄膜の各種成膜法の比較を示す[24)]。表から分かるように、強誘電体薄膜を作製する場合、ゾルゲル法はスパッタ法やCVD法と比較して数多くのメリットを有している。ゾルゲル法の唯一ともいえる欠点に、貧しい段差被覆性が挙げられる。すなわち凹凸のある基板上に塗布する場合、凹部に液溜まりができ、凹部と凸部に膜厚差が生じるという問題がある。この問題には、予め基板表面を平坦化することで対応している。また、溶液を超微粒子状の霧(ミスト)にし、凹凸のある基板に付着させて成膜することで、膜厚を均一化する(凹部と凸部での膜厚差を抑制する)対応も行っている[25)]。以上のことから、平坦な基板上に

膜厚サブμm以下のPZT系強誘電体を成膜する場合、ゾルゲル法は組成の最適化や新しい添加元素の検討などの基礎開発から量産までカバーできる非常に有効な成膜法として広く採用されている。

一方、サブμm～数十μmの比較的厚いPZT系強誘電体膜の作製方法としては、現在、ゾルゲル法[26-28]、スパッタ法[29]、スクリーン印刷法[30]、ガスデポジション法[31]が主に検討されている。表1-3に強誘電体膜の各種成膜法の比較を示すが、いずれも長所と短所があり、主流となる成膜法は確立しておらず、それぞれの成膜法で強誘電体膜の作製が検討されている状況である。

以下にゾルゲル法による酸化物薄膜の作製方法を簡単に説明する。金属の有機または無機化合物を有機溶媒に溶解し、部分的に化合物の加水分解・重縮合反応を進行させた液を作製する。この液はゾルゲル液と呼ばれている。(ゾル(sol)とも呼ばれるが、本論文ではゾルゲル液(sol-gel solution)で統一する。またその組成などについては後述する。) それを基板上に塗布する。塗布した液は、加水分解・重縮合反応によりゲル膜として固化する。そのゲル膜を加熱し、酸化物薄膜を得る。この方法による多成分系酸化物薄膜の作製に関して、次のような特徴が挙げられる[32,33]。

(1) 膜の正確な組成制御が容易である。

各金属原料の正確な秤量を、容易に行うことができるため、多成分系の膜の組成が正確である。

(2) 組成及び膜厚の面内均一性及び再現性に優れる。

ゾルゲル法は溶液から出発する。多成分系のゾルゲル液では、各金属原料が分子またはイオンの状態で溶解し混合しているので、成膜後の多成分系膜のどの部分でも組成を一定にすることが容易である。ゾルゲル液のコーティング手法としては主にスピンコーティングかディップコーティングが採用されているが、どちらもコーティング操作が単純であるため、均一な膜厚を容易かつ正確に制御することができる。

(3) 多成分系薄膜の組成の探索や最適化に適し、開発期間を短縮できる。

上記(1)及び(2)で述べた様に、多成分系薄膜の組成を正確かつ容易に制御でき、しかもゾルゲル法の成膜が単純かつ容易である。そのため、ゾルゲル法は、新規材料薄膜を創成

表1-2　膜厚サブμm以下のPZT系強誘電体薄膜の各種成膜法の比較

	ゾルゲル	スパッタ	MOCVD
段差被覆性	×	△	○
組成均一性	○	△	×
組成制御性	○	△	×
膜厚均一性	○	△	×
装置価格	○	×	×
運転コスト	○	×	×

表1-3　サブμm～数十μmの比較的厚いPZT系強誘電体膜の各種成膜法の比較

	ゾルゲル	スパッタ	スクリーン印刷法	ガスデポジション
対象膜厚	10 μm未満	10 μm未満	数μm～100 μm	数μm～100 μm
プロセス温度	700℃以下	700℃以下	900℃以上	700℃以下
長所	良好な膜質 (高密度、高配向)	良好な膜質 (高密度、高配向)	高いスループット	高いスループット
欠点	・低い臨界膜厚 （100 nm/層）	・低い成膜スピード （1 μm/h程度） ・表1-2参照	・プロセス温度が高く ICを持つSi基板へ 適用できない ・数μm以下の 成膜が困難	・成膜時に基板に ダメージを与える ・検討例が少ない ・数μm以下の 成膜が困難

する際に必要とされる多成分系薄膜の組成の探索及び最適化に向いている。

(4) 高純度な薄膜を得ることができる。

金属原料として使用される金属アルコキシドは、蒸留あるいは再結晶を用いて容易に精製でき、高純度化することが可能である。

(5) 大面積基板への塗布が容易かつ低コストである。

コーティングプロセスを常圧下で行うことができるとともに真空の環境が必要ないため、大面積基板への成膜が容易である。さらにCVD(Chemical Vapor Deposition)やスパッタリングに比べるとコーティング装置が単純で安価である。

1.3.2 ゾルゲル液の合成

ゾルゲル液は一般に、溶媒としてのアルコール類、金属化合物、加水分解に必要な水、加水分解や重合反応を調整する触媒としての酸またはアルカリ、及びその他の添加物(安定化剤等)からなる[34)]。金属化合物としては、金属アルコキシド、金属アセチルアセトネート、カルボン酸塩、硝酸塩、オキシ塩化物、塩化物、酸化物などが使用されているが、主に金属アルコキシドが多用される。これは金属アルコキシドが加水分解・縮合重合により金属-酸素結合の重合体(メタロキサンポリマー)を生成し易いためである。触媒としては、塩酸、硫酸、硝酸、酢酸、フッ酸ならびにアンモニア等が使用される。安定化剤としては、アセチルアセトン、エタノールアミン、酢酸等がよく用いられている。以下に原料溶液の合成における代表的な反応について述べておく[35,36)]。

(1) アルコール分解

溶媒のアルコールに原料の金属アルコキシドを加えた際に、金属アルコキシドのアルコキシル基と溶媒のアルコールのそれが異なる場合には、アルコキシル基の置換が行われる。

$$M(OR)_n + xR'OH \rightarrow M(OR)_{n-x}(OR')_x + xROH \qquad (1.2)$$

(M:金属元素、R:アルキル基)

アルコキシル基の交換は、生成したアルコール(ROH)の除去を行うことにより、右への進行が促進される。アルコキシル基の置換のし易さは、以下の順である。

(置換し易い) 第一級 > 第二級 > 第三級 (置換し難い)

(置換し易い) MeO > EtO > Pr^iO >Bu^tO (置換し難い)

(MeO:メトキシ基、EtO:エトキシ基、Pr^iO:イソプロポキシ基、Bu^tO:ターシャリブトキシ基)

(2) 加水分解と縮合重合

通常、調合溶液を数十℃に保ち、以下の加水分解と重縮合反応を進行させる。

加水分解 $M(OR)_n + xH_2O \rightarrow M(OH)_x(OR)_{n-x} + xROH$ (1.3)

重縮合反応 (脱水重合) -M-OH + H-O-M- → -M-O-M- + H_2O (1.4)

(脱アルコール重合) -M-OH + R-O-M- → -M-O-M- + ROH (1.5)

これらの反応は、平行かつ競争的に進行するため、実際はかなり複雑な現象となる。加水分解の速度は、金属アルコキシドの種類によって異なる。同一金属の場合、加水分解速度はアルコキシル基の種類により変化し、一般的にはアルコキシル基が大きいほど速度が遅くなる。この加水分解の速度は、他の因子にも依存する。この因子として、添加する水の量、pH(酸と塩基は触媒として働くため)、安定化剤(キレート剤)の添加、温度などが挙げられる。

典型的なPZTゾルゲル液の作製プロセスを図1-9に示す。PZTゾルゲル液の場合、鉛原料として酢酸鉛・3水和物、TiとZrの原料にはアルコキシドが使用されることが多い。鉛のアルコキシドはアルコールに対して不溶性の傾向があり、加水分解し易く保存時の安定性が低いため、出発原料としてはそれらの問題がない酢酸鉛などのカルボン酸鉛がよく用いられている[37)]。ゾルゲル液の溶媒としては、2-メトキシエタノールがよく使用されている。2-メトキシエタノールは、アルコキシドに加えてカルボン酸塩を始めとする種々の試薬を溶解するからである[38)]。

PZTゾルゲル液の作製では、通常、鉛原料のアルコキシド化が最初に行われる。具体的には、酢酸鉛・3水和物を溶解した2-メトキシエタノールを加熱還流することにより、一部のアセトキシル基をアルコキシル基(2-メトキシエトキシ基)へと置換させ、蒸留により結晶水、酢酸、エステルを除去する。一般にゾルゲル液中の鉛量は、PZTの化学量論組成よりも若干多めにする。その主な理由は、PZT薄膜を焼成する際に蒸発及び基板中へ拡散する鉛成分を補うためである。

鉛原料のアルコキシド化を行った後に、TiとZrの金属アルコキシドを混合し、加熱還流す

PZTゾルゲル液の主な原料

金属原料: $Pb(CH_3COO)_2 \cdot 3H_2O$ (酢酸鉛・3水和物)
$Ti(O\text{-}i\text{-}Pr)_4$ (チタンテトライソプロポキシド)
$Zr(O\text{-}n\text{-}Bu)_4$ (ジルコニウムテトラノルマルブトキシド)
溶媒: $CH_3OC_2H_4OH$ (2-メトキシエタノール)
安定化剤: acetylacetone (アセチルアセトン)
加水分解用の水

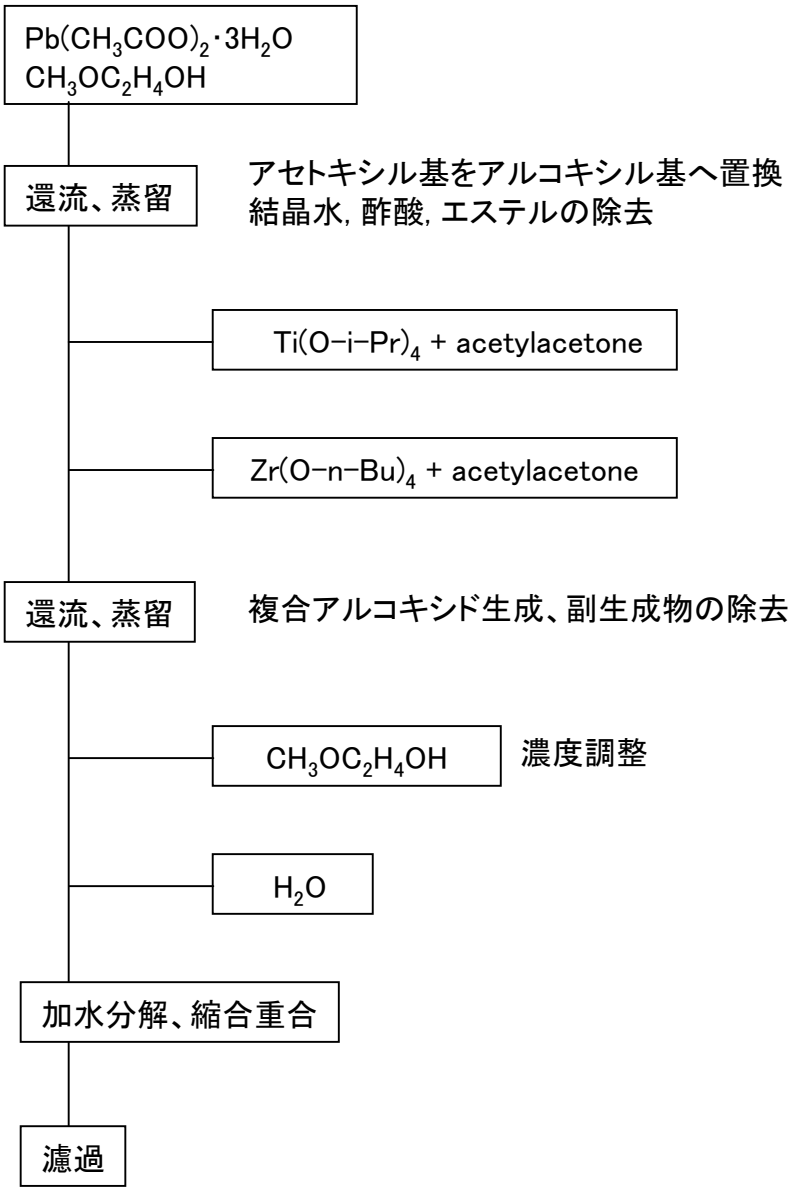


図1-9 典型的なPZTゾルゲル液作製プロセス

ることにより複合アルコキシドを生成させる。後に行う加水分解反応の速度低減のために、アセチルアセトンなどのβ-ジケトン類または酢酸を加え、アルコキシドをキレート化する。キレート化により加水分解速度を著しく遅くすることができ、ゾルゲル液の経時安定性、空気中でのハンドリング性を向上させることが可能となる。

この様にして得た溶液中に加水分解用の水を加え、加水分解と縮合重合を部分的に進行させる。反応が完全に進行していないため、溶液は固化せず液体のままである。このように、適度に金属原料を反応させた均一な組成の溶液が、PZTゾルゲル液である。

最後に半導体プロセスに適合させるため、ゾルゲル液を濾過し、液中の微粒子(パーティクル)を除去する。

1.3.3 ゾルゲル法による成膜

成膜方法としてはスピン、ディップ、スプレーコーティングなどが挙げられる。本研究では、半導体プロセスで最も使用されるスピンコーティング法を採用した。図1-10に、一般的なPZT強誘電体薄膜の作製プロセスを示す。ゾルゲル液をスピンコーティングにより塗布して得られる膜厚は、基板の回転数、回転時間、液の粘度、液の表面張力、液の金属原料濃度、液の付着力などに依存する[39)]。

ホットプレート等の加熱装置(50~150℃程度)により、塗布したPZT膜から溶媒成分を蒸発させ、膜中の加水分解・重縮合反応を進める。以降、この熱処理プロセスを乾燥と記す。さらに高温にした加熱装置(150~450℃程度)を用いて、膜中の有機物を熱分解し除去する。以降、この熱処理プロセスを仮焼と記す。有機物の熱分解により発生するガスは、主にCO_2及びH_2Oである[21)]。仮焼温度が高い場合は有機物の熱分解が完了するが、仮焼温度が低い場合は膜中に未分解の有機物が残留する。この未分解の残留有機物は、仮焼よりも高温の熱処理プロセスである結晶化時に熱分解されることになる。乾燥と仮焼のプロセスを別々に分けて行う場合もあるが、乾燥と仮焼の両方を同時に行う場合も多い。

上述した塗布、乾燥、仮焼のプロセスを希望する膜厚になるまで繰り返し、さらに高い温度(通常700℃程度)で熱処理することにより結晶化させ、PZT強誘電体薄膜を得る。以降、こ

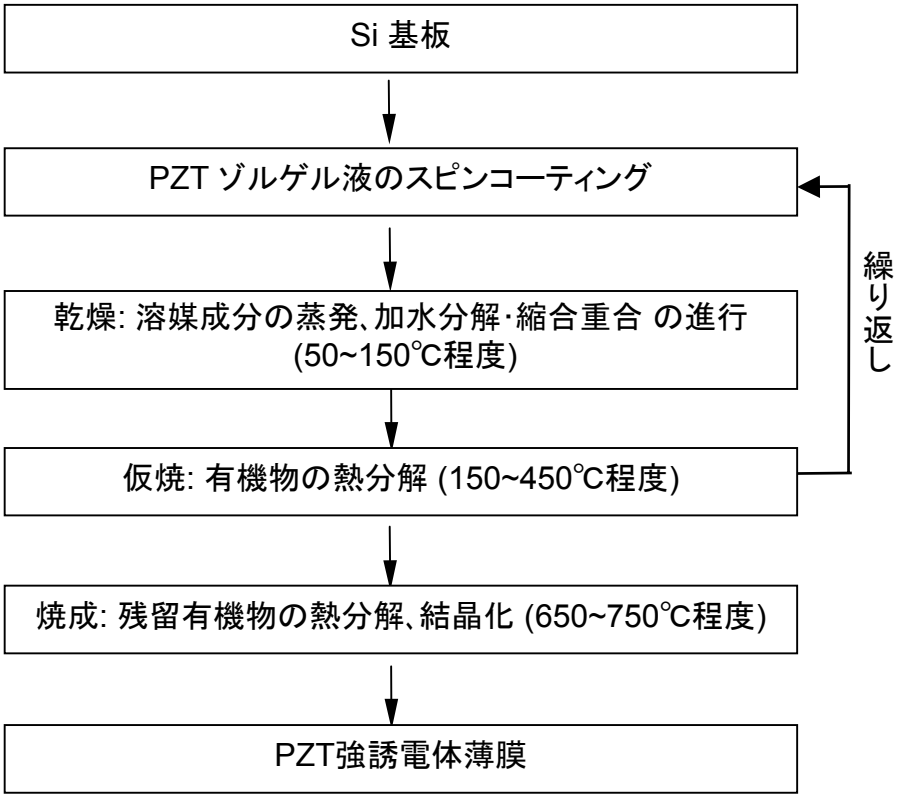


図1-10 代表的なスピンコーティングによる成膜プロセス

の結晶化のための高温熱処理プロセスを焼成と記す。ゲル膜の結晶化は、ゲル粒子が極めて小さく、表面積が大きいことから、通常のセラミックスの焼結に比べて、非常に低温かつ速やかに起こる。焼成時にPZTゲル膜は、膜厚方向に収縮する。PZTゲル膜は基板に拘束されており、面内方向には収縮できないからである。そのため、焼成中にPZTゲル膜には面内方向に引っ張り力が働く(引っ張り応力が生じる)。この引っ張り応力は、ゲル構造、焼成条件(昇温速度、温度)等に依存し[40]、引っ張り応力が高すぎる場合、クラックの発生ならびに基板からの剥離が生じる。

1.4 本研究の目的

この節では、強誘電体デバイスに組み込むPZT強誘電体薄膜をゾルゲル法で作製する際の解決すべき課題について述べるとともに、それに基づいた本研究の目的を述べる。

既に1.2.2で述べたように、FeRAMの携帯機器への搭載が可能となれば、FeRAMの市場は急激に拡大すると考えられる。この搭載を実現するには、FeRAMの容量増加(高集積化)が必須である。また、携帯機器はバッテリー駆動であるため、FeRAMの駆動電圧(現在3~5 V)の更なる低減も要求される。事実、ITRS(International Technology Roadmap for Semiconductors)によると、2005~2006年にはFeRAMの容量を64~128 Mbitまで増加し、駆動電圧を1.5 Vまで低減する必要がある[41]。これらを実現するには、ゾルゲル法によるPZT強誘電体薄膜の作製が望まれる。ゾルゲル法で作製する際の解決すべき課題は、高集積化への対応として強誘電体薄膜の微細組織の改善(結晶粒径の減少)ならびに駆動電圧低減への対応として強誘電体の薄膜化が挙げられる。

また、ディスプレイデバイス及びロジック混載型FeRAM等の新規強誘電体デバイスの実現のために、PZT強誘電体薄膜の低温成膜が必要とされている。具体的には、ディスプレイデバイス用途としてガラス基板上へのPZTの成膜[42,43]ならびにロジック混載型FeRAM用途として集積回路のAl多層配線上へのPZTの成膜[44,45]などが挙げられる。これらの新規強誘電体デバイスの実現には通常700℃程度であるPZTの成膜温度の大幅な低下が望まれており、特にAl多層配線上への成膜では、Al配線の耐熱性のため450℃以下にする必要がある。こ

の実現にはやはり、ゾルゲル法によるPZT強誘電体薄膜の低温作製が望まれる。

さらに、圧電薄膜アクチュエータに組み込まれるPZT薄膜は、厚さとしてサブμm～数μm(用途によっては数十μm)が望まれる。通常のゾルゲル法では1塗布でクラックなく成膜できる最大膜厚(臨界膜厚)は約100 nmであるため[46)]、例えば1~2 μmの膜厚を得るためには少なくとも10~20回程度のスピンコーティングプロセスが必要となる。この成膜の繰り返し作業は非常に非効率であり、ゾルゲル法において1塗布でクラックなく成膜できる最大膜厚(臨界膜厚)の大幅な増大が望まれる。現在、FeRAMの作製で許容されている塗布回数は、最大5回程度である。同様に、圧電薄膜アクチュエータの作製で許容される塗布回数も最大5回と仮定すると、1~2 μmの膜厚を得るためには、少なくとも0.2~0.4 μmの臨界膜厚が必要とされる。

上述したゾルゲル法に関する解決すべき課題をまとめ、以下に示した。

(1) FeRAMの高集積化及び低電圧化に向けた、PZT強誘電体薄膜の微細組織の改善及び膜厚の低減

(2) 耐熱性の低い基板上及び半導体回路のAl配線上にPZT系強誘電体薄膜を有するデバイス(ディスプレイデバイス、ロジック混載型FeRAM)の実現に向けた、強誘電体薄膜の低温作製方法の確立

(3) サブμm～数μmのPZT系強誘電体膜を有するデバイス(圧電薄膜アクチュエータ)の実現に向けた、1塗布でクラックなく成膜できる最大膜厚(臨界膜厚)の増大

本研究の目的は、ゾルゲル法によるPZT強誘電体薄膜の基礎物性を明確にし、それらの結果を基に、上述したPZT強誘電体薄膜のゾルゲル法による作製上の問題を解決し、強誘電体薄膜を組み込んだ電子デバイスの実用化を図ることである。上述した全ての課題を一度に解決するゾルゲル法の提案が究極的には望まれるが、既に述べたようにそれぞれのアプリケーション(強誘電体デバイス)により解決すべき課題が異なっているため、本研究では各アプリケーションに対し個別の対応策を図ることとした。

1.5 論文の構成

以下に本論文の構成を述べる。また、その構成の流れ図を図1-11に示した。

第1章: 序論
・背景と目的
・PZT系強誘電体とその応用
・ゾルゲル法によるPZT強誘電体薄膜の作製

↓

課題: FeRAMの高集積化と駆動電圧の低減

第2章: FeRAM用PZT強誘電体薄膜の微細組織の改善
・新規微細組織改良型ゾルゲル液の提案
・PZT薄膜(膜厚200 nm)の作製及び評価

第3章: FeRAM用PZT強誘電体膜の薄膜化
・PZT薄膜(膜厚120 nm以下)の作製及び評価

↓

課題: 低温で作製したPZT薄膜を有するデバイス
(ディスプレイデバイス及びFeRAM等)の実現

第4章: ディスプレイデバイス及びFeRAM等用PZT薄膜の成膜温度の低下
・新規低温成膜用ゾルゲル液及び改良した成膜方法の提案
・PZT薄膜(焼成温度400～450℃)の作製及び評価

第5章: ディスプレイデバイス及びFeRAM等用PZT薄膜のSRO電極による
電気特性の向上
・PZT薄膜(焼成温度450℃)の作製及び評価

↓

課題: サブμm～数μmのPZT系強誘電体膜を有するデバイス
(圧電薄膜アクチュエータ)の実現

第6章: 圧電薄膜アクチュエータ用PZT膜の臨界膜厚の増大
・新規厚塗り用ゾルゲル液の提案
・膜厚1 μm以上のPZT膜の作製と評価

第7章: 圧電薄膜アクチュエータ用PZT膜の緻密化
・PZT焼結膜の作製と評価

↓

第8章: 総括

図1-11　本論文の構成

第1章では、本研究の背景と目的について述べている。すなわち、PZT系強誘電体の物性と代表的な強誘電体デバイス(FeRAMと圧電薄膜アクチュエータ)について解説し、その後ゾルゲル法によるPZT強誘電体薄膜の作製の特徴とその形成原理について論じている。その上で、ゾルゲル法の未だ解決されていない課題ならびにそれに基づいた本研究の目的を述べている。

第2章では、FeRAMの高集積化に向けて、大きな課題となっているゾルゲル法によるPZT強誘電体薄膜の微細組織の改善について述べている。すなわち、ゾルゲル液作製時の加水分解条件の調節により、PZT膜の微細組織を制御できることを初めて見出し、微細組織を大幅に改善するゾルゲル液を提案した。この新規微細組織改良型ゾルゲル液によるPZT薄膜(膜厚200 nm)は、<111>配向のペロブスカイト単相からなる微細で均一な表面形態を有する。

第3章では、FeRAMの駆動電圧の低減に向けて、課題となっているPZT強誘電体膜の薄膜化(すなわち強誘電体キャパシターの駆動電圧の低減)について論じている。すなわち、新規微細組織改良型ゾルゲル液で作製した膜厚61 nmのPZT極薄膜は、良好な微細組織を有し、優れた強誘電性(角型のP-V曲線、飽和電圧1.25 V、飽和電圧での残留分極25 $\mu C/cm^2$、低いリーク電流密度)を示すことを明らかにした。このPZT極薄膜を用いることにより、FeRAMの1.5 V駆動が期待できる。

第4章では、ゾルゲル法によるPZT強誘電体薄膜の成膜温度の低下について述べている。すなわち、将来有望なデバイスとして、ガラス等の低融点基板ならびに半導体回路のAl配線上にPZT膜を組み込んだデバイス(ディスプレイデバイス、ロジック混載型FeRAM等)が提案されている。このデバイスの実現には、通常700℃程度であるPZT成膜温度の大幅な低下が必要とされている。その課題解決に取り組んだ結果、新規低温成膜用ゾルゲル液ならびに改良した成膜方法が、PZT膜の低温結晶化に有効であることを見出し、400~450℃という極低温でPZT強誘電体薄膜をPt電極上に作製することができた。

第5章では、低温成膜したPZT強誘電体薄膜の電気特性の向上について述べている。すなわち、Pt電極を$SrRuO_3$(SRO)電極に換えることにより、低温成膜したPZT膜の電気特性の向上、特に書き換え回数の向上を試みた。その結果、新規低温成膜用ゾルゲル液及び改良

した成膜方法を用いて、SRO-Si基板上にPZT膜を450℃で結晶化できることを明らかにした。その450℃で成膜したSRO/PZT/SROキャパシターは、17~18 μC/cm^{2}の高い残留分極を示し、10^{11}回の書き換え回数まで劣化しないという良好な電気特性を示すことを明らかにした。

第6章では、ゾルゲル法によるPZT強誘電体膜の厚膜化について述べている。すなわち、圧電薄膜アクチュエータが将来性のあるデバイスとされ注目されている。このデバイスには比較的厚いサブμm～数μmのPZT膜が組み込まれ、ゾルゲル法でその膜を作製するには通常約100 nmである臨界膜厚を大幅に増加させる必要がある。本章では、非常に安定な新規厚塗り用ゾルゲル液を提案し、このゾルゲル液により最大0.9 μmの厚さのPZT単層膜の作製に成功した。そのゾルゲル液から作製した膜厚1.30 μmのPZT多層膜は、絶縁破壊電圧100 V以上、残留分極19 μC/cm^2、圧電定数103 pm/Vという良好な電気及び圧電特性を示した。

第7章では、厚塗り用ゾルゲル液から得られたPZT膜の緻密化について述べている。すなわち、そのPZT膜は、850℃の低温焼結(PZTバルクの焼結温度は通常1200℃以上)により緻密化し、結晶粒が増大することを明らかにした。その焼結したPZT膜は、焼結前のそれと比べ残留分極が2倍、抗電界が1/2、比誘電率が3.5倍になり、強誘電性及び誘電特性が劇的に向上した。

第8章では、本研究で得られた成果を総括した。

参考文献

1)“注目の誘電体セラミックス材料”ティー･アイ･シィー (1992) 9.

2) 中村孝:“フローティングゲート構造を有する強誘電体メモリに関する研究”(1998) 32-34.

3) 木島健:“鉛系ならびにビスマス系酸化物強誘電体材料の薄膜化とその配向性に関する研究”(1999) 4-9.

4) B. Jaffe, W.R. Cook and H. Jaffe: Piezoelectric Ceramics Academic Press, London (1971).

5) 潮嵜忠, 阿部東彦, 武田英次, 津屋英樹 編集:“強誘電体メモリ”サイエンスフォーラム社 (1995) 172-175.

6) O. Auciello, J. F. Scott and R. Ramesh: Phys. Today **51** (1998) 22-27.

7) 波田博光: FED Review **1** No.22 (2002) 1-9.

8) 中村孝: 応用物理 **67** (1998) 1263-1269.

9) 彦坂幸信, 恵下隆: 応用物理 **71** (2002) 1120-1125.

10) 川合知二編著:“消えないICメモリFRAMの全て”工業調査会 (1996) 7-16.

11)“日系マイクロデバイス”, 日系BP社, 2001年4月号 61-83.

12) 桝井昇一: FED Review **1** No.24 (2002) 1-9.

13)“月刊セミコンダクターワールド”プレスジャーナル 1999年8月号 59-77.

14) Y. J. Song, N. W. Jang, D. J. Jung, H. H. Kim, H. J. Joo, S. Y. Lee, K. M. Lee, S. H. Joo, S. O. Park and Kinam Kim: Jpn. J. Appl. Phys. **41** (2002) 2635-2638.

15) 眞岩宏司, 一ノ瀬昇: 応用物理 **71** (2002) 1227-1233.

16) K. H. Hwang, Y. J. Song and S. G. Kim: Jpn. J. Appl. Phys. **37** (1998) 7074-7077.

17) 後藤博史: 電子材料 1999年8月 81-22.

18) 倉島憲彦:“薄膜アクチュエータの開発動向と製造技術の新展開”セミナーテキスト 機械技術協会 1999年11月29日 pp.29-35.

19) 北原時雄, 石川雄一監修:“マイクロマシン技術と応用”シーエムシー出版 (2002) 53.

20) 潮嵜忠, 宮坂洋一, 望月博, 崎山恵三 編集:“強誘電体メモリ先端プロセス”サイエ

ンスフォーラム社 (1999) 18-34.

21) T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa, K. Ogi, K. Sameshima, K. Hoshiba, Y. Nakao and A. Kamisawa: Jpn. J. Appl. Phys. **33** (1994) 5196-5200.

22) 潮嵜忠, 宮坂洋一, 望月博, 崎山恵三 編集:“強誘電体メモリ先端プロセス”サイエンスフォーラム社 (1999) 86-102.

23) 潮嵜忠, 宮坂洋一, 望月博, 崎山恵三 編集:“強誘電体メモリ先端プロセス”サイエンスフォーラム社 (1999) 56-85.

24) 潮嵜忠, 宮坂洋一, 望月博, 崎山恵三 編集:“強誘電体メモリ先端プロセス”サイエンスフォーラム社 (1999) 18-27.

25) T. Sumi, Y. Judai, K. Hirano, T. Ito, T. Mikawa, M. Takeo, M. Azuma, S. Hayashi, Y. Uemoto, K. Arita, T. Nasu, Y. Nagano, A. Inoue, A. Matsuda, E. Fuji, Y. Shimada and T. Otsuki: Jpn. J. Appl. Phys. **35** (1996) 1516-1520.

26) G. Yi, Z. Wu and M. Sayer: J. Appl. Phys. **64** (1988) 2717-2724.

27) Y. L. Tu and S. J. Milne: J. Mater. Sci. **30** (1995) 2507-2516.

28) K. Maki, N. Soyama, S. Mori and K. Ogi: Jpn. J. Appl. Phys. **39** (2000) 5421-5425.

29) S. Wakabayashi, M. Sakata, H. Goto, M. Takeuchi and T. Yada: Jpn. J. Appl. Phys. **35** (1996) 5012-5014.

30) Y. Akiyama, K. Yamanaka, E. Fujisawa and Y. Kowata: Jpn. J. Appl. Phys. **38** (1999) 5524-5527.

31) M. Lebedev, J. Akedo and Y. Akiyama: Jpn. J. Appl. Phys. **39** (2000) 5600-5603.

32) 作花済夫:“ゾルゲル法の応用”アグネ承風社 (1997) 119.

33) 作花済夫:“ゾルゲル法の科学”アグネ承風社 (1988) 216-219.

34) 作花済夫:“ゾルゲル法の科学”アグネ承風社 (1988) 17-19.

35) 平島碩:“最新ゾル-ゲル法による機能性薄膜作製技術”総合技術センター (1992) 15-42.

36) R. C. Mehrotra: J. Non-Cryst. Solids **100** (1988) 1-15.

37) K. D. Budd, S. K. Dey and D. A. Payne: Br. Ceram. Proc. **36** (1985) 107-121.

38) R. W. Schwartz: Chem. Mater. **9** (1997) 2325-2340.

39) 平島碩: “最新ゾル-ゲル法による機能性薄膜作製技術“ 総合技術センター (1992) 84-85.

40) 幸塚広光: セラミックス **37** (2002) 143-147.

41) International Technology Roadmap for Semiconductors, “Front End Processes.” (2001) 39-43.

42) T. Hioki, M. Akiyama, T. Ueda, Y, Onozuka, Y. Hara and K. Suzuki: Jpn. J. Appl. Phys. **39** (2000) 5408-5412.

43) R. W. Whatmore, C. P. Shaw, Q. Zhang, S. S. Roy and H. F. Gleeson: Integr. Ferroelectr. **41** (2001) 3-16.

44) K. Amanuma, S. Kobayashi, T. Tatsumi, Y. Maejima, H. Hada, J. Yamada, T. Miwa, H. Koike, H. Toyoshima and T. Kunio: Jpn. J. Appl. Phys. **39** (2000) 2098-2101.

45) K. Yamakawa, K. Imai, O Arisumi, T. Arikado, M. Yoshioka, T. Owada and K. Okumura: Jpn. J. Appl. Phys. **41** (2002) 2630-2634.

46) N. Hanajima, S. Tsutsumi, T. Yonezawa, K. Hashimoto, R. Nanjo and M. Yamaguchi: Jpn. J. Appl. Phys. **36** (1997) 6069-6072.

第2章　FeRAM用PZT強誘電体薄膜の微細組織の改善

2.1 はじめに

現在商品化され研究開発の主流となっているFeRAMは、DRAMのキャパシターを強誘電体キャパシターに置き換えて不揮発性を付加したタイプである[1)]。このFeRAMは、前出の表1-1に示したように、既存の不揮発性メモリであるフラッシュメモリ、EEPROM (Electrically Erasable and Programmable Read-Only Memory)と比較して、高速書き込み/読み出しが可能である、書き換え回数が高い、低電圧駆動である、消費電力が低い等の多数の優れた特徴を有する理想的なメモリである[2)]。現在、このFeRAMの大容量化(高集積化)が課題となっており、その研究開発が精力的に進められている[3,4)]。ここで、ITRS(International Technology Roadmap for Semiconductors)によるFeRAMのロードマップを表2-1に示す[5)]。各社のFeRAMは、このロードマップと類似した内容で開発が進められている。ロードマップから、FeRAMの大容量化(高集積化)が毎年進められ、そのためにキャパシターサイズの縮小、スイッチング電荷量の増大が必要であることが分かる。

この章ではFeRAMの大容量化(高集積化)に向けて、現在まで大きな課題となっているゾルゲル法によるPZT強誘電体薄膜の問題点について述べるとともに、この問題の解決策について詳細に述べる[6)]。

FeRAM素子のPZTキャパシターの下部電極として、主にPtが使用されている。これは、PtとPZTとの格子定数のミスマッチが小さい、Ptの反応性が低い、Ptは高温耐性に優れる、Ptが最密充填構造であるFCC(面心立方格子)構造をとるために自己配向性(<111>配向)が高いなどの理由による[7)]。そのPt電極上(Pt/SiO_2/Si基板)にゾルゲル法により作製したPZT強誘電体薄膜の表面組織のSEM像を、図2-1に示す。この表面組織は、ゾルゲル法により作製したPZT薄膜に特有の組織であり、過去に多くの研究が行われ、以下のこと(1)~(3)が報告されている。

(1) 菊(または薔薇)の花に似た形状を有する直径数μm(図2-1では直径2~7 μm)の組織は、

表2-1　ITRSによるFeRAMロードマップ

YEAR OF PRODUCTION	2001	2002	2003	2004	2005	2006	2007
DRAM ½ PITCH (nm)	130	115	100	90	80	70	65
MPU / ASIC ½ PITCH (nm)	150	130	107	90	80	70	65
MPU PRINTED GATE LENGTH (nm)	90	75	65	53	45	40	35
MPU PHYSICAL GATE LENGTH (nm)	65	53	45	37	32	28	25
Feature Size (μm): F [A]	0.5	0.35	0.25	0.18	0.18	0.18	0.13
FeRAM Generation (Mass production)[B] Standard memory (bit) Embedded memory (Byte)	1Mb 32KB (256Kb)	4Mb 128KB (1Mb)	16Mb 512KB (4Mb)	64Mb 2MB (16Mb)	64Mb 2MB (16Mb)	128Mb 4MB (32Mb)	256Mb 8MB (64Mb)
Access time (ns) [C]	80	65	55	40	30	30	20
Cycle time (ns) [D]	130	100	80	70	50	50	32
Cell area factor a [E]	60	40	24	16	10	10	10
Cell size (μm^2) [F]	15.000	4.900	1.500	0.518	0.324	0.324	0.169
Total cell area (mm^2) for standard memory [G]	15.73	20.55	25.17	34.79	21.74	43.49	45.37
Total cell area (mm^2) for embedded memory [H]	3.93	5.14	6.29	8.70	5.44	10.87	11.34
Projected capacitor size (μm^2)[I]	2.00	0.98	0.50	0.26	0.13	0.13	0.07
Capacitor area (μm^2) [J]	2.00	0.98	0.50	0.26	0.13	0.13	0.09
Cap area/proj cap size[K]	1.00	1.00	1.00	1.00	1.00	1.00	1.34
Height of bottom electrode/F (for 3D capacitor)[L]	n/a	n/a	n/a	n/a	n/a	n/a	0.17
Capacitor structure [M]	planar	planar	stack	stack	stack	stack	3D
T2C or 1T1C [N]	2T2C	1T1C	1T1C	1T1C	1T1C	1T1C	1T1C
Vop (Volt) [O]	3.0	3.0	2.5	1.8	1.5	1.5	1.2
Minimum switching charge density ($\mu C/cm^2$) @Vop[P]	4.4	7.1	11.2	17.2	34.5	34.5	40.0
Minimum switching charge per cell (fC/cell) @Vop[Q]	88.5	69.8	55.8	44.8	44.8	44.8	36.1
Retention @85℃ (Years)[R]	10 Years	10 Years	10 Years	10 Years	10 Years	10 Years	10 Years
Fatigue with assuring retention[S]	1.0 E12	1.0 E13	1.0 E14	1.0 E15	>1.0 E16	>1.0 E16	>1.0 E16

Manufacturable Solutions Exist and Are Being Optimized
Manufacturable Solutions are Known
Manufacturable Solutions are NOT Known

[A] Feature size "F" is defined as the critical dimension in the cell.

[B] Embedded Memory (Byte) strongly depends on applications, and assumed to be 1/4 of Standard Memory (bit) here.

[C] ,[D] Values for1Mb are estimated based on Ramtron FM1808 (256kb): 70ns/130ns and Fujitsu's ISSCC 2001 paper (1Mb,accesstime=80ns).

[E] a = Cell size/F^2. Assumptions: planar --> stack (×60%), 2T2C --> 1T1C (×60%).

[F] Cell size = a F^2*

*[G] Cell area*Memory size (bit).*

*[H] Cell area*Memory size (bit) . cf. JIS (Japanese Industrial Standard) demands chip area < 20mm^2 for IC card applications.*

[I] Should be doubled for 2T2C. 2001-2004: 8F^2, 2005-2008: 4F^2, 2011-2017: 3F^2 are assumed.

[J] Should be doubled for 2T2C. 3D will be a pedestal structure.

[K] More than 1 for 3D capacitors, otherwise: 1.

*[L] For instance, 0.17 means that the height is 0.17*F.*

[M] See figures (right).

[N] Besides cell structures, configurations are being investigated; ex. Chain-FeRAM.

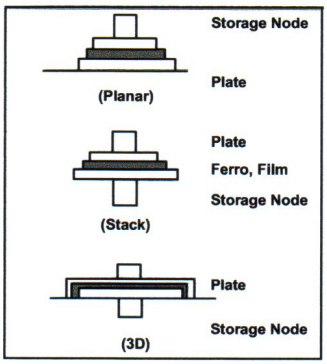
[O] Vop=operational voltage. Low voltage operation is a key issue.

[P] This value can be calculated by 17) divided by 10).

*[Q] Calculated by ΔVbitline*Cbitline with the assumptions that ΔVbitline= 140mV is needed and Cbitline is the same as DRAM.*

[R] Depends on applications. 85C comes from the specifications for IC cards.

*[S] 100MHz*10 years=3E+16. Some 1E+15 is required to compete with SRAM and DRAM.*



ペロブスカイト相の多結晶体である[8-11]。このペロブスカイト多結晶体は、一般にロゼッタと呼ばれている[8]。このロゼッタの花弁部の層状のペロブスカイト粒は単結晶であり、他の層状のそれとは異なる結晶配向を示す[8]。また、ロゼッタの中心部は、層状ペロブスカイト粒の核生成サイトであると考えられている[8]。

(2) ロゼッタの周りに存在するナノオーダーの粒径(通常10~15 nm)の組織は、パイロクロア相の多結晶体である[8,9]。このパイロクロア相は表面近傍に多く存在し[10,11]、その組成はペロブスカイト相のそれと比較してPbが欠損している[9-12]。また、パイロクロア相は低誘電率の非強誘電相であり、素子特性を著しく阻害する[10,12]。

(3) 表面組織は、上述したペロブスカイト相の多結晶体とパイロクロア相の多結晶体の2相からなり、組成的及び構造的に不均一である[8-10]。この表面組織は、一般にロゼッタ構造[10]と呼ばれている。

低集積FeRAMの場合には、キャパシター面積がPZTの微細組織に対し十分大きいので、この表面組織がキャパシターの特性に与える影響は小さく、大きな問題にはならなかった。しかしながら、大容量化(高集積化)とともにキャパシター面積が縮小するため、ロゼッタ構造がキャパシターの特性に大きな影響を与えることになる。すなわち、ロゼッタ構造では高集積FeRAMの実現は不可能である。ITRSによると2005~2006年の64~128 Mbit FeRAMでは、キャパシター面積が0.13 μm^2(= 0.36 μm×0.36 μm)に縮小されるが、ロゼッタ構造を有するPZT強誘電体薄膜からそのような微細なキャパシターを作製した場合、切り出したキャパシターの位置により、電気特性にばらつきが生じ、製品の信頼性及び歩留りが低下し、大容量化(高集積化)の大きな障害となる(図2-1参照)。このため、組織の改善、すなわちペロブスカイト単相の微細で均一な結晶粒からなる組織の実現が、FeRAMの大容量化(高集積化)に向けての重要な課題となっている。その微細化の具体的な方法としては、成膜プロセス、基板構造、ゾルゲル液の改良が挙げられる。成膜プロセスの改良では、焼成時の昇温速度の上昇[13,14]、仮焼温度の最適化[15]などが有効であると報告されており、また基板構造の改良としては、Pt/Ti/SiO_2/Si基板の利用[13,15,16]、PZTとPt電極の界面への$PbTiO_3$[17]等のシード層(種付け層)の挿入が効果的であるとされている。その理由として、Pt/Ti/SiO_2/Si基板を用いる場合、プロセス中の熱処理により、Ti層からPt電極へTiが拡散し、Pt電極表面上に拡散したTi

が酸化してTiO_xとなり、これがペロブスカイト相の核生成サイトになるため[15)]、核生成密度が増加し組織が微細化するからである。また、PZTとPt電極の界面へのシード層挿入も、シード層が核生成サイトになるため微細な組織が得られる。しかしながら、これらの従来法(成膜プロセス条件、基板の改良)による微細組織の制御には、問題点がある。すなわち基板による制御では基板構造が限定されることになり、シード層利用ではシード層作製というプロセスが加わることによるコストの増大が挙げられる。また、成膜プロセス条件による制御では、成膜プロセスの適用範囲を狭くすることとなり、製品の安定性が低下することなどが挙げられる。

そこで本研究では、上述した従来策と異なる制御方法として、PZTゾルゲル液そのものによる、PZT強誘電体薄膜の微細組織の制御を検討した[6)]。ゾルゲル液による微細組織の制御は、従来策の問題点を解消できるとともに、従来策と組み合わせることによる複合効果も期待できるからである。

2.2 実験方法

ゾルゲル液の組成は、Pb/Zr/Tiのモル比が100~125/52/48のものを使用した。今後この組成をPZT(100~125/52/48)あるいはPZT(X/52/48)(100≦X≦125)のように記す。その濃度は10 wt%とした。10 wt%とは、ゾルゲル液中にPZT酸化物として10 wt%含まれていることを意味する。出発原料は、酢酸鉛・3水和物、チタンテトライソプロポキシド、ジルコニウムテトラノルマルブトキシド、2-メトキシエタノール(溶媒)、アセチルアセトン(安定化剤)、水である。

本研究で用いた複数のゾルゲル液は以下の通りである。従来のゾルゲル液をSTDと名付け、STDに比べ加水分解をより進行させた新規ゾルゲル液をAシリーズとし、その加水分解の程度により、A1、A2、A3、A4、A5、A6と名付けた。STDでは1 hの加熱還流により加水分解を進行させているが、A1、A2、A3、A4、A5、A6では加熱還流時間を2 h、5 h、8 h、11 h、21 h、31 hとした。すなわち、A1、A2、A3、A4、A5、A6は、加水分解を進行させるために、還流時間をSTDに対して1 h、4 h、7 h、10 h、20 h、30 hだけ延長した。還流時間を30 h延長した場合でも、縮合重合による粘性の増大は認められなかった。

成膜基板としては、Ti密着層による微細組織に及ぼす影響を除くため$Pt/Ti/SiO_2/Si$ではなく、$Pt/SiO_2/Si$基板を採用した。この作製は以下の様にした。すなわち、熱酸化したSiウェーハ[SiO_2(500 nm)/Si]上に、dcマグネトロンスパッタにより<111>配向した膜厚200 nmのPt電極を成膜し、$Pt/SiO_2/Si$基板を作製した。

ゾルゲル法によるPZTの成膜プロセスは、図2-2の作製フローに示した。すなわち、PZTゾルゲル液を基板上に3000 rpm/15 s (回転速度3000 rpm(revolution per minute)、回転時間15 s)の条件でスピンコートし、これを温度を一定にした状態のホットプレート(HP)上に置き、200~400℃/10 min/Air(仮焼温度:200~400℃、仮焼時間:10 min、仮焼雰囲気:Air)の条件で仮焼した。このプロセスを5回繰り返し、その後RTA(Rapid Thermal Annealing)により700℃/1~5 min/O_2(最終到達温度:700℃、最終到達温度での保持時間:1~5 min、雰囲気:O_2)の条件で焼成(すなわち結晶化)を行い、PZT強誘電体薄膜を作製した。最終的に得られたPZT薄膜の膜厚は200 nmである。

作製したPZT薄膜の評価として、FE-SEM(Field Emission type Scanning Electron Microscope)による微細組織観察、AES(Auger Electron Spectroscopy)によるPZT膜の深さ方向元素分析、$CuK\alpha_1$(波長1.54056 Å)を線源としたθ-2θ XRD(X-Ray Diffraction)による結晶配向性と結晶構造評価を行った。PZT膜厚はFE-SEMまたはエリプソメトリーにより測定した。

電気特性評価のため、PZT薄膜上にPt(200 nm)上部電極(電極サイズ:6.5×10^{-4} cm^2)をdcマグネトロンスパッタにより成膜した。その際に生じる、スパッタリングによるPZTの損傷を除去するため、700℃/1~5 min/O_2の条件でRTAを行った。強誘電特性は、RT66A (Radiant Technologies製)を用いて調べた。リーク電流は、Keithley 236 source measurement unit (Keithley製)を用いて測定した(遅延時間0.1 s)。

2.3 結果

2.3.1 新規ゾルゲル液によるPZT強誘電体薄膜の微細組織

ゾルゲル液の組成、濃度、原料(金属化合物、添加物)の種類、水分量ならびに合成プロ

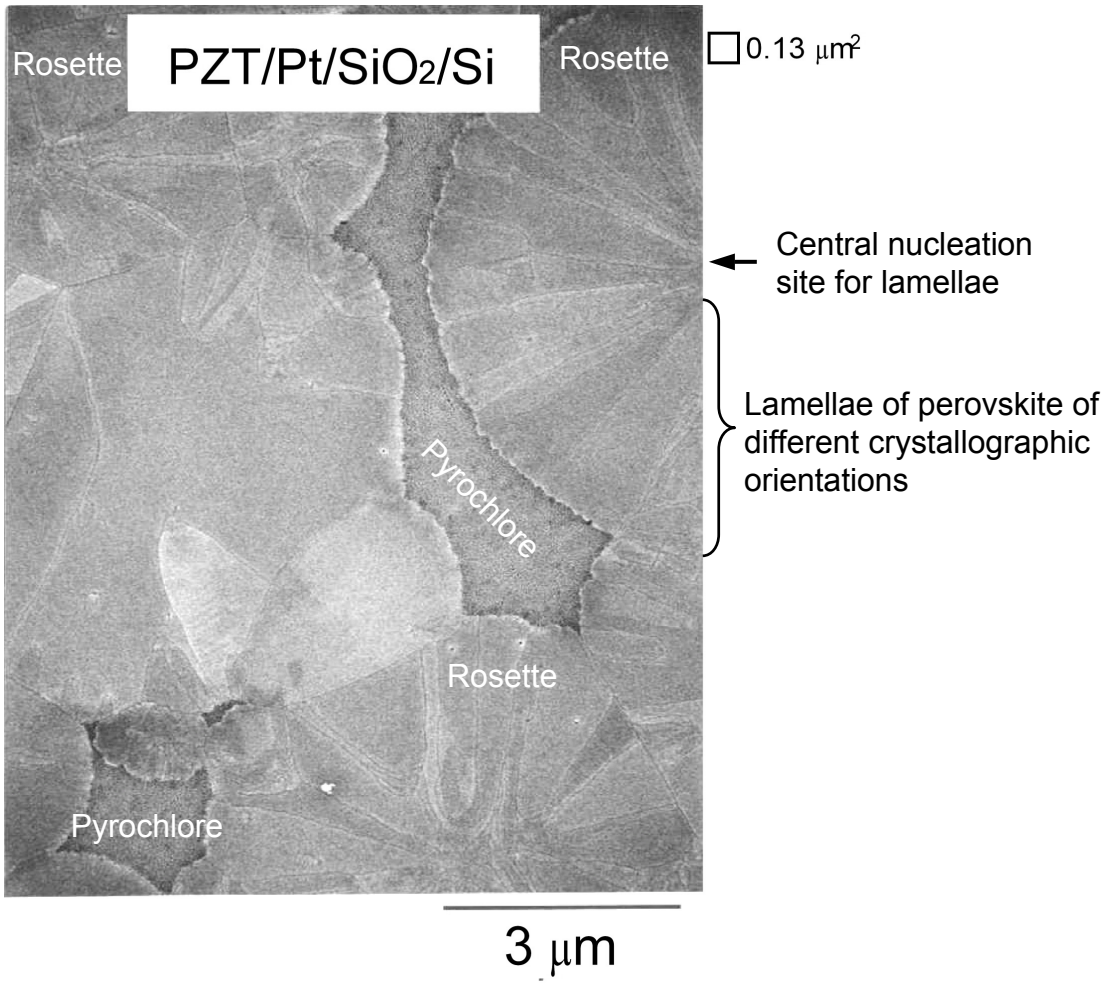


図2-1 ゾルゲル法によりPt電極上に作製した典型的なPZT強誘電体薄膜の表面組織(ロゼッタ構造)

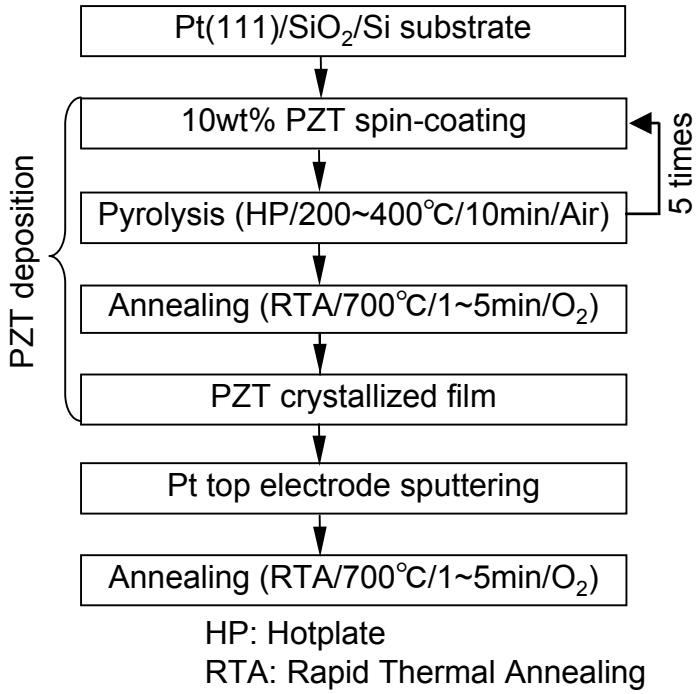


図2-2 PZT薄膜(膜厚200 nm)の作製フロー

セスの方法等によるPZT強誘電体薄膜の微細組織に与える影響を調査した。その結果、ゾルゲル液作製時の加熱還流時間の変化(加水分解反応の進行)により、PZT強誘電体薄膜の微細組織が劇的に変化することを見出した。

図2-3に、STD及びA1~A6ゾルゲル液を用い、400℃の仮焼後に700℃で焼成(結晶化)して得られたPZT強誘電体薄膜の表面組織を示した。ゾルゲル液の組成は、PZT(110/52/48)(すなわちPb/Zr/Tiのモル比が110/52/48)である。以降、仮焼後に焼成(結晶化)して得られた強誘電体薄膜を結晶化膜、仮焼のみの薄膜(すなわち未焼成の薄膜)を仮焼膜と記す。また、STD及びA1~A6のゾルゲル液により作製したPZT膜を、PZT-STD膜及びPZT-A1~A6膜と記す。この図から、PZT-STD結晶化膜及びPZT-A1~A4結晶化膜はロゼッタ構造を示したが、PZT-A5、A6結晶化膜は結晶粒が微細化しているのが分かる。特にPZT-A6結晶化膜は、結晶粒が最も微細で均一な表面組織を有した。このことは、A5及びA6ゾルゲル液は、結晶化時の核生成密度が他のゾルゲル液よりも高いことを示していると考えられる。ゾルゲル液により核生成密度に差異が生じることに対する考察については、後述する。

2.3.2 PZT強誘電体薄膜の微細組織及び電気特性の仮焼温度依存性

PZT(115/52/48)-A6ゾルゲル液(すなわちPb/Zr/Tiのモル比が115/52/48であるA6ゾルゲル液)及びPZT(115/52/48)-STDゾルゲル液を用い、200~400℃の仮焼後に700℃で焼成して得られたPZT結晶化膜の表面組織を、図2-4に示す。低い仮焼温度(200~250℃)で作製したPZT-STD結晶化膜は、ペロブスカイト単相の微細で均一な結晶粒からなるが、仮焼温度が高くなるにつれてペロブスカイト相の粒径は増大し、同時にナノオーダーの粒径を有するパイロクロア相が生成する傾向を示した。また断面観察から、2.1で述べた様に、そのパイロクロア粒子はPZT表面近傍に多く存在した。350~400℃の仮焼温度で作製したPZT-STD結晶化膜は、図2-1及び図2-3のPZT-STD結晶化膜と同様なロゼッタ構造を示した。一方、PZT-A6結晶化膜においては、ペロブスカイト相の粒径は仮焼温度の上昇とともにわずかに増加する傾向がみられたが、仮焼温度全域(200~400℃)でペロブスカイト単相の微細で均一な結晶粒を形成した。仮焼温度200~250℃、300℃、350~400℃で作製したPZT-A6結晶

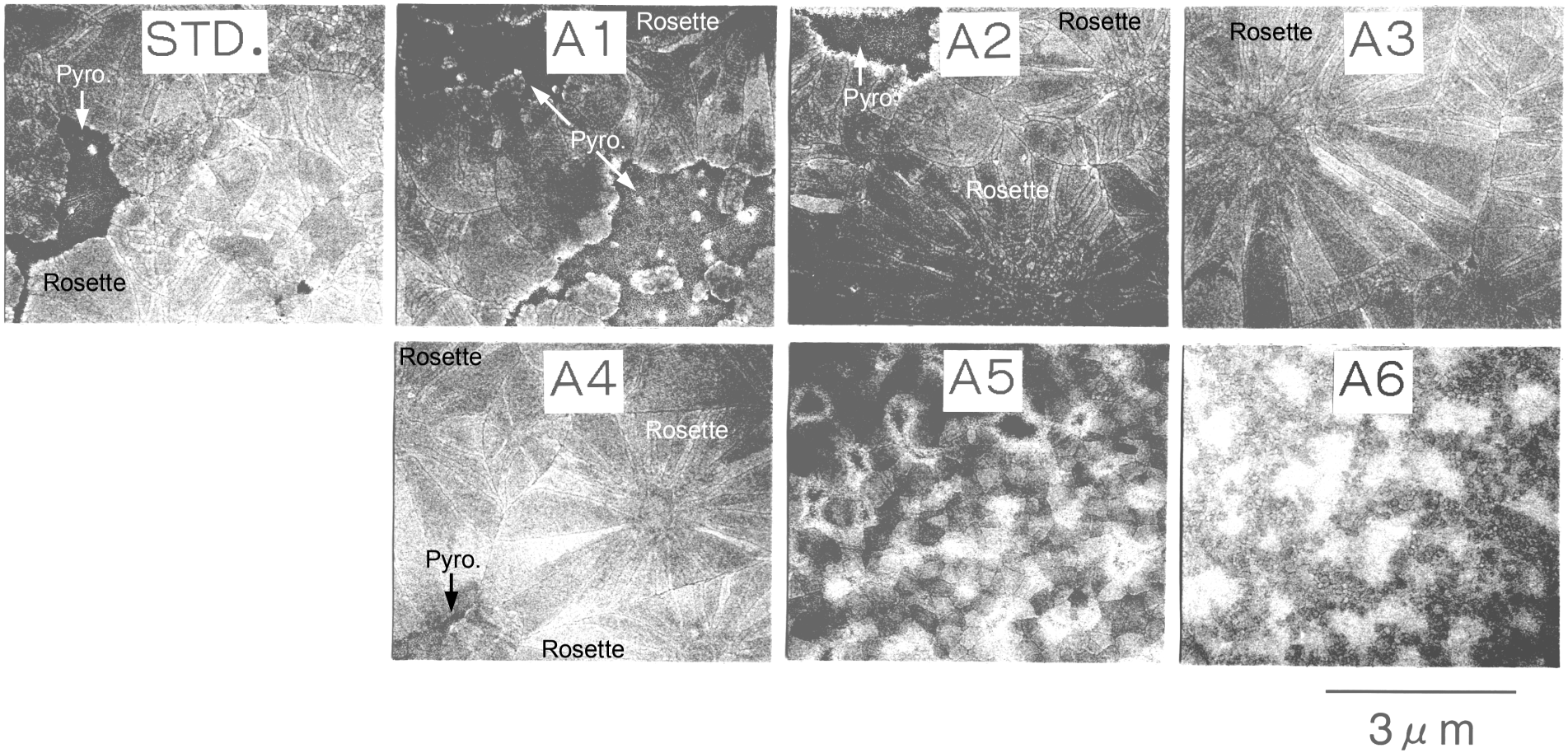


図2-3　種々のゾルゲル液から得られたPZT結晶化膜の表面組織（仮焼400℃）

化膜の結晶粒径はそれぞれ50~100 nm、~100 nm、100~150 nmである。高い仮焼温度(300～400℃)で作製したPZT-STD結晶化膜とPZT-A6結晶化膜を比較すると、組成がPZT(115/52/48)の場合でも、前節で述べたPZT(110/52/48)結晶化膜の表面組織観察結果(図2-3)と同様に、PZT-A6結晶化膜の方が結晶粒が微細であることが分かる。また、200~400℃の仮焼温度で作製したPZT-A6結晶化膜と、低い仮焼温度(200~250℃)で作製したPZT-STD結晶化膜の断面組織は全て柱状晶である。その例として、仮焼温度200℃で作製したPZT-A6結晶化膜の断面組織を図2-5に示す。

PZT(115/52/48)-A6及びSTDゾルゲル液を用い、200~400℃で仮焼して得られたPZT仮焼膜のXRDパターンを図2-6に示した。また、200~400℃の仮焼後に700℃で焼成して得られたPZT結晶化膜のXRDパターンを図2-7に示した。PZT仮焼膜のXRDパターン(図2-6)では、A6とSTDとの有意差は観察されなかった。そのXRDパターンには、ペロブスカイト相のピークはなく、約29°を中心としたブロードピークが存在し、仮焼温度の上昇とともにそのブロードピークの強度が増す傾向を示した。Brooksらは、350~450℃で仮焼して得られたPZT仮焼膜はアモルファス相からなり、その仮焼膜のXRDパターンは約29°を中心としたブロードピークを示すことを報告している[15)]。本研究の仮焼膜のXRDパターンは、Brooksらのそれと同様であることから、仮焼膜はアモルファス相であると推測される。また、文献[18,19)]で報告されているPt_xPbピークは、本研究のPZT仮焼膜のXRD調査では全く観察されなかった。このことから、PZT(111)膜のシード層に成りうると報告されているPt_xPb層は本研究では生成していないと考えられる。また、PZT仮焼膜の全XRDパターンに存在する約20°のピークは、PZT仮焼膜そのものではなく、$Pt/SiO_2/Si$基板からのピークであることを確認している。

一方、PZT結晶化膜のXRDパターン(図2-7)では、A6とSTDで明らかに異なる結果となる。PZT-A6結晶化膜は、全仮焼温度範囲においてペロブスカイト相の強い<111>ピークを示す。このことから、<111>配向のペロブスカイト粒が、結晶化時にPt(111)界面で核生成しエピタキシャル的に成長したと考えられる。低い仮焼温度(200~300℃)で作製したPZT-STD結晶化膜は、PZT-A6結晶化膜とほぼ同様の結果、すなわち<111>配向を示す。しかしながら、350~400℃で仮焼したPZT-STD結晶化膜は、ランダム配向を示す。これは、350~400℃で仮焼したPZT-STD結晶化膜はロゼッタ構造をしており、2.1で述べたようにロゼッタのラメラー(層

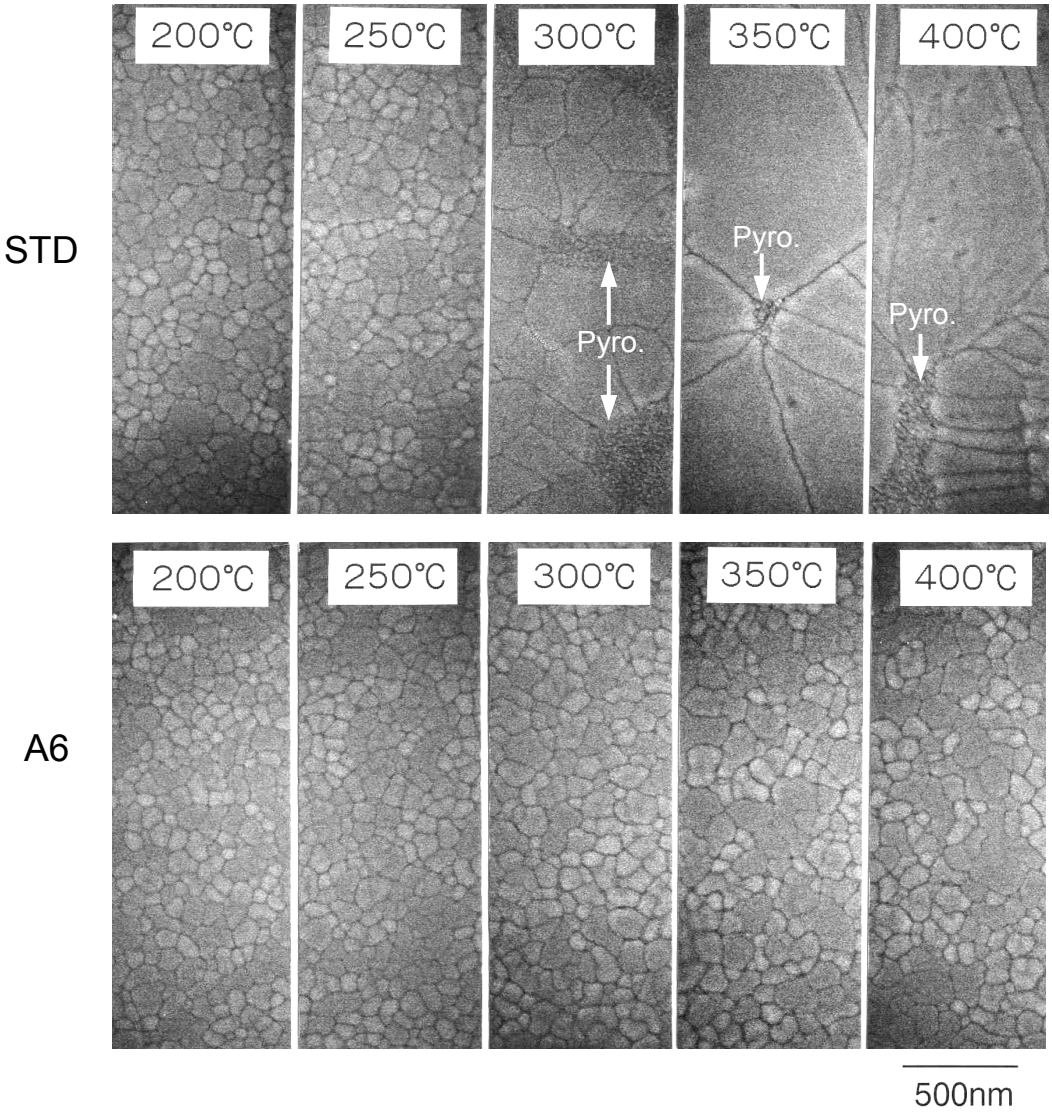


図2-4　PZT(115/52/48)-A6, STDによるPZT結晶化膜の表面組織の仮焼温度依存性（Pyro.: パイロクロア相）

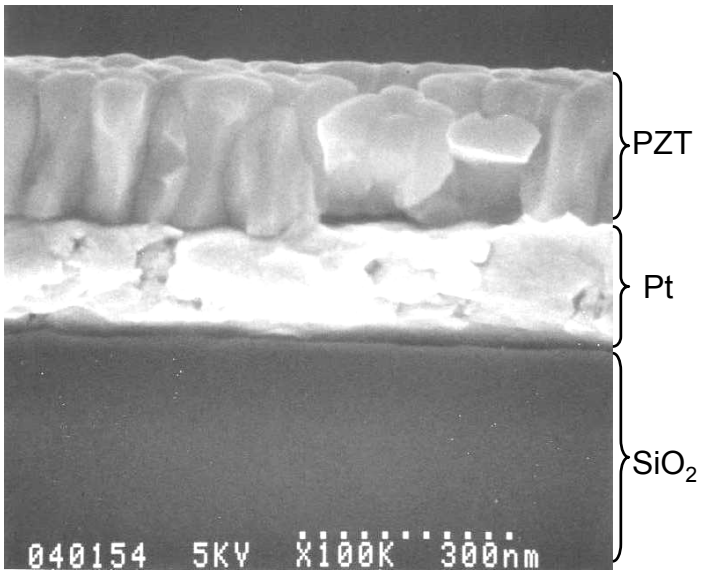
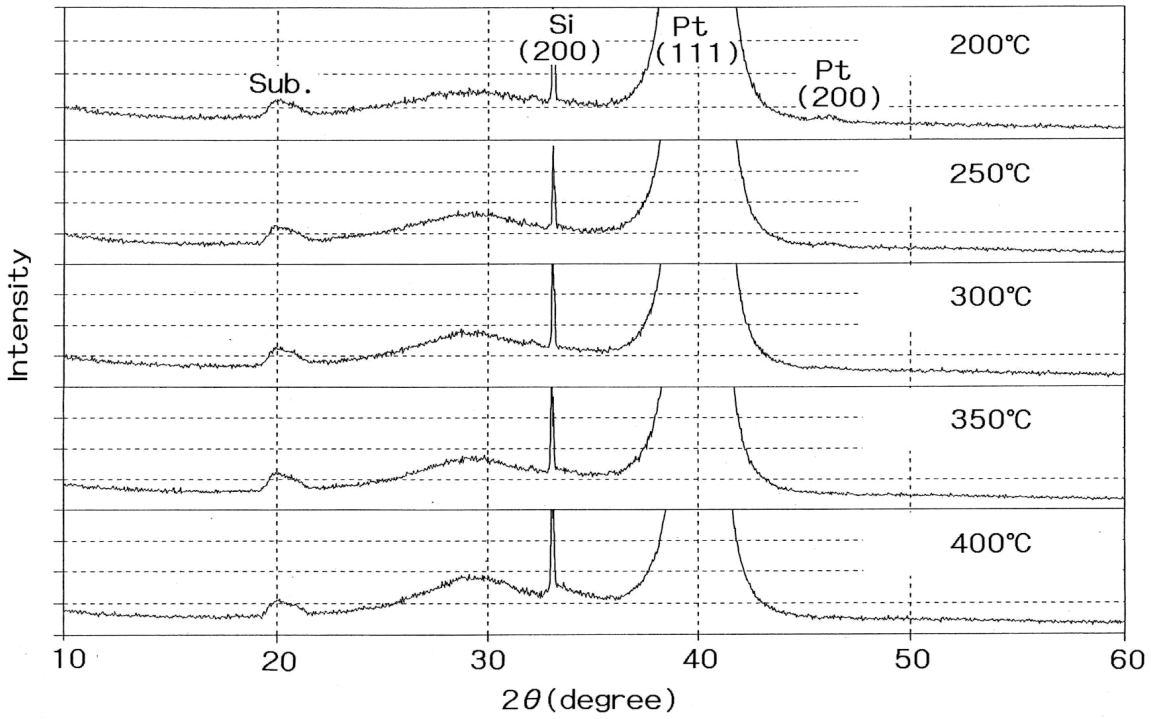
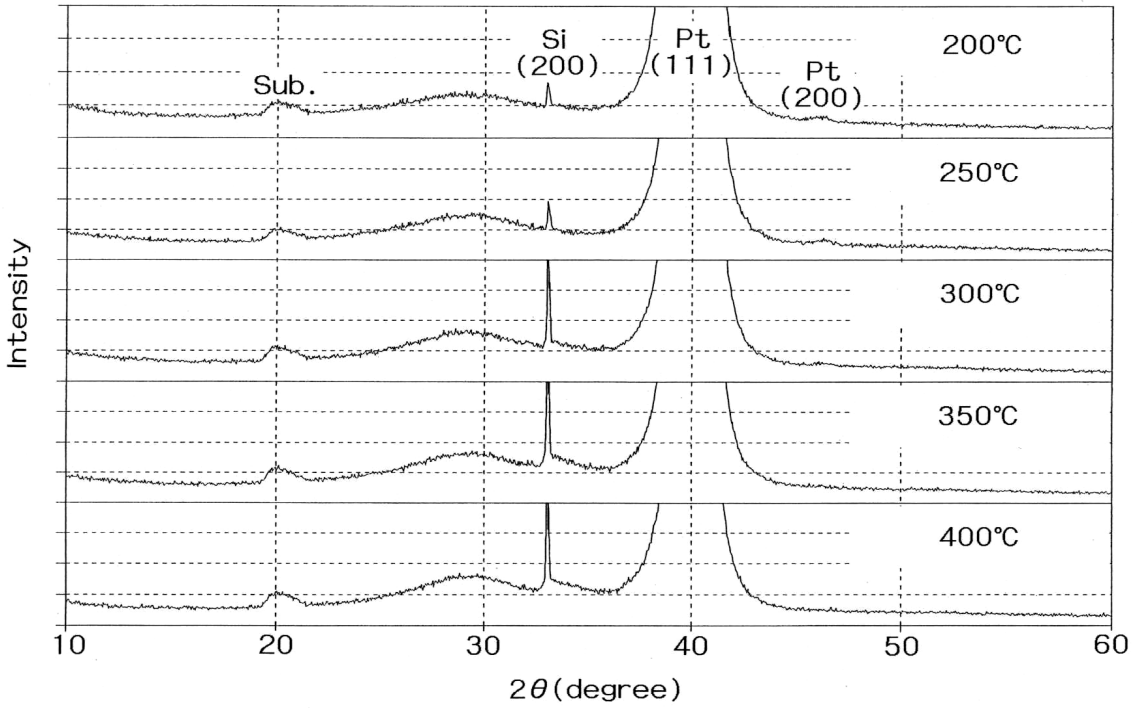


図2-5 PZT(115/52/48)-A6によるPZT結晶化膜の断面組織（仮焼200℃）

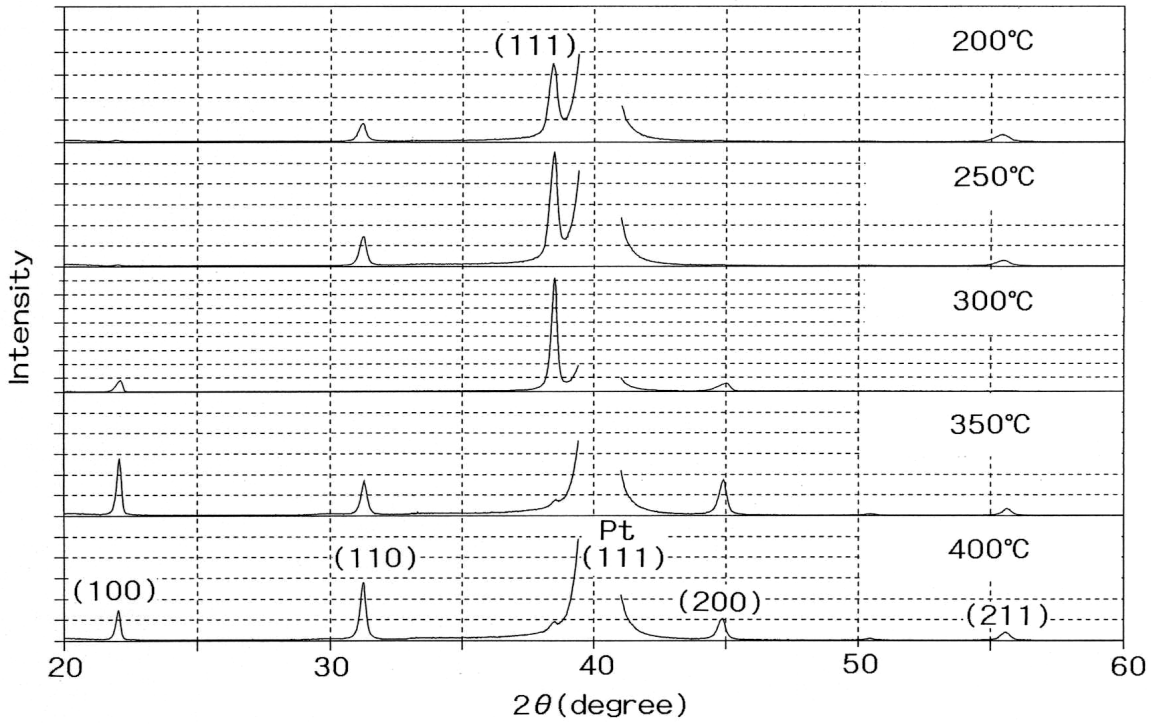


PZT-STD仮焼膜のXRDパターン

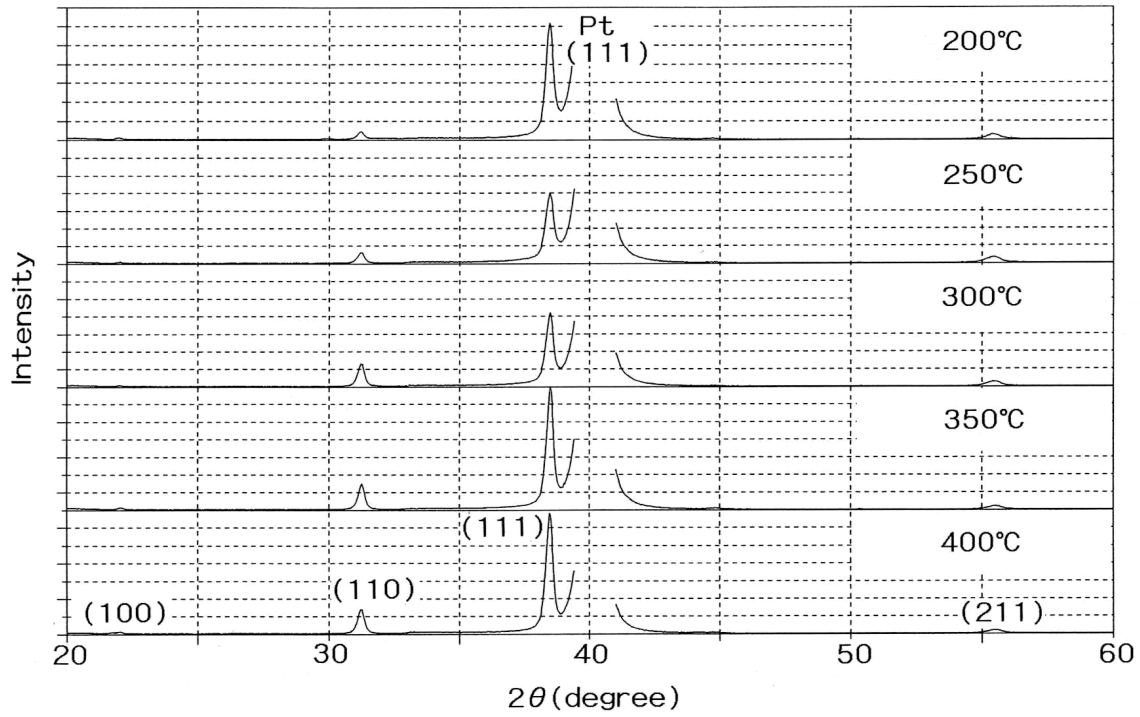


PZT-A6仮焼膜のXRDパターン

図2-6　PZT(115/52/48)-A6、STDによるPZT仮焼膜のXRDパターンの仮焼温度依存性



PZT-STD結晶化膜のXRDパターン



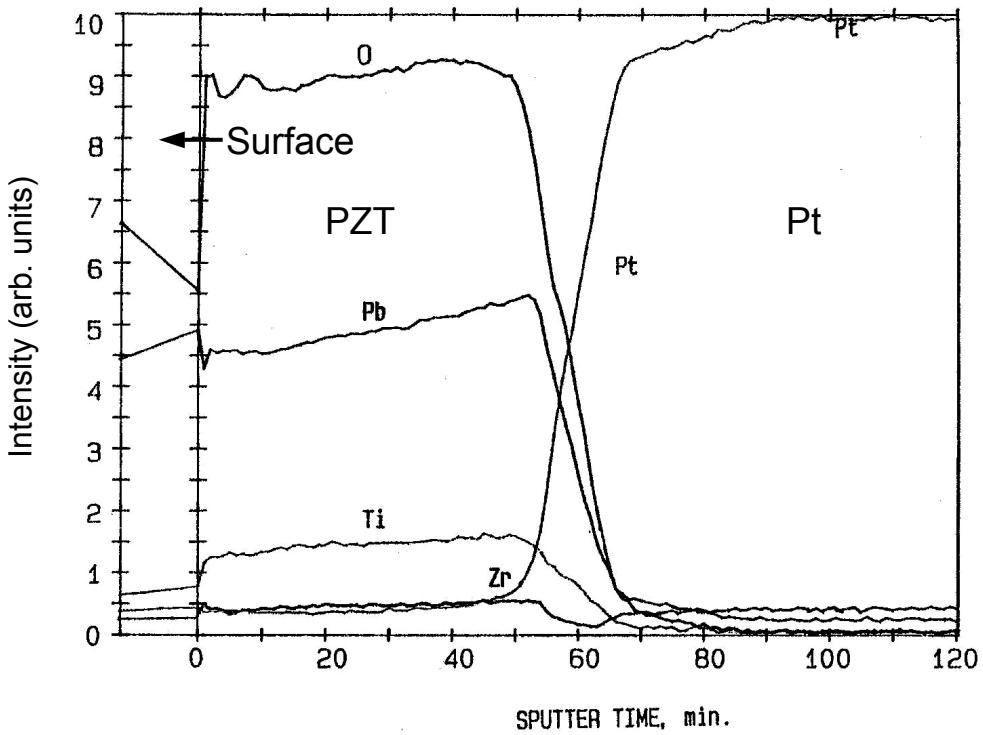
PZT-A6結晶化膜のXRDパターン

図2-7　PZT(115/52/48)-A6、STDによるPZT結晶化膜のXRDパターンの仮焼温度依存性

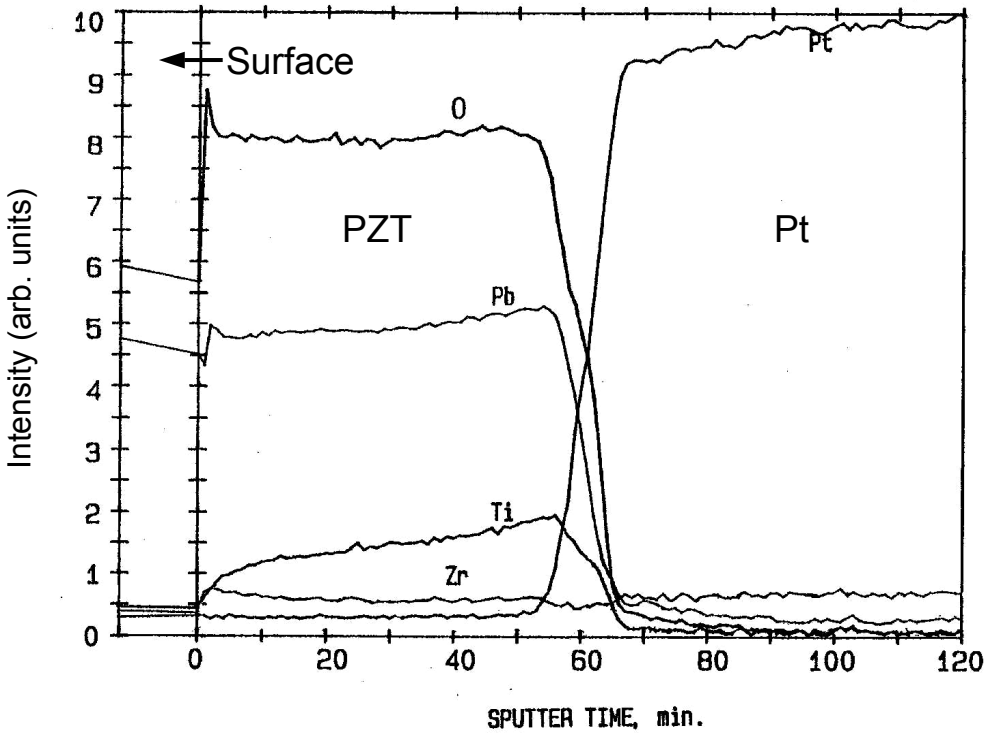
状)部がランダム配向であるためと考えられる。

図2-8に、PZT(115/52/48)ゾルゲル液を用い、仮焼温度400℃で作製したPZT-STD結晶化膜(ロゼッタ構造)とPZT-A6結晶化膜(微細で均一なペロブスカイト柱状晶からなる微細組織)のAESによる比較結果を示した。PZT-STD結晶化膜では、TiやZrはPZT膜の深さ方向に均一に分布しているが、Pb濃度はPZT/Pt界面からPZT表面に向かって減少する。2.1で述べたように、ナノオーダーの粒径を有するパイロクロア相は、ペロブスカイト相に比べ鉛欠損であることが報告されている。従って、Pb組成の深さ方向のAESプロファイルは、パイロクロア粒子が表面領域に多く存在することと一致する。一方、PZT-A6結晶化膜の場合、Pb濃度の深さ方向の減少はPZT-STD結晶化膜の場合に比べると緩やかである。また、Ti濃度はPZT/Pt界面からPZT表面に向かって減少し、Zr濃度はTi濃度と反対に増加する。

図2-9は、PZT(115/52/48)-A6、STDゾルゲル液を用い、種々の仮焼温度で作製したPZT結晶化膜のP-V曲線である。表2-2には、仮焼温度250及び400℃で作製したPZT結晶化膜のP-V曲線(図2-9の(a), (d), (e), (h))から求まる残留分極P_rと抗電界E_cを示した。図2-9及び表2-2から分かるように、PZT-A6結晶化膜の場合、P-V曲線の形状及びP_r値は仮焼温度に依存しない。このヒステリシス特性が仮焼温度に依存しないことは、前述の微細組織及び配向性の仮焼温度依存性の評価結果と一致する。一方、PZT-STD結晶化膜の場合、低い仮焼温(300℃以下)で作製したPZT結晶化膜のP_rは、高い仮焼温度(350℃以上)で作製したPZT結晶化膜のP_rより高い値を示した。これは、<111>配向のPZT結晶化膜のP_rが他の配向のPZT結晶化膜のP_rよりも高いことを考慮すると、高い仮焼温度で作製したPZT-STD結晶化膜より、低い仮焼温度で作製したPZT-STD結晶化膜の方が<111>配向度が高いからであると考えられる(図2-7参照)。また、図2-9及び表2-2から、仮焼温度が低い場合(300℃以下)は、PZT-A6結晶化膜とPZT-STD結晶化膜におけるP_r値の差は小さく、仮焼温度が高い場合(350℃以上)はPZT-A6結晶化膜の方が高いP_rを示すことが分かる。これも主に配向性が原因であると考えられる。すなわち、仮焼温度が低い場合はPZT-A6結晶化膜とPZT-STD結晶化膜の両方とも<111>配向であり、仮焼温度が高い場合は、PZT-A6結晶化膜のみ<111>配向しているためである。なお、仮焼温度が低い場合(250℃の場合)でも、表2-2に示すようにPZT-A6結晶化膜の方が、わずかに高いP_rを示したが、この原因は不明である。



PZT-STD結晶化膜のAESプロファイル



PZT-A6結晶化膜のAESプロファイル

図2-8　PZT(115/52/48)-STD、A6によるPZT結晶化膜のAESプロファイル
（仮焼400℃）

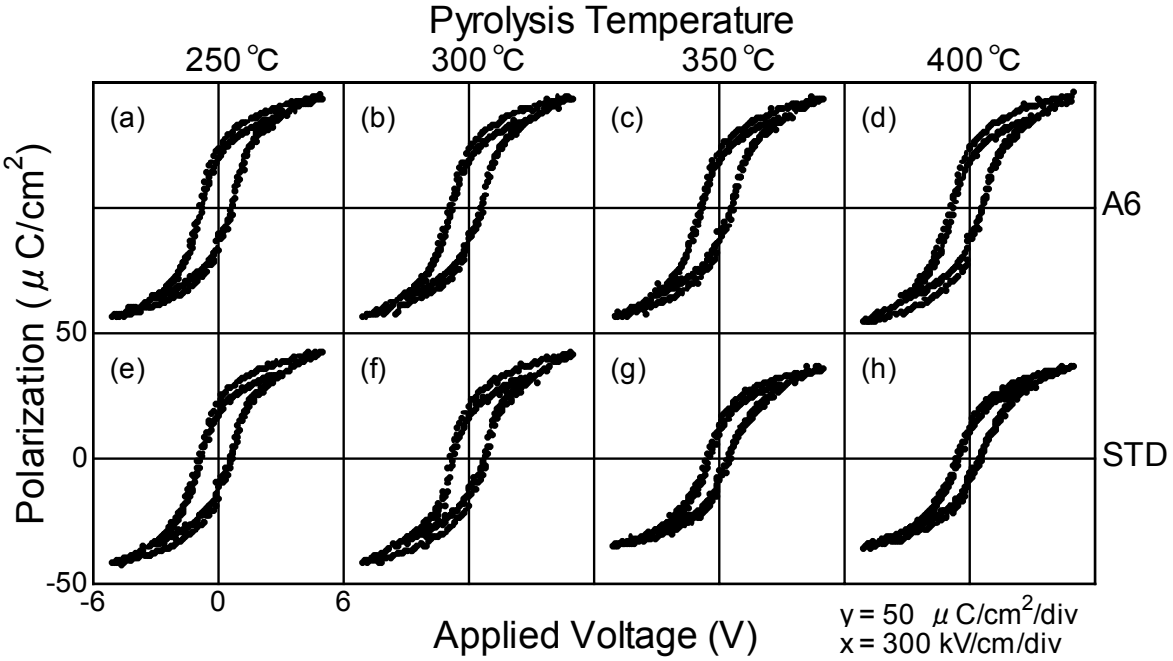


図2-9　PZT(115/52/48)-A6、STDによる種々の仮焼温度で作製したPZT結晶化膜のP-V曲線

(a): 250℃で仮焼したPZT-A6結晶化膜、(b): 300℃で仮焼したPZT-A6結晶化膜

(c): 350℃で仮焼したPZT-A6結晶化膜、(d): 400℃で仮焼したPZT-A6結晶化膜

(e): 250℃で仮焼したPZT-STD結晶化膜、(f): 300℃で仮焼したPZT-STD結晶化膜

(g): 350℃で仮焼したPZT-STD結晶化膜、(h): 400℃で仮焼したPZT-STD結晶化膜

表 2-2　PZT(115/52/48)-A6、STDによるPZT結晶化膜のP_r及びE_c

solution	Pyrolysis Temperature	P_r(μC/cm^2) at 150 kV/cm	E_c(kV/cm) (at 3 V)	P_r(μC/cm^2) at 250 kV/cm	E_c(kV/cm) (at 5 V)
A6	250°C	18	36	21	41
STD		15	35	19	41
A6	400°C	17	35	22	41
STD		10	25	12	30

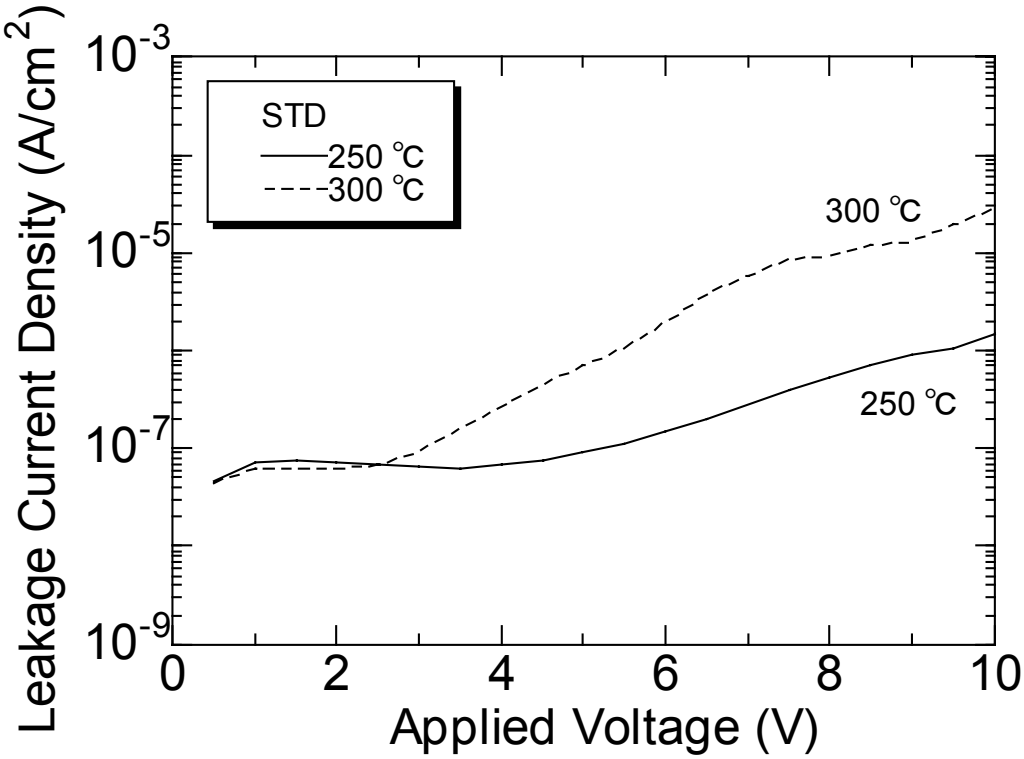
図2-10に、PZT(115/52/48)-A6、STDゾルゲル液を用い、250℃と300℃の仮焼温度で作製したPZT結晶化膜のリーク特性を示す。仮焼温度が300℃の場合、PZT-A6結晶化膜のリーク電流密度はPZT-STD結晶化膜のそれと比べて低く、仮焼温度が250℃の場合はPZT-A6結晶化膜とPZT-STD結晶化膜の両方とも同等に低いことが分かる。またPZT-A6結晶化膜は、リーク電流密度が仮焼温度に依存せず良好な結果を示している。これまでに、リーク電流密度と微細組織の関係に関する研究がいくつかなされている[17,20,21]。それによると、ペロブスカイト単相の微細な結晶粒からなるPZT結晶化膜は、粗大なペロブスカイト粒とパイロクロア相が混在するPZT結晶化膜よりも、低いリーク電流密度を有する。本研究のリーク電流密度(図2-10)と微細組織(図2-4)の関係も、これらの報告と一致している。また報告によると、リーク電流密度が微細組織に依存する理由は、以下の様に考えられている[20,21]。すなわち、パイロクロア相と粗大なペロブスカイト粒からなるPZT結晶化膜は、凹凸のある表面形態を有し、パイロクロア相のある領域は、ペロブスカイト相のある領域に比べ窪んでいる(膜が薄い)。従って、PZT結晶化膜に電圧を印加した場合、パイロクロア相と粗大なペロブスカイト粒からなるPZT結晶化膜は、微細なペロブスカイト単相からなるPZT結晶化膜よりも印加される電界が高くなり、その結果、リーク電流密度も高くなると考えられる。

以上の結果より、微細組織改良型ゾルゲル液(A6)によるPZT結晶化膜は、仮焼温度に依存せずに、<111>配向した微細で均一なペロブスカイト柱状晶からなる単相膜を作製でき、良好な電気特性(高いP_rと低いリーク電流密度)を有することが分かった。PZT-STD結晶化膜では、仮焼温度が低い場合はPZT-A6結晶化膜と同様なPZT結晶化膜を作製できるが、仮焼温度が高くなるとともに、ランダム配向化、ペロブスカイト相の粒径の増大、パイロクロア相の発生という傾向を示すことが分かった。

2.4 考察

2.4.1 新規ゾルゲル液によるPZT膜の結晶化のメカニズム

2.3.2の実験結果をもとに、新規ゾルゲル液A6を用いた場合のペロブスカイト相の核生成と結晶成長を考察し、そのモデル(図2-11)を構築した。



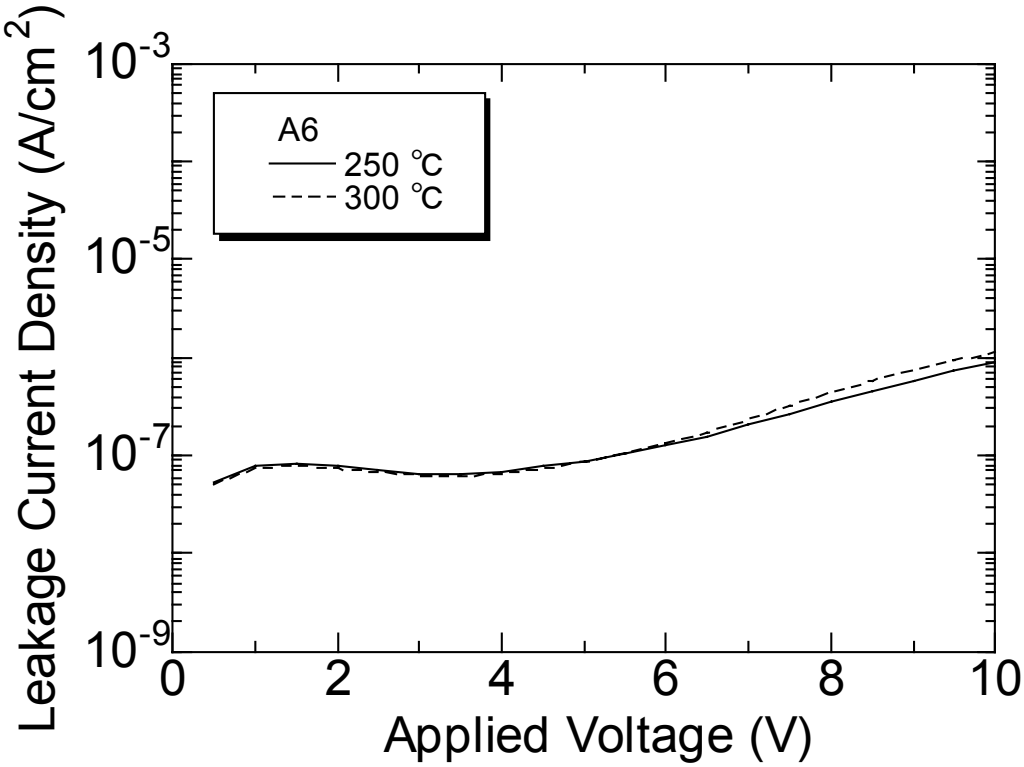


図2-10　PZT(115/52/48)-A6、STDによるPZT結晶化膜のリーク特性
（仮焼: 250℃、300℃）

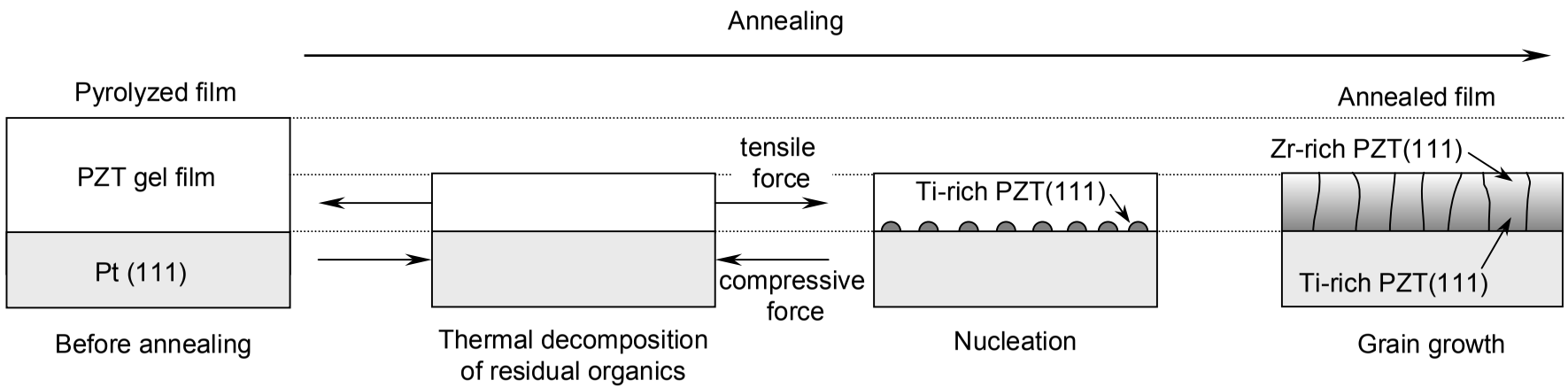


図2-11　微細組織改良型ゾルゲル液A6によるPZT膜の核生成と結晶成長の模式図

最初に、ペロブスカイト相の核生成(結晶核、核生成密度、結晶核の結晶方位、メカニズム)について考察を行う。

まず、結晶核について述べる。図2-8の結果から、核生成時には、ゾルゲル液のPZT組成よりもTiリッチなPZT核が、Pt(111)電極上に生成することが分かる。TiリッチなPZT膜の結晶化開始温度は、ZrリッチなPZT膜のそれより低いことが報告されているが[22,23]、この組成による結晶化開始温度の違いが、核生成するPZTがTiリッチになる理由の一つとして挙げられる。すなわち、TiリッチなPZTは低温で結晶化し易いため、TiリッチなPZTの結晶核がまずPt(111)界面で生成したと考えられる。

つぎに、核生成密度について考察を行う。ゾルゲル法によるPZT膜作製における核生成密度は、PZT/Pt界面での応力と関わりがあると推測される。焼成中にPZTゲル膜の体積は、減少する。この体積減少は、PZTゲル膜中の残留有機物の熱分解によりもたらされる。ここで、PZTゲル膜は基板に拘束されているため、面内方向には収縮できない。そのため、焼成中にPZTゲル膜には面内方向に引っ張り力が働き、逆にPt(111)電極には面内方向に圧縮力が働く。その結果発生するPZT/Pt界面での応力差が大きいほど、PZT/Pt界面での核生成密度が高くなると考えられる。この推測は、ゾルゲル法によるPZT薄膜作製における以下の多くの事例により支持される。

(a) 一般に、PZT薄膜の膜厚の増加とともに、核生成密度が高くなることが知られている[21]。力学的な見地から観ると、PZT膜を厚くするとともに、焼成時にPZT膜に働く引っ張り力ならびにPt電極に働く圧縮力が大きくなる(図2-12)。その結果、焼成時のPZT/Pt界面での応力差が大きくなっていると考えられる。

(b) 2.3.2で述べたように、仮焼温度が低いほど、焼成時の核生成密度が高くなる。同様な報告は過去にもなされている[15]。仮焼温度が低くなるほど、焼成時のPZT膜の収縮率が高くなり、焼成時の収縮は固体状態での収縮であるため(すなわち仮焼膜ならびに結晶化膜はいずれも固体であるため)、焼成時にPZT膜に働く引っ張り力が大きくなる(図2-13)。そのため、焼成時にPt電極に働く圧縮力も大きくなる。その結果、焼成時のPZT/Pt界面での応力差は大きくなっていると考えられる。

(c) PZT結晶化膜を、核生成密度が高い条件で$Pt/SiO_2/Si$基板上に作製する場合(A6を用

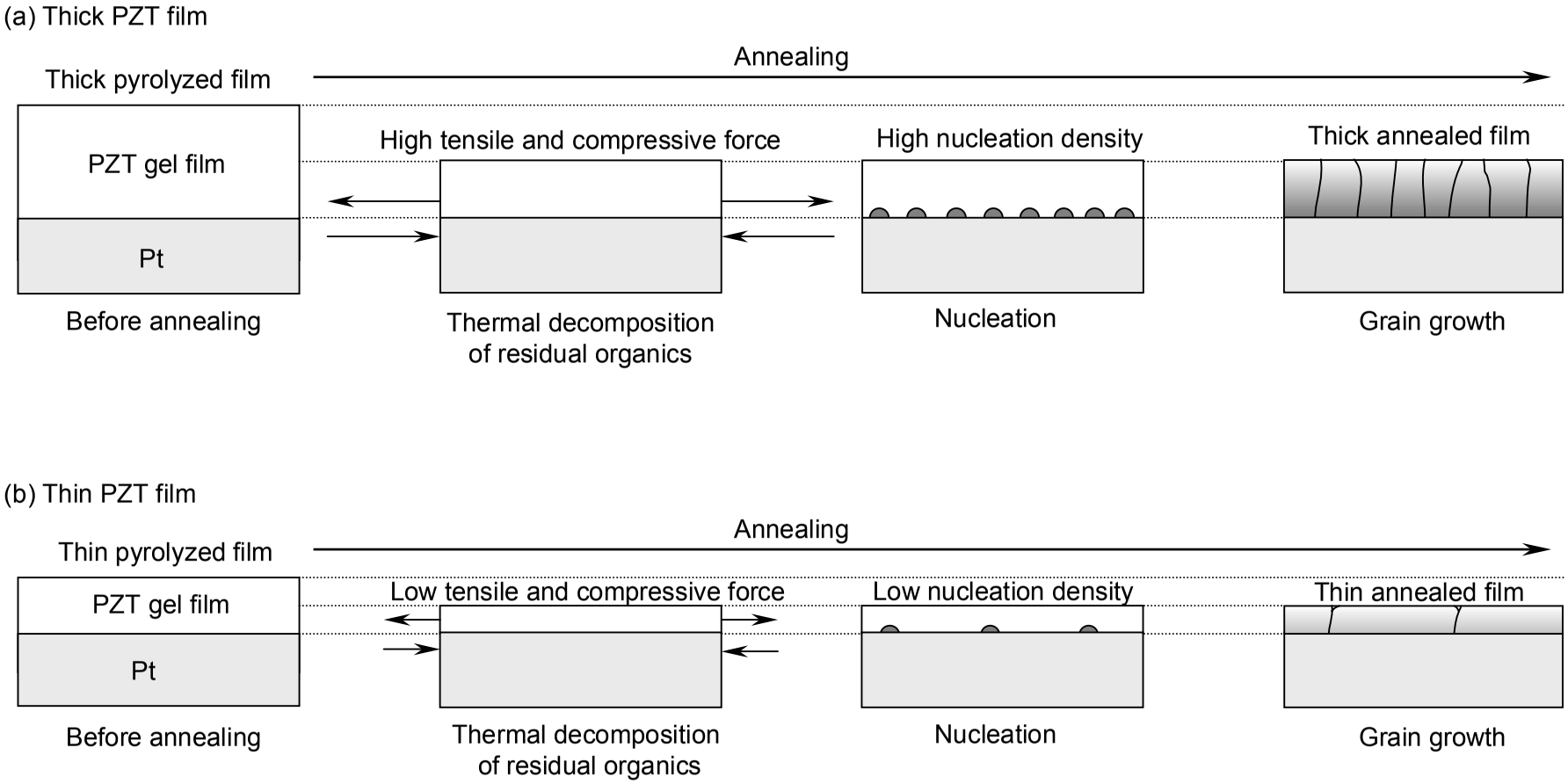


図2-12 PZT膜が厚い場合と薄い場合の核生成密度の比較

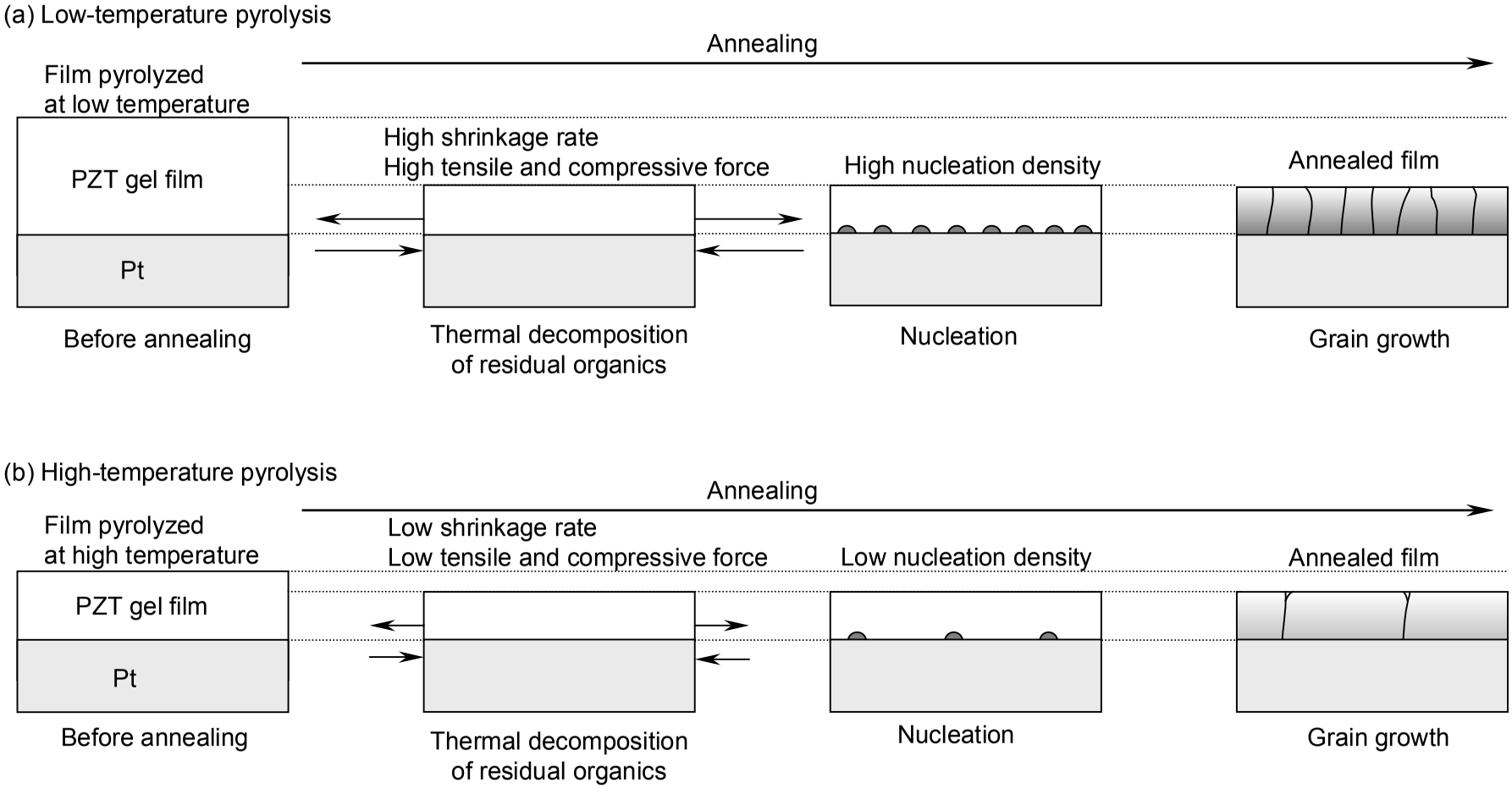


図2-13　仮焼温度が低い場合と高い場合の核生成密度の比較

いた場合、PZT膜が厚い場合、仮焼温度を下げた場合、さらにこれらを複合した場合など)、PZTゲル膜の剥離が焼成中に生じることがある(図2-14)。この剥離は、PZT/Pt/SiO_2/Si構造の密着性が最も低いPt/SiO_2界面で生じる。反対に、PZT結晶化膜を核生成密度が低い条件でPt/SiO_2/Si基板上に作製する場合(STDを用いた場合、PZT膜が薄い場合、仮焼温度を上げた場合、さらにこれらを複合した場合など)、上述した剥離は生じにくい。力学的な見地から観ると、焼成時に上述した剥離が発生することは、PZT膜に働く引っ張り力が大きい(すなわちPZT/Pt界面での応力差が大きい)ことを示唆している。

これら(a)～(c)の事例より、A6がSTDより核生成密度が高い原因は、A6の方がSTDより焼成時のPZT/Pt界面での応力差が大きい、すなわちA6がSTDよりも高い引っ張り応力をPZT膜に与えるためであると考えられる。

次に、PZT結晶核の結晶方位ならびに核生成密度の応力依存性のメカニズムについて考察する。2.3.2の結果より、A6ゾルゲル液を用いた場合、PZT核のほとんどが、Pt(111)上にエピタキシャル的に核生成することが分かる。その理由について以下に述べる。TiリッチなPZT核が生成する際に<111>配向する理由として、(1)TiリッチなPZT核とPtとの格子定数のミスマッチが小さいためエピタキシャル成長が可能であること(Pt、$PbTiO_3$、$Pb(Zr_{0.52}Ti_{0.48})O_3$のバルク材料の格子定数はそれぞれ、3.923 Å、3.899 Å(a軸)と4.153 Å(c軸)、4.036 Å(a軸)と4.146 Å(c軸)であり[24)]、$PbTiO_3$とPt間の格子定数のミスマッチは-0.6%(a軸)と5.5%(c軸)、$Pb(Zr_{0.52}Ti_{0.48})O_3$とPt間の格子定数のミスマッチは2.8%(a軸)と5.4%(c軸)である)、(2)PZTの単位格子はPtのそれより大きいため(Pt、$PbTiO_3$、$Pb(Zr_{0.52}Ti_{0.48})O_3$の単位格子の体積はそれぞれ、60.37 $Å^3$、63.13 $Å^3$、67.54 $Å^3$であり、$PbTiO_3$と$Pb(Zr_{0.52}Ti_{0.48})O_3$の単位格子はPtのそれより大きい)、PZT核が<111>配向することによりPt(111)の圧縮応力が緩和されることなどが挙げられる。また、PZT/Pt界面での応力差が大きいほど、上記(1)と(2)の理由により、PZT/Pt界面での<111>配向の核生成のエネルギーが低下するため、<111>配向の結晶核が生成し易くなり、<111>配向の核生成密度が増加すると考えられる。

上述した核生成のメカニズムならびに図2-8の結果から、A6を用いた場合のペロブスカイト相の結晶成長は以下のように考えられる。結晶成長段階では、PZT(111)がTi濃度を減少、Zr濃度を増加させながら表面方向に向かって成長する。最終的に得られたPZT結晶化膜は、

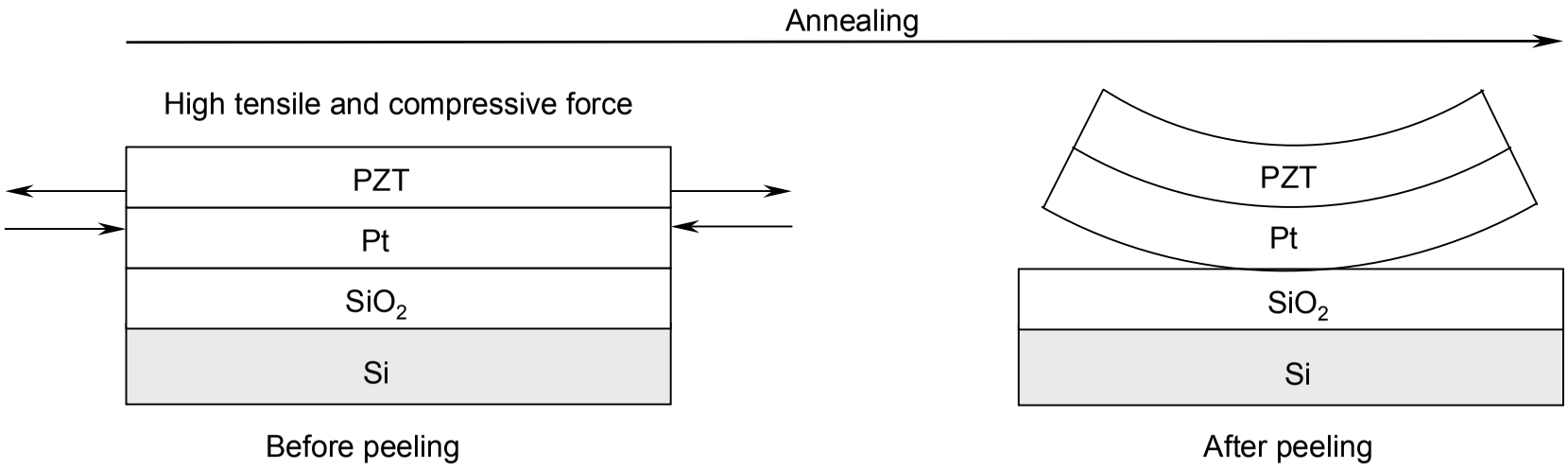


図2−14　PZT膜の焼成時に生じるPt/SiO_2界面での剥離の模式図

<111>配向した微細な柱状晶からなるペロブスカイト単相膜となり、Ti濃度がPZT/Pt界面からPZT表面に向かって減少し、Zr濃度はTi濃度と反対に増加する。また、低い仮焼温度で作製したPZT-STD膜も、これと同じメカニズムで結晶化すると考えられる。核生成のメカニズムについての考察及び図2-8の結果から導いたこの結晶成長のモデルは、Amanumaら[25)]及びImpeyら[26)]の結晶成長モデルと一致している。

2.4.2 ゾルゲル液による核生成密度の差異の発生原因

上述したように、ゾルゲル液による核生成密度の差異は、ゾルゲル液によりゲル膜内に引っ張り応力の差異が生じるためと考えられる。すなわち、A5やA6がSTDより核生成密度が高い原因は、A5やA6がSTDよりも高い引っ張り応力をPZT膜に与えるからであると考えられる。

そこで、ゾルゲル液によりPZTゲル膜内の引っ張り応力に差異が発生するメカニズムについて考察する。ゾルゲル液によるPZTゲル膜内の引っ張り応力の差異は、液中の錯体構造の違いに起因していると考えられ、以下の2つが挙げられる。

(a) ゲル膜の構造緩和

A5やA6はSTDよりも調合時に加水分解を進行させているため、以下の式において、A5やA6のxはSTDのxよりも高い値を有する(実際には、複合アルコキシドの生成、アルコキシル基の置換、アセチルアセトンによるキレート化も起きており、より複雑な現象となっている)。

$$M(OR)_n + xH_2O \rightarrow M(OH)_x(OR)_{n-x} + xROH \qquad (2.1)$$

一般にxが低い場合、OH基が少ないため重合反応は抑制される。幸塚は、昇温過程においてゲル膜中に引っ張り応力が発生するが、ゾルゲル液の加水分解の程度が低い場合(すなわち$M(OH)_x(OR)_{n-x}$のxが低い場合)、昇温過程で重合反応が抑制され、3次元的なメタロキサン結合(M-O-M結合)が十分に発達しないため(すなわち固体ネットワークが強固でないため)、ゲル膜の構造緩和が起こり、その結果引っ張り応力が低下することを報告している[27)]。すなわち、STDは加水分解の程度が低いため、仮焼または焼成時の昇温過程において、発生する引っ張り応力を、ゲル膜の構造緩和により低減していると考えられる。一方、A5

やA6は加水分解が進行しているため、熱処理の際に、重合により3次元的なメタロキサン結合が十分に発達し、ゲル膜の構造緩和が抑制され、引っ張り応力が高くなると考えられる。

(b) 金属アルコキシドの複合化、アルコキシル基の置換、キレート化の進行

A6調合時の加熱還流時間の延長により、加水分解の進行の他に、アルコキシドの複合化、アルコキシル基の置換、アセチルアセトンによるキレート化も進行すると考えられる。これらの反応(金属アルコキシドの複合化、アルコキシル基の置換、キレート化)の進行により、錯体構造が変化して、熱分解や結晶化でA6とSTDで差異が生じ、PZTゲル膜の応力分布に差異が生じる可能性もある。すなわち、焼成時のゲル膜の熱分解による体積減少において、A6の体積減少がSTDのそれより大きい場合、PZT-A6ゲル膜の方が引っ張り応力は高くなる可能性がある。

以上、(a)と(b)の2つを挙げたが、ゾルゲル液により引っ張り応力に差異が発生する機構に関しては、未解明な部分が多く、今後の研究課題の一つである。

2.5 まとめ

1. 新規ゾルゲル液による微細組織の改善

PZTゾルゲル液作製時の加水分解条件を調節することにより、Pt電極上のPZT結晶化膜の微細組織を制御できることを見出した。その条件を最適化し、微細組織を大幅に改善することができる新規ゾルゲル液(A6)を提案した。このゾルゲル液により、<111>配向した微細で均一なペロブスカイト柱状晶からなる単相膜を容易に作製できる。

2. 微細構造及び電気特性の仮焼温度依存性

新規ゾルゲル液A6によるPZT結晶化膜(膜厚200 nm)は、仮焼温度(温度域:200～400℃)に依存せず良好な微細組織を有し、高い残留分極と低いリーク電流密度を有する優れた電気特性を示すことが分かった。一方、従来液STDによるPZT結晶化膜(膜厚200 nm)では、仮焼温度が高くなるとともに、ランダム配向化、ペロブスカイト相の粒径の増大、パイロクロア相の発生を示し、誘電特性が悪化した。

3. ゾルゲル液A6によるペロブスカイト相の結晶化のメカニズム

ゾルゲル液A6によるペロブスカイト相の結晶化(核生成及び結晶成長)のメカニズムを以下のように提唱した。ゾルゲル液のPZT組成よりもTiリッチなPZT核が、Pt(111)電極上にエピタキシャル的に生成する。この核生成密度は、焼成時のPZT/Pt界面での応力差が大きいほど高くなる。結晶成長段階では、PZT(111)がTi濃度を減少、Zr濃度を増加させながら表面方向に向かって成長する。

参考文献

1) O. Auciello, J. F. Scott and R. Ramesh: Phys. Today **51** (1998) 22-27.

2) 川合知二編著:“消えないICメモリFRAMの全て”工業調査会 (1996) 7-16.

3) “月刊セミコンダクターワールド”プレスジャーナル 1999年8月号 59-77.

4) Y. J. Song, N. W. Jang, D. J. Jung, H. H. Kim, H. J. Joo, S. Y. Lee, K. M. Lee, S. H. Joo, S. O. Park and Kinam Kim: Jpn. J. Appl. Phys. **41** (2002) 2635-2638.

5) International Technology Roadmap for Semiconductors, “Front End Processes.” (2001) 39-43.

6) K. Maki, N. Soyama, S. Mori, K. Kageyama, M. Matsuura and K. Ogi: Proc. 9th US-Japan Seminar on Dielectric and Piezoelectric Ceramics (1999) 203-206.

7) 中村孝:“フローティングゲート構造を有する強誘電体メモリに関する研究”(1998) 55.

8) S. A. Myers and L. N. Chapin: Mater. Res. Soc. Symp. Proc. **200** (1990) 231-236.

9) A. H. Carim, B. A. Tuttle, D. H. Doughty and S. L. Martinez: J. Am. Ceram. Soc. **74** (1991) 1455-1458.

10) 谷俊彦: 豊田中央研究所R&Dレビュー **29** (1994.12) 1-12

11) B. A. Tuttle, T. J. Headley, B. C. Bunker, R. W. Schwartz, T. J. Zender, C. L. Hernandez, D. C. Good now, R. J. Tissot, J. Michael and A. H. Carim: J. Mater. Res. **7** (1992) 1876-1882.

12) I. M. Reaney, K. Brooks, R. Klissurska, C. Pawlaczyk and N. Setter: J. Am. Ceram. Soc. **77** (1994) 1209-1216.

13) T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa, K. Ogi, K. Sameshima, K. Hoshiba, Y. Nakao and A. Kamisawa: Jpn. J. Appl. Phys. **33** (1994) 5196-5200.

14) B. A. Tuttle, R. W. Schwartz, D. H. Doughty, J. A. Voigt and A. H. Garim: Mater. Res. Soc. Symp. Proc. **200** (1990) 159-165.

15) K. G. Brooks, I. M. Reaney, R. Klissurska, Y. Huang. L. Bursill and N. Setter: J. Mater. Res. **9** (1994) 2540-2553.

16) T. Tani, Z. Xu and D. A. Payne: Mater. Res. Soc. Symp. Proc. **310** (1993) 269-274.

17) H. Doi, T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa and K. Ogi: Jpn. J. Appl. Phys. **33** (1994) 5159-5166.

18) S. Y. Chen and I. W. Chen: J. Am. Ceram. Soc. **77** (1994) 2332-2336.

19) S. Y. Chen and I. W. Chen: J. Am. Ceram. Soc. **77** (1994) 2337-2344.

20) M. Fujiki, J. S. Cross, M. Tsukada, S. Otani, Y. Kotaka, Y. Goto, K. Matsuura and H. Ashida: Integr. Ferroelectr. **26** (1999) 269-275.

21) J. S. Cross, M. Fujiki, M. Tsukada, Y. Kotaka, Y. Goto: J. Mater. Res. **14** (1999) 4366-4371.

22) K. D. Budd, S. K. Dey and D. A. Payne: Br. Ceram. Proc. **36** (1985) 107-121.

23) L. N. Chapin and S. A. Myers: Mat. Res. Soc. Symp. Proc. **200** (1990) 153-158.

24) JCPDS card 4-802, 6-452, 33-784.

25) K. Amanuma, T. Hase and Y. Miyasaka: Appl. Phys. Lett. **65** (1994) 3140-3142.

26) S. A. Impey, Z Huang, A. Patel, R. Beanland, N. M. Shorrocks, R. Watton, R. W. Whatmore: J. Appl. Phys. **83** (1998) 2202-2208.

27) 幸塚広光: セラミックス **37** (2002) 143-147.

第3章 FeRAM用PZT強誘電体膜の薄膜化

3.1 はじめに

第2章では、大容量化(高集積化)に向けて、課題となっていたPZT強誘電体薄膜(厚さ200 nmに固定)の微細組織の改善について述べた。前出のITRS(表2-1)によると、2005~2006年にFeRAMの駆動電圧は1.5 Vまで低減される予定である。FeRAMの駆動電圧を1.5 Vに低減するためには、1.5 V未満で良好なヒステリシス特性を示す強誘電体薄膜が必要となる。駆動電圧を低減するためには強誘電体薄膜の膜厚低減が不可欠である。しかしながら、従来のゾルゲル法により作製したPZT薄膜は、膜厚を低減すると、ペロブスカイト粒のサイズが増大し、ナノオーダーの粒径を有する他相が発生し、良好な微細組織を得られなくなり、その結果電気特性の劣化が生じることが報告されている[1)]。

そこで本研究では、1.5 V未満で良好な電気特性を有するPZT強誘電体薄膜を作製するために、高い核生成密度を発生することが可能な微細組織改良型ゾルゲル液A6を用いて、PZT強誘電体膜を薄膜化し(その際にPZT薄膜の組成を最適化し)、強誘電体キャパシターの駆動電圧の低減を検討した[2-4)]。

3.2 実験方法

微細組織改良型ゾルゲル液A6と従来のゾルゲル液STDを用いた。そのPZTゾルゲル液の濃度は10 wt%である。成膜基板としては、第2章と同様にPt(200 nm)/SiO_2(500 nm)/Si基板を採用した。この基板は、熱酸化したSiウェーハ[SiO_2(500 nm)/Si]上に、dcマグネトロンスパッタにより<111>配向した膜厚200 nmのPt電極を成膜し、作製した。

ゾルゲル法によるPZTの成膜プロセスを図3-1に示した。膜厚120 nmのPZT薄膜を得る場合の仮焼温度と成膜回数は250℃で3回、膜厚100 nm以下(90, 79, 61 nm)のPZT極薄膜を作製する場合の仮焼温度と成膜回数は200℃で2回とした。膜厚100 nm以下(90, 79, 61 nm)のPZT極薄膜の膜厚調整は、スピンコーターのスピン回転数により調節した。第2章で述べたように仮焼温度が低いほど高い核生成密度が得られるため、予察を行い、良好な微細組

織が得られる仮焼温度を調査し決定した。ここで仮焼は、ゾルゲル液が塗布された基板を温度が一定になった状態のHP上に置いて行った。

PZT薄膜の評価として、FE-SEMによる微細組織観察、CuKα_1(波長1.54056 Å)を線源としたθ-2θ XRDによる結晶配向性と結晶構造評価を行った。PZT薄膜の膜厚はFE-SEMまたはエリプソメトリーにより測定した。電気特性評価のため、PZT薄膜上にPt(200 nm)上部電極(サイズ:6.5×10^{-4} cm^2)をdcマグネトロンスパッタにより成膜した。その際に生じるスパッタリングによるPZTの損傷を除去するため、RTA(Rapid Thermal Annealing)を行った(700℃/1 min/O_2)。強誘電特性は、RT66Aを用いて調べた。リーク電流は、Keithley 236を用いて測定した(遅延時間0.1 s)。

3.3 結果

3.3.1 PZT膜の薄膜化に対する新規ゾルゲル液の効果

PZT(115/52/48)-A6とSTDゾルゲル液から得られたPZT結晶化膜(膜厚120 nm)の微細組織を図3-2に示す。PZT-STD膜は、ペロブスカイト相とナノオーダーの粒径を有する他相の2相からなる凹凸のある表面形態を有し、そのペロブスカイト相の粒サイズは大きく不均一である。また、他相が存在する領域は、ペロブスカイト相の領域に比べ窪んでいる(すなわち膜が薄い)。ナノオーダーの粒径を有する他相は、それを電子回折によりパイロクロア相と同定した報告の表面組織[5)]と同様であることから、パイロクロア相と推測される。この様な粗い表面形状は2.3.2ならびに3.1で述べたように電気特性が劣化し、特にリーク電流密度の増大は避けられない。一方、PZT-A6膜の場合は、均一で微細なペロブスカイト粒からなる単相膜である。この様に、ゾルゲル液A6を用いて作製したPZT膜は120 nmに薄膜化した場合でも、良好な微細組織を有することが判明した。

3.3.2 新規ゾルゲル液によるPZT膜の薄膜化

3.3.2.1 PZT薄膜(膜厚120 nm)の微細組織及び電気特性のZr/Ti比依存性

図3-3に、PZT(115/X/100-X) (20≦X≦70)-A6ゾルゲル液で作製した、種々のZr/Ti比から

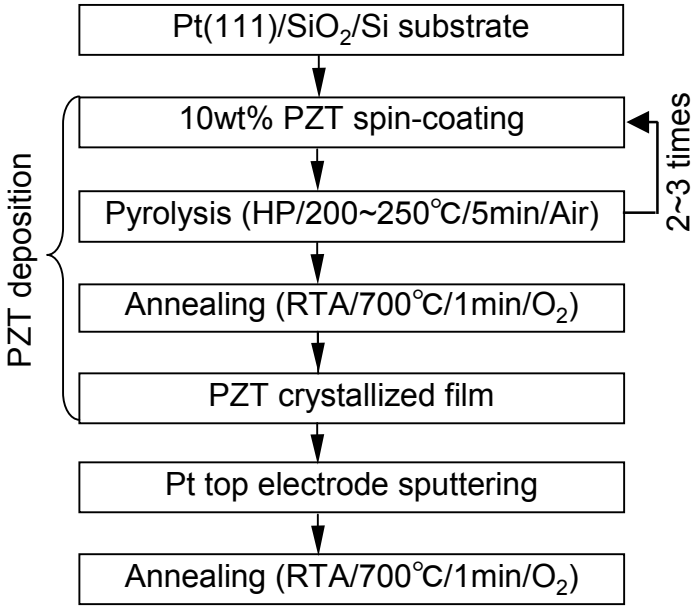


図3-1　PZT薄膜(膜厚120 nm以下)の作製フロー

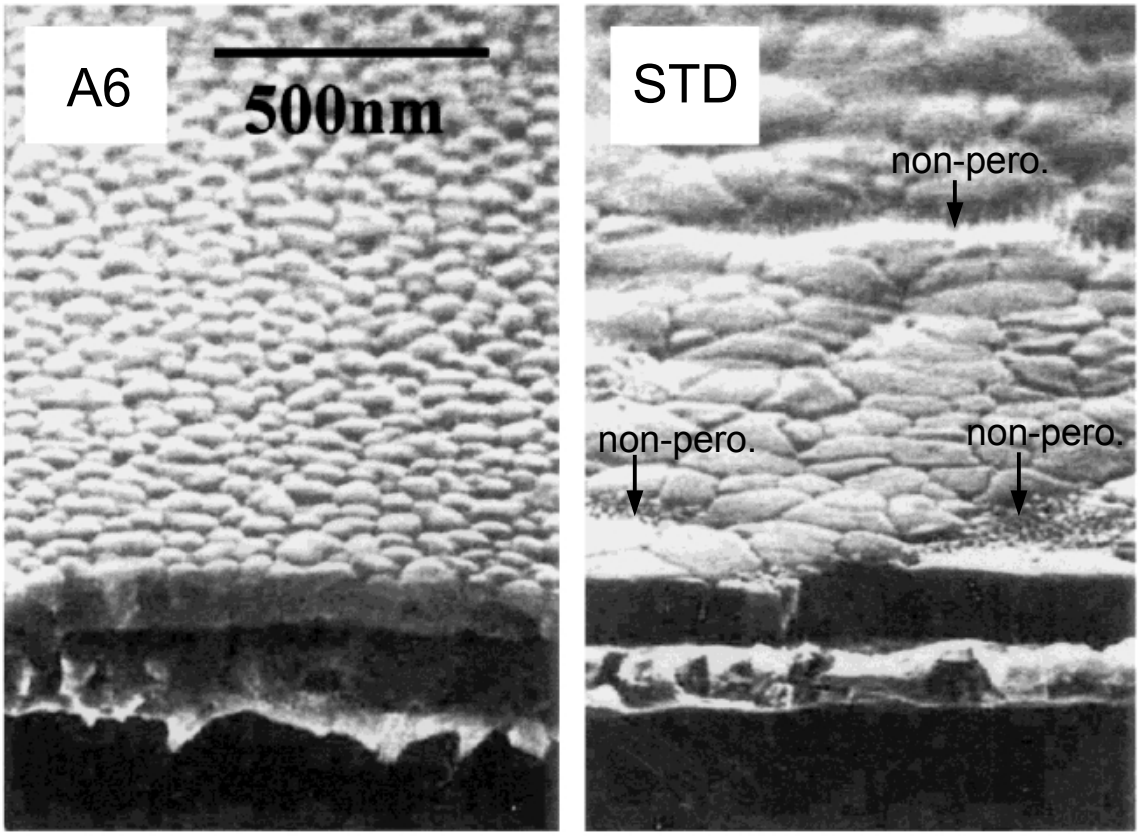


図3-2　PZT(115/52/48)-A6、STDによるPZT薄膜(膜厚120 nm)の微細組織の比較
(non-perovskite: 他相)

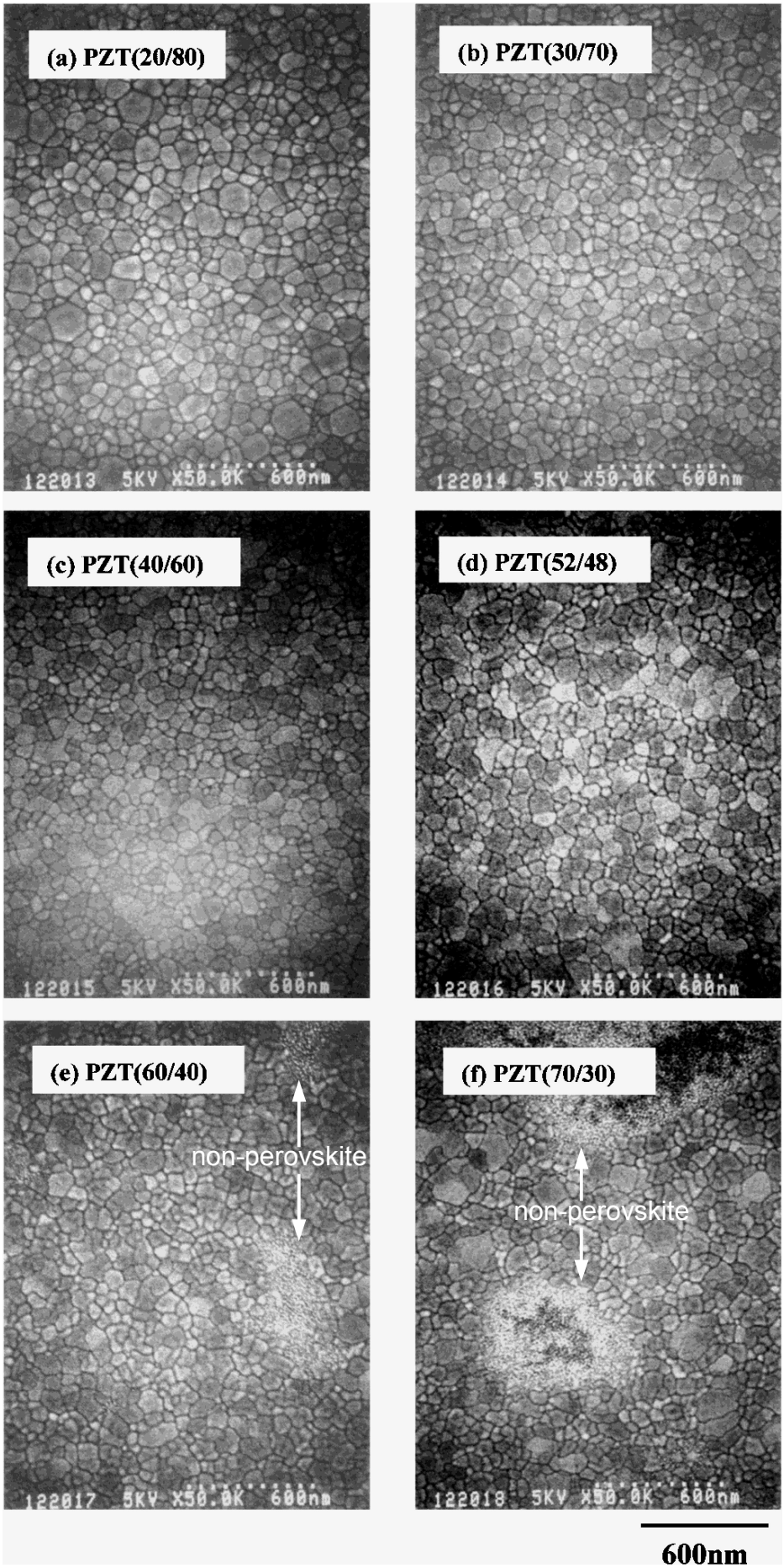


図3-3 種々のZr/Ti比からなるPZT-A6薄膜(膜厚120 nm)の表面組織

なるPZT結晶化膜(膜厚120 nm)の表面組織を示す。全てのPZT膜は平滑な表面と均一で微細なペロブスカイト粒を有することが分かった。従ってA6を用いた場合のペロブスカイト相の核生成密度はZr/Ti比の広い範囲で高いと言える。断面観察から、このペロブスカイト粒は柱状晶であった。しかしながら、ZrリッチPZT膜(Zr/Ti = 60/40、70/30)は、ナノオーダーの粒径の他相が表面近傍に生成した。一般に、PZT系薄膜でよく観察されるパイロクロア相はナノオーダーの粒径を有し、膜表面に存在することが報告されていることから[6, 7]、この他相はパイロクロア相と推測される。この様子は、PZT(115/X/100-X)-A6結晶化膜(膜厚120 nm)のXRD測定からも分かる。図3-4に、それらのXRDパターンを示す。全てのPZT膜のXRDパターンはペロブスカイト相で指数付けられた。ペロブスカイト相はTiリッチPZT膜では<111>配向を示し、ZrリッチPZT膜ではZr濃度が増加するにつれて<111>配向からランダム配向に変化した。ZrリッチPZT膜(Zr/Ti = 60/40、70/30)のXRDパターンにはペロブスカイト相のピークのみが存在し、FE-SEMで観察されたパイロクロア相と思われる他相(図3-3参照)のピークは観察されなかった。その理由として、PZT膜のほとんどがペロブスカイト相であり、パイロクロア相は薄膜の表面近傍にのみ存在しその量が非常に少ないこと、パイロクロア相の結晶粒が非常に小さくそのピークがブロードになることが挙げられる。事実、このことについていくつかの報告がある[8,9]。すなわち、パイロクロア相のピークを観察するためには、多量のパイロクロア相を有するPZT膜を評価する必要がある。Reaneyらは、パイロクロア相のXRDを、Pb量の少ないPZT(100/53/47)ゾルゲル液から作製したPZT薄膜(すなわちPZT膜がPb欠損となり、多量のパイロクロア相が存在するPZT膜)を用いて、15時間以上に渡って測定した結果、約29º付近に最大強度のピークがあると報告している[6]。

図3-5は、上述した種々のZr/Ti比からなるPZT-A6結晶化膜(膜厚120 nm)のP-V曲線である。TiリッチなPZT膜(Zr/Ti = 20/80、30/70、40/60)のP-V曲線は、良好な角型を示す。またその全てのPZT膜の$2P_r$-V特性を図3-6に示したが、Zr/Ti = 30/70、40/60のPZT膜は飽和電圧が2 Vと低い。図3-7は、120 nmと200 nmの膜厚を有するPZT-A6膜の$2P_r$値の比較であるが、Tiリッチ側の組成(Zr/Ti = 20/80、30/70、40/60)では、PZTの膜厚によらず$2P_r$は高くかつほぼ同じ値を示すことが分かった。また、PZT-A6薄膜(膜厚120 nm)の$2P_r$-V特性から、Zr/Ti = 30/70において$2P_r$が最大となることが分かる。

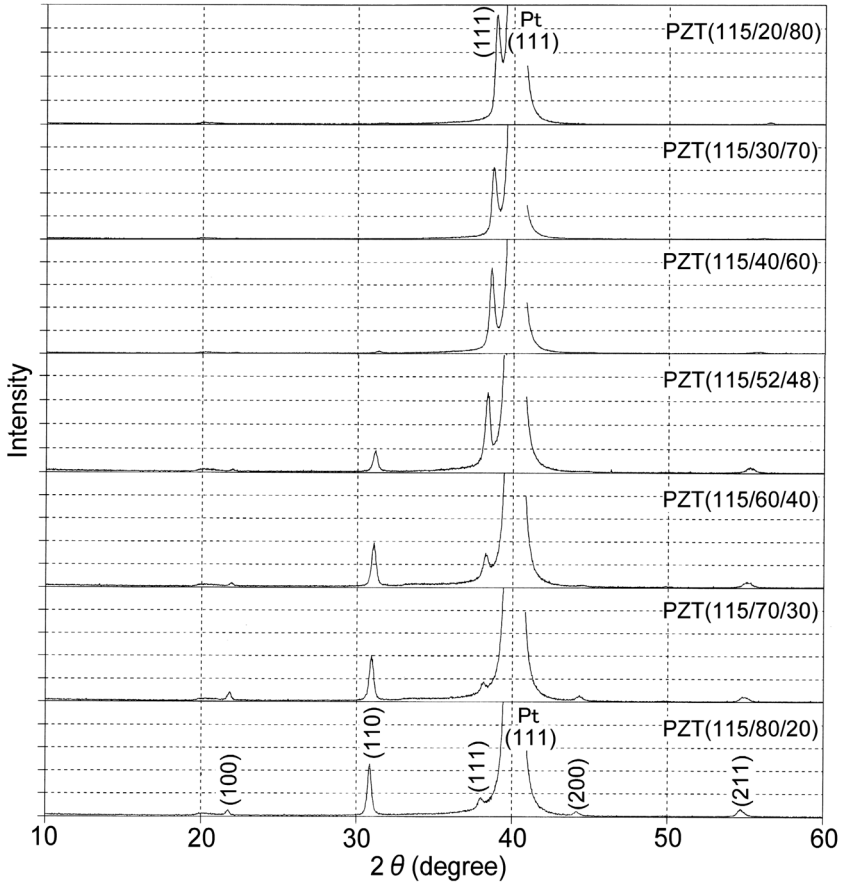


図3-4　種々のZr/Ti比からなるPZT-A6薄膜(膜厚120 nm)のXRDパターン

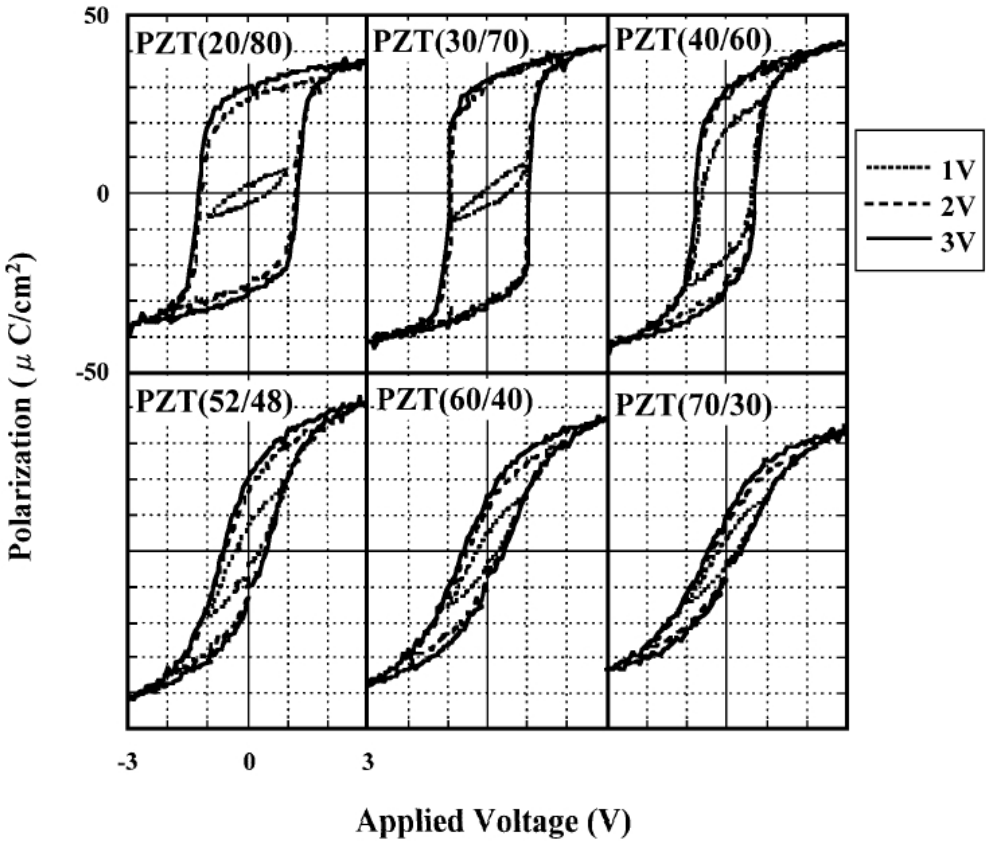


図3-5　種々のZr/Ti比からなるPZT-A6薄膜(膜厚120 nm)のP-V曲線

以上の結果から、A6を用いた場合のペロブスカイト相の核生成密度はZr/Ti比の広い範囲で高く、膜厚120 nmのPZT(115/X/100-X) (20≦X≦70)-A6薄膜は平滑な表面と均一で微細なペロブスカイト粒を有することが判明した。その中でZr/Ti = 30/70、40/60のPZT-A6膜(膜厚120 nm)は2 Vで飽和し、Zr/Ti = 30/70のPZT-A6膜(膜厚120 nm)の$2P_r$が最大となることが明らかになった。

3.3.2.2 PZT極薄膜(膜厚90 nm)の微細組織及び電気特性のPb量依存性

PZT-A6膜(膜厚120 nm)の飽和電圧は2 Vであったが、さらに飽和電圧を低減するため、A6ゾルゲル液による厚さ90 nmのPZT結晶化膜を作製し、その評価を行った。A6ゾルゲル液の組成は、3.3.2.1の結果から、誘電特性が最も良好なZr/Ti = 30/70を選択した。

PZT(X/30/70) (106≦X≦125)-A6ゾルゲル液で作製した厚さ90 nmのPZT結晶化膜の配向性、表面組織を図3-8及び図3-9にそれぞれ示した。XRDパターンより、106≦X≦125の全範囲で、PZT薄膜が<111>配向のペロブスカイト相を有することが分かる。組織観察では、X=106のPZT膜の表面にナノオーダーの粒径を有する他相が存在したが、その他の112≦X≦125のPZT膜は、いずれも微細な柱状晶(粒径40~120 nm)からなるペロブスカイト単相膜であった。過去に、PZTゾルゲル液のPb量を低減した場合に、PZT薄膜の表面近傍にパイロクロア相が生成すると報告されていることから[6)]、X=106のPZT膜の他相はパイロクロア相と推測される。また、X=106のPZT膜のXRDパターンには、ペロブスカイト相のピークのみが存在し他相のピークは観察されなかったが、これは3.3.2.1に述べた理由(他相の結晶粒が微細かつ少量であること)による。前出のITRS(表2-1)によると、2005~2006年の64~128 Mbit FeRAMではキャパシター面積が0.13 μm^2(= 0.36 μm×0.36 μm)に縮小されるが、図3-9に示したPZT(X/30/70)膜(112≦X≦125)の場合、PZT膜の切り出し場所によらずキャパシター内の結晶粒は30~40個程度あり、電気特性のばらつきが生じない良好な膜であると考えられる。

図3-10は、厚さ90 nmのPZT(X/30/70)-A6結晶化膜のP-V曲線であり、2 Vでの残留分極P_rと抗電圧V_cを図中に記入している。そのPZT-A6膜のリーク特性、及びP_rとV_cのPb量依存性を図3-11及び図3-12に示す。リーク電流密度はPb/(Zr+Ti)=1.16 (X=116)で最小値を取り、

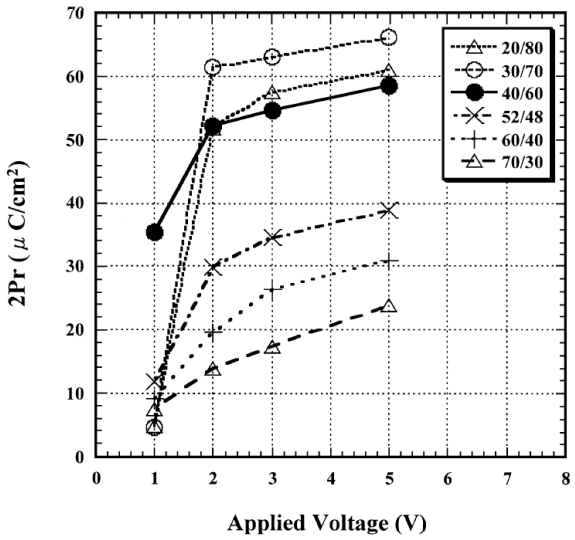


図3-6　種々のZr/Ti比からなるPZT-A6薄膜(膜厚120 nm)の$2P_r$-V特性

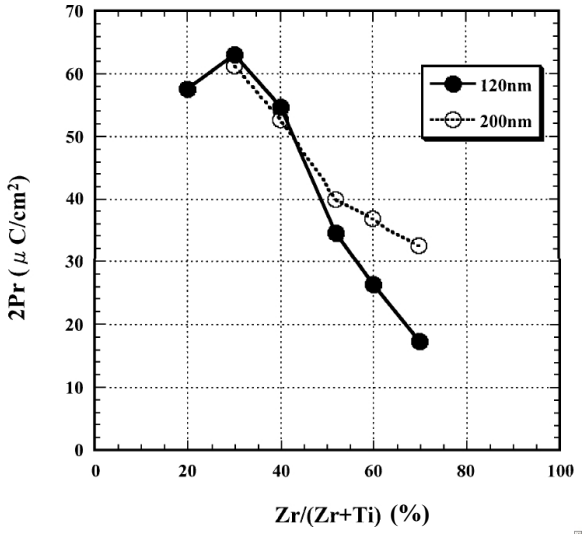


図3-7　120 nm及び200 nmの膜厚を有するPZT-A6薄膜の$2P_r$の比較
PZT膜(膜厚120 nm):印加電圧3 V、PZT膜(膜厚200 nm):印加電圧5 V

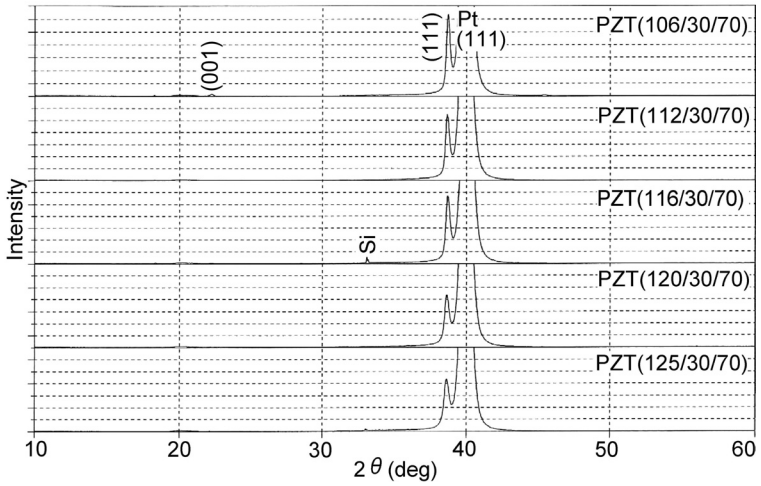


図3-8　PZT(X/30/70)-A6によるPZT極薄膜(膜厚90 nm)のXRDパターン

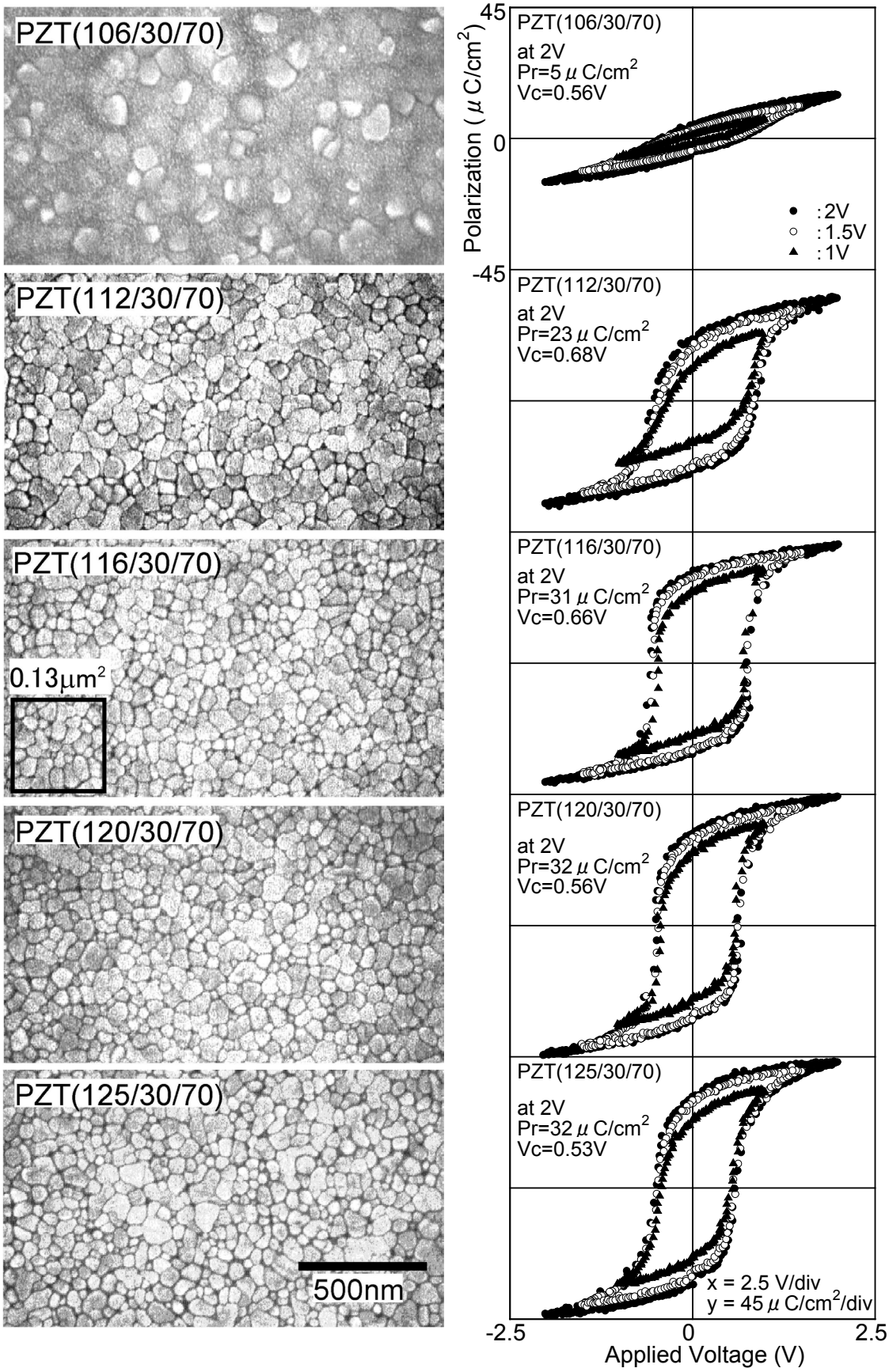


図3-9, 3-10　PZT(X/30/70)-A6によるPZT極薄膜(膜厚90 nm)の表面組織とP-V曲線

その両側の組成で増加している。PZTのリーク特性に関するPb組成の影響は、以下のように報告されている[10)]。すなわち、PZTは、Pb不足領域ではPb空孔と移動可能なホールを有し、Pb過剰領域では八面体位置(TiまたはZr)の空孔と移動可能なホールを有する。これらのホールがPZT膜のリーク電流密度を増加させる。具体的に反応式を用いて、以下に示す[10)]。

(1) Pbが不足している場合

Pb不足の場合、Kröger-Vinkの記号法を用いた下記の式により、Pb空孔が生じる。

$$(Pb^{2+}_{Pb^{2+}})^{x} + (O^{2-}_{O^{2-}})^{x} = (V_{Pb^{2+}})^{''} + (V_{O^{2-}})^{\cdot\cdot} + PbO \tag{3.1}$$

Pb^{2+}イオンがPb^{3+}イオンになることによっても、Pb空孔が生じることができる。

$$3(Pb^{2+}_{Pb^{2+}})^{x} + \frac{1}{2}O_2 = (V_{Pb^{2+}})^{''} + 2(Pb^{3+}_{Pb^{2+}})^{\cdot} + PbO \tag{3.2}$$

このPb^{3+}イオンが、1価のホールを有している。

(2) Pbが過剰な場合

$$(V_{Pb^{2+}})^{''} + 3(V_{O^{2-}})^{\cdot\cdot} + (V_{Ti^{4+}})^{''''} + PbO + O_2 = (Pb^{2+}_{Pb^{2+}})^{x} + 3(O^{2-}_{O^{2-}})^{x} + (V_{Ti^{4+}})^{''''} + 4h^{\cdot} \tag{3.3}$$

上式が成立し、八面体位置の空孔とホールが存在する。

以上の報告ならびにX=116のゾルゲル液を用いた場合にリーク電流密度が最小になる結果を考慮すると、X<116ではPb不足領域、X>116ではPb過剰領域にあるものと推測される。また、Pb不足領域ではPb量が減少するにつれて、P-V曲線の角型性が低下し、P_rが減少した。このP_rの低下は、Pb空孔が酸素八面体の配置に影響を与えるためであると報告されている[10)]。X=116では、P-V曲線は長方形に近い良好な形状を有し、2 Vの印加電圧で31 μC/cm^{2}という高いP_rを示した。また、Pb過剰領域ではPb量が増加するにつれて、V_cが減少したがP_rはほぼ一定であった。なおX=125では、PZT膜の抵抗率が低い(すなわちリーク電流密度が高い)ため、P-V曲線はリーク成分を含み、わずかに膨らんだ形状を示している。

以上の結果より、PZT(116/30/70)-A6ゾルゲル液より作製したPZT極薄膜(膜厚90 nm)は良好な微細組織、高いP_r、角型のP-V曲線、低いリーク電流密度を有し、PZT(116/30/70)の

組成が低電圧駆動には良好であることが明らかになった。

3.3.2.3 PZT極薄膜(膜厚90 nm以下)の作製

PZT(116/30/70)-A6ゾルゲル液により、膜厚90、79、61 nmのPZT結晶化膜を作製し、各種の評価を行った。図3-13にPZT-A6極薄膜(膜厚61 nm)の微細組織を示した。PZT-A6極薄膜は均一で微細なペロブスカイト柱状晶からなる。このことから、A6ゾルゲル液は厚さ90 nm以下の極薄膜においても高い核生成密度を与えることが判明した。図3-14には、PZT-A6極薄膜(膜厚61 nm)のXRDパターンを示した。図3-13ならびに図3-14の結果から、PZT-A6極薄膜(膜厚61 nm)は、<111>配向した粒径40~120 nmの微細なペロブスカイト柱状晶からなり、図3-9のPZT-A6膜(膜厚90 nm)と同様の表面組織を有していることが分かる。

PZT極薄膜のP-V曲線を図3-15に示した。P-V曲線は良好な角型であり、P_rは2.5 Vで約30 μC/cm^{2}と高く、V_cは薄膜化とともに低下した。膜厚200 nmのPZT(30/70)-A6膜は抗電圧V_cが1.7 Vであったが、膜厚61 nmのPZT(30/70)-A6極薄膜では、V_cは0.55 Vまで減少している。P_r-V特性を図3-16に表したが、膜厚90、79、61 nmの3種類のPZT極薄膜とも飽和電圧は1.25 Vであり、その1.25 VでのP_rはそれぞれ27、27、25 μC/cm^{2}と高い値を示した。膜厚の減少とともに分極反転は低い電圧で開始し、PZT極薄膜(膜厚61 nm)は1 V未満でもP_rは高く、印加電圧0.75 Vで17 μC/cm^{2}を有した(図3-17)。リーク特性調査の結果(図3-18)、全てのPZT極薄膜において、リーク電流密度は印加電圧2 Vで1×10^{-7} A/cm^{2}のオーダーであり、破壊電界は高く約1 MV/cmであった。以上より、PZT極薄膜は、優れた電気特性(角型のP-V曲線、高い残留分極、飽和電圧1.25 V、低いリーク電流密度)を示すことが分かった。

また、PZT薄膜の膜厚低減は、FeRAMの駆動電圧の低減だけではなく、FeRAMの高集積化という観点からも重要である。FeRAMの製造プロセスでは、PZT膜から多数のキャパシターを作製するためにPZT膜のエッチングを行う。そのPZTの膜厚を低減するほど、エッチングの加工精度が向上し、より微小なキャパシターの作製(すなわちキャパシターサイズの縮小)が可能となるからである。従って、FeRAMの高集積化のためには、PZT膜は薄ければ薄いほど良い。例えば、0.25 μmデザインルールの32 Mbit FeRAM実現のためには、PZT膜厚を100 nmにする必要があると報告されている[11)]。従って、膜厚90 nmのPZT薄膜と同等の性能

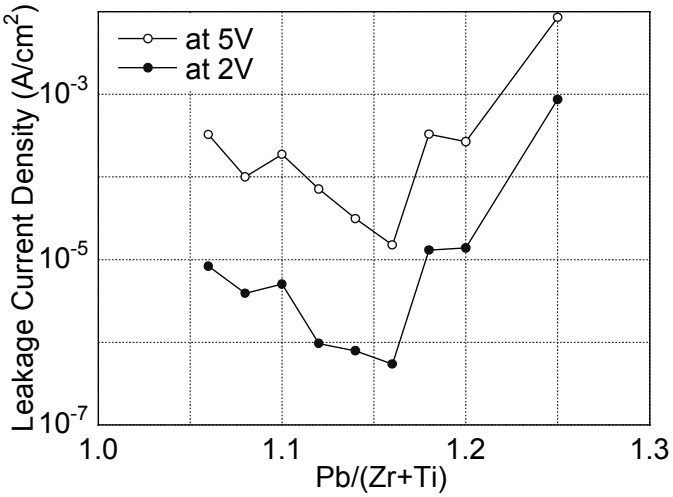


図3-11 PZT(X/30/70)-A6によるPZT極薄膜(膜厚90nm)のリーク特性

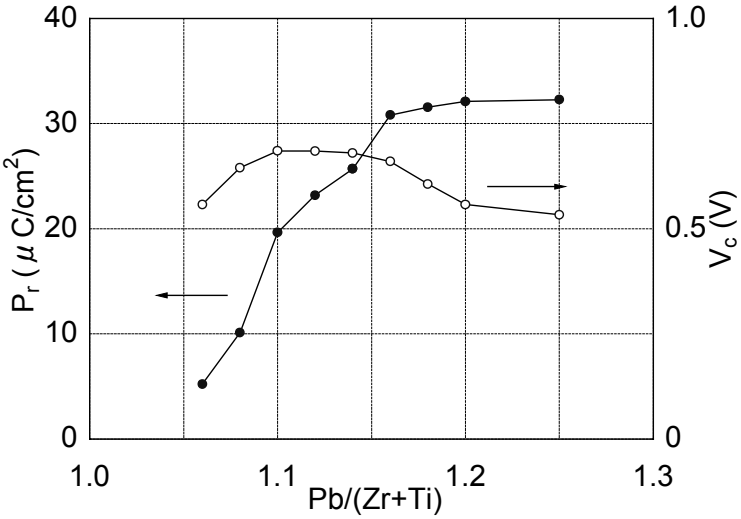


図3-12 PZT(X/30/70)-A6によるPZT極薄膜(膜厚90 nm)のP_rとV_c (印加電圧2 V)

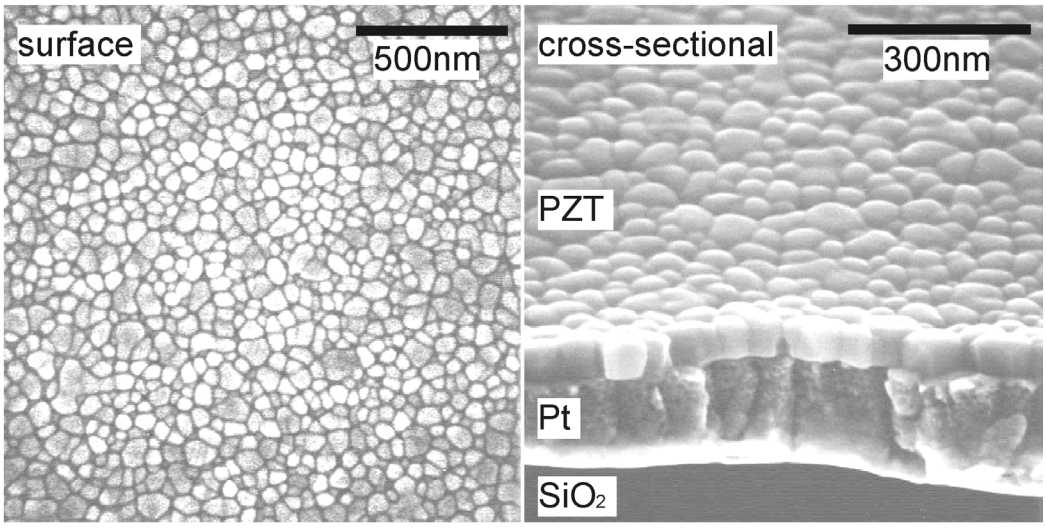


図3-13 PZT(116/30/70)-A6によるPZT極薄膜(膜厚61 nm)の微細組織

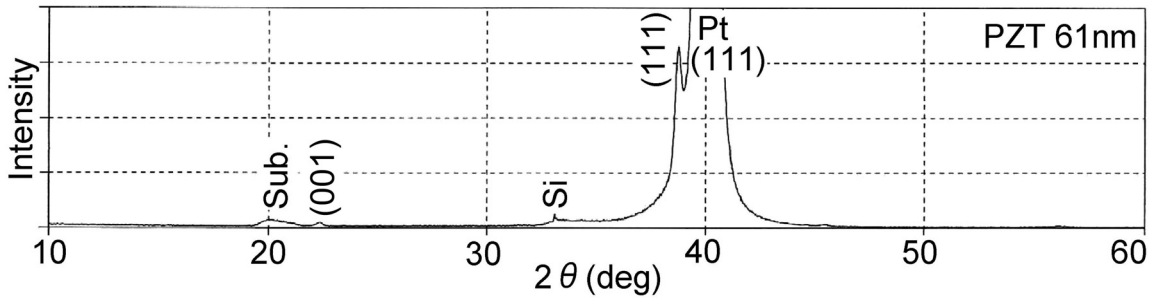


図3-14 PZT(116/30/70)-A6によるPZT極薄膜(膜厚61 nm)のXRDパターン

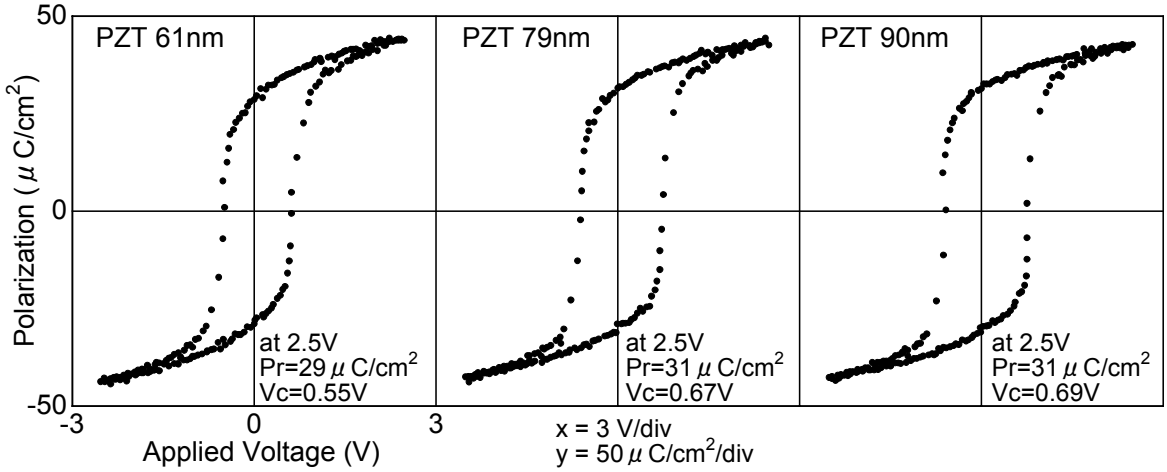


図3-15 PZT(116/30/70)-A6によるPZT極薄膜の飽和したP-V曲線

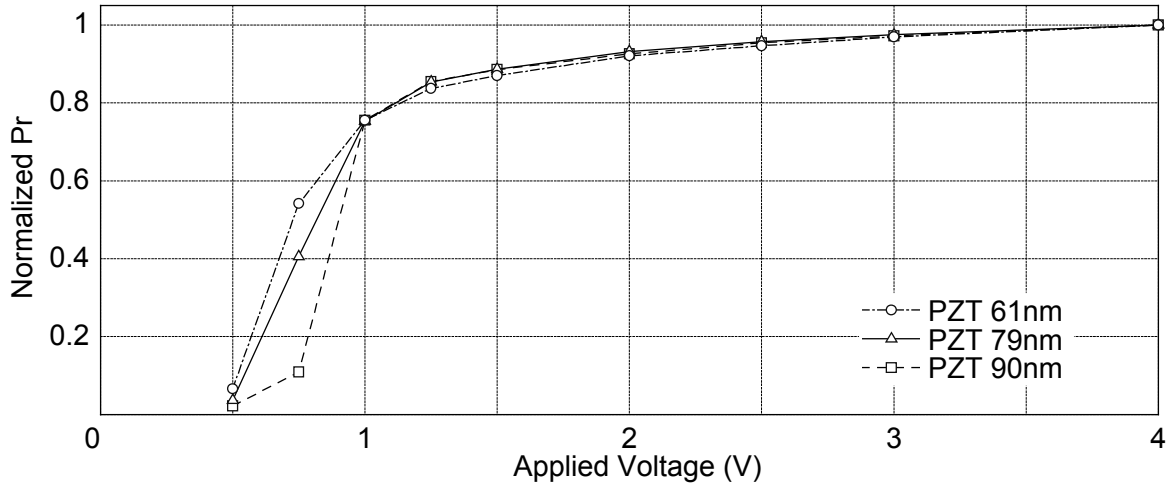


図3-16 PZT(116/30/70)-A6によるPZT極薄膜のP_r-V特性

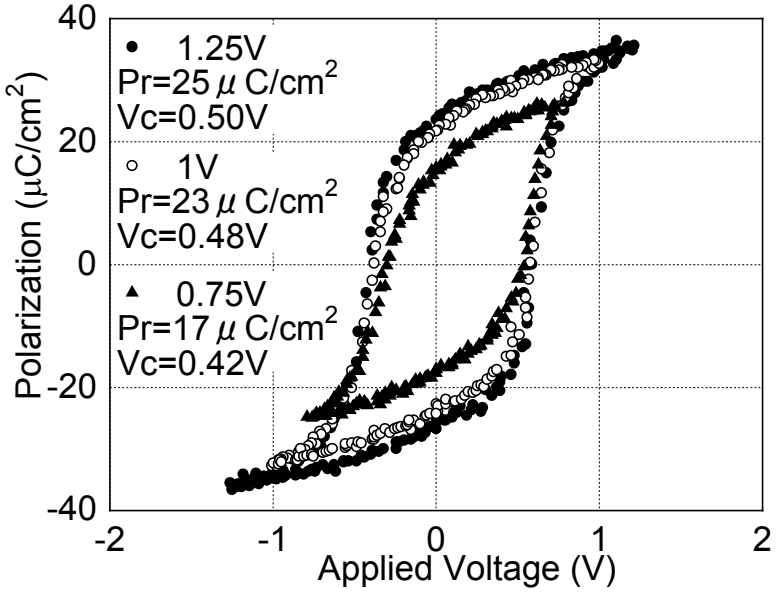


図3-17 PZT(116/30/70)-A6によるPZT極薄膜(膜厚61 nm)のP-V曲線

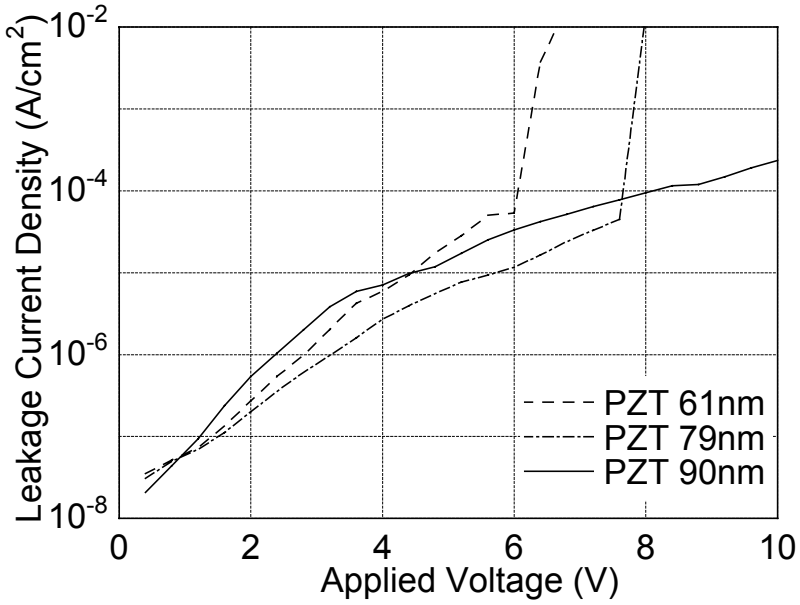


図3-18 PZT(116/30/70)-A6によるPZT極薄膜のリーク特性

を有する膜厚61 nmのPZT極薄膜の作製は、FeRAMの高集積化を容易にするという観点からも、非常に有用な技術と考えられる。

以上をまとめる。高い核生成密度を発生することが可能な微細組織改良型ゾルゲル液A6を用いて、PZT強誘電体膜を薄膜化し、そのPZT薄膜の組成を最適化することにより、強誘電体キャパシターの駆動電圧の低減を検討した。その結果、PZT薄膜は<111>配向した微細で均一なペロブスカイト柱状晶(粒径40~120 nm)からなり、かつ膜厚を61 nmと従来の膜厚200 nmの1/3以下に低減することに成功した。本研究により得られた膜厚61 nmのPZT極薄膜は、微細組織の改善と組成の最適化により角型のP-V曲線を有し、膜厚低減の効果により1.25 Vという非常に低い印加電圧でP-V曲線が飽和している。そのため、従来のPZT膜(図2-9(h)より5 VでP$_r$:12 μC/cm^2)と比較して、1/4の印加電圧(1.25 V)で、2倍のP$_r$(25 μC/cm^2)を得ることに成功した。このPZT極薄膜を用いることにより、64~128 Mbit FeRAMで必要とされるキャパシターサイズ0.13 μm^2、駆動電圧1.5 Vの実現が期待できる。

3.4 考察

3.4.1 ZrリッチPZT薄膜における他相の生成原因

図3-3に示した様に、TiリッチPZT膜(Zr/Ti = 20/80、30/70、40/60、52/48)は、微細な柱状晶からなるペロブスカイト単相膜であるが、ZrリッチPZT膜(Zr/Ti = 60/40、70/30)では、微細な柱状晶のペロブスカイト相に加え、パイロクロア相と思われる、ナノオーダーの粒径を有する他相が表面近傍に生成した。この他相の生成原因について考察する。

一般に、ZrリッチPZT膜の結晶化温度は、TiリッチPZT膜のそれより高いことが知られている[12,13]。従ってPZT膜の焼成時において、ZrリッチPZT膜の方が、TiリッチPZT膜の場合よりも、ペロブスカイト相の結晶成長が終了するまでに長時間を要すると考えられる。そのため、TiリッチPZT膜と比較して、ZrリッチPZT膜ではペロブスカイト相の結晶成長が終了する前に多量のPb成分が蒸発し、PZT表面近傍がPb欠損になると考えられる。一般に、PZT表面近傍がPb欠損である場合、表面近傍にパイロクロア相が生成することが知られている[6]。以上のことから、本研究のZrリッチPZT膜は、多量のPb成分の蒸発により、その表面近傍がPb欠

損となり、パイロクロア相が表面近傍に生成したと考えられる。従って、ゾルゲル液中のPb量を増加すると、ZrリッチPZT膜の表面近傍はPb欠損でなくなるため、ペロブスカイト単相になると考えられる。

3.4.2 PZT薄膜の結晶配向性のZr/Ti比依存性

図3-4に示したように、TiリッチPZT膜(Zr/Ti = 20/80、30/70)ではペロブスカイト相は<111>配向を示し、ZrリッチPZT膜(Zr/Ti = 52/48、60/40、70/30)ではZr濃度が増加するにつれてペロブスカイト相は<111>配向からランダム配向に変化した。このPZT薄膜の結晶配向性がZr/Ti比に依存する理由について考察する。

核生成密度が高い場合、ゾルゲル液のPZT組成よりTiリッチなPZTが、Pt(111)電極上に不均一核生成することを第2章で述べた。ゾルゲル液のPZT組成がTiリッチな場合、核生成するPZTの組成もTiリッチになり、核生成するPZTとPtとの格子定数(または単位格子の体積)のミスマッチが小さくなるために、Pt(111)上にエピタキシャル的に核生成できると考えられる。既に2.4.1で述べたように、$PbTiO_3$とPt間の格子定数のミスマッチは-0.6%(a軸)と5.5%(c軸)、$Pb(Zr_{0.52}Ti_{0.48})O_3$とPt間の格子定数のミスマッチは2.8%(a軸)と5.4%(c軸)であり、$Pb(Zr_{0.52}Ti_{0.48})O_3$の単位格子は$PbTiO_3$やPtのそれより大きい。一方、ゾルゲル液のPZT組成がZrリッチな場合、核生成するPZT組成もZrリッチとなると考えられる。この結果、核生成するPZTとPtとの格子定数(または単位格子の体積)のミスマッチが大きくなるため、Pt(111)上にPZTがエピタキシャルに核生成しにくくなり、ランダム配向した核が生成すると考えられる。この核生成の結果、PZT表面方向に結晶成長したPZTは、Tiリッチ側では<111>配向、Zrリッチ側ではランダム配向を有すると考えられる。

3.4.3 今後に残された課題

最後に、高集積かつ低電圧駆動のFeRAMの実現及び進展に向けて、ゾルゲル法によるPZT強誘電体薄膜の作製における、今後に残された課題について述べる。

第2章及び第3章で述べたように、新規微細組織改良型ゾルゲル液によりPZT薄膜の微細

組織の改善及び薄膜化による駆動電圧の低減が可能であることを見出した。しかしながら、本研究で作製した強誘電体キャパシターは、実際のFeRAM製造プロセスの中で、強誘電体薄膜キャパシター作製プロセスのみを通したものにすぎない。強誘電体キャパシター作製時の特性が十分満足できるものであっても、実際のFeRAM作製では強誘電体キャパシター作製後に多数の加工プロセスがあり、その加工プロセス(特にプロセス中の還元雰囲気)が強誘電体キャパシターに深刻な損傷を与える。このプロセス劣化を防ぐ手段として、還元雰囲気に耐性のある強誘電体キャパシターの作製、還元雰囲気を使用しないプロセスへの変更、保護膜作製による還元雰囲気耐性の向上などが考えられる。プロセス変更や保護膜作製の研究開発は以前からなされており、劣化防止に効果を発揮しているが、まだ十分とは言えない。そのため、高集積、低電圧駆動のFeRAMの実現及び進展に向けた今後の課題として、還元雰囲気に耐性のある強誘電体キャパシター(すなわち、強誘電体薄膜及び電極)の作製が挙げられる。

3.5 まとめ

高い核生成密度を発生することが可能な微細組織改良型ゾルゲル液A6用いて、PZT強誘電体膜を薄膜化(膜厚120 nm以下のPZT薄膜を作製)し、そのPZT薄膜の組成を最適化することにより、強誘電体キャパシターの駆動電圧の低減を検討した。その結果、良好な微細組織を有する膜厚61 nmのPZT(30/70) [$Pb(Zr_{0.3}Ti_{0.7})O_3$]極薄膜が作製でき、優れた強誘電性とリーク特性(角型のP-V曲線、高い残留分極、飽和電圧1.25 V、低いリーク電流密度)を示すことを明らかにした。このPZT極薄膜を用いることにより、64~128 Mbit FeRAMで必要とされるキャパシターサイズ0.13 μm^2、駆動電圧1.5 Vの実現が期待できる。

PZT-A6極薄膜は、シード層の存在しない$Pt/SiO_2/Si$基板上に作製した場合でも、非常に良好な微細組織と電気特性を示した。従って、A6を使用することにより、構造の異なる種々のPt基板(例えばシード層のない基板としてPt/Ta、Pt/IrO_2、Pt/Ir等、及びシードのある基板としては$PbTiO_3$/Pt、Pt/Ti等)に、優れた微細組織と電気特性を有するPZT極薄膜を作製することが可能であると言える。

参考文献

1) J. S. Cross, M. Fujiki, M. Tsukada, Y. Kotaka, Y. Goto: J. Mater. Res. **14** (1999) 4366-4371.

2) N. Soyama, K. Maki, S. Mori and K. Ogi: Jpn. J. Appl. Phys. **39** (2000) 5434-5436.

3) N. Soyama, K. Maki, S. Mori and K. Ogi: Proc. 12th IEEE Int. Symp. Appl. Ferroelectr. **2** (2000) 611-614.

4) K. Maki, N. Soyama, K. Nagamine, S. Mori and K. Ogi: Integr. Ferroelectr. **39** (2001) 223-230.

5) M. Fujiki, J. S. Cross, M. Tsukada, S. Otani, Y. Kotaka, Y. Goto, K. Matsuura and H. Ashida: Integr. Ferroelectr. **26** (1999) 269-275.

6) I. M. Reaney, K. Brooks, R. Klissurska, C. Pawlaczyk and N. Setter: J. Am. Ceram. Soc. **77** (1994) 1209-1216.

7) 谷俊彦: 豊田中央研究所R&Dレビュー **29** (1994.12) 1-12.

8) A. H. Carim, B. A. Tuttle, D. H. Doughty and S. L. Martinez: J. Am. Ceram. Soc. **74** (1991) 1455-1458.

9) Y. L. Tu, M. L. Calzada, N. J. Phillips and S. J. Milne: J. Am. Ceram. Soc. **79** (1996) 441-448.

10) S. Aggarwal, S. Madhukar, B. Nagarj, I. G. Jenkins, R. Ramesh, L. Boyer and J. T. Evans, Jr.: Appl. Phys. Lett. **75** (1999) 716-718.

11) Y. J. Song, N. W. Jang, D. J. Jung, H. H. Kim, H. J. Joo, S. Y. Lee, K. M. Lee, S. H. Joo, S. O. Park and Kinam Kim: Jpn. J. Appl. Phys. **41** (2002) 2635-2638.

12) K. D. Budd, S. K. Dey and D. A. Payne: Br. Ceram. Proc. **36** (1985) 107-121.

13) L. N. Chapin and S. A. Myers: Mat. Res. Soc. Symp. Proc. **200** (1990) 153-158.

第4章 ディスプレイデバイス及びFeRAM等用PZT薄膜の成膜温度の低下

4.1 はじめに

耐熱性の低い基板や半導体回路の配線上へのPZT系強誘電体薄膜の低温成膜(成膜温度650℃以下、用途によっては450℃以下)が、新規強誘電体デバイスの実現のために必要とされている。具体的には、液晶ディスプレイや無機EL(Electroluminescence)ディスプレイ等のディスプレイデバイス用途におけるガラス基板上へのPZT系強誘電体の成膜[1-4]ならびにロジック混載FeRAM用途におけるAl多層配線上へのPZT強誘電体の成膜[5-8]などが要求されている。

特に後者のAl多層配線上へのPZTの成膜については、現在活発に研究開発がなされている。これは、ロジック混載FeRAMを作製する際に、従来のFeRAMのプロセスでは、以下に述べる問題が生じるためである[5,6]。従来のFeRAMのプロセスでは、図4-1(a)のようにコンタクトホール(トランジスタを電気的に接続するための穴)をポリシリコンのプラグ(上下を電気的に接続する縦方向の配線)で埋め込み、ポリシリコンプラグ直上に強誘電体キャパシターを作製する。その強誘電体キャパシター作製後にAl配線を作製する。これは、PZTの強誘電体薄膜の焼成温度は通常700℃程度であり、Alがその熱処理に耐えられないからである。しかしながら、この従来のFeRAMのプロセスでは、FeRAMとロジックの混載を行う際、配線プロセスが強誘電体キャパシターの誘電特性の劣化を引き起こすという問題が生じる。すなわち、ロジックの多層配線では通常、ビアホール(上下層のAl配線を電気的に接続するための穴)をWのプラグで埋め込むため、WをCVDで成膜する。このWのCVD成膜中の強い還元性雰囲気が、強誘電体キャパシターの深刻な劣化を引き起こす。この問題を解決するには、図4-1(b)のようにAl多層配線の作製を行った後（すなわち、ロジックプロセスを終了した後）、最上層に強誘電体キャパシターを作製する方法が考えられる。というのは、強誘電体キャパシター作製後のプロセス数が少なく、強誘電体キャパシターに大きな損傷を与えるプロセスも無いため、強誘電体キャパシターの劣化を最小にすることができるからである。また、ロジッ

ク部を完全に作製した後に強誘電体キャパシターを作製するため、既存のトランジスタや配線の製造ラインをそのまま活用し、強誘電体の成膜ラインのみを追加することで実現可能であり、製造コストも低くできるからである。この図4-1(b)のセル構造の課題は、Al配線の耐熱性が低いため、低い成膜温度（450℃以下）で良好な特性を示す強誘電体成膜法の開発が必要なことである。

以上のことから、新規強誘電体デバイス実現のためには通常700℃程度であるPZTの成膜温度の大幅な低下が望まれている。

現在までに、ゾルゲル法によるPZT薄膜の結晶化温度の低下に効果がある方法として、PZTゾルゲル液の組成変更(Pb量の増加[9)]、Zr/Ti比の低下[10,11)])、基板構造の最適化($SrTiO_3$基板の利用[12)])、シーディングの適用($PbTiO_3$[13)]、Pt_xPb[14)]をシード(種付け)層として利用)、成膜プロセスの変更(低酸素分圧下での焼成[15)]、水蒸気と酸素の混合雰囲気における仮焼[12)])、ゾルゲル液の改良(Pbのアルコキシド化[13)])が報告されている。これらの改良により、強誘電性を示すPZT薄膜の作製温度は480℃[14)]まで低くすることができると報告されているが、更なる成膜温度の低下が望まれている。

本研究では、ゾルゲル法による450℃以下でのPZT強誘電体薄膜の作製を目指した。ここでは、新規ゾルゲル液及び改良した成膜方法(multi-annealing：アモルファス層を積層毎に焼成、thin-film annealing：アモルファス極薄膜の焼成)が、従来のゾルゲル液及び成膜方法(single-annealing：アモルファス層を積層し最後に焼成)と比較して低温結晶化に対して有効であることについて述べる[16)]。さらに、その新規ゾルゲル液と改良した成膜方法の組み合わせによるPZT薄膜の結晶化温度の低下について述べる[17,18)]。

4.2 実験方法

ゾルゲル液として以下の3種類を作製した。

新規ゾルゲル液: ゾルゲル液の組成は、PZT(125/40/60) (すなわちPb/Zr/Tiのモル比が125/40/60)とした。出発原料は、金属原料として酢酸鉛・3水和物、チタンテトライソプロポキシド、ジルコニウムテトラノルマルブトキシド、溶媒としてプロピレングリコールと低粘度アルコ

ール、安定化剤としてアセチルアセトンを使用した。混合溶媒及び安定化剤を用いて、金属原料の配位子交換及び錯体複合化による最適化を行い、ゾルゲル液を作製した。このゾルゲル液は非常に安定であり、1年以上経過しても沈殿やゲル化などは見られていない。

溶液A:従来から使用されてきたゾルゲル液であり[19)]、上と同様の金属原料、2-メトキシエタノール、アセチルアセトン、水から作製した。

溶液B:これも従来から使用されてきたゾルゲル液であり、上と同様の金属原料、1-エトキシ-2-プロパノールを用いて作製した。溶液AとBの濃度と組成は、10 wt% PZT(125/40/60)である。

成膜基板としては、Pt(200 nm)/SiO_2(500 nm)/Si基板を採用した。この基板は、熱酸化したSiウェーハ[SiO_2(500 nm)/Si]上に、dcマグネトロンスパッタにより<111>配向した膜厚200 nmのPt電極を成膜し作製した。

成膜方法として、RTA(Rapid Thermal Annealing)による結晶化、HP(Hot Plate)による結晶化の2通りを用いた。詳細を以下に述べる。

(1) RTAによる結晶化プロセス(焼成温度450℃)

図4-2に成膜フローを示した。最初に、$PbTiO_3$(PT)をシード(種付け)層とするシーディングを行った。1 wt% PT(125/100)ゾルゲル液をスピンコートし、ホットプレート(HP)上で乾燥した。このPTシード層の焼成後の膜厚は約3 nmである。シーディングの効果を予察で調べた結果、シーディングを使用しない場合、PZT膜の結晶化温度が上昇したため、シーディングを採用した。マルチアニール(アモルファス層を積層毎に焼成)の場合は、PZTスピンコート、乾燥、仮焼、焼成(450℃/10 min)のPZT塗布プロセスを希望する膜厚になるまで繰り返した。シングルアニール(アモルファス層を積層し最後に焼成)の場合は、PZTスピンコート、乾燥、仮焼のPZT塗布プロセスを繰り返し、最後に焼成(450℃)を行った。以降、PZT塗布プロセスを繰り返して作製したPZT薄膜をPZT多層膜、1回のPZT塗布プロセスにより作製したPZT薄膜をPZT単層膜と記す。上述した乾燥ならびに仮焼は、ゾルゲル液が塗布された基板を温度が一定になった状態のHPの上に置いて行った。また、RTAの温度は、Siウェーハに埋め込まれた熱電対を用いて補正した。

(2) HPによる結晶化プロセス(焼成温度390~435℃)

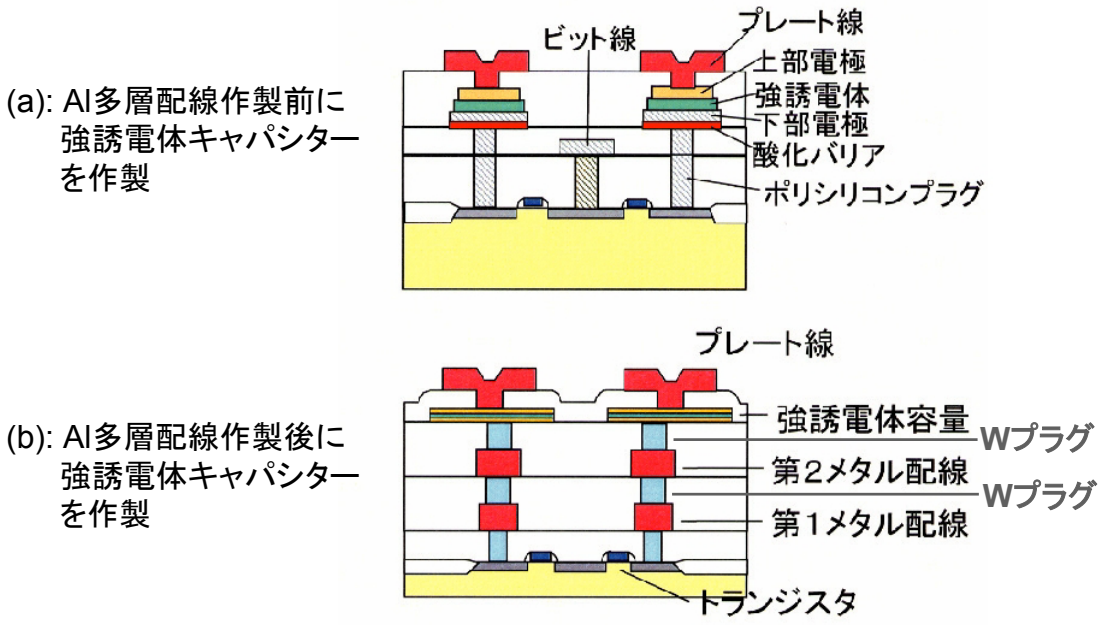


図4-1　メモリセル構造の比較

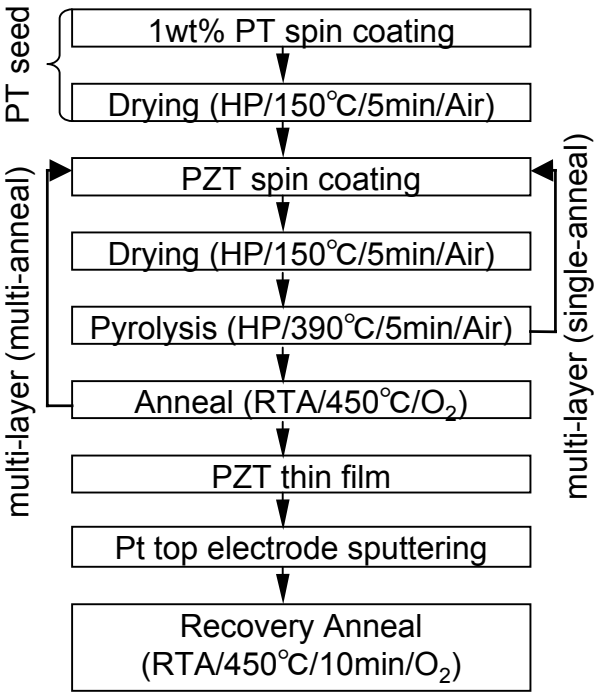


図4-2　RTAを使用した場合のPZT薄膜の作製フロー

図4-3に成膜フローを示した。最初に、PTをシード層とするシーディングを行った。マルチアニールの場合は、PZTスピンコート、乾燥、焼成(390~435℃)のPZT塗布プロセスを希望する膜厚になるまで繰り返した。シングルアニールの場合は、PZTスピンコート、乾燥、仮焼のPZT塗布プロセスを繰り返し、最後に焼成を行った。乾燥、仮焼ならびに焼成は、ゾルゲル液が塗布された基板を温度が一定になった状態のHPの上に置いて行った。HPの温度は、表面温度計を用いて補正し、目標温度に対して±2℃の範囲内で制御した。

本研究でのPT及びPZTゾルゲル液のスピンコーティング条件は3000 rpm/15 s (回転速度3000 rpm(revolution per minute)、回転時間15 s)で行い、PZT1層あたりの厚さはPZTゾルゲル液の濃度により調節した。図4-4に新規PZTゾルゲル液の濃度とPZT単層膜(焼成後)の膜厚との関係を示した。本章でのPZT膜厚とは、言及しない限り、PT層の厚さ(3 nm)とPZT層の厚さの合計とした。

新規PZTゾルゲル溶液の蒸発、仮焼、結晶化を解析するため、約35 wt%まで濃縮した新規ゾルゲル液(60 mg)のTG-DTA(Thermogravimetric and Differential Thermal Analysis)を、TG-DTA2000S(Mac Science)を用いて行った(昇温速度: 10℃/min、空気雰囲気)。

PZT薄膜の評価として、FE-SEMによる微細組織観察、CuKα_1(波長1.54056 Å)を線源としたθ-2θ XRDによる結晶配向性と結晶構造の評価を行った。PZT膜の厚さはFE-SEMまたはエリプソメトリーにより測定した。電気特性評価のため、PZT薄膜上にPt(200 nm)上部電極(サイズ:6.5×10^{-4} cm^2)をdcマグネトロンスパッタにより成膜した。その際に生じる、スパッタリングによるPZTの損傷を除去するため、結晶化と同じ温度で熱処理を行った(以降、この熱処理をリカバリーアニールと記す)。強誘電特性は、RT66Aを用いて調べた。リーク電流測定(遅延時間0.1 s)及び誘電率測定(測定周波数1 kHz)を、Keithley 236及びHP4284A LCRメータを用いて、それぞれ行った。

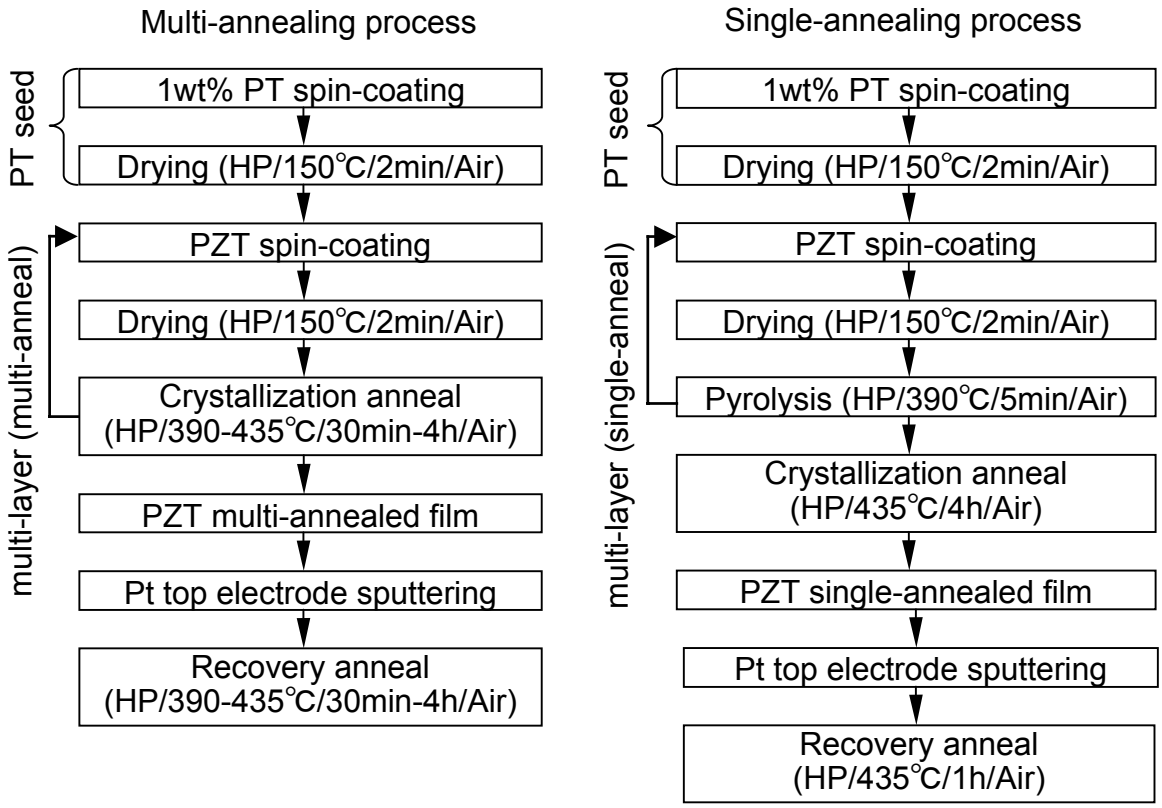


図4−3 ホットプレート(HP)を使用した場合のPZT薄膜の作製フロー

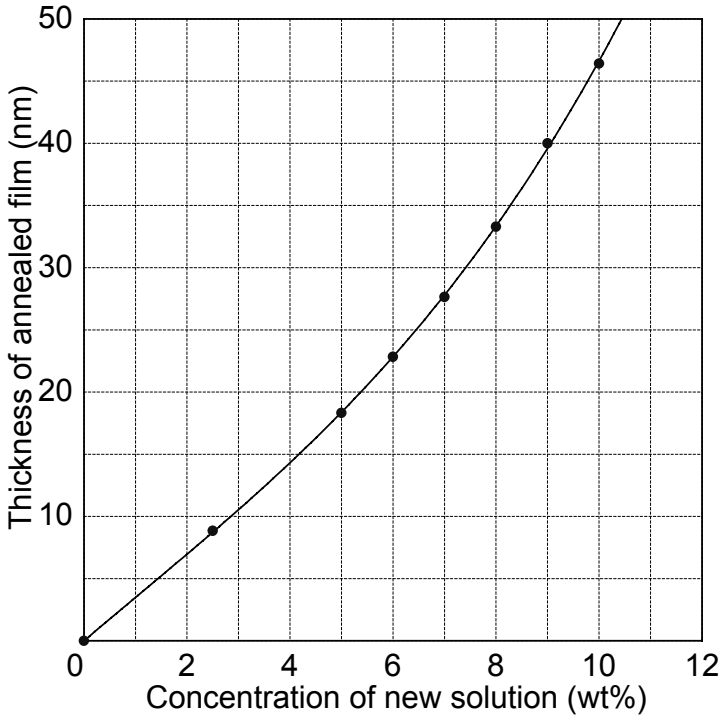


図4−4 新規PZTゾルゲル液の濃度と焼成後のPZT1層の厚さとの関係
（PZT層の厚さには、PTシード層の厚さは含まれていない）

4.3 結果

4.3.1 450℃でのPZT強誘電体薄膜の作製

4.3.1.1 新規ゾルゲル液の低温結晶化に対する効果

図4-5に各種ゾルゲル液を用い、1回のRTA(450℃/10 min)により作製したPZT単層膜(膜厚43 nm: PT3 nmとPZT40 nmの合計)の表面組織を示す。全てのPZT膜は、ペロブスカイト粒と粒構造のない他相が存在したが、新規ゾルゲル液によるPZT膜のペロブスカイト相の占める割合は、溶液Aのそれより明らかに高く、溶液Bのそれと比較しても同等もしくは同等以上である。新規ゾルゲル液、溶液A、溶液Bのペロブスカイト相の粒径は、それぞれ50~100 nm、70~150 nm、100~200 nmであり、新規ゾルゲル液のそれが最も小さかった。PZT膜をFeRAMに適用する場合、第2章で述べたようにその表面組織は微細であることが望まれており、新規ゾルゲル液による微細なペロブスカイト粒からなる表面組織が最も適している。

図4-6は、PZT単層膜のXRDパターンのゾルゲル液依存性である。新規ゾルゲル液によるPZT膜のXRDパターンはペロブスカイト相の(111)、(001)及び(002)ピークを示した。溶液AによるPZT膜のXRDパターンも(111)、(001)及び(002)ピークを示したが、新規ゾルゲル液によるそれと比較すると、(111)ピークの強度が低かった。また、溶液BによるPZT膜のXRDパターンは(001)及び(002)ピークのみを示した。他相は、XRDパターンの約30°にブロードなピークを示すため、パイロクロア相かパイロクロア相の短範囲規則性を有するアモルファス相と思われる。

図4-7に、PZT単層膜のP-V曲線を示した。新規ゾルゲル液及び溶液Aによるものは飽和の傾向を示すヒステリシス曲線であるが、溶液Bによるものは飽和の傾向を示していない。

PZT膜のリーク電流密度の溶液依存性を図4-8に示す。ペロブスカイト相の粒径が小さいほどリーク電流密度が低くなることが報告されているが[20-23]、これらの報告と一致して、本研究でも新規ゾルゲル液によるPZT膜のリーク電流密度が最も低かった。

以上の結果から、ペロブスカイト粒が微細化(すなわち核生成密度が増加)するにつれてペロブスカイト粒が<111>に配向する傾向を示し、ペロブスカイト粒が大きくなるにつれて<001>に配向することが分かる。また新規ゾルゲル液によるPZT膜は、他の溶液によるPZT

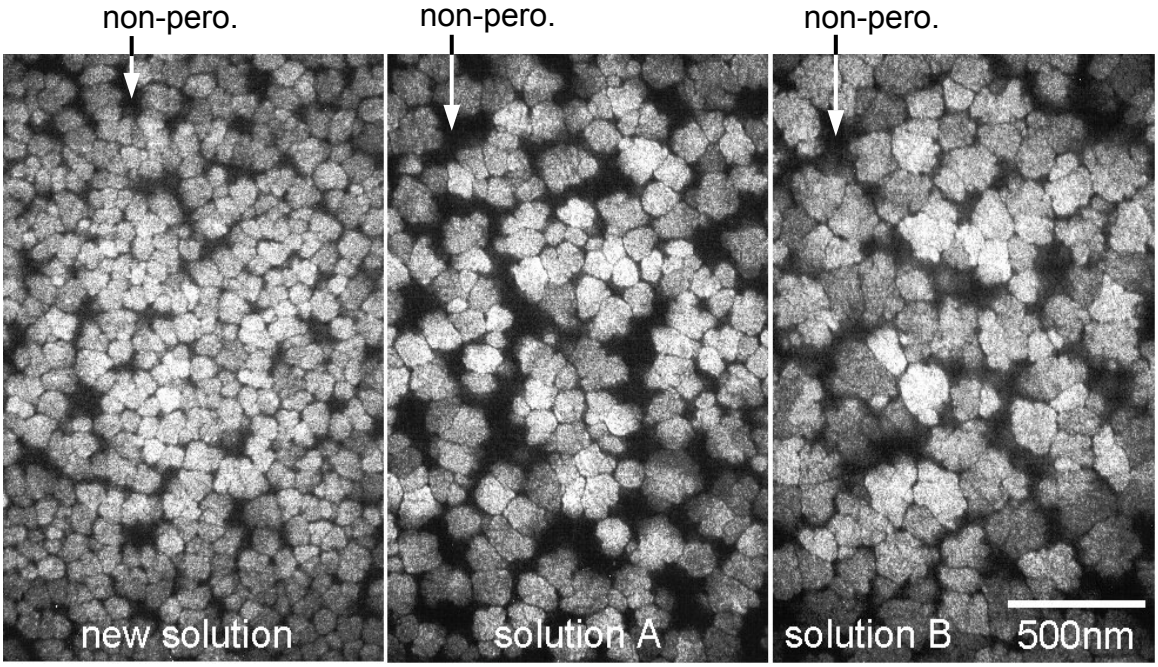


図4-5 RTA(450℃/10 min)で結晶化したPZT単層膜(膜厚43 nm)の
表面組織のゾルゲル液依存性 (non-perovskite: 他相)

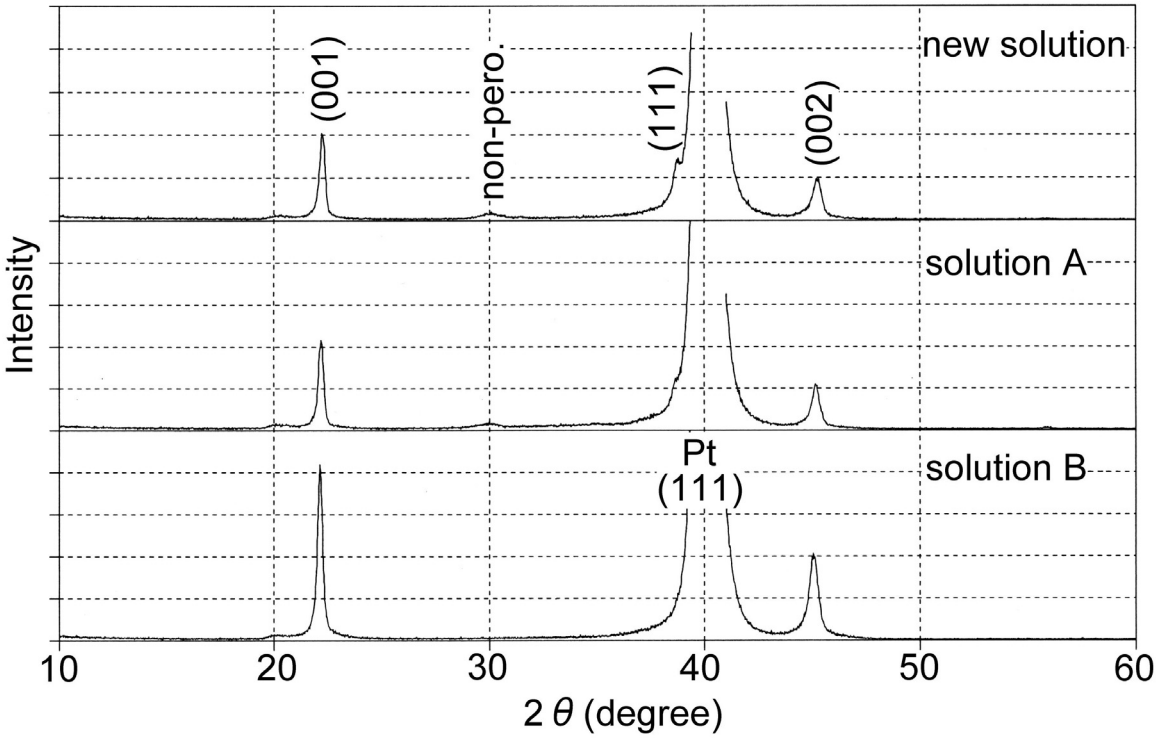


図4-6 RTA(450℃/10 min)で結晶化したPZT単層膜(膜厚43 nm)の
XRDパターンのゾルゲル液依存性 (non-perovskite: 他相)

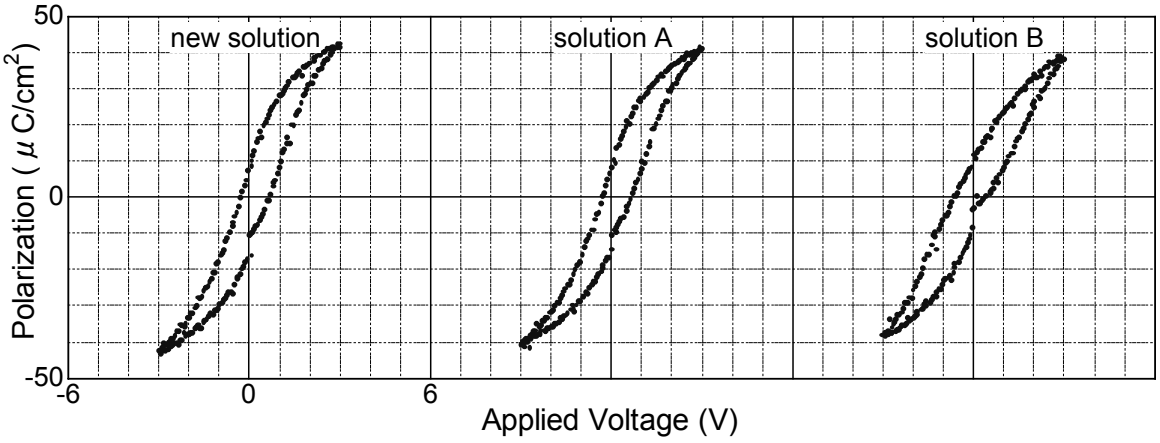


図4-7 RTA(450℃/10 min)で結晶化したPZT単層膜(膜厚43 nm)の
P-V曲線のゾルゲル液依存性

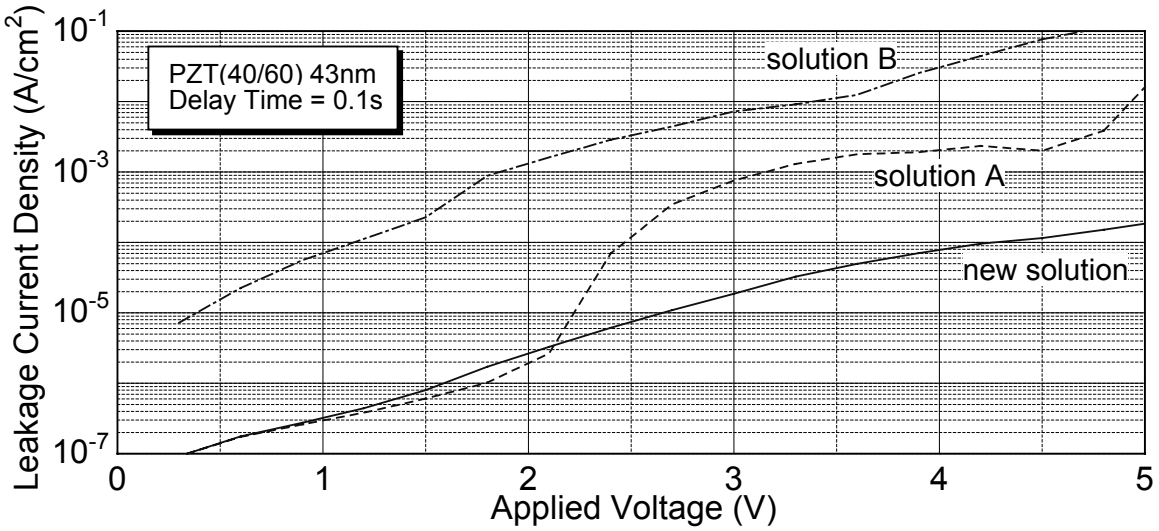


図4-8 RTA(450℃/10 min)で結晶化したPZT単層膜(膜厚43 nm)の
リーク電流密度のゾルゲル液依存性

膜と比較して、良好な微細組織(ペロブスカイト相の占める割合が高い、微細な表面組織)及び優れた電気特性(飽和の傾向を示すヒステリシス曲線、低いリーク電流密度)を有することが明らかになった。この新規ゾルゲル液の低温成膜における優位性は、低温焼成時の核生成密度の高さのために生じていると考えられる。

この新規ゾルゲル液の熱重量分析(TGA: Thermogravimetric Analysis)及び示差熱分析(DTA: Differential Thermal Analysis)曲線を図4-9に示した。100~260℃の間の吸熱ピークと重量減少は有機物の蒸発である。270~360℃の間のなだらかな重量減少を伴った発熱ピークは残留有機物の燃焼によるものである。また、400~480℃の間に、重量減少がほとんどない鋭い発熱ピークが検出された。このピークは、PZTの結晶化ピークであると考えられる。これは重量減少が460℃で完全に終了していること、480℃以上の高温でDTAのピークがないことから判断した。このDTAの結晶化ピークから新規ゾルゲル液の結晶化開始温度は400℃であることが分かるが、少量の反応はシグナルが弱すぎてDTAに検出されないので、各反応は実際にはDTAピークよりも低温側で起こっている可能性が高い。従って、実際の結晶化開始温度は400℃以下の可能性がある。比較のために溶液AのDTA曲線も同図に示した。新規ゾルゲル液の結晶化は480℃で終了するが、その温度では溶液Aの結晶化は終了しておらず、560℃で完了する。この比較からも、新規ゾルゲル液は、低温結晶化における明らかな優位性を有していることが分かる。

上述した新規ゾルゲル液の優位性のため、これ以降は新規ゾルゲル液のみを用いて成膜することにした。

4.3.1.2 改良した成膜方法(thin-film annealing)の低温結晶化に対する効果

ペロブスカイト相の低温結晶化と1度に焼成するPZT層の厚さの関係について調査した。図4-10に、1回のRTA(450℃/10 min)により作製したPZT単層膜の表面組織の膜厚依存性を示した。膜厚26~43 nmのPZT単層膜の表面領域は、ほとんどペロブスカイト相から構成されている。一方、膜厚49 nmのPZT単層膜の表面は、ほとんど他相から構成されており、ペロブスカイト相への結晶化が進んでいない。この表面組織の観察結果から、PZT膜が薄い場合(膜厚43 nm以下の場合)にのみ、焼成により表面領域がペロブスカイト相に結晶化すること

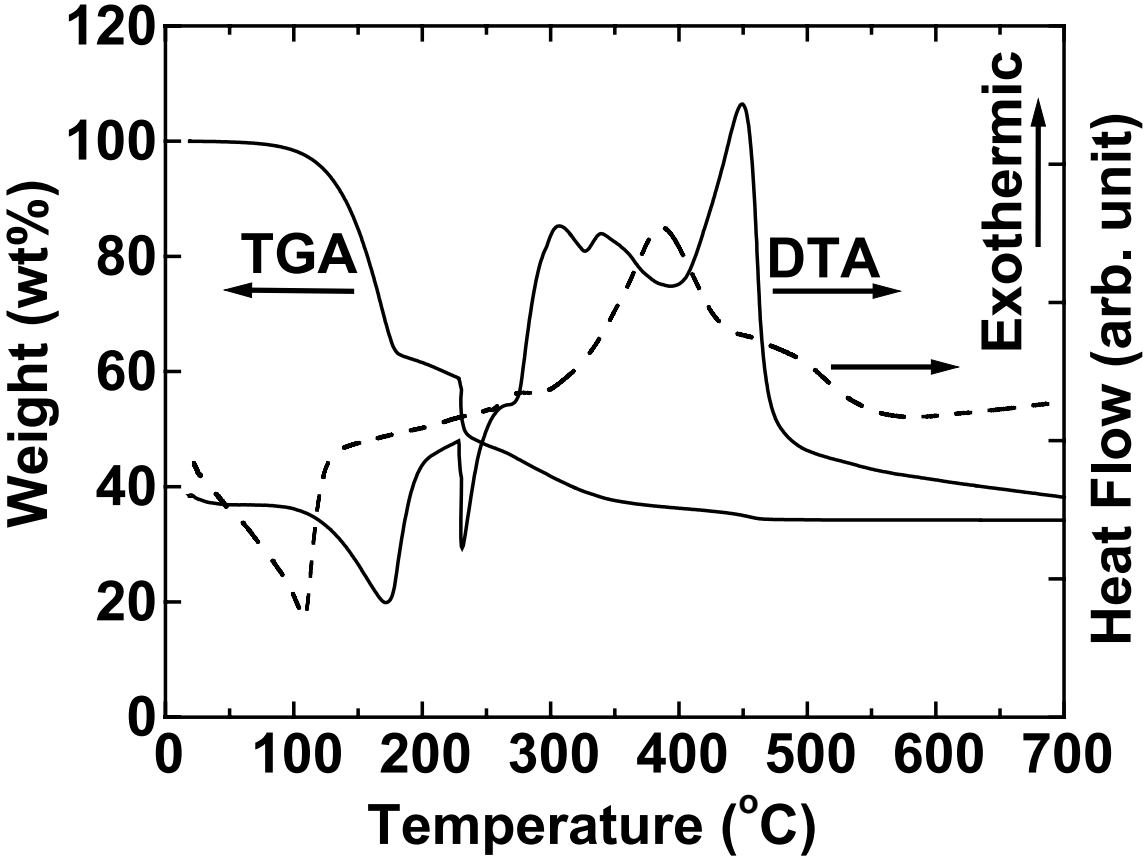


図4−9　PZTゾルゲル液の熱重量分析(TGA)及び示差熱分析(DTA)曲線
実線−新規ゾルゲル液、点線−溶液A

が分かる。すなわち、この結果は、thin-film annealing(アモルファス極薄膜の焼成、すなわち1度に焼成するPZT層の厚さ低減)が、ペロブスカイト相の低温結晶化に効果があることを示している。これらのPZT単層膜上にゾルゲル液を塗布して多層化する場合には、下層がシード層としての役割を果たすことになるため、膜表面を結晶化させておくことが非常に重要となる。もし下層表面が他相で覆われている場合、その上に塗布したアモルファス層の結晶化を他相が妨げてしまうことになる。また、膜厚26 nm、36 nm、43 nm、49 nmのPZT薄膜のペロブスカイト相の粒径は、それぞれ100~300 nm、80~200 nm、50~100 nm、80 nm以下であり、粒径は膜厚の増加とともに減少した。

RTA(450℃/10 min)処理したPZT単層膜のXRDパターンの膜厚依存性を図4-11に示す。膜厚の増加に伴い<111>に配向し、膜厚の減少に伴い<001>に配向する傾向があることが分かる。第2章でも述べたように20°付近のブロードなピークは、PZTではなく$Pt/SiO_2/Si$基板に起因したピークである。

4.3.1.3 改良した成膜方法(multi-annealing)の低温結晶化に対する効果

図4-12にPZT単層膜ならびにマルチアニールにより作製したPZT多層膜の表面組織を示す。これらのPZT膜は、RTA(450℃)により結晶化している。層数が増加するにつれて表面での他相の割合が減少している。図4-13にそれらのXRDパターンを示すが、PZT膜はマルチアニールにより、その直下のPZT層の配向性を維持しながら、結晶成長していることが分かる。ここで、マルチアニールによる他相の減少の理由は、PZT上にエピタキシャル的に結晶化するためのエネルギーが、Pt(111)上で結晶化するためのそれよりも低いためと考えられる。

図4-14及び4-15は、PZT単層膜及びマルチアニールにより作製したPZT多層膜のリーク特性とP-V曲線である。この図から、層数の増加とともに、リーク電流密度は低下し破壊電圧が上昇することが分かる。450℃で計50 min焼成(マルチアニール10 min/層を4回、リカバリーアニール10 min)したPZT薄膜(膜厚135 nm、PZT4層)は、印加電圧5 Vでのリーク電流密度が約1×10^{-6} A/cm^{2}であり、破壊電圧は10 Vより高く、良好なリーク特性を有することが分かった。4.3.1.1の結果と同様に、本測定でも溶液AによるPZT単層膜(36 nm)のリーク電流密

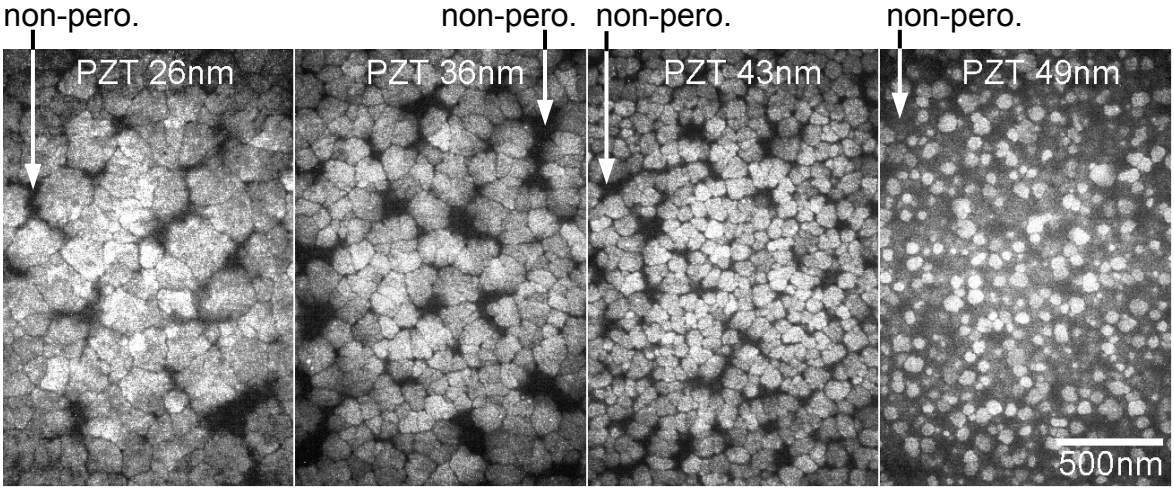


図4-10 450℃で10 min焼成したPZT単層膜の表面組織の膜厚依存性
(non-perovskite: 他相)

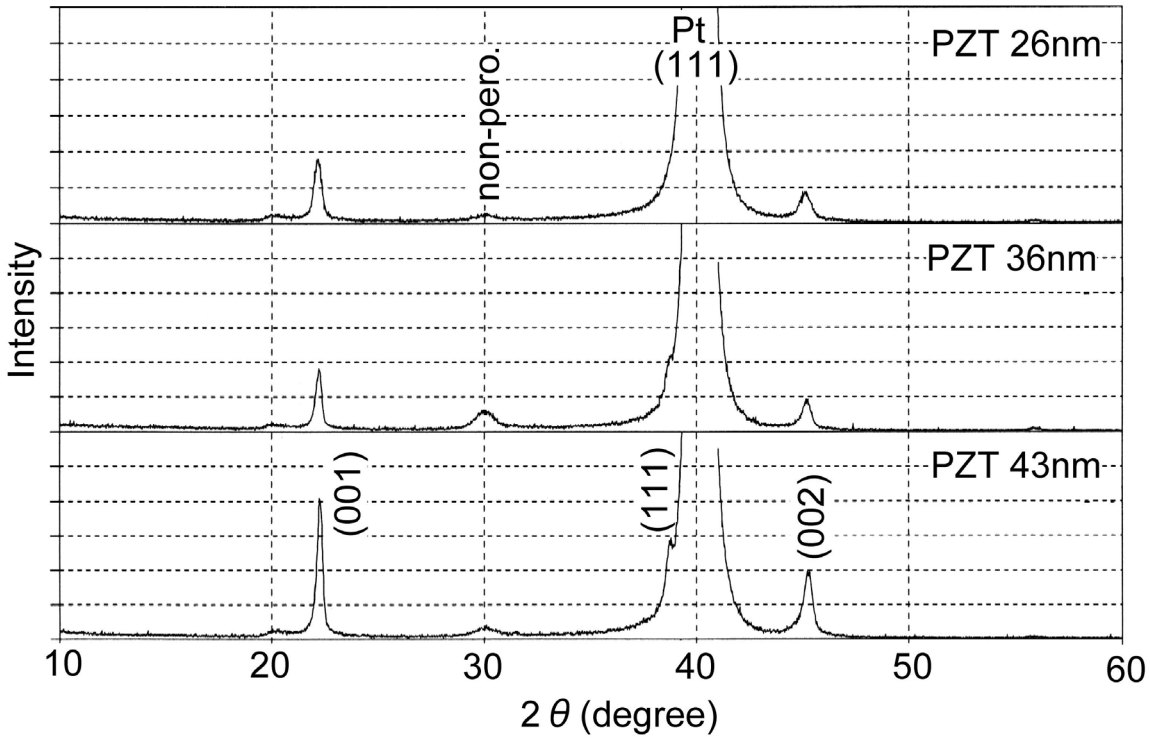


図4-11 450℃で10 min焼成したPZT単層膜のXRDパターンの膜厚依存性
(non-perovskite: 他相)

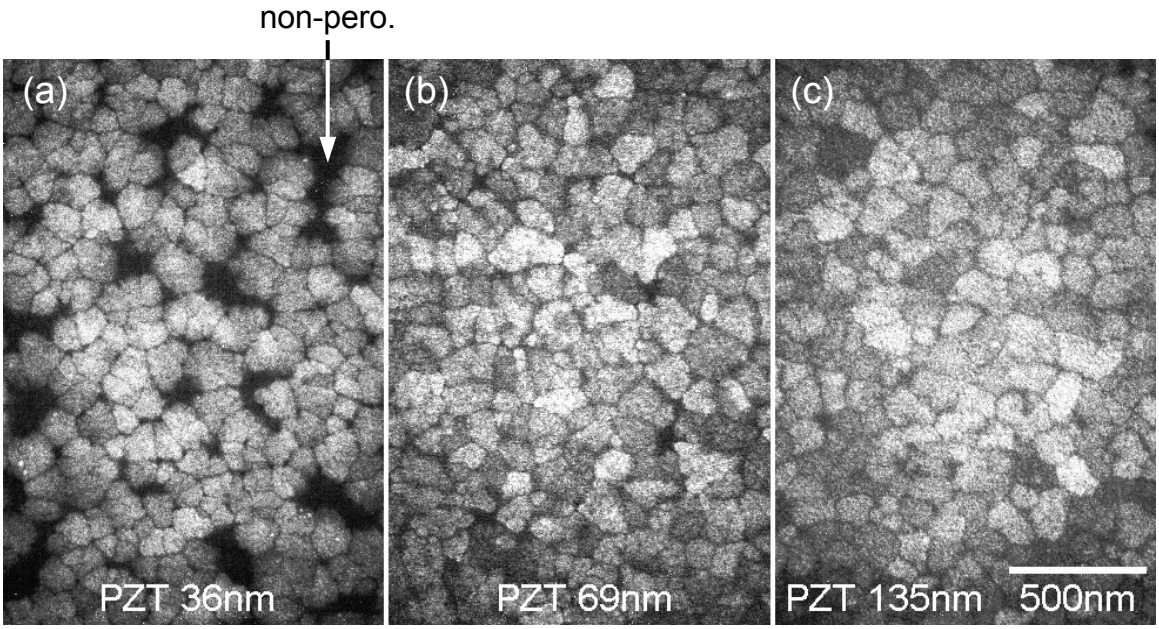


図4-12　450℃で作製したPZT単層膜及びPZT多層膜(マルチアニール)の表面組織
(各層に対し450℃/10 minの焼成、non-perovskite:他相)
(a): PZT単層膜(膜厚36 nm)、(b): PZT多層膜(膜厚69 nm)、(c): PZT多層膜(膜厚135 nm)

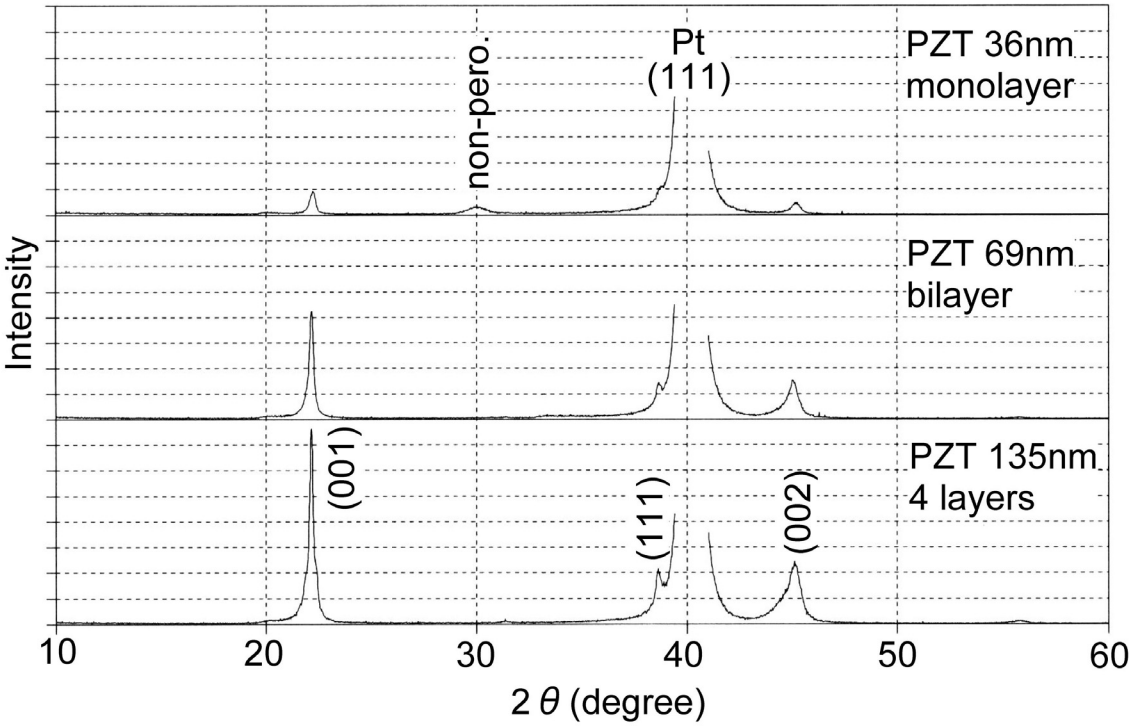


図4-13　450℃で作製したPZT単層膜及びPZT多層膜(マルチアニール)の
XRDパターン (各層に対し450℃/10 minの焼成、non-perovskite:他相)

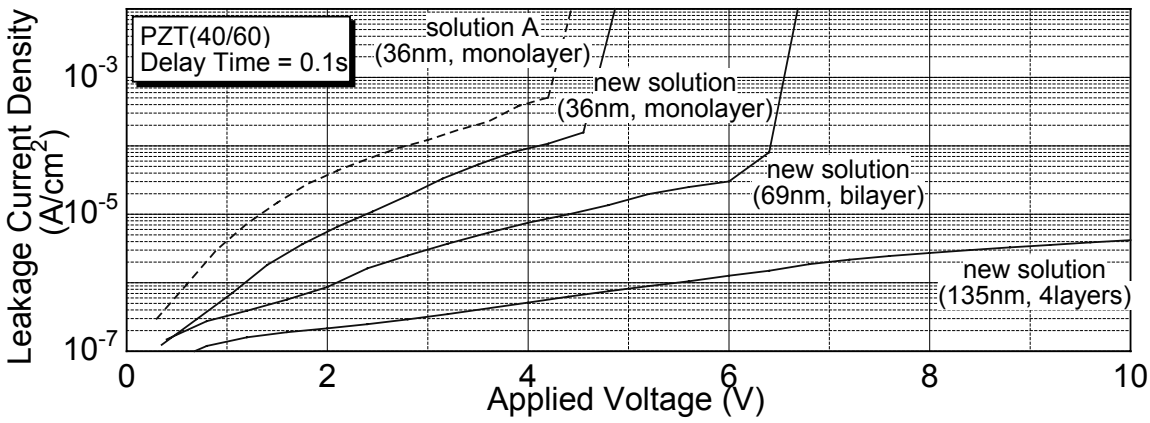


図4-14　450℃で作製したPZT単層膜及びPZT多層膜(マルチアニール)の
リーク特性 (各層に対し450℃/10 minの焼成)

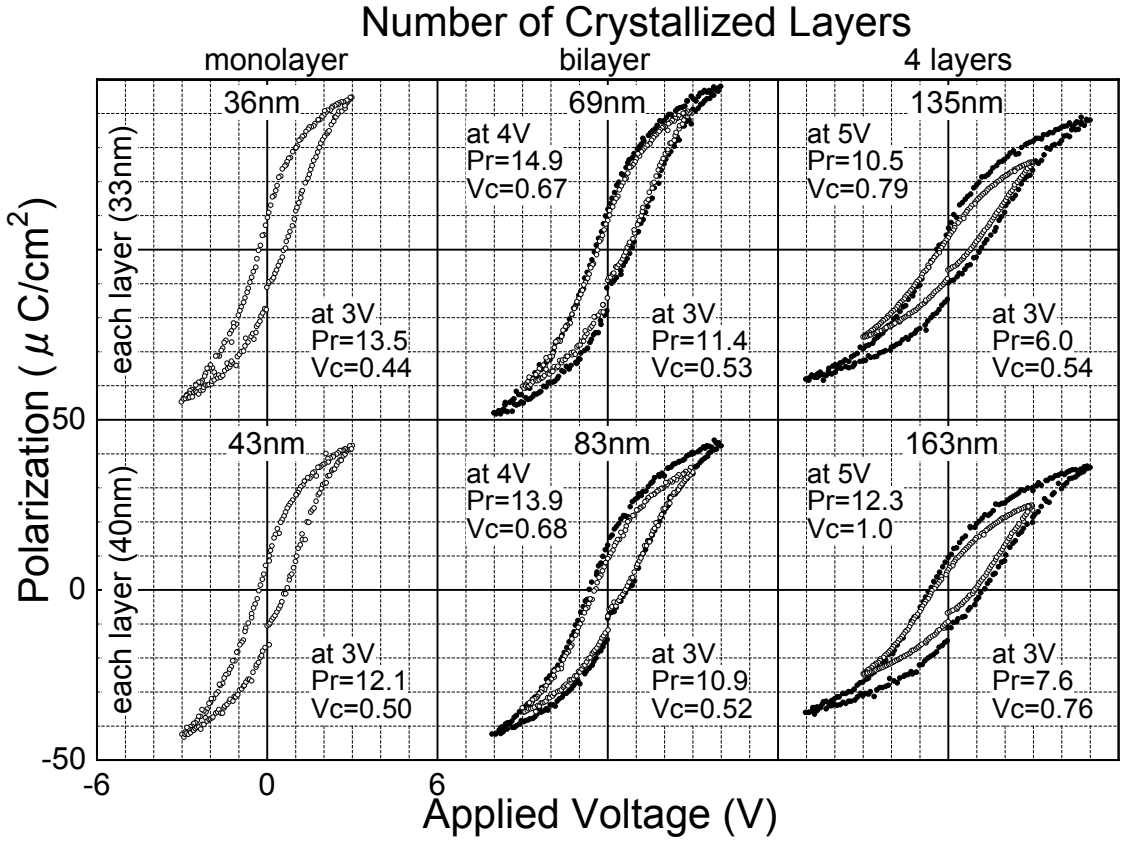


図4-15　450℃で作製したPZT単層膜及びPZT多層膜(マルチアニール)の
P-V曲線 (各層に対し450℃/10 minの焼成)

度は、新規ゾルゲル液のそれより高かった。PZT4層からなるPZT膜(膜厚135 nm及び163 nm)のP-V曲線は、印加電圧5 Vで10 μC/cm^{2}以上のP_r(11及び12 μC/cm^2)を有した。以上の結果より、新規ゾルゲル液と改良したゾルゲルプロセス(multi-annealingとthin-film annealing)を組み合わせることにより、450℃でPZT膜が完全に結晶化し、そのPZT膜は良好な電気特性(10 μC/cm^{2}以上のP_r、低いリーク電流密度、高い破壊電圧)を示すことが判明した。

図4-16に、450℃のマルチアニール及びシングルアニールにより作製したPZT多層膜(PZT4層、膜厚135 nm)の微細組織の比較を示した。各層毎に10 min(PZT4層で合計40 min)のマルチアニールにより作製したPZT多層膜は、PZT/Pt界面からPZT表面まで結晶化しているが、40 minのシングルアニールにより作製したPZT多層膜は、PZT/Pt界面から中間領域までしか結晶化しておらず、完全に結晶化するためにはより長時間の焼成が必要である。このようにマルチアニールは、シングルアニールと比較して焼成時間の大幅な短縮を可能にすると言える。以下の節では、焼成温度をさらに下げた場合のPZT薄膜の作製とその特性について述べる。

4.3.2 435℃でのPZT強誘電体薄膜の作製

450℃での成膜ではRTA(Rapid Thermal Annealing)でPZT膜を焼成したが、435℃以下の成膜ではRTAではなくHP(Hot Plate)を使用してPZT膜を焼成した。ここで、熱処理方法に関わらず、改良した成膜方法(multi-annealingならびにthin-film annealing)が低温結晶化に有効であることを示す。

最初に、multi-annealingの低温結晶化に対する有効性について述べる。図4-17、4-18及び4-19は、マルチアニール及びシングルアニールにより作製したPZT多層膜(PZTの層数:4、PZT膜厚:135 nm)の表面組織、XRDパターン及びP-V曲線である。435℃で各層毎に1 h(PZT4層で合計4 h)のマルチアニールにより作製したPZT多層膜の表面は、粒構造を有する相から構成される。その断面組織は450℃のマルチアニールにより作製したPZT多層膜のそれ(図4-16(a))と同様であった。すなわち、粒構造を有する相は柱状晶であり、他の相は観

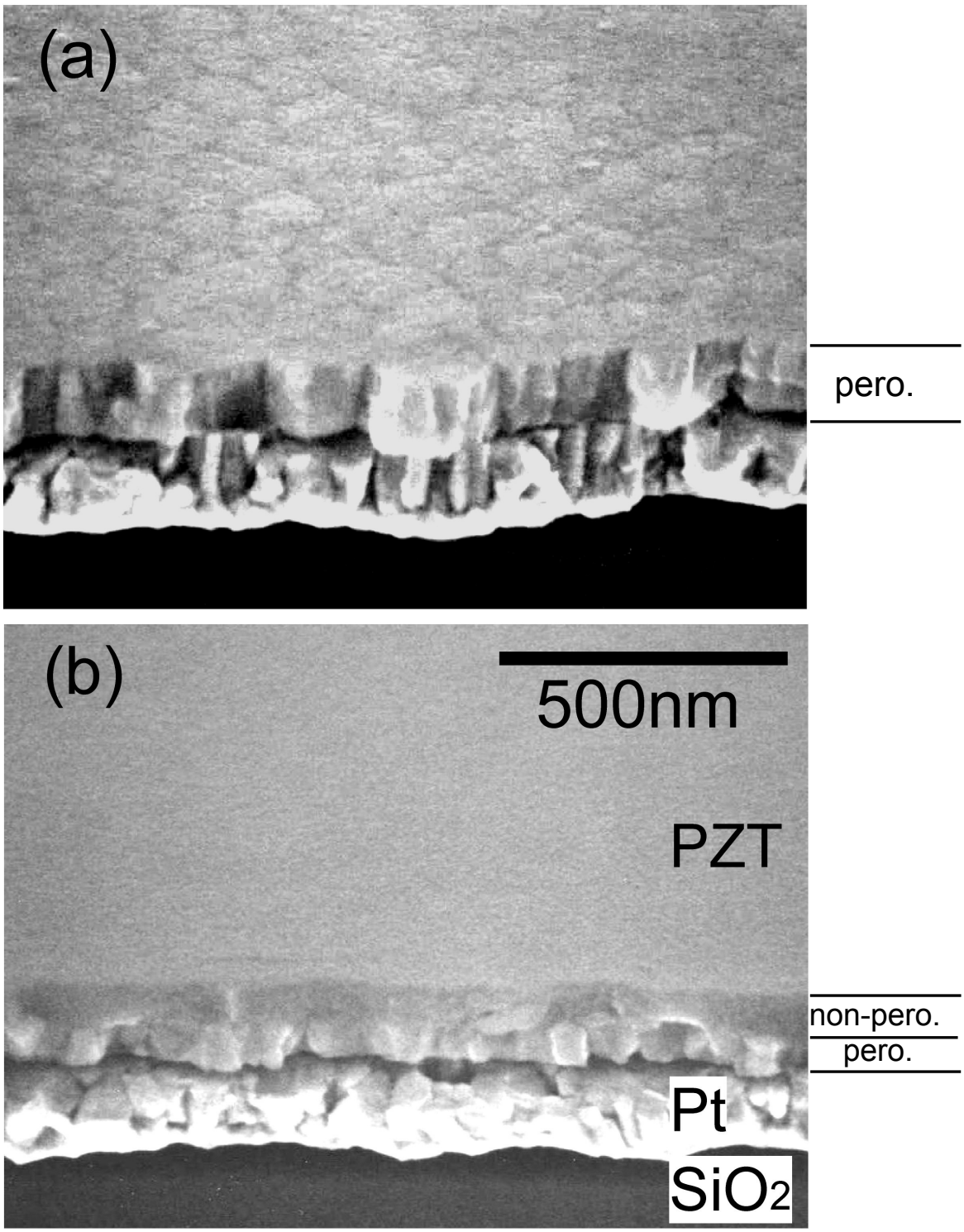


図4-16　450℃で計40 minマルチアニール(a)及びシングルアニール(b)を行った
PZT多層膜(PZT4層、膜厚135 nm)の微細組織の比較　(non-perovskite:他相)

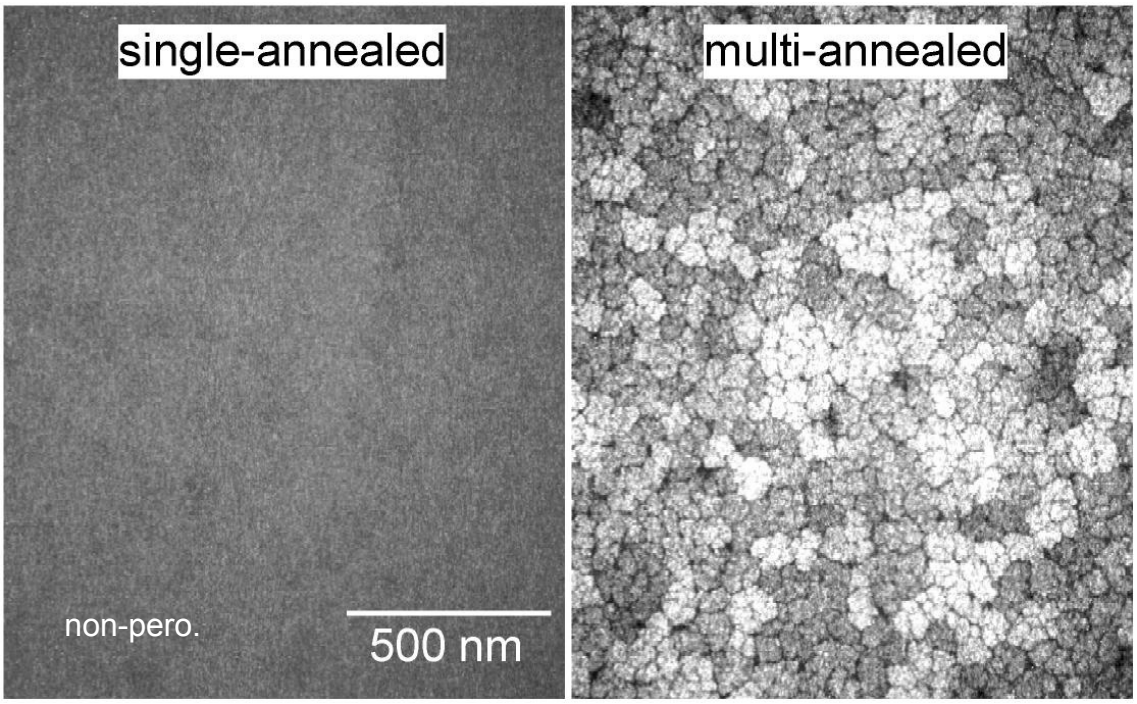


図4-17 435℃で計4 hのマルチアニール及びシングルアニールを行ったPZT多層膜
(PZT4層、膜厚135 nm)の表面組織の比較 (non-perovskite: 他相)

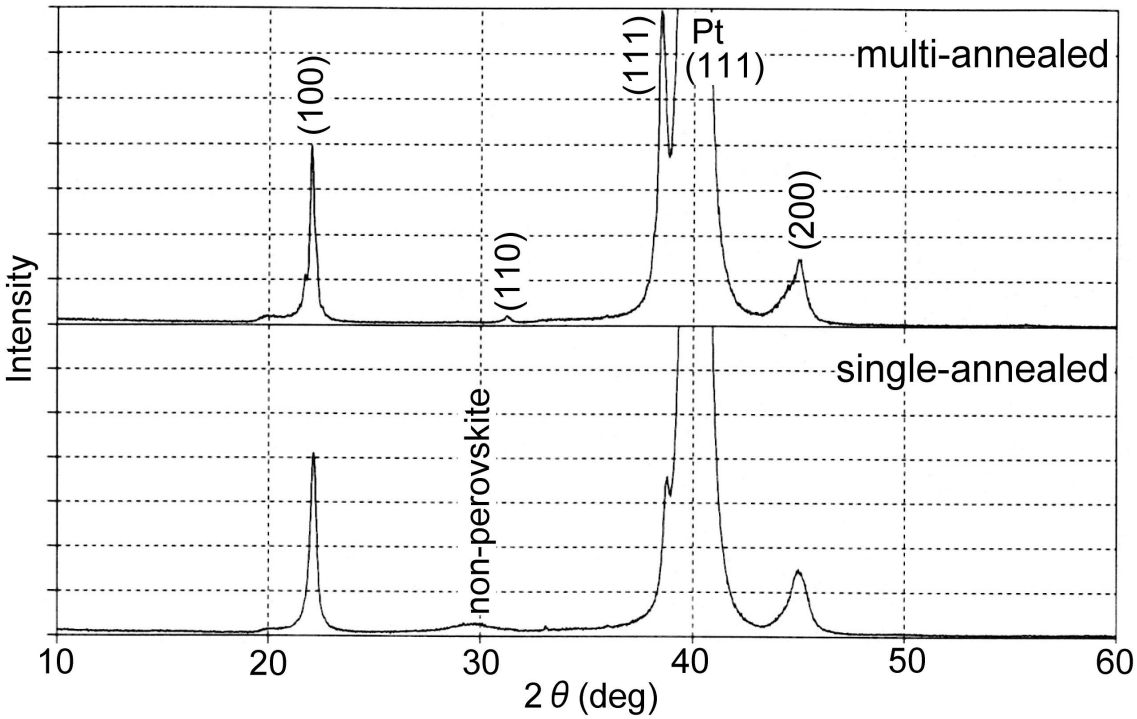


図4-18 435℃で計4 hのマルチアニール及びシングルアニールを行った
PZT多層膜(PZT4層、膜厚135 nm)のXRDパターンの比較

察されなかった。XRDパターンは、マルチアニールにより作製したPZT多層膜がペロブスカイト単相であることを示した。また、そのP-V曲線は優れた強誘電性を示した。これらの結果より、粒構造を有する相はペロブスカイト相であること、ならびにマルチアニールにより作製したPZT多層膜は、PZT/Pt界面からPZT表面まで完全に結晶化しており、ペロブスカイト柱状晶からなる単相膜であることが判明した。一方、4 hのシングルアニールにより作製したPZT多層膜の表面は、粒構造のない相から構成される。そのPZT多層膜の断面観察(図4-20)から、粒構造を有する相がPZT/Pt界面から中間領域まで存在し、粒構造のない相が中間領域からPZT表面まで存在することが分かる。この断面組織は、450℃のシングルアニールにより作製したPZT多層膜の断面組織(図4-16(b))と同様である。XRDパターンは、ペロブスカイト相のピークに加え、他相を示す約30°に中心があるブロードなピークを有する。また、P-V曲線は強誘電性を示さなかった。これらの結果より、粒構造のない相はペロブスカイト相ではなく他相であること、ならびにシングルアニールにより作製したPZT多層膜は、PZT/Pt界面から中間領域まではペロブスカイト相であり、中間領域からPZT表面までは他相であることが判明した。シングルアニールにより作製したPZT多層膜が完全に結晶化するためには、より長時間の焼成が必要である。このように、HPを使用して焼成する場合でも、マルチアニールはシングルアニールと比較して焼成時間を大幅に短縮できると言える。

次に、thin-film annealingの低温結晶化に対する有効性について述べる。図4-21に、435℃のマルチアニールにより作製したPZT多層膜(PZT4層)の表面組織を示す。PZT1層(27 nm)に対して30 min及び1 hの焼成を行ったPZT多層膜(a)及び(b)、PZT1層(33 nm)に対して1 hの焼成を行ったPZT多層膜(d)の表面は、微細な結晶粒からなるペロブスカイト単相であることが分かる。これらのPZT多層膜のFE-SEMによる断面観察から、ペロブスカイト結晶粒は柱状晶であり、他の相は観察されなかった。一方、PZT1層(33 nm)に対して30 minの焼成を行ったPZT多層膜(c)、PZT1層(40 nm)に対して1 hの焼成を行ったPZT多層膜(e)の表面は、粒構造を有するペロブスカイト相と粒構造のない他相から構成される。なお、これらのPZT多層膜のXRDパターンには、ペロブスカイト相のピークは観察されたが、他相が非常に少量であるため、他相の約30°に中心があるブロードなピークは観察されなかった。この微細組織の観察結果等を考慮し、表4-1に435℃でマルチアニールしたPZT多層膜(PZT4層)

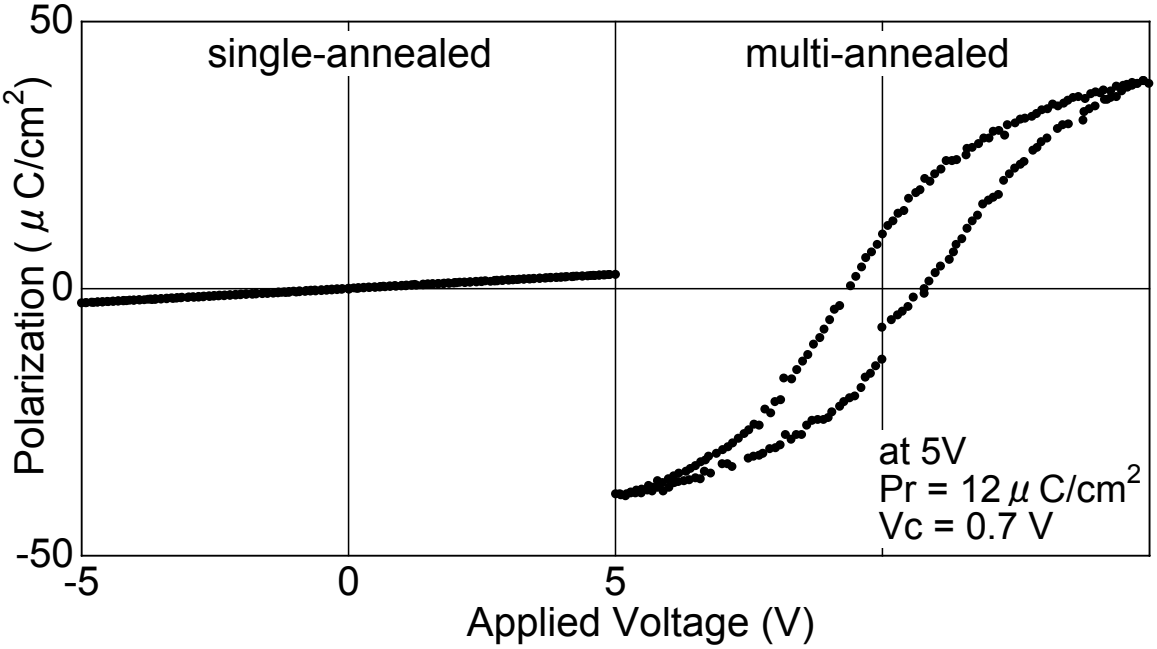


図4-19 435℃でマルチアニール及びシングルアニールを行った
PZT多層膜(PZT4層、膜厚135 nm)のP-V曲線の比較

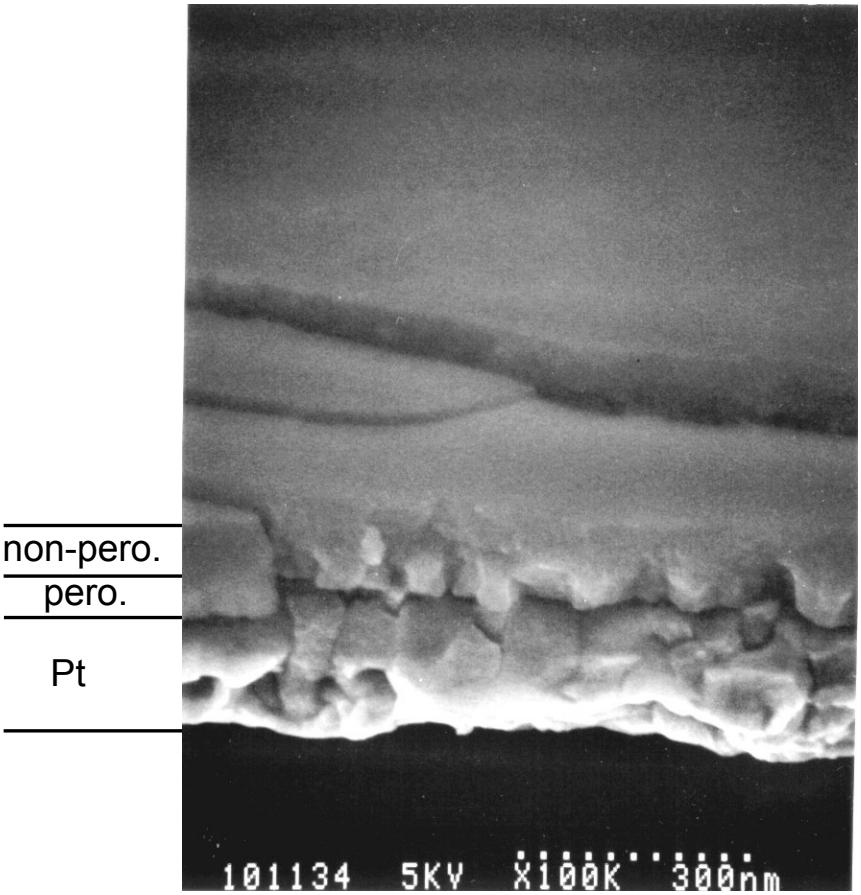


図4-20 435℃で計4 hシングルアニールを行ったPZT多層膜(PZT4層、膜厚135 nm)
の断面組織 (non-perovskite: 他相)

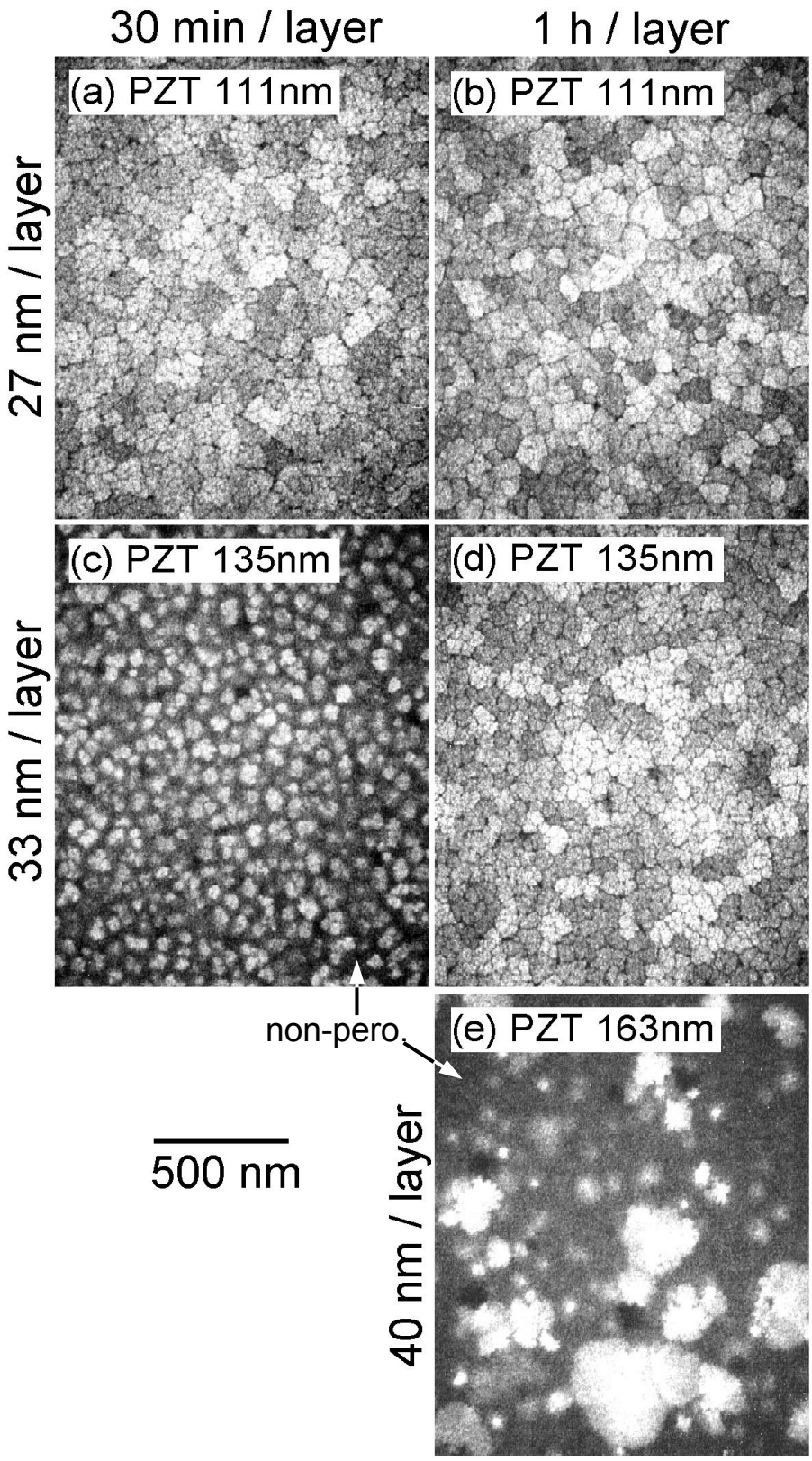


図4-21　435℃でマルチアニールを行ったPZT多層膜(PZT4層)の表面組織
(a)及び(b): PZT1層(27 nm)当たり、30 min及び1 hの焼成を行ったPZT膜
(c)及び(d): PZT1層(33 nm)当たり、30 min及び1 hの焼成を行ったPZT膜
(e): PZT1層(40 nm)当たり、1 hの焼成を行ったPZT膜
(non-perovskite:他相)

の構成物質と、その平均結晶化速度を示した。ここで平均結晶化速度(nm/min)は、以下の式で定義した。

平均結晶化速度= PZT1層の厚さ / PZT1層を完全に結晶化するのに必要な焼成時間 (4.1)

435℃焼成では、27、33、40 nm/層の膜厚での平均結晶化速度が、それぞれ0.90 nm/min以上、0.55~1.1 nm/min、0.67 nm/min未満となり、PZT層の厚さが減少するほど、平均結晶化速度が増加しているのが分かる。このことは、thin-film annealing (アモルファス極薄膜の焼成、すなわち1度に焼成するPZT層の厚さ低減)が、ペロブスカイト相の平均結晶化速度を増加させ、ペロブスカイト単相膜を作製するための焼成時間を短縮することを示唆している。

435℃の1回の焼成により作製したPZT単層膜及び435℃のマルチアニールにより作製したPZT多層膜のXRDパターンを、図4-22に示した。全ての膜のXRDパターンは強い(111)ピークと弱い(001)ピークを示す。435℃-PZT多層膜(435℃で焼成したPZT多層膜)は、450℃-PZT多層膜の場合と同様に、マルチアニールによりその直下のPZT層の配向性を維持しながら、結晶成長している。

図4-23は435℃でマルチアニールしたPZT多層膜(PZT4層)のP-V曲線を示した。(a)、(b)、(c)、(d)のP-V曲線を示すPZT多層膜膜の表面組織は、図4-21に示した(a)、(b)、(c)、(d)にそれぞれ対応する。P-V曲線(a)と(b)を比較すると、両方ともペロブスカイト単相であるが、(b)のほうが、P_rが高い。このことから、良好な強誘電性を示すPZT膜の作製には、ペロブスカイト単相のPZT膜の作製よりも、長い焼成時間が必要であることが分かる。(b)、(d)のP-V曲線を示すPZT多層膜は、435℃で計5 h(マルチアニール1 h/層を4回、リカバリーアニール1 h)焼成したものであり、印加電圧5 VでP_rが10 μC/cm^{2}以上の高い値(12 μC/cm^2)を示した。

435℃でマルチアニールしたPZT多層膜(PZT4層、膜厚135 nm)の誘電率とリーク特性を図4-24に表す。この435℃-PZT多層膜は、図4-23のP-V曲線(d)を有する。このPZT多層膜のP_r、V_c、比誘電率ε_r、誘電損失tan δ、印加電圧5 Vと10 Vでのリーク電流密度を表4-2にまとめた。ε_rは、0 Vで780を示し、0.7 V(P-V曲線のV_cと一致)で最大値810を示した。リーク特性は5 Vで1×10^{-6} A/cm^2、破壊電圧は10 V以上であり、450℃-PZT多層膜(PZT4層、膜厚135

表4-1　435℃及び420℃のマルチアニールにより作製したPZT多層膜(PZT4層)の構成物質とその平均結晶化速度

Annealing temperature	Layer thickness (nm/layer)	Annealing time for each layer			Average crystallization rate (nm/min)
		30 min/layer	1 h/layer	2 h/layer	
435℃	27	pero.	pero.	—	more than 0.90
	33	pero. and non-pero.	pero.	—	0.55 to 1.1
	40	—	pero. and non-pero.	—	less than 0.67
420℃	27	—	pero.	—	more than 0.45
	33	—	pero.	—	more than 0.55
	40	—	pero. and non-pero.	pero.	0.33 to 0.67

pero.: perovskite phase, non-pero.: non-perovskite phase, —: not observed

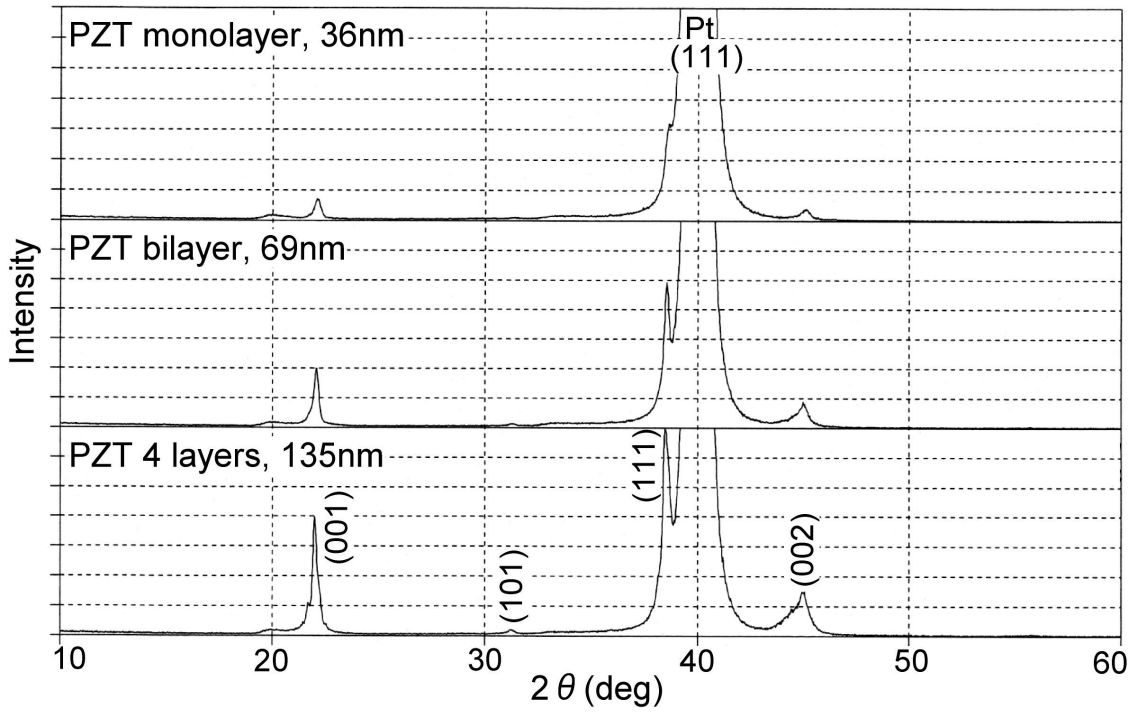


図4-22　435℃で作製したPZT単層膜及びPZT多層膜(マルチアニール)のXRDパターン（各層に対し435℃/1 hの焼成）

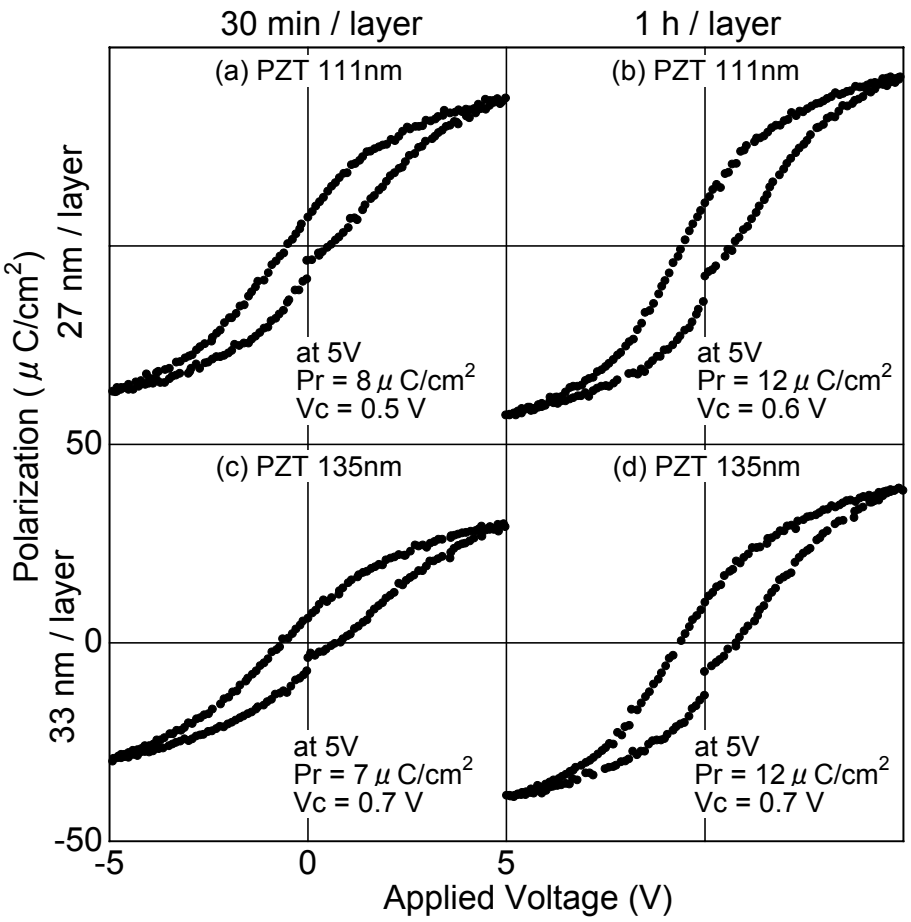


図4-23　435℃でマルチアニールしたPZT多層膜(PZT4層)のP-V曲線
(a)及び(b): PZT1層(27 nm)当たり、30 min及び1 hの焼成を行ったPZT膜
(c)及び(d): PZT1層(33 nm)当たり、30 min及び1 hの焼成を行ったPZT膜

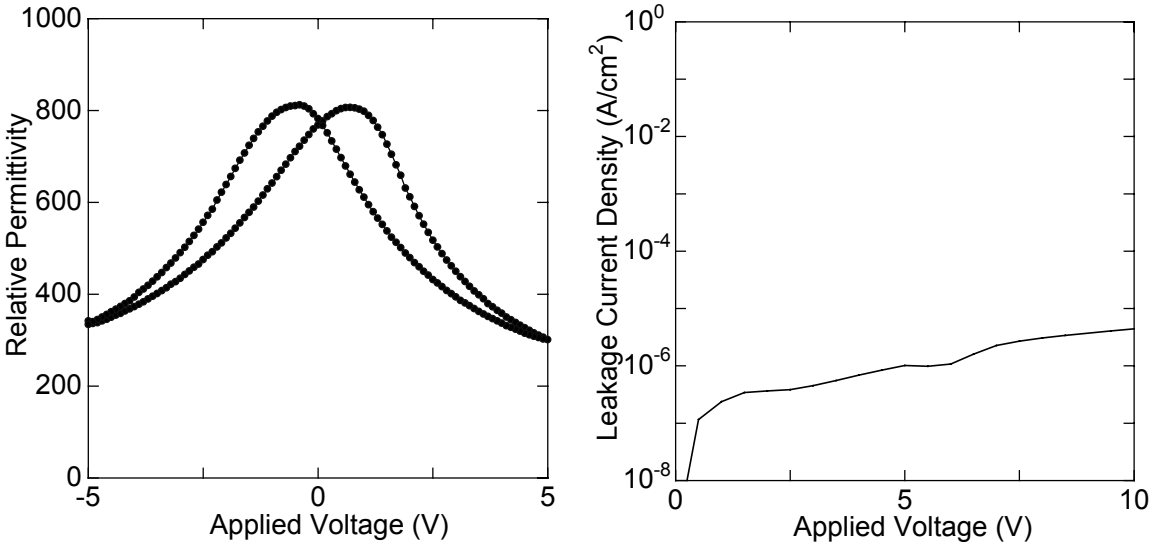


図4-24　435℃でマルチアニールしたPZT多層膜(PZT4層、膜厚135 nm)の誘電率とリーク特性 (PZT各層に対し435℃/1 hの焼成)

nm)のリーク特性(図4-14)と同等であった。

以上の結果から、新規ゾルゲル液と改良したゾルゲルプロセス(multi-annealing及びthin-film annealing)により、435℃(計5 h)の焼成で、微細な柱状晶からなるペロブスカイト単相の微細組織を有し、12 μC/cm^{2}のP_r、780のε_r、5 Vで1×10^{-6} A/cm^{2}のリーク特性、破壊電圧10 V以上という良好な電気特性を示すPZT強誘電体薄膜(膜厚135 nm)を作製できることが明らかになった。

4.3.3 420℃でのPZT強誘電体薄膜の作製

435℃で完全に結晶化し、良好な強誘電性を示すPZT薄膜を作製できたため、さらに低温の420℃の焼成について検討した。

図4-25に、420℃で4時間(1 h/層を4回)のマルチアニールにより作製したPZT多層膜(PZT4層、膜厚135 nm)の微細組織を示した。この写真から分かるように、420℃-PZT多層膜は、微細な柱状晶のペロブスカイト単相からなり、それより高温で作製した435℃-PZT多層膜(図4-21(d))と同様の微細組織を有する。この420℃-PZT多層膜のXRDパターンもまた、435℃-PZT多層膜(PZT4層、膜厚135 nm)のそれ(図4-22)と、ほぼ同じ結果を示した。

420℃のマルチアニールにより作製した種々のPZT多層膜(PZT4層)の表面組織をまとめたもの及びP-V曲線を、それぞれ表4-1(前出)及び図4-26に示した。表4-1から分かるように、P-V曲線を測定した420℃-PZT多層膜は全てペロブスカイト単相からなるが、435℃-PZT多層膜と同様に、焼成時間が長い方が(1 h/層よりも2 h/層の方が)高いP_rを有する。特に、2 h/層のマルチアニール(2 h/層を4回、リカバリーアニール2 hの計10 hの焼成)を行った420℃-PZT多層膜(PZT4層、膜厚135 nm)は、P-V曲線(d)から分かるように、15 μC/cm^{2}という高いP_rを示した。表4-2(前出)に示した様に、その比誘電率ε_rは0 Vで780、リーク電流密度は5 Vで1×10^{-6} A/cm^2、破壊電圧は10 V以上であり、435℃-PZT多層膜(PZT4層、膜厚135 nm)に匹敵する良好な電気特性を示した。

以上、新規ゾルゲル液と改良したゾルゲルプロセスを用いた420℃(計10 h)の焼成により、ペロブスカイト単相の微細柱状晶からなる微細組織を有し、15 μC/cm^{2}のP_r、780のε_r、5 Vで

表4-2　435及び420℃でマルチアニールしたPZT多層膜(PZT4層、膜厚135 nm)の電気特性

Annealing temperature	Annealing time for each layer	P_r (μC/cm^2) at 5 V	V_c (V) at 5 V	ε_r at 0 V	Tan δ at 0 V	Leakage current density (A/cm^2) at 5 V	Leakage current density (A/cm^2) at 10 V
435℃	1 h/layer	12	0.7	780	0.04	1×10^{-6}	4×10^{-6}
420℃	2 h/layer	15	0.8	780	0.04	1×10^{-6}	6×10^{-6}

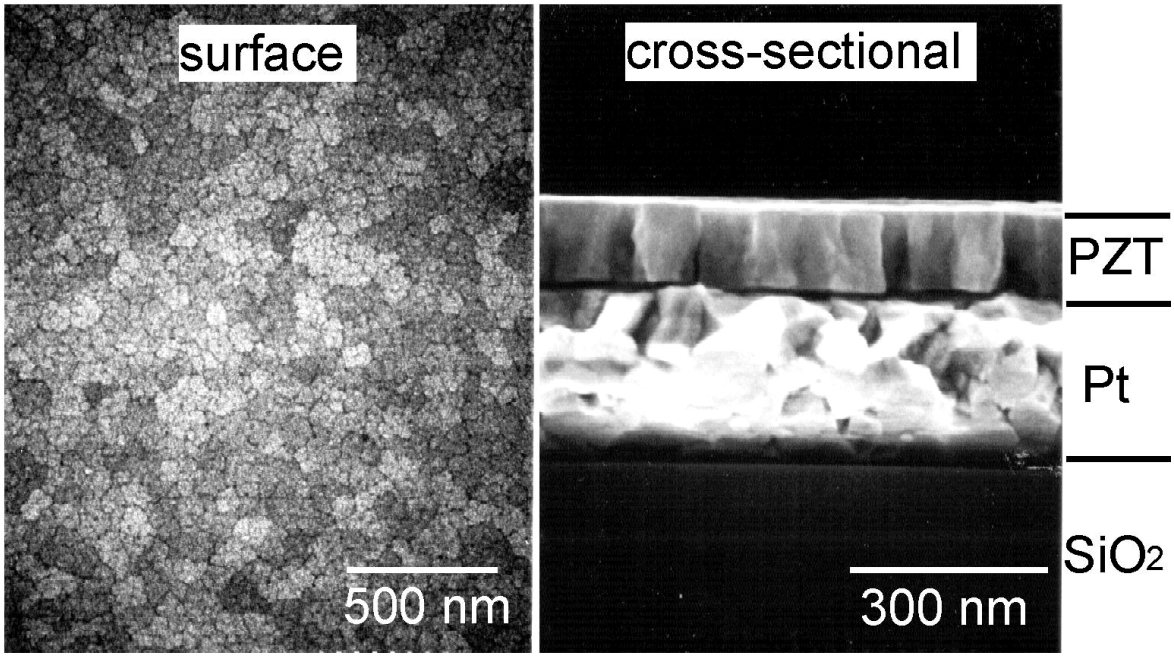


図4-25　420℃でマルチアニールを行ったPZT多層膜(PZT4層、膜厚135 nm)の微細組織（PZT各層に対し420℃/1 hの焼成）

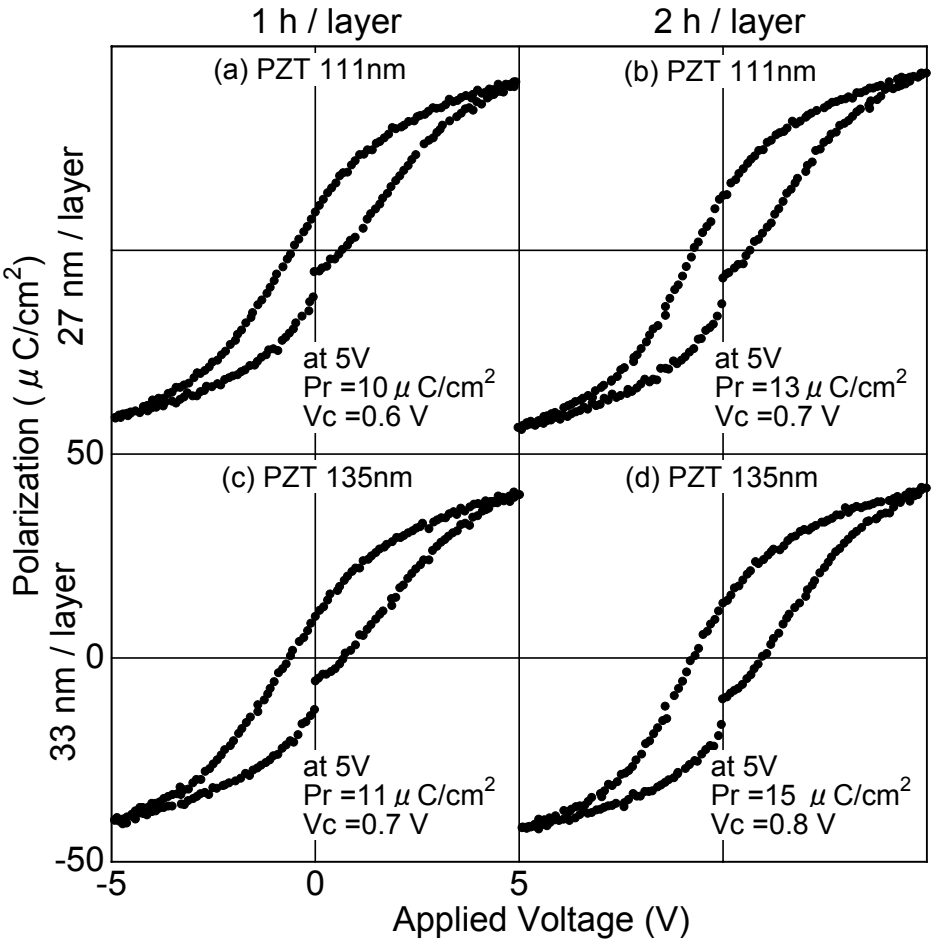


図4-26　420℃でマルチアニールを行った種々のPZT多層膜(PZT4層)のP-V曲線
(a)及び(b): PZT1層(27 nm)当たり、1 h及び2 hの焼成を行ったPZT膜
(c)及び(d): PZT1層(33 nm)当たり、1 h及び2 hの焼成を行ったPZT膜

1×10^{-6} A/cm^{2}のリーク特性、10 V以上の破壊電圧等の良好な電気特性を示すPZT強誘電体薄膜(膜厚135 nm)を作製できることを明らかにした。

4.3.4 400℃でのPZT強誘電体薄膜の作製

さらに低温の400℃の焼成を試みた。図4-27に400℃でマルチアニールしたPZT多層膜(PZT4層、膜厚111 nm)の表面組織の焼成時間依存性を示した。焼成時間の延長とともに、ペロブスカイト相の割合が高くなる。この結果から、ペロブスカイト単相膜を得るには3 h/層のマルチアニールが必要であることが分かる。表面組織(c)から分かるように、粒径は60~300 nmであり、その400℃-PZT多層膜の断面観察結果からペロブスカイト結晶は柱状晶であった。

図4-28に400℃で計15 h焼成(マルチアニール3 h/層を4回、リカバリーアニール3 h)したPZT多層膜(PZT4層、膜厚111 nm)のP-V曲線と誘電特性を示した。10 μC/cm^{2}のP_rを示し、その比誘電率ε_rは0 Vで720であった。

図4-29と図4-30に、400℃で3 h/層のマルチアニールを行ったPZT多層膜(PZT4層)のXRDパターンと表面組織を示す。PZT層の厚さを23、27、33 nmと増加するにつれて、ペロブスカイト相の粒径は80~400、60~300、40~180 nmと減少し、<111>に配向する傾向を示した。一方、PZT層の厚さの減少とともに、ペロブスカイト相は<001>に配向する傾向を示した。

以上の結果より、新規ゾルゲル液と改良したゾルゲルプロセスを用い、400℃で計15 hの焼成により、ペロブスカイト単相の柱状晶からなる微細組織を有し、10 μC/cm^{2}のP_r、720のε_rを示すPZT強誘電体薄膜(膜厚111 nm)を作製できることを明らかにした。強誘電性を示すPZT薄膜の成膜温度としては480℃まで低くすることができると報告されていたが[14)]、本研究により、80℃低い400℃で成膜できることを示した。なお、本研究で得られた10 μC/cm^{2}よりもさらにP_rを増加させるためには、400℃-PZT多層膜の<111>配向度を高くする必要がある。例えば、1層当たりの厚さを増やして<111>配向度を高め、その層を完全に結晶化させるために焼成時間を延長する等の対策が必要となる。

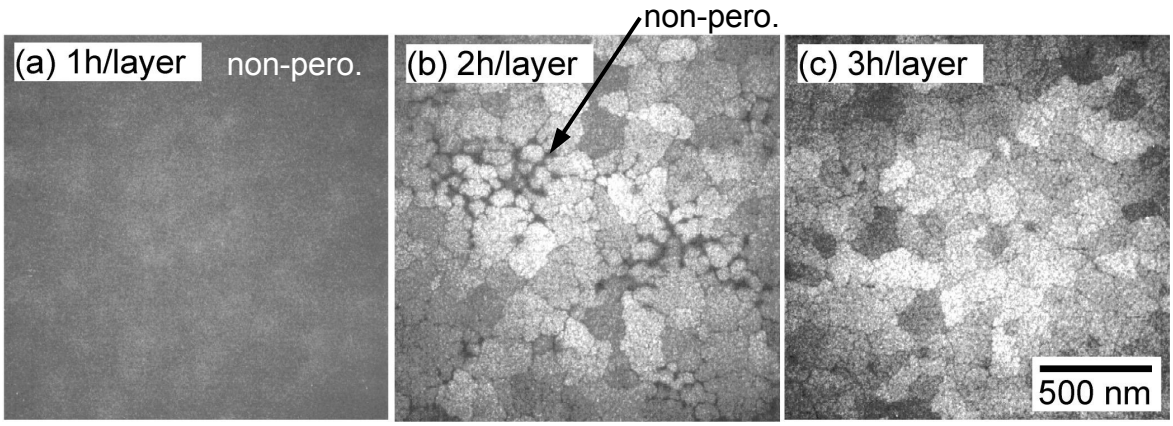


図4-27　400℃でマルチアニールしたPZT多層膜(PZT4層、膜厚111 nm)の表面組織の焼成時間依存性 (non-perovskite:他相)
(a): 各層に対し400℃/1 hの焼成
(b): 各層に対し400℃/2 hの焼成
(c): 各層に対し400℃/3 hの焼成

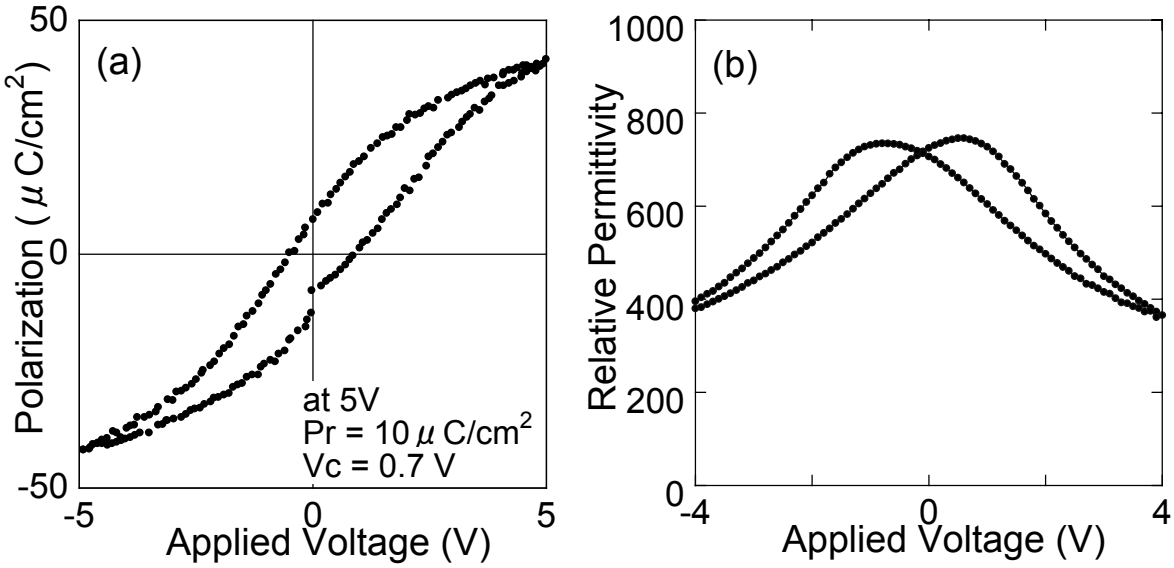


図4-28　400℃でマルチアニールしたPZT多層膜(PZT4層、膜厚111 nm)の電気特性
(PZT各層に対し400℃/3 hの焼成) (a)P-V曲線及び(b)誘電特性

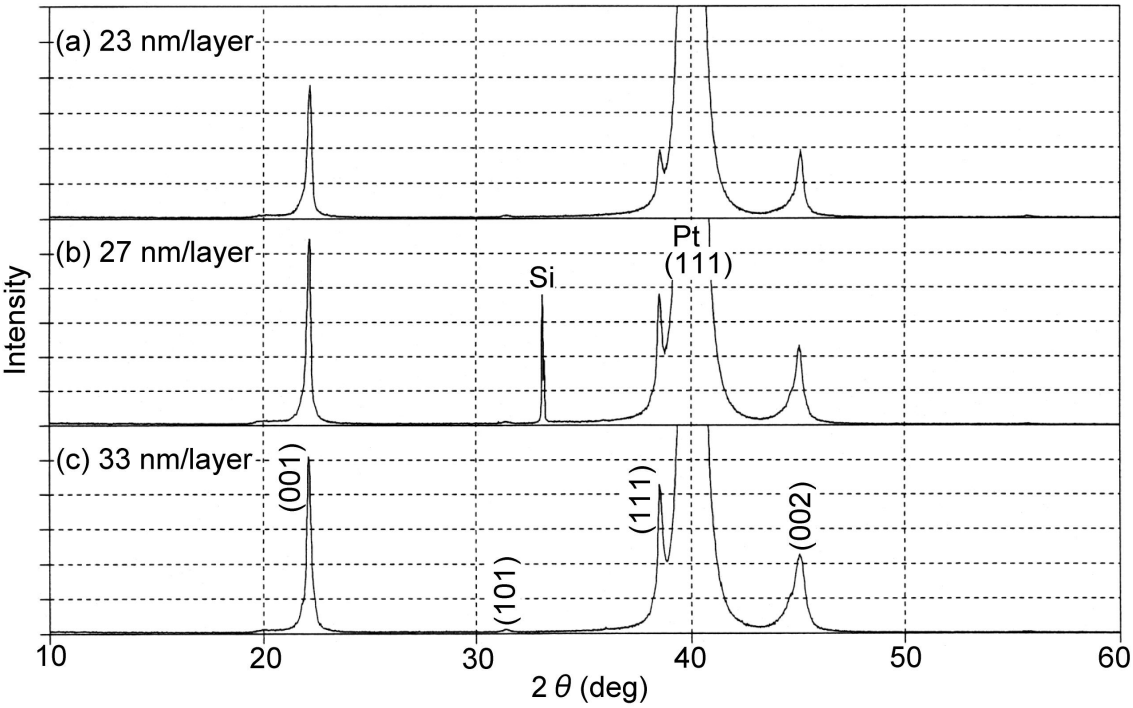


図4-29　400℃でマルチアニールしたPZT多層膜(PZT4層)のXRDパターン
(a): PZT1層(23 nm)当たり、3 hの焼成
(b): PZT1層(27 nm)当たり、3 hの焼成
(c): PZT1層(33 nm)当たり、3 hの焼成

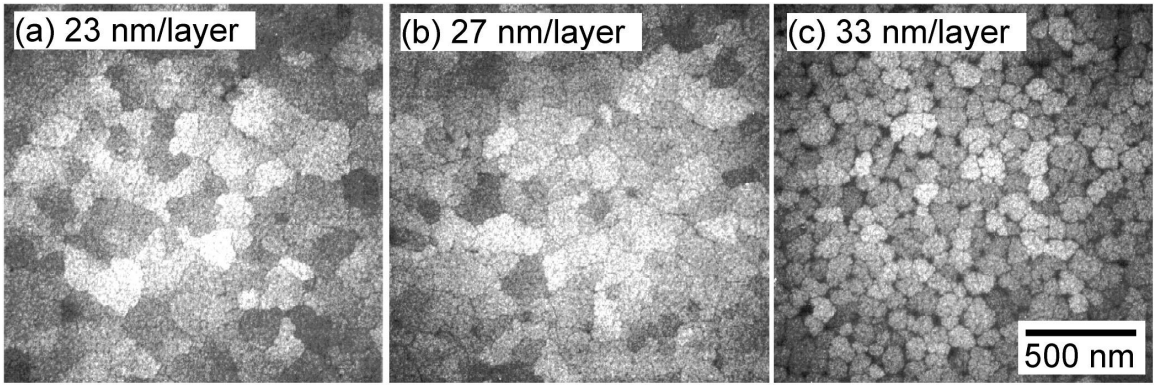


図4-30　400℃でマルチアニールしたPZT多層膜(PZT4層)の表面組織
(a): PZT1層(23 nm)当たり、3 hの焼成
(b): PZT1層(27 nm)当たり、3 hの焼成
(c): PZT1層(33 nm)当たり、3 hの焼成

4.3.5　390℃でのPZT強誘電体薄膜の作製

図4-31は、390℃で4 h/層のマルチアニールを行ったPZT多層膜(PZT4層、膜厚95 nm)の表面組織である。PZT多層膜の表面は、ペロブスカイト粒と粒構造のない他相からなり、完全にペロブスカイト化するにはより長時間の焼成が必要となる。390℃で4 h/層のマルチアニールを行ったPZT多層膜(PZT4層、膜厚95 nm及び111 nm)のXRDパターンを図4-32に示した。このパターンからペロブスカイト相が得られていることが分かる。また、他相の量が少ないため、他相の特徴である30°に中心があるブロードなピークはなかった。390℃-PZT多層膜でも、既述のPZTの成膜と同様に、PZT層の厚さを増加すると<111>に配向する傾向を示し、反対にPZT層の厚さを減少すると<001>に配向する。390℃で計20 h焼成(マルチアニール4 h/層を4回、リカバリーアニール4 h)したPZT多層膜は、400℃-PZT多層膜(その強誘電性は図4-28)とは異なり、良好な強誘電性を示さなかった。この理由として、PZT膜が完全に結晶化していないこと、<111>配向度が400℃-PZT多層膜に比べ低いことなどが挙げられる。

本研究結果をまとめる。新規低温成膜用ゾルゲル液と改良したゾルゲルプロセス(multi-annealingならびにthin-film annealing)を組み合わせることにより、450℃以下の極低温(400~450℃)でPZT膜を完全に結晶化した。そのPZT膜は、微細なペロブスカイト柱状晶からなる微細組織を有し、5 Vで10~15 μC/cm^{2}のP_r等の良好な電気特性を示した。本研究で得られた400℃-PZT多層膜のP-V曲線(図4-28(a))は、従来の700℃-PZT多層膜のそれ(図2-9(h))と形状がよく似ており、印加電圧5 VでのP_r値もほぼ同程度であった(400℃-PZT多層膜のP_r:10 μC/cm^2、700℃-PZT多層膜のP_r:12 μC/cm^2)。すなわち、新規低温成膜用ゾルゲル液と改良したゾルゲルプロセスを組み合わせることにより、400℃という極低温の焼成で、700℃で焼成したPZT薄膜とほぼ同等のP-V曲線を示すPZT薄膜の作製が可能になったことが分かる。390℃の焼成では、PZT膜をほぼ結晶化させることができたが、計20 hの焼成では良好な強誘電性は得られなかった。

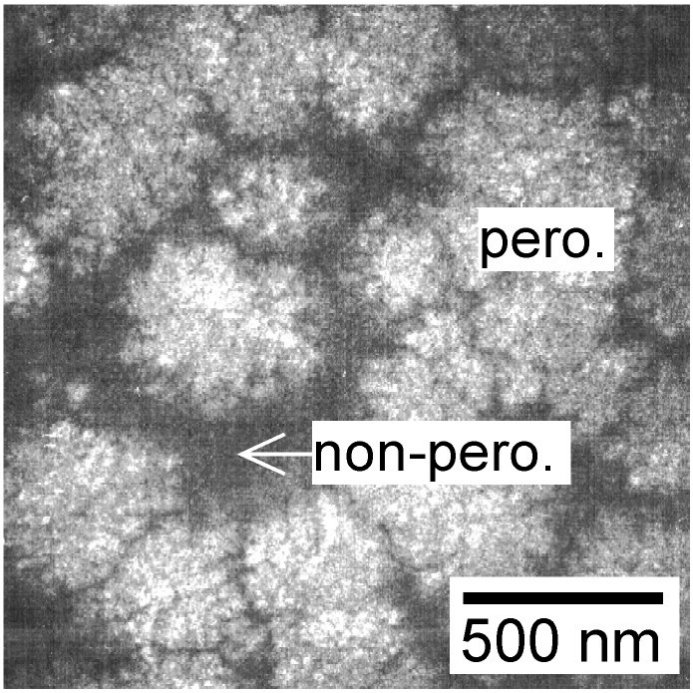


図4-31　390℃でマルチアニールしたPZT多層膜(PZT4層、膜厚95 nm)の表面組織
(PZT各層に対し390℃/4 hの焼成)
(non-perovskite:他相、perovskite:ペロブスカイト相)

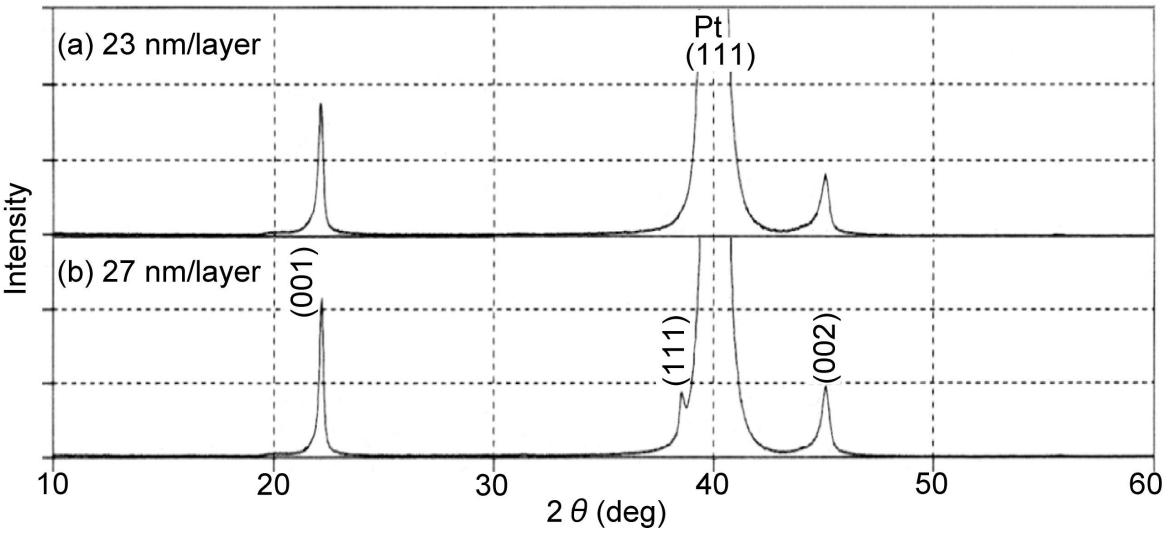


図4-32　390℃でマルチアニールしたPZT多層膜(PZT4層、膜厚95 nm及び111 nm)の
XRDパターン
(a): PZT1層(23 nm)当たり4 hの焼成
(b): PZT1層(27 nm)当たり4 hの焼成

4.4 考察

4.4.1 低温成膜における核生成と結晶成長のメカニズム

低温焼成を行ったPZT薄膜の評価を通して、核生成と結晶成長におけるいくつかの特徴が得られた。すなわち、4.3.1.1で述べたように、ペロブスカイト結晶粒の微細化(すなわち核生成密度の増加)に伴い、ペロブスカイト粒は<111>に配向する傾向を示した。一方、ペロブスカイト結晶の粒サイズの増大(核生成密度の低下)に伴い、<001>に配向した。また、新規ゾルゲル液のPZT薄膜が、最も微細なペロブスカイト粒を有し(最も核生成密度が高く)、最も<111>の配向度が高い。また、4.3.1.2ならびに4.3.4で述べたように、PZT層の厚さの増加とともに、ペロブスカイト結晶の粒サイズは減少し(核生成密度は増加し)、<111>に配向する傾向を示す。一方、PZT層の厚さの減少とともに、ペロブスカイト結晶の粒サイズは増大し(核生成密度は低下し)、<001>に配向する。なお、図4-33に示すように、390℃で仮焼したPZT単層膜にPt_xPbのピークが認められないことから、PZT(111)膜のシード層と成りうると報告されているPt_xPb層[24,25]は生成していないと考えられる。

これらの特徴を説明できる核生成と結晶成長のメカニズムを考察する。成膜温度が低い場合でも、第2章の成膜温度が高い場合と同様に、ゾルゲル法によるPZT膜作製における核生成密度は、PZT/Pt界面での応力と関わりがあると推測される。すなわち、焼成中にPZTゲル膜の体積は、ゲル膜中の残留有機物の熱分解により減少する。PZTゲル膜は基板に拘束されているため、面内方向には収縮できない。そのため、焼成中にPZTゲル膜には面内方向に引っ張り力が働き(引っ張り応力が生じ)、逆にPt(111)電極には面内方向に圧縮力が働く(圧縮応力が生じる)。その結果発生するPZT/Pt界面での応力差が大きいほど、PZT/Pt界面での核生成密度が高くなると考えられる。以下に核生成と結晶成長のモデルを示す。

(1) PZT/Pt界面での応力差が大きい場合: 図4-34

ゾルゲル液のPZT組成よりもTiリッチなPZT核あるいはPT核が、Pt(111)電極上に生成し、その核生成密度は高い。核がTiリッチなPZTあるいはPTになる理由として、PTのシード層を用いていること、Tiリッチな方が核生成温度が低いことが挙げられる。核は、Pt(111)上にエピ

タキシャル的に生成する。核が<111>に配向する理由として、PZTとPtとの格子定数のミスマッチが小さいためエピタキシャル成長が可能であること、PZTの単位格子はPtのそれより大きいためPZT核が<111>配向することによりPt(111)の圧縮応力が緩和されることなどが考えられる。

第2章で述べたように、PZT(111)の結晶成長は、Ti濃度を減少、Zr濃度を増加させ、表面方向に向かい成長すると考えられる。

(2) PZT/Pt界面での応力差が小さい場合: 図4-35

ゾルゲル液のPZT組成よりも、TiリッチなPZT核あるいはPT核が、Pt(111)電極上に生成し、その核生成密度は低い。核がTiリッチなPZTあるいはPTになる理由は、(1)で述べたことと同じである。核は<001>に配向し、Pt上に生成する。核が<001>に配向する理由としては、Pt内の圧縮応力が低いため、核の<111>配向によるPt内の圧縮応力の緩和が必要とされないこと、PZT(001)の表面自由エネルギーが最も低いこと[26,27] が挙げられる。

PZT(001)の結晶成長は、第2章で述べたように、Ti濃度を減少、Zr濃度を増加させ、表面方向に向かい成長すると考えられる。

新規ゾルゲル液によるPZT薄膜は、非常に薄いPZT単層膜においてさえも、高い引っ張り応力を発生でき、その大きさは上述した(1)と(2)の中間に相当していると考えられる。

4.4.2 新規ゾルゲル液によるPZT薄膜の低温結晶化の原因

4.1に既述したように、PZT薄膜の結晶化温度が低下する原因として、ゾルゲル液の鉛化合物のアルコキシド化(アルコール中に溶解した酢酸鉛の加熱還流による、アセトキシル基からアルコキシル基への置換)が報告されている[13]。金属アルコキシドは、加水分解・縮合重合により金属-酸素結合の重合体(メタロキサンポリマー)を生成するため(すなわちセラミックスと同じ金属-酸素結合を有する構造体を生成するため)、酢酸塩(メタロキサンポリマーを生成しない)と比較して、結晶化温度が低くなると考えられる。すなわち、鉛化合物をアルコキ

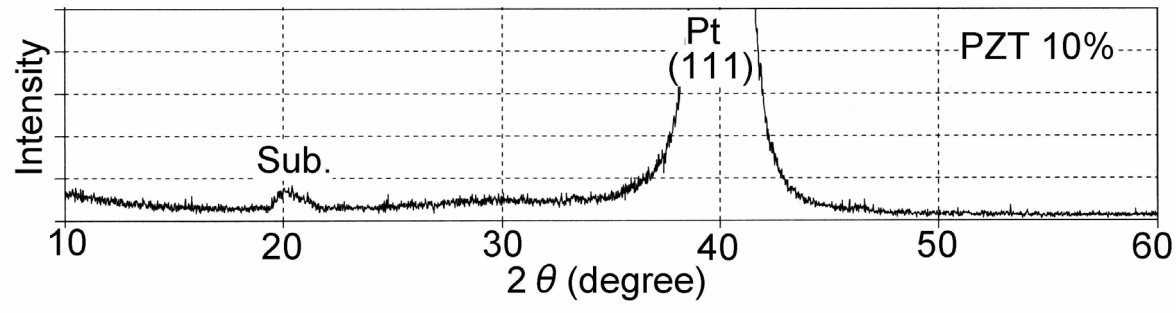


図4-33　PZT仮焼膜(10 wt%ゾルゲル液から作製した単層膜)のXRDパターン
（乾燥条件150℃/5min、仮焼条件390℃/5min）

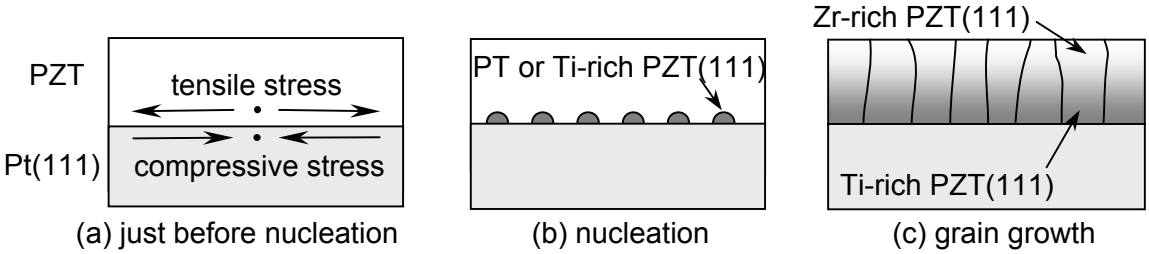


図4-34　PZT膜中の内部応力が高い場合の核生成と結晶成長の模式図

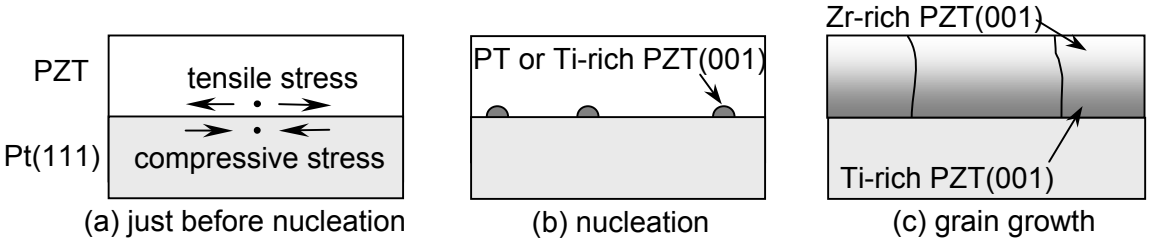


図4-35　PZT膜中の内部応力が低い場合の核生成と結晶成長の模式図

シド化することにより、PZTの結晶化温度は低下すると考えられる。

しかしながら、溶液Aや溶液B等の従来液では、鉛のアルコキシド化を進めた場合、合成中に沈殿が発生することが非常に多く、合成できても安定性が低く短期間(数時間から数週間)で沈殿またはゲル化が生じる。そのため、従来液での鉛のアルコキシド化は、沈殿やゲル化が生じない程度に限られる。沈殿やゲル化の原因として、従来液のアルコール溶媒を配位子とした鉛アルコキシドは、その溶媒に対して不溶性の傾向があること、加水分解し易く保存時の安定性が低いことが挙げられる。

一方、新規ゾルゲル液では鉛のアルコキシド化を十分に進めても沈殿は発生しない。さらに、この新規ゾルゲル液の複合アルコキシドの最大溶解度(酸化物換算濃度)は約40 wt%と、従来液の最大溶解度(15~18 wt%程度)と比較して非常に高く、安定性も良好で1年以上経過しても粘度上昇や沈殿は認められない。プロピレングリコールを配位子とした鉛アルコキシドは、プロピレングリコールに対して溶解度が高く、また安定性も高いためと考えられる。以上から、新規ゾルゲル液による結晶化温度の低下は、溶液中の鉛のアルコキシド化を十分に進めたために、実現したと考えられる。

4.4.3 焼成方法によるPZT薄膜の結晶配向性の差異

435℃のマルチアニールにより作製したPZT多層膜(PZT4層、膜厚135nm)のXRDパターン(図4-22)は、強い(111)ピークと弱い(001)ピークを示した。これを450℃-PZT多層膜(PZT4層、膜厚135nm)のXRDパターン(図4-13)と比較すると、435℃-PZT多層膜の方が<111>の配向度が高い。その理由であるが、450℃焼成はRTA(昇温速度:約10℃/s)で行っており、一方435℃焼成は一定温度に保持したHPに基板を置いて行っているため、HPの昇温速度は数百℃/sと推定され、HPの方が遙かに高い昇温速度を有する。その結果、HPで焼成した場合、PZTゲル膜が急激に収縮しようとするため、引っ張り応力の急激な増大が起こる。この急激な応力の増大を、ゲルの構造緩和に基づく応力の低減では吸収できずに、PZT膜中の引っ張り応力が高くなり(PZT/Pt界面での応力差が増大し)、<111>配向を有する結晶核の生成密度が増加し、<111>の配向度が高くなったと考えられる。

4.4.4 PZT薄膜の配向性及び微細組織の焼成温度依存性

435~390℃のマルチアニールにより作製したPZT薄膜の配向性ならびに微細組織の焼成温度依存性について考察を行う。PZT多層膜(PZT4層、膜厚111 nm)のXRDパターン及び表面組織の焼成温度依存性を、図4-36及び図4-37に示した(既出の図もあるが、焼成温度依存性を説明するために便宜上、記載した)。ペロブスカイト相の配向性は、焼成温度の低下とともに<111>配向から<001>配向へと変化し、その粒径は、焼成温度が435、410、400℃と低下するとともに、30~160、40~240、60~300 nmと増大する傾向を示した。

この理由として、焼成温度の低下とともに、PZT第1層(最初に塗布したPZT層)中の引っ張り応力が低下し、PZT/Pt界面での応力差が低下することが考えられる。すなわち、150℃で乾燥したPZT第1層を390~435℃のHPに置くと、まず熱分解が生じその後に結晶化するが、HPの温度の低下とともに、残留金属有機物の熱分解速度が減少し、ゲル膜内で構造緩和が起こり易くなり、PZT第1層中の引っ張り応力の低下(PZT/Pt界面での応力差の低下)が生じると考えられる。PZT/Pt界面での応力差が低下すると、4.4.1で述べたように、PZT第1層の核生成密度が減少し、核が<111>配向から<001>配向へと変化すると考えられる。なお、PZT第2~4層は、直下のPZT層の配向性を維持しながらエピタキシャル的に結晶成長する。

4.5 まとめ

1. 新規低温成膜用ゾルゲル液と改良したゾルゲル法の提案

鉛のアルコキシド化を十分に進めた新規低温成膜用ゾルゲル液を作製した。このゾルゲル液の特徴として、低温焼成における核生成密度が高いこと、ならびに結晶化開始温度が400℃またはそれ以下と非常に低いことが挙げられる。このゾルゲル液を用い450℃で焼成したPZT膜(450℃-PZT膜)は、従来のゾルゲル液による450℃-PZT膜と比較して、良好な電気特性(P-V曲線の良好な形状、低いリーク電流密度)を示した。

また、thin-film annealing(アモルファス極薄膜の焼成、すなわち1度に焼成するPZT層の厚さ低減)が、ペロブスカイト相の平均結晶化速度を増加させることを明らかにし、thin-film

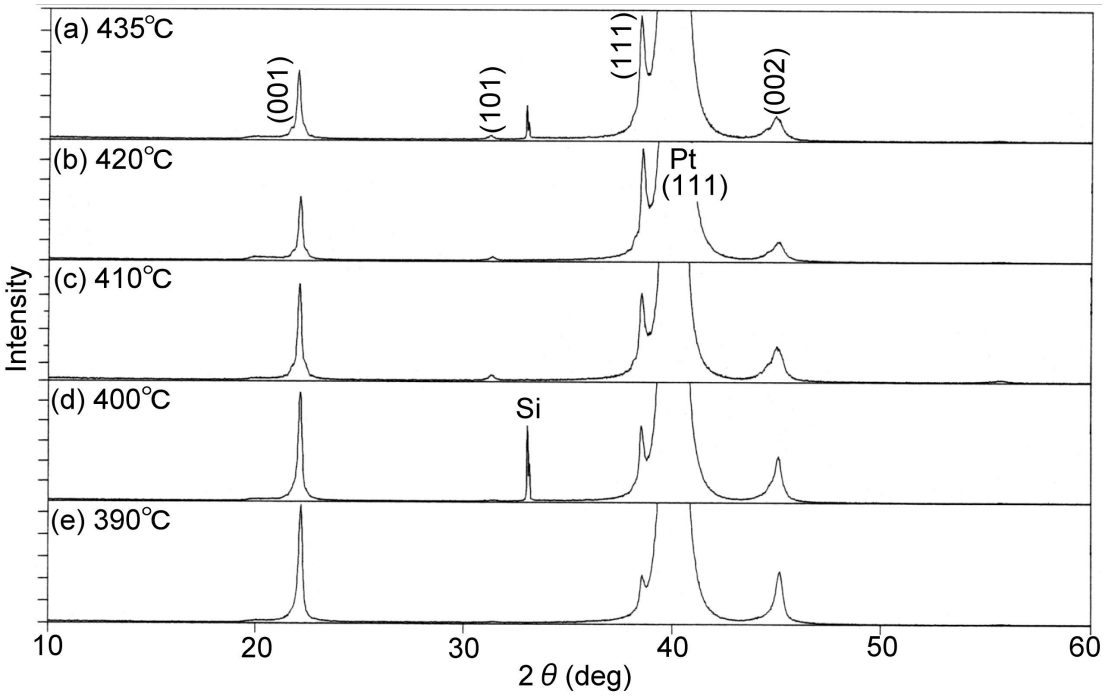


図4-36　マルチアニールしたPZT多層膜(PZT4層、膜厚111 nm)のXRDパターンの焼成温度依存性

(a) PZT1層(27 nm)当たり 435℃/1 hの焼成
(b) PZT1層(27 nm)当たり 420℃/2 hの焼成
(c) PZT1層(27 nm)当たり 410℃/2 hの焼成
(d) PZT1層(27 nm)当たり 400℃/3 hの焼成
(e) PZT1層(27 nm)当たり 390℃/4 hの焼成

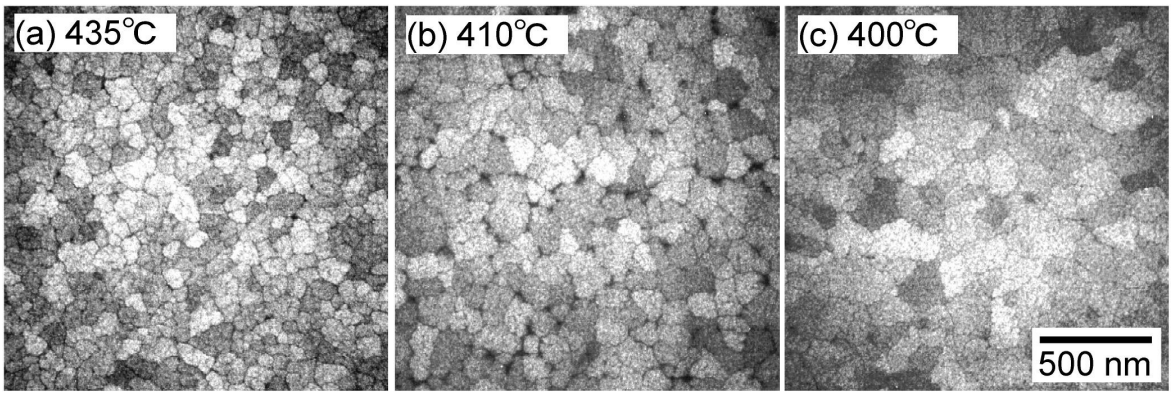


図4-37　マルチアニールしたPZT多層膜(PZT4層、膜厚111 nm)の表面組織の焼成温度依存性

(a)　PZT1層(27 nm)当たり 435℃/1 hの焼成
(b)　PZT1層(27 nm)当たり 410℃/2 hの焼成
(c)　PZT1層(27 nm)当たり 400℃/3 hの焼成

annealingならびにmulti-annealing(アモルファス層を積層毎に焼成)を組み合わせることにより、従来の焼成方法であるsingle-annealing(アモルファス層を積層し最後に焼成)と比較して、ペロブスカイト単相膜を作製するための焼成時間の大幅な短縮が可能であることを示した。

2. 低温(450℃以下)での強誘電体薄膜の結晶化のメカニズム

PZTゲル膜の焼成時のPZT/Pt界面での応力差が大きいほど、PZT/Pt界面での核生成密度が高くなると提案し、焼成温度が低い場合の結晶化メカニズムを以下のように考察した。

応力差が大きい場合は、<111>配向のTiリッチなPZT核あるいは$PbTiO_3$(PT)核が、Pt上に高い密度で生成し、Ti濃度を減少、Zr濃度を増加させながら、表面に向かい結晶成長する。応力差が小さい場合は、<001>配向のTiリッチなPZT核あるいはPT核が、Pt上に低い密度で生成し、Ti濃度を減少、Zr濃度を増加させながら、表面に向かい結晶成長する。

3. 焼成温度の低下

新規低温成膜用ゾルゲル液と改良したゾルゲルプロセス(multi-annealingならびにthin-film annealing)を組み合わせることにより、400~450℃という極低温でPZT膜を完全に結晶化した。そのPZT膜は、微細なペロブスカイト柱状晶からなる微細組織を有し、5 Vの印加電圧により10~15 μC/cm^{2}のP_rを生じる等の良好な電気特性を示すことを確認した。390℃の焼成では、PZT膜(膜厚95及び111 nm)をほぼ結晶化させることができたが、他相が存在しており、良好な強誘電性は得られなかった。

4. 微細構造の焼成温度依存性

焼成温度(435℃~390℃)の低下とともに、PZT薄膜中に生じるペロブスカイト相の粒径は増大し、配向方位も<111>配向から<001>配向へと変化した。その理由として、焼成温度の低下によるPZT/Pt界面での応力差の低下が考えられる。すなわち、焼成温度の低下とともに、PZT層の引っ張り応力が低下し、その結果PZT/Pt界面での応力差が低下し、核生成密度が減少し、核が<111>配向から<001>配向へと変化したと考えられる。

参考文献

1) M. Akiyama, Y. Onozuka, T. Hioki, T. Ueda, K. Suzuki: Proc. Int. Display Workshops ’98 (1998) 847-848.

2) T. Hioki, M. Akiyama, T. Ueda, Y, Onozuka, Y. Hara and K. Suzuki: Jpn. J. Appl. Phys. **39** (2000) 5408-5412.

3) R. W. Whatmore, C. P. Shaw, Q. Zhang, S. S. Roy and H. F. Gleeson: Integr. Ferroelectr. **41** (2001) 3-16.

4) R. Iijima, S. Okazaki, S. Mitsui and M. Koden: Proc. Asia Display / Int. Display Workshops ’01 (2001) 1067-1070.

5) 波田博光: FED Review **1** No.22 (2002) 1-9.

6) 天沼一志: 月刊Semiconductor World 1999年8月 75-77.

7) K. Amanuma, S. Kobayashi, T. Tatsumi, Y. Maejima, H. Hada, J. Yamada, T. Miwa, H. Koike, H. Toyoshima and T. Kunio: Jpn. J. Appl. Phys. **39** (2000) 2098-2101.

8) K. Yamakawa, K. Imai, O Arisumi, T. Arikado, M. Yoshioka, T. Owada and K. Okumura: Jpn. J. Appl. Phys. **41** (2002) 2630-2634.

9) H. Suzuki, T. Koizumi, Y. Kondo and S. Kaneko: J. Eur. Ceram. Soc. **19** (1999) 1397-1401.

10) K. D. Budd, S. K. Dey and D. A. Payne: Br. Ceram. Proc. **36** (1985) 107-121.

11) L. N. Chapin and S. A. Myers: Mat. Res. Soc. Symp. Proc. **200** (1990) 153-158.

12) S. Hirano, T. Yogo, K. Kikuta, Y. Araki, M. Saitoh and S. Ogasahara: J. Am. Ceram. Soc. **75** (1992) 2785-2789.

13) H. Suzuki, M. B. Othman, K. Murakami, K. Kaneko and T. Hayashi: Jpn. J. Appl. Phys. **35** (1996) 4896-4899.

14) Z. Huang, Q. Zhang and R. W. Whatmore: J. Appl. Phys. **85** (1999) 7355-7361.

15) Y. Fujimori, T. Nakamura and H. Takasu: Jpn, J. Appl. Phys. **38** (1999) 5346-5349.

16) K. Maki, N. Soyama, S. Mori and K. Ogi: Integr. Ferroelectr. **30** (2000) 193-202.

17) K. Maki, N. Soyama, K. Nagamine, S. Mori and K. Ogi: Jpn. J. Appl. Phys. **40** (2001) 5533-5538.

18) K. Maki, N. Soyama, K. Nagamine, S. Mori and K. Ogi: Mat. Res. Soc. Symp. Proc. **688** (2002) 27-32.

19) T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa, K. Ogi, K. Sameshima, K. Hoshiba, Y. Nakao and A. Kamisawa: Jpn. J. Appl. Phys. **33** (1994) 5196-5200.

20) J. S. Cross, M. Fujiki, M. Tsukada, Y. Kotaka, Y. Goto: J. Mater. Res. **14** (1999) 4366-4371.

21) M. Fujiki, J. S. Cross, M. Tsukada, S. Otani, Y. Kotaka, Y. Goto, K. Matsuura and H. Ashida: Integr. Ferroelectr. **26** (1999) 269-275.

22) H. Doi, T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa and K. Ogi: Jpn. J. Appl. Phys. **33** (1994) 5159-5166.

23) K. Maki, N. Soyama, S. Mori, K. Kageyama, M. Matsuura and K. Ogi: Proc. 9th US-Japan Seminar on Dielectric and Piezoelectric Ceramics (1999) 203-206.

24) S. Y. Chen and I. W. Chen: J. Am. Ceram. Soc. **77** (1994) 2332-2336.

25) S. Y. Chen and I. W. Chen: J. Am. Ceram. Soc. **77** (1994) 2337-2344.

26) Y. Liu and P. P. Phule: J. Am. Ceram. Soc. **79** (1996) 495-498.

27) T. Tani, Z. Xu and D. A. Payne: Mater. Res. Soc. Symp. Proc. **310** (1993) 269-274.

第5章 ディスプレイデバイス及びFeRAM等用PZT薄膜のSRO電極による電気特性の向上

5.1 はじめに

耐熱性の低い基板や半導体回路の配線上へのPZT系強誘電体薄膜の低温成膜が、新規強誘電体デバイスの実現のために必要とされている[1-8]。第4章では、新規低温成膜用ゾルゲル液及び改良したゾルゲルプロセス(multi-annealing及びthin-film annealing)が、PZT膜の低温結晶化に有効であることを見出し、この低温成膜用ゾルゲル液と改良したゾルゲルプロセスを組み合わせ、400~450℃の焼成でPt電極上に、20~30 μC/cm^{2}の2P_rを示すPZT強誘電体薄膜を作製できることを述べた。しかしながら、第4章で述べたPt電極に挟まれたPZTキャパシター(Pt/PZT/Pt)では、疲労耐性(以下に詳述する)が低いという問題が残る。

ここで、疲労(fatigue)とは、分極反転を繰り返しているうちに分極量が減少していく現象であり(図5-1参照)、分極反転を繰り返す強誘電体デバイスにおいて極めて重要な評価項目となっている。例えば、FeRAMでは分極量が減少していくと1と0が判断できなくなるため、疲労により書き換え回数が制限されることになる。同時にFeRAMは破壊読み出しである(読み出しの際に分極反転を伴う)ので読み出し回数も制限される。この疲労特性は、駆動電圧と電極材料に大きく依存する。すなわち、駆動電圧が高いほど、低い分極反転数で疲労劣化が発生する。また、電極材料に酸化物電極($SrRuO_3$(SRO)、$La_{0.5}Sr_{0.5}CoO_3$、$LaNiO_3$、IrO_2、RuO_2等)を用いた場合、高い分極反転数まで疲労劣化の発生が抑制される(疲労耐性が向上する)。一般に、疲労劣化は、PZT膜中の酸素空孔が原因であると考えられている[9-11]。すなわち、外部電界により酸素空孔が移動し、電極と強誘電体の界面で蓄積し、空乏層容量が形成され、それに伴いPZTキャパシターの電気容量が低下し、疲労が発生するというものである[9]。また、分極反転により酸素空孔が生成し、それに伴いペロブスカイトの酸素8面体に歪みが発生することにより、分極量が減少し、疲労が発生するという報告もある[10]。以上のことから、酸化物電極は電極から酸素を供給できるため、酸素空孔の蓄積が緩和され、疲労耐性が改善すると考えられている[9,11]。

本研究では、疲労耐性の改善とともに優れた電気特性を有するPZT薄膜を低温で作製するために、上述した酸化物電極の中でも、$SrRuO_3$(SRO)ペロブスカイト型酸化物に注目した。それは、SROペロブスカイト型酸化物が、以下の特長を有するからである。

(1) 高い伝導性(室温で約340 μΩcm)[12)]を有する。

(2) 立方晶系ペロブスカイト構造で、その格子定数は3.93 Å[12)]であり、それはPZTの格子定数に非常に近い。そのため、SROそのものがシード(種付け)層として働き[13)]、$PbTiO_3$シード層の作製プロセスを省くことができる。

(3) SRO膜はその構造や配向性を基板構造により制御できる。その結果、エピタキシャルSRO膜も作製でき、そのSRO膜上にエピタキシャルPZT膜を成膜できる[14,15)]。

上述したようにSRO電極上にPZT薄膜をゾルゲル法で作製した場合、PZTキャパシターは良好な疲労耐性を示すことが予想されるが、そのPZT薄膜の焼成温度は600~650℃と高く[13,16,17)]、低温作製の報告はない。

本研究では、高い疲労耐性を有するPZT強誘電体薄膜を低温で作製することを目的とし、前章で詳述した低温成膜用ゾルゲル液と改良したゾルゲルプロセスによる低温作製に加え、$SrRuO_3$(SRO)ペロブスカイト型酸化物電極の導入を試みた[18)]。PZT強誘電体薄膜の焼成温度は450℃とし、またPZT膜の構造による電気特性の相違を調査するために、エピタキシャル膜及びランダム配向膜の2種類を作製した。さらに、比較のためPZT強誘電体薄膜の550℃での成膜も行った。それらのPZT強誘電体薄膜の作製及び電気特性の評価結果については、以下の節で述べることにする。

5.2 実験方法

本研究では、以下の2種類のSRO/PZT/SROキャパシターを作製した。

(1) エピタキシャルSRO/PZT/SROキャパシター (SRO/PZT/SRO/$SrTiO_3$/Si構造)

$SrTiO_3$(100)エピタキシャル層(20 nm)を、エピタキシャルキャパシター作製のためのシード層[19)]として、Si(100)ウェーハ上にMBE(molecular-beam epitaxy)により成膜した[20)]。以降、$SrTiO_3$をSTOと記す。このエピタキシャルSTO(20 nm)/Si基板上に、エピタキシャルSRO(70

nm)/PZT(160 nm)/SRO(70 nm)キャパシターを作製した。SRO下部電極は、Ar:O_2(5:1)雰囲気のrfマグネトロンスパッタにより室温で成膜し(300 W、15 min)、O_2雰囲気の管状炉によりPZTの結晶化と同じ温度で1 h焼成(結晶化)して作製した。

(2) ランダム配向SRO/PZT/SROキャパシター (SRO/PZT/SRO/Ti-Al/多結晶Si/Si構造)

アモルファスTi-Al(a-Ti-Al)層を、導電性のある拡散バリア層[21]として、多結晶Si(poly-Si)/Siウェーハ上にdcマグネトロンスパッタにより室温で成膜した。このa-Ti-Al/poly-Si/Si基板上に、ランダム配向SRO(70 nm)/PZT(160 nm)/SRO(70 nm)キャパシターを作製した。SRO下部電極の作製は、エピタキシャルSRO/PZT/SROキャパシターのそれと同様に行った。

低温成膜用PZTゾルゲル液は、濃度と組成が10 wt% PZT(115/40/60)のものを用いた。なお、このゾルゲル液については第4章に詳述した。電気特性評価による予察実験の結果をもとに、450℃でPZTを成膜する場合にはマルチアニーリング(計4 h)により行い、550℃で成膜PZTを成膜する場合にはシングルアニーリング(1 h)により行った。図5-2にPZTの成膜プロセスの詳細を示した。成膜をマルチアニールで行った場合は、PZTスピンコート、仮焼、焼成(450℃/1 h)のプロセスを繰り返した。成膜をシングルアニールで行った場合は、PZTスピンコート、仮焼のプロセスを繰り返し、最後に焼成(550℃/1 h)を行った。PZT塗布の繰り返し回数は4回で、焼成後のPZT膜の膜厚は160 nmである。

PZT薄膜の評価として、CuKα_1(波長1.54056 Å)を線源としたθ-2θ XRDによる結晶配向性と結晶構造の評価を行った。電気特性の評価のため、SROに続いてPtをPZT薄膜上に成膜し、リフトオフプロセスによりPt/SRO/PZT/SROキャパシター構造(キャパシターサイズ:直径50 μm)を作製した。そのSRO上部電極を結晶化させるために、PZTの結晶化と同じ温度で1 h焼成した。キャパシターの電気特性はRT6000テスター(Radiant Technologies製)を用いて評価した。

5.3 結果

図5-3に、SRO/STO/Si及びSRO/a-Ti-Al/poly-Si/Si基板上に、450℃及び550℃で成膜し

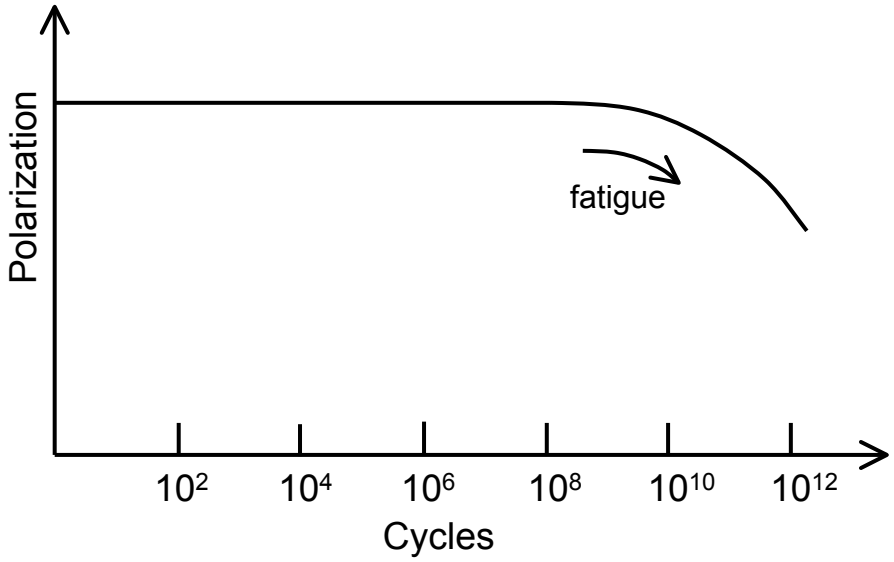


図5-1　典型的な疲労特性

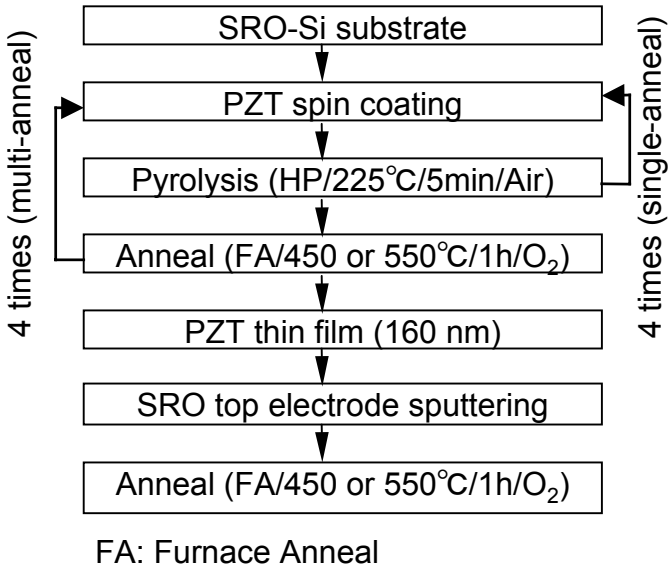


図5-2　SRO電極を用いたPZTキャパシターの作製フロー

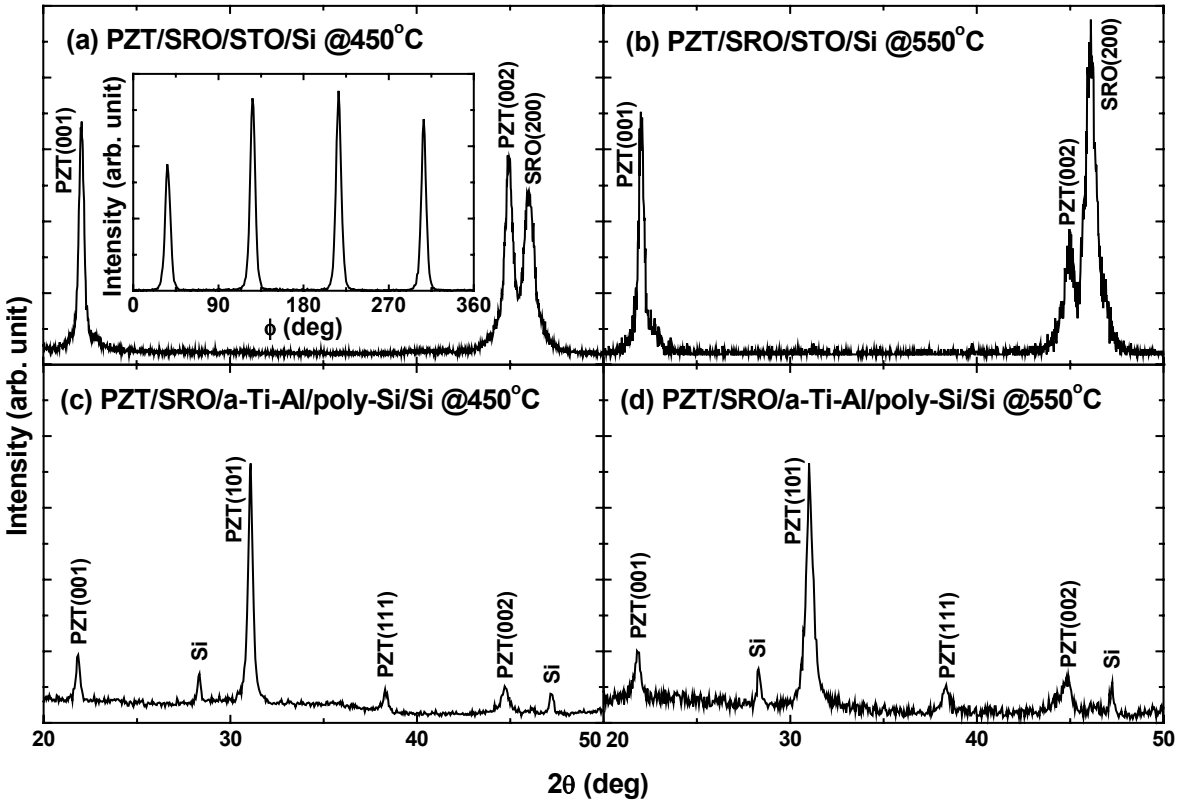


図5-3　種々の条件で成膜したPZT膜のθ-2θ XRDパターン

(a): SRO/STO/Si上に、450℃で成膜

(b): SRO/STO/Si上に、550℃で成膜

(c): SRO/a-Ti-Al/poly-Si/Si上に、450℃で成膜

(d): SRO/a-Ti-Al/poly-Si/Si上に、550℃で成膜

(a)の内部: SRO/STO/Si上に、450℃で成膜したPZT薄膜の PZT(101)のXRD-φスキャン

たPZT膜のXRDパターンを示す。そのXRDパターンはペロブスカイト相で指数付けされ、SRO上のPZT膜が450℃で結晶化することが明らかになった。以降、450℃及び550℃で成膜したPZT膜を、450℃-PZT膜及び550℃-PZT膜のように記す。SRO/STO/Si基板上に作製した450℃-PZT膜及び550℃-PZT膜は、θ-2θ XRDパターン(a)と(b)から、どちらも(001)のエピタキシャル構造であることが分かった。そのXRDパターンから、PZTのc軸の格子定数及びSROの格子定数は、それぞれ4.03 Å及び3.94 Åであり、450℃成膜と550℃成膜によるPZTとSROの格子定数の変化はなかった。このSROの格子定数は以前の報告値(3.93 Å)[12)]とほぼ等しい。SRO/STO/Si基板上に作製した450℃-PZT膜のPZT(101)のXRD-ϕスキャンを、図5-3(a)の内部に示した。XRD-ϕスキャンは、90°間隔の4つのシャープなピークを有し、この結果もまたPZT(001)膜のエピタキシャル成長を示している。一方、θ-2θ XRDパターン(c)と(d)から分かるように、SRO/a-Ti-Al/poly-Si/Si基板上に450℃及び550℃で作製したPZT膜は、いずれもランダム配向であった。

図5-4は、Pt/SRO/PZT/SRO/STO/Si及びPt/SRO/PZT/SRO/a-Ti-Al/poly-Si/Siの印加電圧5 Vで得られたP-V曲線である。同じ基板上に450℃と550℃で作製したPZT膜は、どちらも飽和したP-V曲線を示し、その曲線形状もよく似ている。このP-V曲線の類似性は、XRD測定の結果(同じ基板上に450℃及び550℃で作製したPZT膜は同じ結晶配向性を有すること)と合致している。エピタキシャルPZT膜のV_c(図5-4(a))は、ランダム配向PZT膜のそれ(図5-4(b))よりもわずかに高く、この傾向は以前の報告[22)]と一致していた。また、450℃で作製したエピタキシャル及びランダム配向PZT膜はいずれも、印加電圧5 Vで17~18 μC/cm^{2}の高いP_r値を示した。

次に、強誘電体デバイスの特性評価として知られているスイッチング電荷量(ΔP)について述べる。スイッチング電荷量(ΔP)とは、反転時の電荷量(P^*)から非反転時の電荷量(P^)を減じたもの($\Delta P = P^* - P^{\wedge}$)と定義され、それは図5-5に示す$2P_r$(CF間の電荷量)から減極による電荷量(CD間とAF間の電荷量)を差し引いたものに相当する。そのスイッチング電荷量の印加電圧依存性、高い周波数におけるスイッチング電荷量ならびに高い書き換え回数後のスイッチング電荷量は、強誘電体デバイスの性能に関わる重要な評価項目である。

図5-6に、各キャパシターのスイッチング電荷量及び抵抗率の印加電圧依存性を示した。

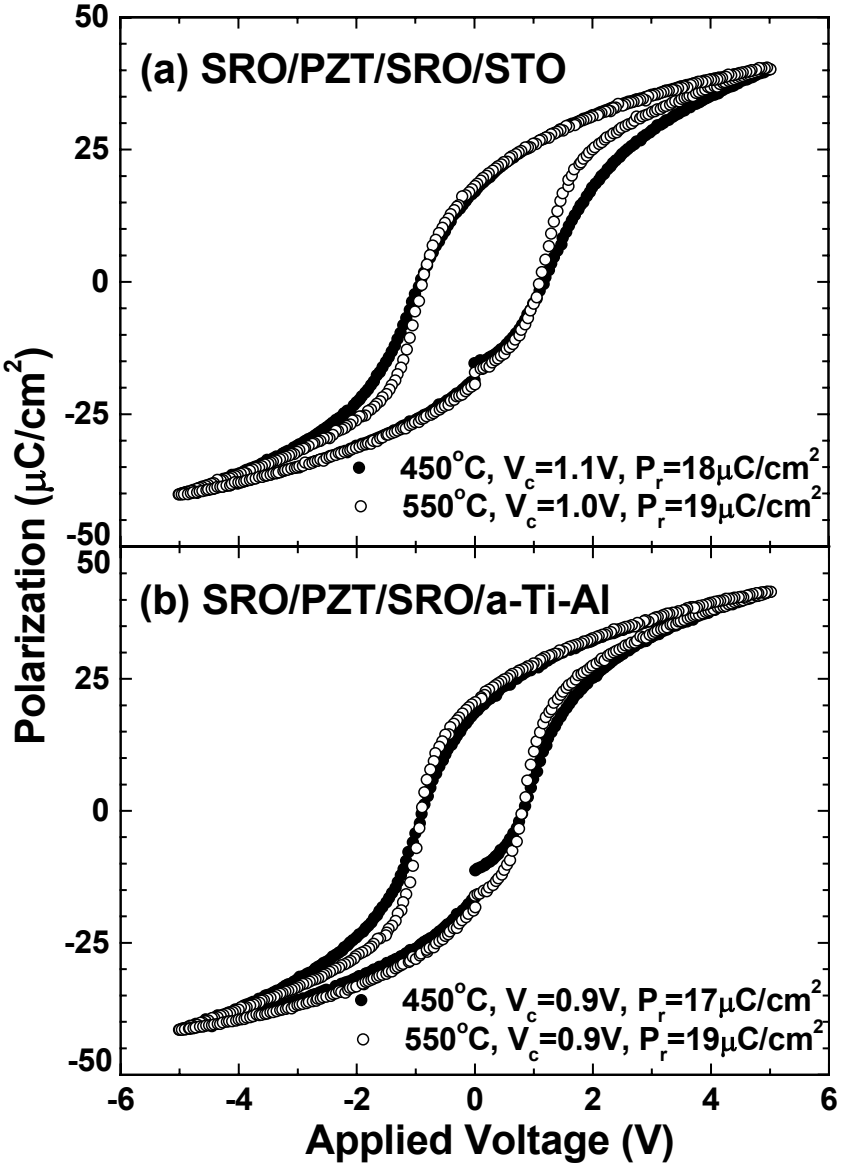


図5-4　450℃及び550℃で成膜したPZT膜のP-V曲線

(a): SRO/PZT/SRO/STO/Si構造

(b): SRO/PZT/SRO/a-Ti-Al/poly-Si/Si構造

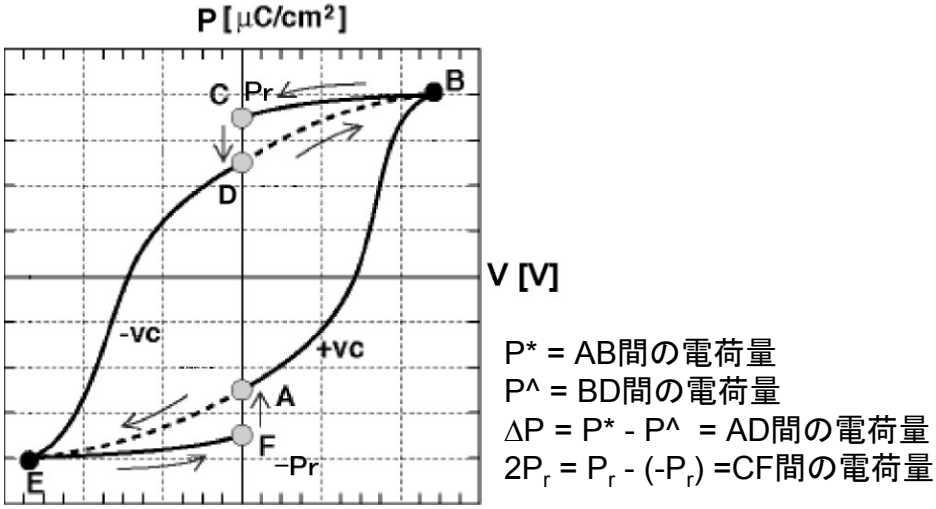


図5-5　スイッチング電荷量(ΔP)と$2P_r$の比較

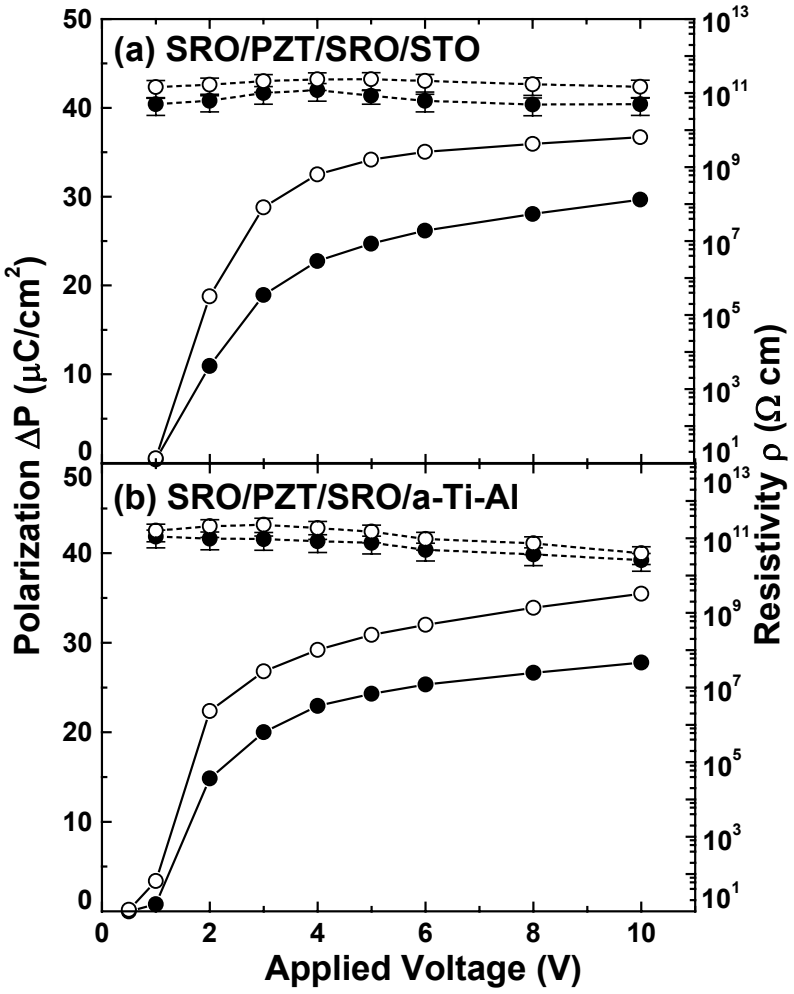


図5-6　450℃及び550℃で成膜したPZT膜のスイッチング電荷量と抵抗率の印加電圧依存性（実線: スイッチング電荷量、破線: 抵抗率）
(a): SRO/PZT/SRO/STO/Si構造、(b): SRO/PZT/SRO/a-Ti-Al/poly-Si/Si構造
●: 450℃で作製したキャパシター、○: 550℃で作製したキャパシター

同じ基板上に450℃と550℃で作製したPZT膜の飽和電圧はほぼ等しく、エピタキシャルPZT膜の飽和電圧は約4 Vであり、ランダム配向PZT膜の飽和電圧は約3.5 Vである。すなわち、P-V曲線(図5-4)のV_cの違いから予測されるように、エピタキシャルPZT膜の飽和電圧は、ランダム配向PZT膜のそれよりわずかに高い。また、450℃で作製したエピタキシャル及びランダム配向膜のスイッチング電荷量は、550℃のそれらと比較するとやや低いが、それぞれ印加電圧5 Vで25及び24 μC/cm^{2}を示し、強誘電体デバイスに適用できる十分高い値である。さらに550℃で作製したエピタキシャルPZT膜とランダム配向PZT膜のスイッチング電荷量は、印加電圧5 Vで、それぞれ34及び31 μC/cm^{2}である。この450℃及び550℃で作製したPZT膜のスイッチング電荷量における差異の発生原因については未解明であり、今後の研究課題の一つである。また、図5-6から分かるように、エピタキシャル及びランダム配向PZT膜の1~10 Vの電圧間での抵抗率は、いずれもかなり高い値である。具体的には、450℃及び550℃で作製したエピタキシャルPZT膜の5 Vでの抵抗率は、それぞれ4~13×10^{10} Ωcm及び1~4×10^{11} Ωcmであり、450℃及び550℃で作製したランダム配向PZT膜のそれらは、それぞれ4~11×10^{10} Ωcm及び1~2×10^{11} Ωcmである。

図5-7は、5 Vのパルスで測定したスイッチング電荷量のパルス幅依存性を示す。測定中のパルス間隔は1 sとした。スイッチング電荷量の値についてはキャパシター構造や作製温度に依存しているが、スイッチング電荷量のパルス幅依存性については、キャパシター構造や作製温度に関わらず非常に小さいことが分かる。具体的には、全キャパシターがパルス幅の1桁低下に対し1~2 μC/cm^{2}の減少を示した。450℃及び550℃で作製したエピタキシャルPZT膜のパルス幅1 μsでのスイッチング電荷量は、それぞれ21及び30 μC/cm^{2}を示し、450℃及び550℃で作製したランダム配向PZT膜のそれらは、それぞれ20及び27 μC/cm^{2}の値を示した。このように、450℃-PZT膜は、パルス幅1 μs(周波数1 MHz)でスイッチング電荷量が20 μC/cm^{2}より高く、かつパルス幅依存性が非常に小さいため、高周波で動作する強誘電体デバイスに対し適している。

疲労特性を調べるために、5 Vバイポーラパルスにより分極反転を繰り返した後に、スイッチング電荷量を5 V読み出しパルス(パルス幅130 μs)で測定した。図5-8に示すように、全てのキャパシターは10^{11}回のスイッチングまで、疲労を示さなかった。過去に、SRO電極上に

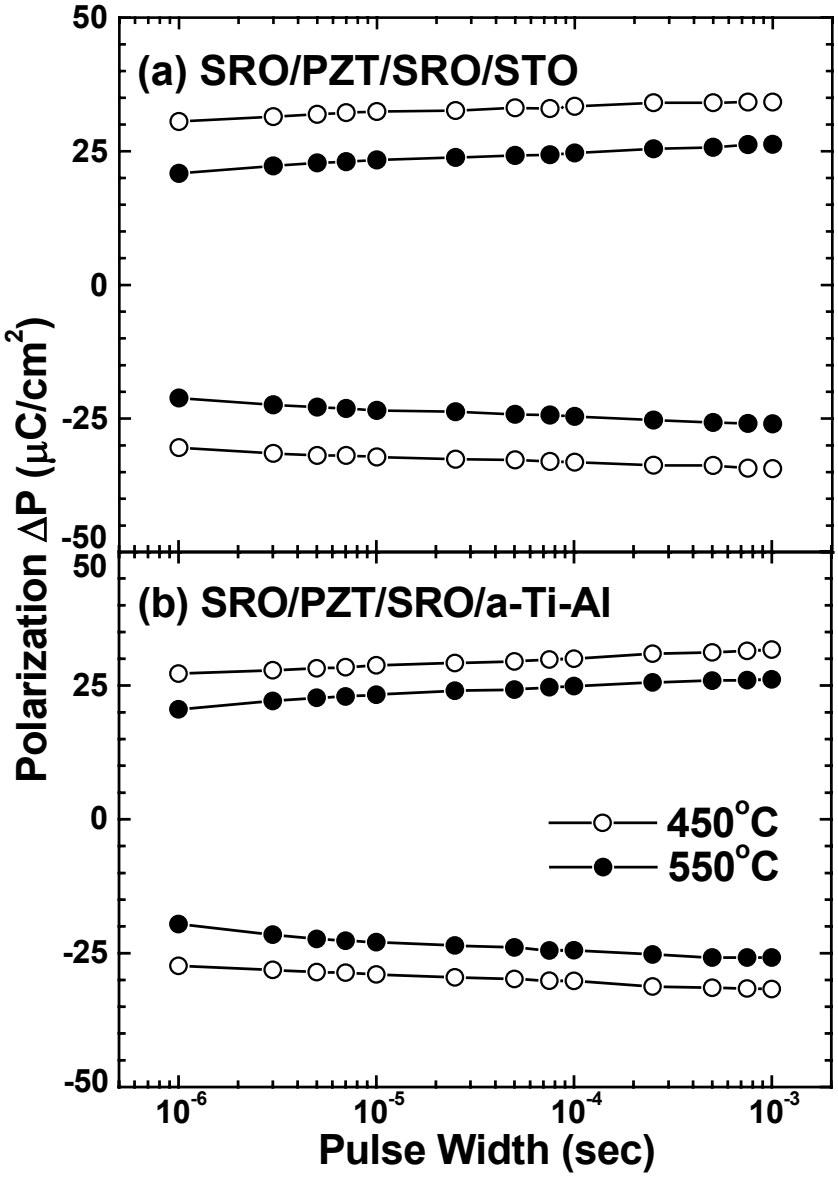


図5-7　450℃及び550℃で成膜したPZT膜のスイッチング電荷量のパルス幅依存性（印加電圧: 5 V）

(a): SRO/PZT/SRO/STO/Si構造

(b): SRO/PZT/SRO/a-Ti-Al/poly-Si/Si構造

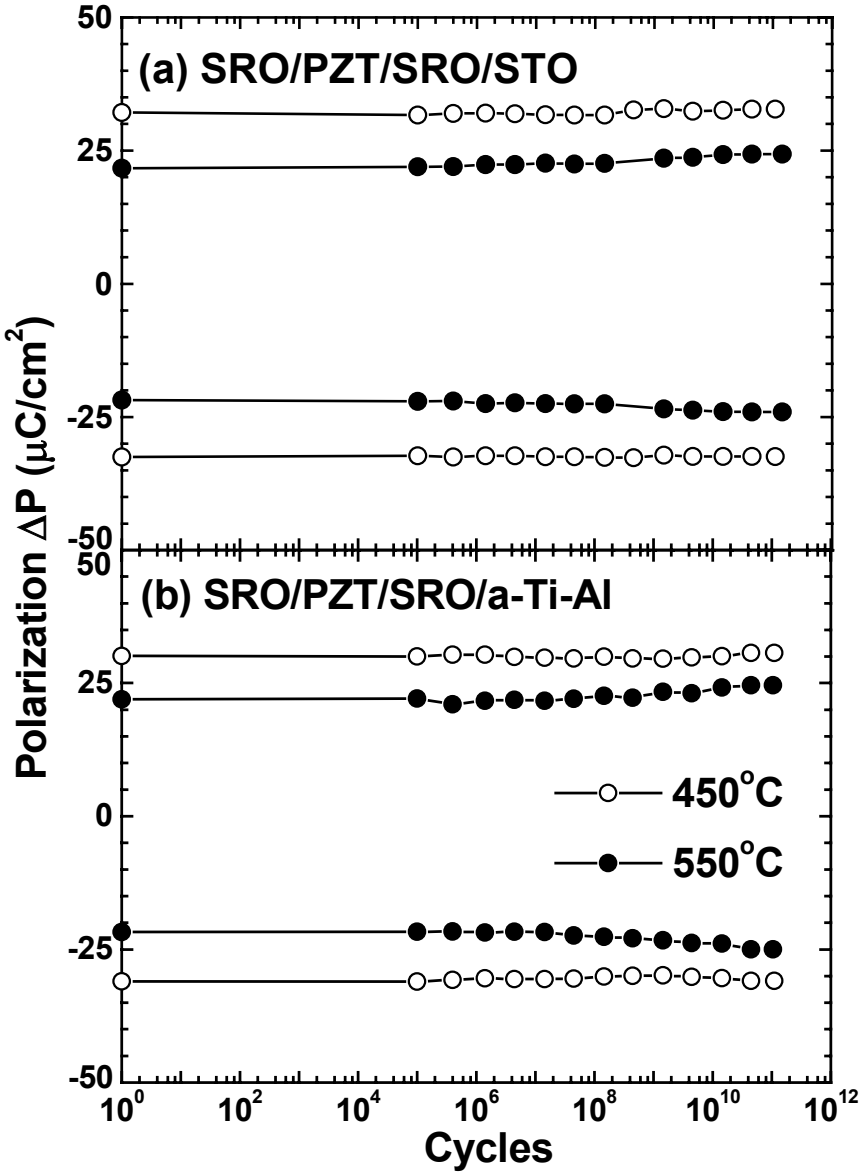


図5-8　450℃及び550℃で成膜したPZT膜の疲労特性（印加電圧5 V）

(a): SRO/PZT/SRO/STO/Si構造

(b): SRO/PZT/SRO/a-Ti-Al/poly-Si/Si構造

PZT薄膜をゾルゲル法で作製した場合、PZTキャパシターは良好な疲労耐性を示すことが報告されているが、その焼成温度は600~650℃である[13,16,17]。本研究では、それより150~200℃低い450℃で、優れた疲労耐性を有するPZT膜を作製できることが明らかになった。

本研究結果をまとめると以下のようになる。低温成膜用ゾルゲル液と改良したゾルゲルプロセスを用いて、SRO電極上にPZT強誘電体薄膜(エピタキシャル膜及びランダム配向膜)を、PTシード層を用いること無く、450℃で結晶化できることを示した。本研究で得られた450℃-PZT膜は、印加電圧5 Vで十分に飽和したP-V曲線を有し、17~18 μC/cm^{2}の高いP_r値を示した(図5-4)。このP_r値は、従来の700℃-PZT膜(従来のゾルゲル液及び従来のゾルゲルプロセスを用いてPt電極上に作製したPZT膜)のP_r値12 μC/cm^{2}よりも高い(前出の図2-9(h)及び表2-2参照)。さらに、本研究で得られた450℃-PZT膜は疲労耐性も良好である(図5-8)。すなわち、ゾルゲル液、ゾルゲルプロセス、電極構造を低温焼成向けに最適化することにより、従来の700℃-PZT膜よりも優れた強誘電性を有するPZT薄膜が、450℃で成膜することができる。上述したSRO/PZT/SROキャパシターの低温作製方法は、PZTキャパシターを集積した新規強誘電体デバイスの実現に対し、非常に有望な作製方法であると言える。

5.4 考察

5.4.1 エピタキシャルキャパシター及び多結晶キャパシターの分極量

過去に、エピタキシャルPZT系キャパシターは、多結晶PZT系キャパシターに比べて、明らかに高い分極量を示すことが報告されている[22]。しかしながら、本研究ではエピタキシャルPZTキャパシターの残留分極量及びスイッチング電荷量と、ランダム配向PZTキャパシターのそれらを比較すると、印加電圧5 Vで1~3 μC/cm^{2}のわずかな差があるだけであり(図5-4及び図5-6参照)、分極量においてエピタキシャルPZTキャパシターの大きな優位性は見いだせなかった。この原因について考察する。

エピタキシャルPZT膜の分極量は、c軸の格子定数の大きさと、a軸に配向したPZT結晶粒の形成に依存する。本研究のSTO(100)/Si基板上のエピタキシャルPZT膜は、c軸の格子定

数(4.03 Å)が小さいため、正方晶度(c/a-1)が低くなり、$(P_s)^2 \propto (c/a-1)$ [23]の関係に従って分極量が低く抑えられたと考えられる。過去に、STO(100)/Si基板上のエピタキシャルPZT膜は、Siウェーハとペロブスカイト相との熱膨張率が異なるため、STO(100)基板上に成膜したエピタキシャルPZT膜よりも、c軸の格子定数が小さくなると報告されており[24]、この理由で本研究もc軸の格子定数が低下したものと考えられる。

5.4.2 今後に残された課題

最後に、低温作製したPZT薄膜を有する新規強誘電体デバイスの実現及び進展に向けて、ゾルゲル法によるPZT薄膜作製における、今後に残された課題について述べる。課題は、PZTキャパシターの電気特性の向上と更なる成膜温度の低下である。

450℃で作製したPZTキャパシターは、印加電圧5 Vで20 μC/cm^{2}以上のスイッチング電荷量を有した(図5-6及び図5-7)。前出のITRSのFeRAMロードマップ(表2-1)から、このスイッチング電荷量は、64 Mbit FeRAMで必要とされるスイッチング電荷量(17.2 μC/cm^2)より高いことが分かる。従って、450℃で作製したPZTキャパシターを用いることにより、5 V駆動の64 Mbit FeRAMの実現が可能である。しかしながら、第1章ならびに第3章で述べたように、FeRAMの市場が拡大するには、大容量化(高集積化)とともに駆動電圧の低減が必須である。表2-1によると、64 Mbit FeRAMに求められる駆動電圧は1.8 Vであることから、本研究で作製したPZTキャパシターの駆動電圧の更なる低減が必要である。さらに、128 Mbit FeRAMでは、駆動電圧1.5 Vでスイッチング電荷量34.5 μC/cm^{2}が要求されており、駆動電圧の低減に加え、スイッチング電荷量の増大も必要とされる。このように、PZTキャパシターの電気特性の向上が、今後の重要な課題である。これらの条件を満足するPZTキャパシターを、450℃以下で作製できた場合、ロジック混載型FeRAMに限らず全てのFeRAMが、Al多層配線上に成膜されることが予想される。

また、成膜温度が低いほど、FeRAM応用ではAl配線の劣化を一層抑えることができ、ディスプレイデバイス応用では安価なガラス基板が使用できる。そのため、PZT薄膜の作製温度の更なる低下も今後の課題となるであろう。

5.5 まとめ

1. SRO/PZT/SROキャパシターの低温作製

新規低温成膜用ゾルゲル液と改良したゾルゲルプロセスを用いて、SRO-Si基板上にPZT強誘電体薄膜を、PT($PbTiO_3$)シード層を用いること無く、450℃で結晶化できることを示した。その450℃で成膜したエピタキシャル及びランダム配向SRO/PZT/SROキャパシターは、高いスイッチング電荷量、高い抵抗率、小さいパルス幅依存性、10^{11}回のスイッチングまで疲労劣化なしという優れた電気特性を示した。これらの結果より、SRO/PZT/SROキャパシターの低温作製は、PZTキャパシターを集積した新規強誘電体デバイスの低温作製に対し、非常に有望な方法であると言える。

2. 良好な電気特性を有するPZT強誘電体薄膜を低温作製するための方法

第4章ならびに第5章の研究結果により、疲労耐性の改善がなされかつ良好な電気特性を有するPZT強誘電体薄膜を低温で作製するためには、ゾルゲル液として鉛のアルコキシド化を十分に進めた新規低温成膜用ゾルゲル液を採用し、成膜方法としてはmulti-annealing (アモルファス層を積層毎に焼成)ならびにthin-film annealing (アモルファス極薄膜の焼成)を行い、電極材料としてSROペロブスカイト型酸化物電極を用いることが、最善の方法であることが分かった。

参考文献

1) M. Akiyama, Y. Onozuka, T. Hioki, T. Ueda, K. Suzuki: Proc. Int. Display Workshops ’98 (1998) 847-848.

2) T. Hioki, M. Akiyama, T. Ueda, Y, Onozuka, Y. Hara and K. Suzuki: Jpn. J. Appl. Phys. **39** (2000) 5408-5412.

3) R. W. Whatmore, C. P. Shaw, Q. Zhang, S. S. Roy and H. F. Gleeson: Integr. Ferroelectr. **41** (2001) 3-16.

4) R. Iijima, S. Okazaki, S. Mitsui and M. Koden: Proc. Asia Display / Int. Display Workshops ’01 (2001) 1067-1070.

5) 波田博光: FED Review **1** No.22 (2002) 1-9.

6) 天沼一志: 月刊Semiconductor World 1999年8月 75-77.

7) K. Amanuma, S. Kobayashi, T. Tatsumi, Y. Maejima, H. Hada, J. Yamada, T. Miwa, H. Koike, H. Toyoshima and T. Kunio: Jpn. J. Appl. Phys. **39** (2000) 2098-2101.

8) K. Yamakawa, K. Imai, O Arisumi, T. Arikado, M. Yoshioka, T. Owada and K. Okumura: Jpn. J. Appl. Phys. **41** (2002) 2630-2634.

9) 青木克裕:“ゾルゲル法によるPZT薄膜キャパシター形成とその分極疲労機構に関する研究”(1997) 99-104.

10) 潮嵜忠, 阿部東彦, 武田英次, 津屋英樹 編集:“強誘電体メモリ”サイエンスフォーラム社 (1995) 311-312.

11) M. S. Chen, T. B. Wu, and J. M. Wu: Appl. Phys. Lett. **68** (1996) 1430-1432.

12) C. B. Eom, R. J. Cava, R. M. Fleming, Julia M. Philips, R. B. van Dover, J. H. Marshall, J. W. P. Hsu, J. J. Krajewski and W. F. Peck, Jr.: Science **258** (1992) 1766-1769.

13) K. Aoki, I. Murayama, Y. Fukuda, and A. Nishimura: Jpn. J. Appl. Phys. **36** (1997) L690-L692.

14) C. B. Eom, R. B. van Dover, Julia M. Phillips, D. J. Werder: J. H. Marshall, C. H. Chen, R. J. Cava, R. M. Fleming and D. K. Fork: Appl. Phys. Lett. **63** (1993) 2570-2572.

15) J. H. Kim, A. T. Chien, F. F. Lange and L. Wills: J. Mater. Res. **14** (1999) 1190-1193.

16) S. Aggarwal, I. G. Jenkins, B. Nagaraj, C. J. Kerr, C. Canedy, R. Ramesh, G. Velasquez, L. Boyer and J. T. Evans, Jr.: Appl. Phys. Lett. **75** (1999) 1787-1789.

17) J. H. Kim, Y. Kim, A. T. Chien, and F. F. Lange: J. Mater. Res. **16** (2001) 1739-1744.

18) K. Maki, B. T. Liu, Y. So, H. Vu, R. Ramesh, J. Finder, Z. Yu, R. Droopad, and K. Eisenbeiser: Integr. Ferroelectr. **52** (2003) 19-31.

19) Y. Wang, C. Ganpule, B. T. Liu, H. Li, K. Mori, B. Hill, M. Wuttig, R. Ramesh, J. Finder, Z. Yu, R. Droopad and K. Eisenbeiser: Appl. Phys. Lett. **80** (2002) 97-99.

20) K. Eisenbeiser, J. M. Finder, Z. Yu, J. Ramdani, J. A. Curless, J. A. Hallmark, R. Droopad, W. J. Ooms, L. Salem, S. Bradshaw and C. D. Overgaard: Appl. Phys. Lett. **76** (2000) 1324-1326.

21) B. T. Liu, K. Maki, S. Aggarwal, B. Nagaraj, V. Nagarajan, L. Salamanca-Riba, R. Ramesh, A. M. Dhote and O. Auciello: Appl. Phys. Lett. **80** (2002) 3599-3601.

22) B. Yang, S. Aggarwal, A. M. Dhote, T. K. Song, R. Ramesh and J. S. Lee: Appl. Phys. Lett. **71** (1997) 356-358.

23) E. Fatuzzo and W. J. Merz: “Ferroelectricity” Wiley New York (1967).

24) B. T. Liu, K. Maki, Y. So, V. Nagarajan, R. Ramesh, J. Lettieri, J. H. Haeni, D. G. Schlom, W. Tian, X. Q. Pan, F. J. Walker and R. A. McKee: Appl. Phys. Lett. **80** (2002) 4801-4803.

第6章 圧電薄膜アクチュエータ用PZT膜の臨界膜厚の増大

6.1 はじめに

圧電体薄膜を組み込んだ圧電薄膜アクチュエータは、次世代MEMS (Micro Electro-Mechanical System)のキーデバイスの一つとされ、注目されている[1,2]。圧電薄膜アクチュエータが注目されている理由として、従来の圧電体バルク材料を組み込んだ圧電アクチュエータの小型化が限界に達していること、シリコン基板と半導体プロセスを利用することによりアレイ化、コスト削減、電子回路の集積化が可能になること、薄膜を用いるため低電圧駆動が可能になること、圧電材料はそれ自体がセンサーにもアクチュエータにもなるため双方を組み込む場合構造を簡略化できること等が挙げられる。

そのMEMSのアプリケーションとしては、プロジェクター用のマイクロミラーアレイを制御する圧電デバイス[3]、光を2次元状に走査し反射光の強度から物体の形状を求める小型光スキャニングセンサー[4]などが挙げられる。また、インクジェットプリンターヘッド(マイクロポンプ) [5]の圧電体薄膜駆動による高性能化も検討されている。

このようなアクチュエータの圧電体薄膜材料としては優れた圧電性を示すPZTが主に使用されている。アクチュエータとして必要な力を得るために、そのPZT薄膜には従来の成膜技術では困難とされる比較的厚い膜厚(サブμm～数μm、用途によっては数十μm)が必要となり、その薄膜の作製がMEMSにおける重要なテーマの一つとなっている。この比較的厚い強誘電体薄膜の作製方法として、前出の表1-3に示したように、主にゾルゲル法[6-8]、スパッタ法[9]、スクリーン印刷法[10]、ガスデポジション法[11]が検討されているが、本章ではゾルゲル法により開発を進めることとした。

現在、PZT膜の作製に使用されるゾルゲル液では、溶媒として2-メトキシエタノールが多用されている[12-14]。この2-メトキシエタノール溶媒のゾルゲル液では、1塗布でクラックなく成膜できる最大膜厚は0.1 μmに制限される[12] (以降、1塗布でクラックなく成膜できる最大膜厚を臨界膜厚と記す)。その結果、1 μm以上の膜厚を成膜する場合、ゾルゲル法では多くのコ

ーティング回数が必要となる。例えば1~2 μmの膜厚を得るためには10~20回程度のスピンコーティングプロセスが必要となる。この成膜作業は非常に非効率的であり、ゾルゲル法でそのようなPZT膜を作製するには臨界膜厚を大幅に増加させる必要がある。

ゾルゲル法の臨界膜厚を増加する方法としては、ジオールを溶媒として使用したゾルゲル液によるPZTの成膜が報告されており、臨界膜厚約1 μmの成膜が可能である[7,15,16)]。そのジオール系ゾルゲル液では、溶媒あるいは配位子として1,3-プロパンジオールが使用されている。しかしながら、この1,3-プロパンジオール系ゾルゲル液には、いくつかの問題点がある。その問題点として、(1)沈殿のないゾルゲル液を合成し難いこと、(2)また合成できても液の安定性が低く長期保管が難しいこと、(3)さらに1,3-プロパンジオールのコストが高く、その結果成膜コストが上昇すること等が挙げられる。

本研究で検討した結果、1,3-プロパンジオールの代わりにプロピレングリコール(1,2-プロパンジオール)を用いたゾルゲル液が、これらの問題を解決することを見出した。ここでは、最初にこの新規ジオール系ゾルゲル液を用いてPt-Siウェーハ上に作製したPZT膜の臨界膜厚について述べ、次にそのゾルゲル液の複数回塗布による膜厚1 μm以上のPZT膜の作製、その電気特性及び圧電特性の評価について述べる[8,17)]。

6.2 実験方法

プロピレングリコール系ゾルゲル液は、酢酸鉛・3水和物、チタンテトライソプロポキシド、ジルコニウムテトラノルマルブトキシド、アセチルアセトン(安定化剤)、プロピレングリコール(安定化剤と溶媒)、低粘度アルコール(溶媒)を原料とし、金属原料と安定化剤による配位子交換及び錯体複合化による最適化を行ったものである。第4章及び第5章で述べた低温成膜用ゾルゲル液もプロピレングリコールが使用されているが、各有機物の添加量、合成プロセス、溶媒などが低温結晶化のために最適化されており、厚塗りは可能ではない。作製したゾルゲル液の濃度と組成は、15~25 wt% PZT(125/52/48)である。このゾルゲル液は非常に安定であり、1年以上経過しても沈殿やゲル化などは観察されなかった。

PZT膜の作製フローを図6-1に示す。基板としては、Pt(111)/Ti/SiO_2/Siウェーハを用いた。

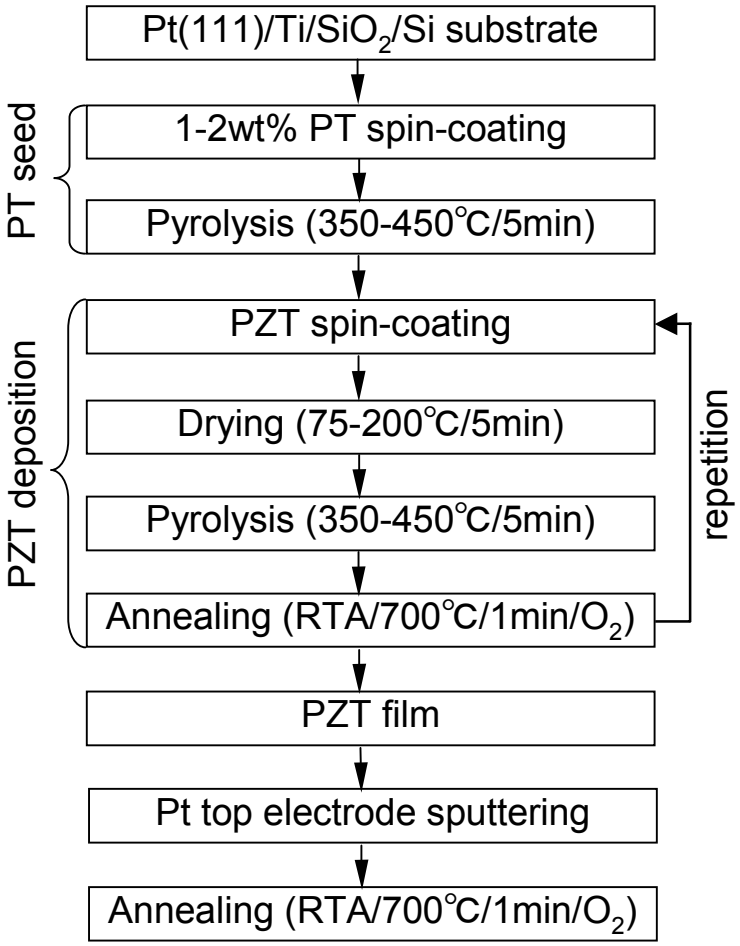


図6-1　新規厚塗り用ゾルゲル液によるPZT膜の作製フロー

この作製は以下の様にした。すなわち、Pt(200 nm)/Ti(20 nm)下部電極を、SiO_2(500 nm)/Si(100)ウェーハ上にdcマグネトロンスパッタリングにより成膜した。$PbTiO_3$(PT)シーディングを、PZT膜のPt電極からの剥離防止のために使用した。1~2 wt% PT(125/100)ゾルゲル液を3000 rpm/15 sのスピンコート条件でPt/Ti/SiO_2/Si上に塗布し、一定温度に達したホットプレート(HP)上で仮焼(350~450℃/5 min)した。焼成後のPTシード層の厚さは、3~6 nmである。PZTゾルゲル液をその基板上に1500 rpm/60 sのスピンコート条件で塗布し、温度が一定になった状態のHP上で乾燥(75~200℃/5 min)、仮焼(350~450℃/5 min)した。その後RTA (Rapid Thermal Annealing)により結晶化(700℃/1 min/O_2)を行い、PZT単層膜を作製した。このPZTの成膜プロセスを繰り返し、目標膜厚のPZT多層膜を作製した。1層当たりの膜厚は、ゾルゲル液の濃度により調節した。

PZT薄膜の評価として、FE-SEMによる微細組織観察と膜厚測定、$CuK\alpha_1$(波長1.54056 Å)を線源としたXRD(θ-2θ)スキャンによる結晶配向性と結晶構造の評価を行った。電気特性評価のため、PZT薄膜上にPt(200 nm)上部電極(サイズ:6.5×10^{-4} cm^2)をdcマグネトロンスパッタにより成膜した。その際に生じる、スパッタリングによるPZTの損傷を除去するため、結晶化と同じ条件で再度熱処理を行った。強誘電特性はRT66Aテスターを用いて調べた。リーク電流は、Keithley 236を用いて測定した(遅延時間0.1 s)。PZT膜の縦方向電界誘起ひずみは、AFM(Atomic Force Microscope: セイコーインスツルメント製SPI3800N)と強誘電体テスター(アグザクト製TF2000)を組み合わせたシステムを用いて測定した(測定周波数2 Hz)。

6.3 結果

6.3.1 新規ゾルゲル液によるPZT単層膜の作製

図6-2は、新規ゾルゲル液によるPZT単層膜(すなわち、PZTゾルゲル液を1回塗布し作製した膜)の微細組織の膜厚依存性を示す。この図から分かるように、最大0.90 μmの膜厚のPZT単層膜を、Pt電極上にクラックを生じることなく作製できた。それ以上(1 μm以上)の膜厚のPZT単層膜ではクラックが生じた。このクラックは、PZTの膜厚の増加とともに生じ易くなる

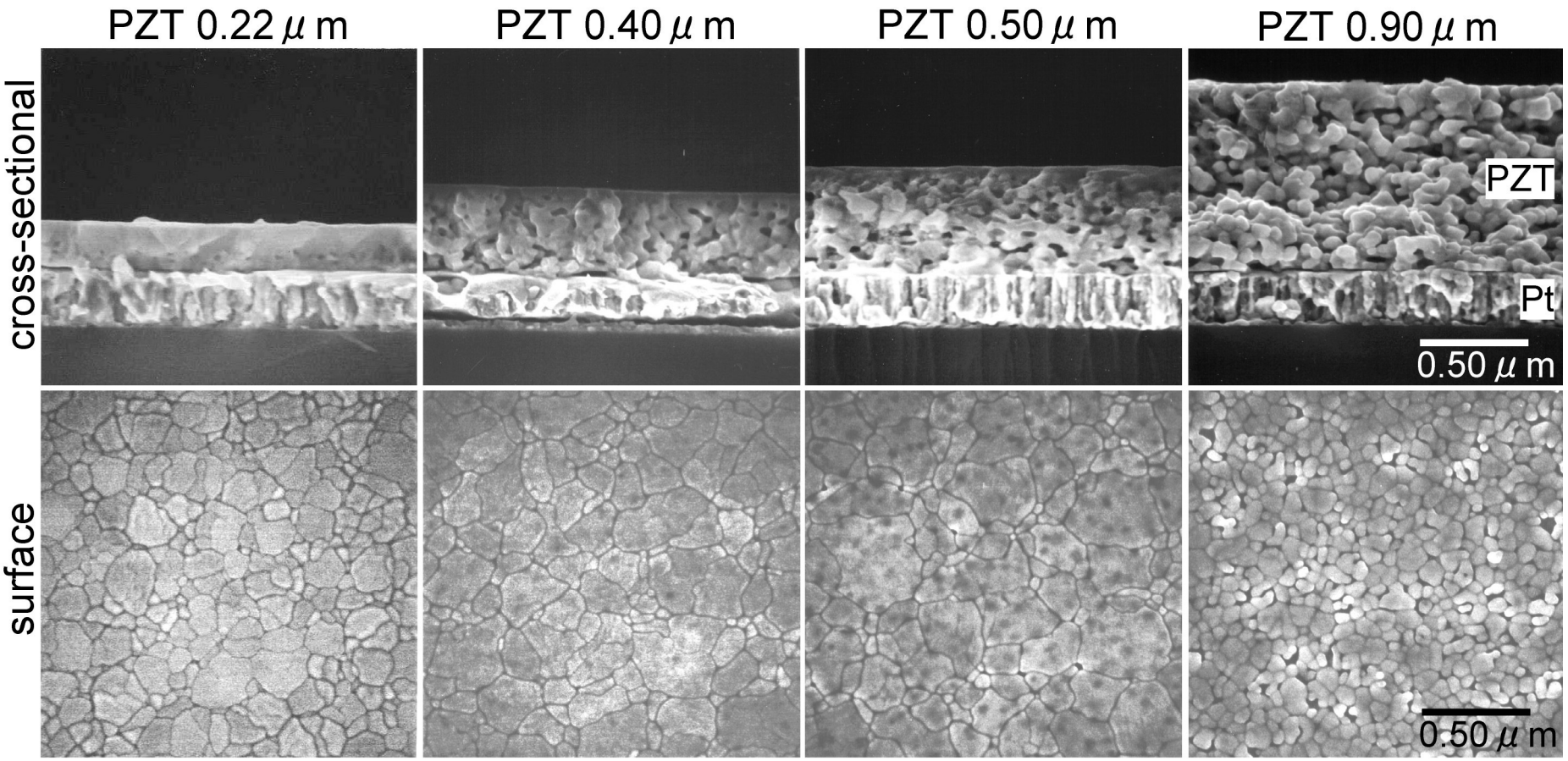


図6-2　新規厚塗り用ゾルゲル液によるPZT単層膜の微細組織の膜厚依存性

傾向が見られた。しかしながら、仮焼温度を上昇させるにつれて、PZT膜にボイドが発生し(ペロブスカイト相の密度が低下し)、クラックが発生し難くなることが予察試験から判明したため、PZTの膜厚の増加とともに仮焼温度を上昇させて、クラックの発生を抑制した。仮焼温度の上昇とともにクラックが発生し難くなる理由は、ボイドの生成によりPZT膜中の引っ張り応力が低下するためと考えられる。本研究では、膜厚0.16~0.22、0.26、0.40~0.50、0.90 μmのクラックのないPZT単層膜を作製するために、その仮焼温度をそれぞれ350、375、400、450℃に設定した。また膜厚1 μm以上の場合では仮焼温度を450℃に設定した。さらに6.2で述べたように、PTシーディングを、仮焼及び焼成時のPZT膜のPt電極からの剥離防止のために使用した。

図6-2に示した断面及び表面観察から、全てのPZT膜は、ペロブスカイト単相であり、他の相は存在していないことが分かった。膜厚0.22 μmのPZT膜は、ボイドが少なく、柱状晶のペロブスカイト粒からなり、粒径は40~200 nmである。一方、膜厚0.90 μmのPZT膜は、ボイドと粒状のペロブスカイト粒からなり、その粒径は40~100 nmである。この膜厚0.90 μmのPZT膜において、PZT膜全域の結晶粒が微細化した原因は、PZT膜内で多量のボイドが生じたためであると推測される。

図6-3にPZT単層膜のXRDパターンの膜厚依存性を示した。この図から、全てのPZT膜のXRDパターンは、微細組織観察(図6-2)と一致して、ペロブスカイト相の回折のみで指数付けられることが分かった。またPZTの膜厚の増加とともに、ペロブスカイト相は<111>配向からランダム配向へと変化した。

図6-4は、種々の膜厚からなるPZT単層膜のP-E曲線である。厚さ0.22~0.50 μmのPZT膜では、膜厚の増加とともにP_rが低くなる傾向を示した。このP_r減少の理由として、ボイドの増加(ペロブスカイト相の密度の低下)、<111>配向からランダム配向への変化、ペロブスカイト結晶粒のサイズ低下などが挙げられる。また、ボイドが多いPZT膜(膜厚0.90 μm)は、抵抗率が低く、そのためP-E曲線はリーク成分を含んでおり膨らんだ形状を示した。

種々の厚さからなるPZT膜のリーク特性を図6-5に示した。この図から分かるように、膜厚の増加とともに、同じ電界でのリーク電流密度は増加し、絶縁破壊電界が低くなる傾向を示した。これは膜厚増加ともにボイドが増加(ペロブスカイト相の密度が低下)するためである。

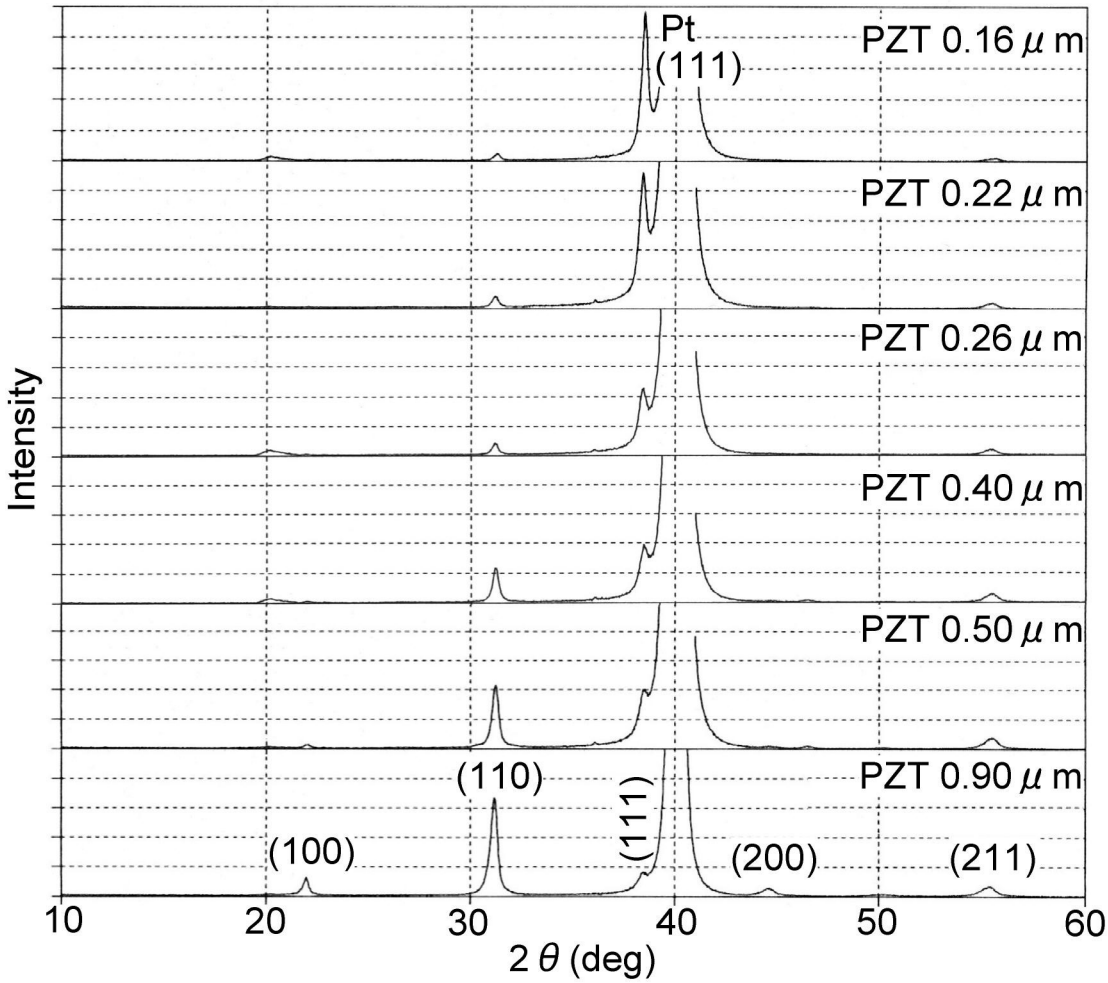


図6-3 新規厚塗り用ゾルゲル液によるPZT単層膜のXRDパターンの膜厚依存性

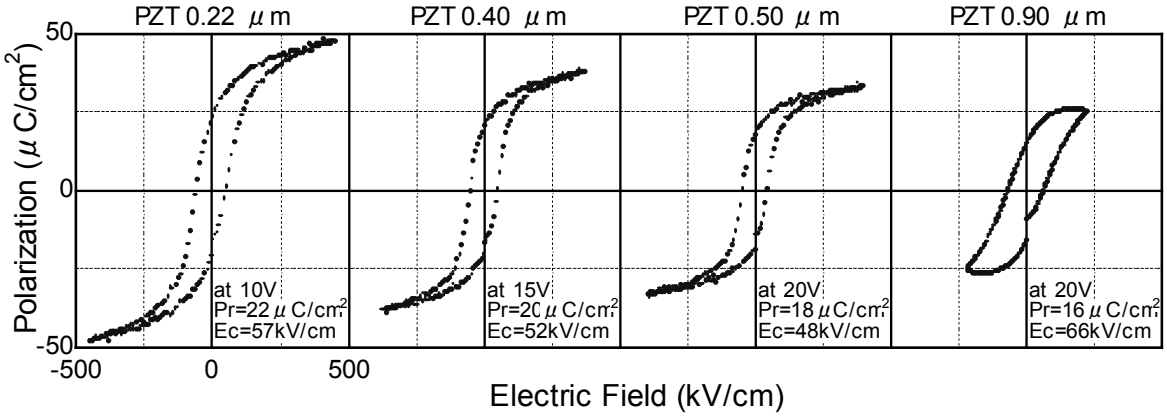


図6-4 新規厚塗り用ゾルゲル液より作製した種々の膜厚からなるPZT単層膜のP-E曲線

上記の結果をまとめると、非常に安定なプロピレングリコール(1,2-プロパンジオール)系の新規厚塗り用ゾルゲル液を用いて、Pt-Si基板上にクラックのないPZT単層膜の膜厚の増大を試みた結果、膜厚の増加とともに、ボイドの増加(ペロブスカイト相の密度の低下)、ランダム配向化ならびに強誘電性の低下が認められた。しかしながら、本研究において臨界膜厚を0.9 μmとすることができた。またPZT単層膜(膜厚0.22 μm)は緻密でボイドが少なく、高い<111>配向を示し、良好な電気特性を有した。

6.3.2 新規ゾルゲル液によるPZT多層膜の作製

前節では、新規厚塗り用ゾルゲル液の臨界膜厚がほぼ1 μmであることを明らかにし、そのPZT単層膜の微細組織、配向性、電気特性について述べた。ここでは、複数回塗布による膜厚1 μm以上のPZT多層膜を作製し、その微細組織、配向性、電気特性、圧電性の1層あたりの膜厚依存性を調査した。

図6-6及び6-7に、異なるコーティング回数により作製した膜厚1 μm以上のPZT多層膜の微細組織及びXRDパターンを示す。6、3、2回のコーティングにより作製したPZT多層膜の仮焼温度は、それぞれ350、375、450℃である。これらの図から、6.3.1で示した単層膜作製から得られた傾向と同様な傾向がみられたことが分かる。すなわち、1層当たりの膜厚の増加とともに、ボイドの増加(ペロブスカイト相の密度の低下)、<111>配向からランダム配向への変化がみられる。以下に具体的に示す。0.22 μm/層からなるPZT多層膜(膜厚1.30 μm、6層)は、6.3.1で述べたPZT単層膜(膜厚0.22 μm)と同様の微細組織と配向性を有する。すなわち、断面観察から、PZT多層膜(膜厚1.30 μm、6層)は緻密でボイドが少なく、ほとんどのペロブスカイト結晶粒は柱状晶であり、その粒径は40~300 nmである。また、XRDパターンは<111>配向を示した。0.37 μm/層からなるPZT多層膜(膜厚1.10 μm、3層)は、ボイドが表面ならびに内部に存在しているとともに、結晶粒はランダム配向化している。0.65 μm/層からなるPZT多層膜(膜厚1.30 μm、2層)は、6.3.1で述べたPZT単層膜(膜厚0.90 μm)と同様の微細組織と配向性を有する。すなわち、PZT多層膜(膜厚1.30 μm、2層)のペロブスカイト相の密度は低く、ボイドと微細なペロブスカイト粒子から構成されている。またXRDパターンから、結晶粒は

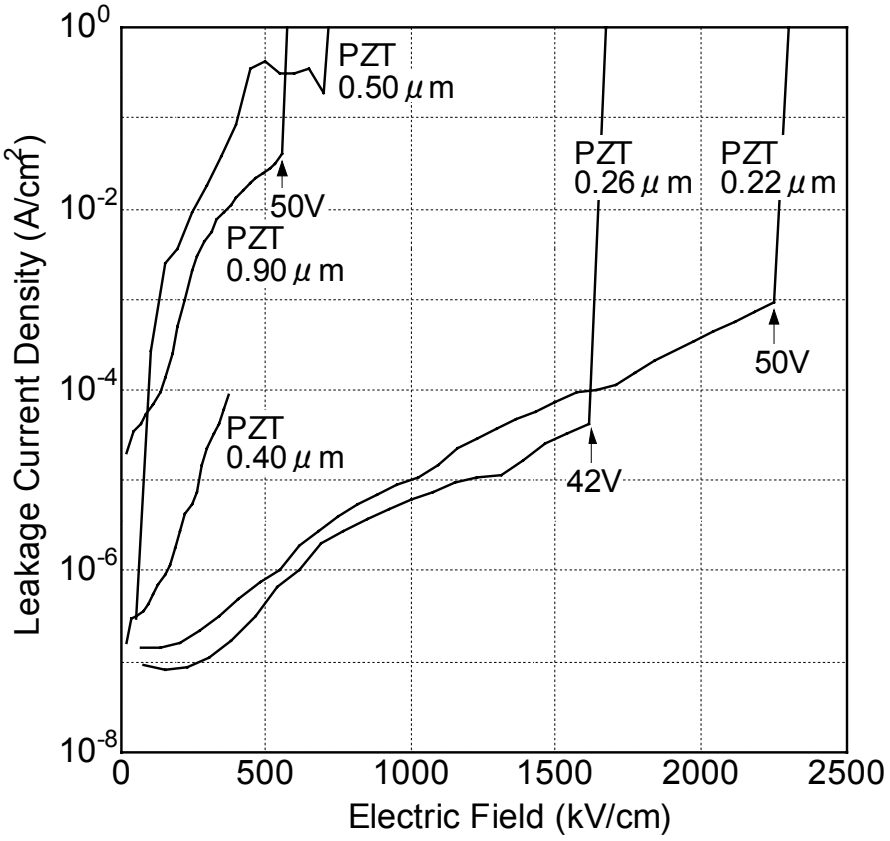


図6-5　新規厚塗り用ゾルゲル液によるPZT単層膜のリーク特性の膜厚依存性

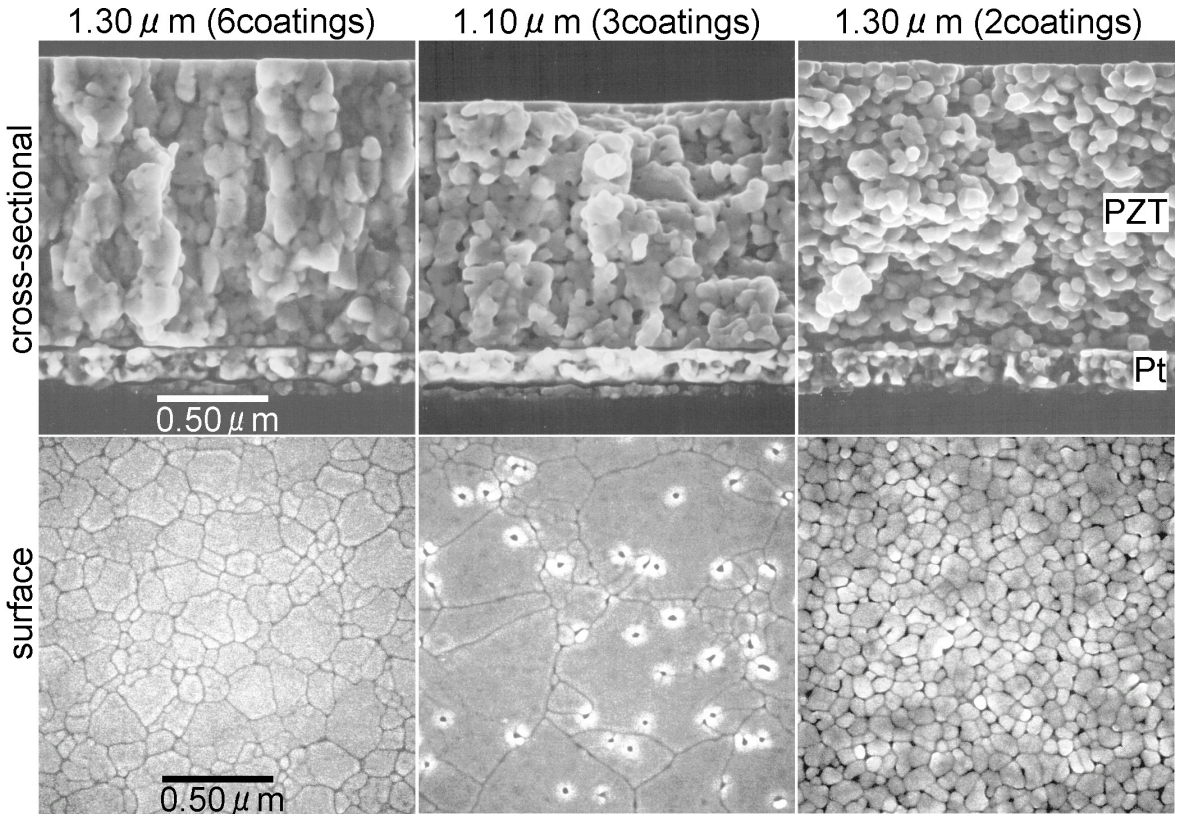


図6-6　種々の塗布回数で作製した膜厚1 μm以上からなるPZT多層膜の微細組織

ランダム配向を示した。

図6-8に、PZT多層膜のリーク特性を示した。この図から、膜厚1.30 μm(6層)のPZT多層膜は、100 V以上の高い絶縁破壊電圧(770 kV/cm以上)と低いリーク電流密度を有することが分かる。また、1層当たりの膜厚の増加とともに、同じ電界でのリーク電流密度は高くなる傾向を示した。これは、ボイドが増加(ペロブスカイト相の密度が低下)するためであると考えられる。

図6-9に、PZT多層膜のP-E曲線及び縦方向電界誘起歪みヒステリシス曲線を示した。図中のP_rとE_cの値はP-E曲線より求めたものである。膜厚1.30 μm(2層)のPZT多層膜はリーク電流密度が高いため、P-E曲線はリーク成分を含み膨らんだ形状をしている。従って、図中のP_rとE_cは、真値より高い値となっている。6.3.1で述べたPZT単層膜の結果と同様、1層当たりの膜厚が増加するとともにP_rは低下する傾向を示した。歪みヒステリシス曲線は全てバタフライ型の曲線を示した。PZT膜(膜厚1.30 μm、6層)及びPZT膜(膜厚1.10 μm、3層)の歪みヒステリシス曲線のE_cの位置は、P-E曲線のE_cの位置とよく一致した。一方、PZT多層膜(膜厚1.30 μm、2層)の歪みヒステリシス曲線のE_cの位置は、P-E曲線の形状が膨らんでいるために一致していない。PZT膜(膜厚1.30 μm、6層)、PZT膜(膜厚1.10 μm、3層)、PZT膜(膜厚1.30 μm、2層)の歪み曲線より求めた圧電定数(d_{33})は、それぞれ103、106、106 pm/Vであり、層の厚さに関わらずほとんど一定であった。

以上をまとめると、厚さ1 μm以上のPZT多層膜を、0.22 μm/層の6回塗布、0.37 μm/層の3回塗布および0.65 μm/層の2回塗布により作製することができた。特にPZT多層膜(膜厚1.30 μm、6層)は、緻密で<111>配向度が高く、低いリーク電流密度、100 V以上の絶縁破壊電圧、19 μC/cm^{2}のP_r、103 pm/Vのd_{33}という良好な電気及び圧電特性を示した。また、1層当たりの厚さの増加とともに、ボイドの増加(ペロブスカイト相の密度の低下)、<111>配向からランダム配向への変化、リーク電流密度の増加、P_rの減少が生じたが、d_{33}はほとんど変化しなかった。

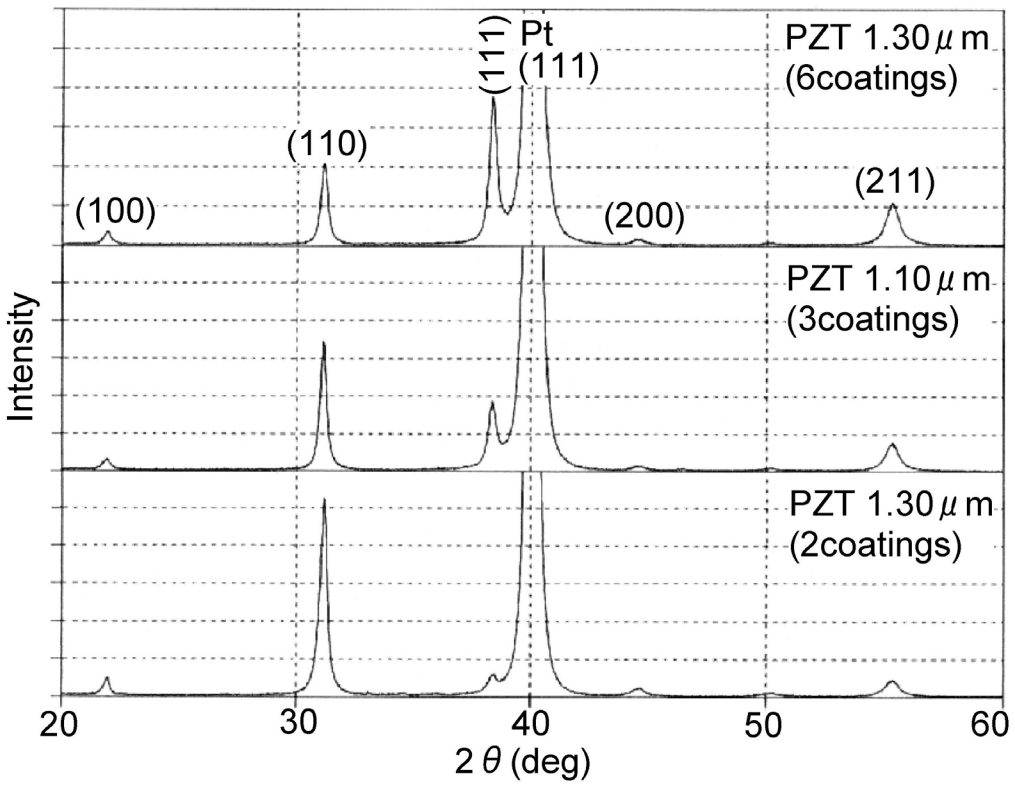


図6−7 種々の塗布回数で作製した膜厚1 μm以上からなるPZT多層膜のXRDパターン

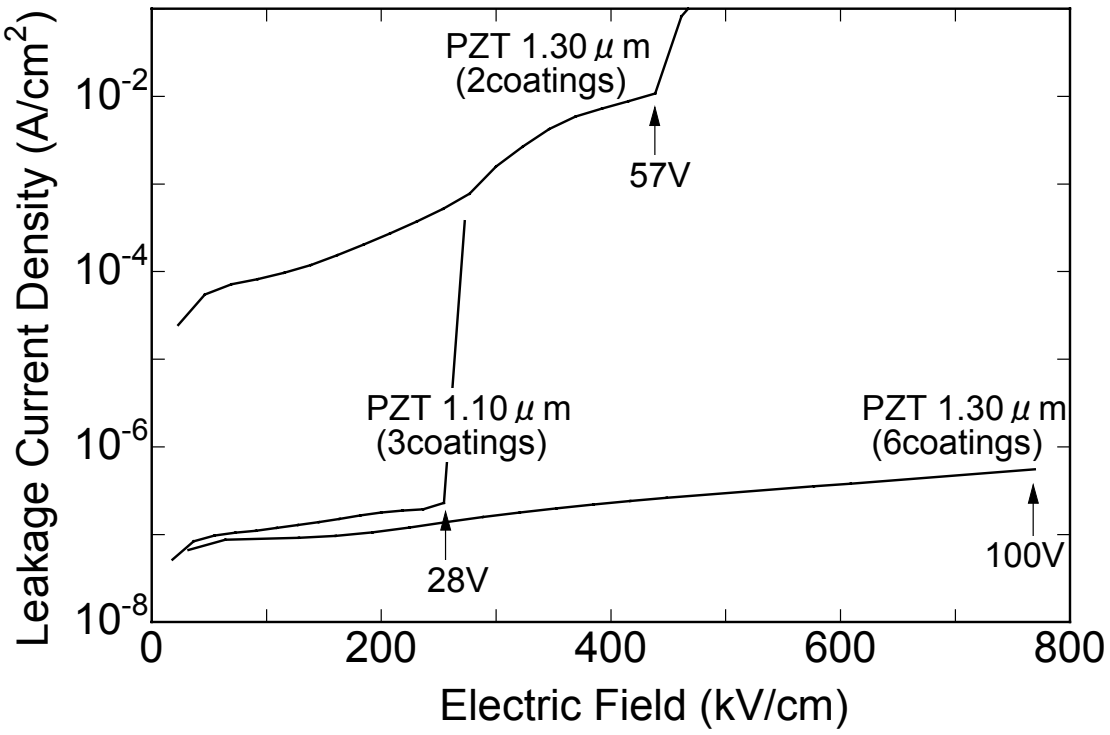


図6−8 種々の塗布回数で作製した膜厚1 μm以上からなる
PZT多層膜のリーク特性

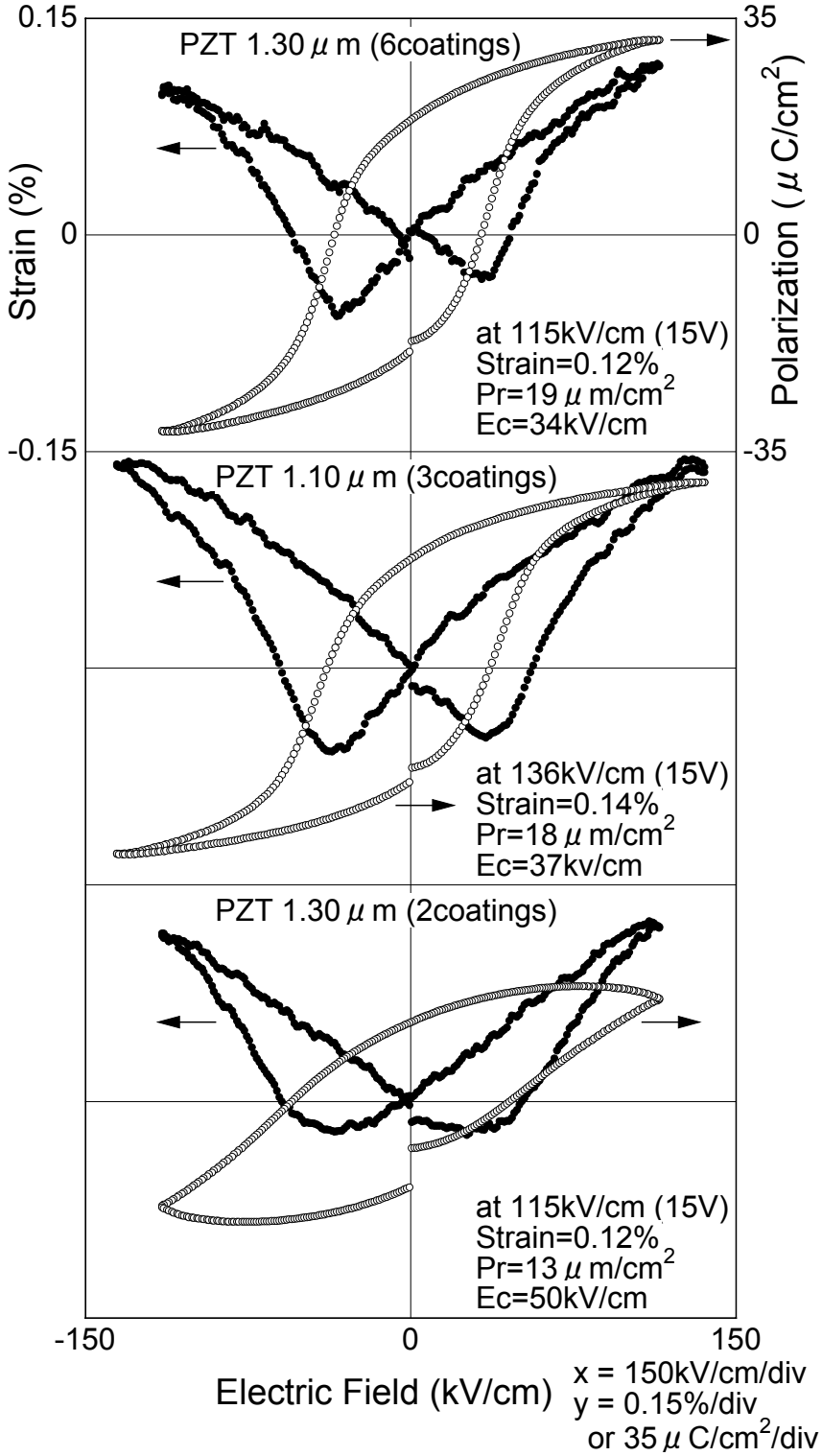


図6-9　種々の塗布回数で作製した膜厚1 μm以上からなるPZT多層膜の縦方向電界誘起歪みヒステリシス曲線とP-E曲線

6.4 考察

6.4.1 膜厚増大に伴うPZT単層膜の配向性の変化

PZT単層膜のXRDパターンの膜厚依存性(図6-3)から分かるように、PZTの膜厚の増加とともに、PZT膜のペロブスカイト相は<111>配向からランダム配向へと変化した。この配向性の変化の機構について考察を行う。

膜厚0.16及び0.22 μmのPZT膜が強い<111>配向を示す理由は、第2章及び第4章で述べたように、PTあるいはTiリッチなPZT(111)核が、Pt(111)電極上でエピタキシャル的に生成し、続いてPZT(111)が表面に向かって結晶成長したためであると考えられる。

膜厚増加とともにランダム配向化する理由は、膜厚が大きくなるとともに増加したボイド(図6-2参照)が、焼成中に起こるPZT(111)のPZT/Pt界面からPZT表面への結晶成長を阻むため、ランダム配向化するものと考えられる。

膜厚の増加とともにボイドが増加する原因としては、以下の2つが考えられる。

(1) PZTの膜厚の増加とともに、単位面積から発生するガス(蒸発する有機物、熱分解で発生する水や二酸化炭素など)の体積が増加するため、PZT膜中のボイドが増加する。

(2) 6.3.1で述べたように、クラックを抑制するために、PZTの膜厚の増加とともに仮焼温度を上昇させている。仮焼温度が高いほど、仮焼時にPZT膜から蒸発及び熱分解によるガスが急激に発生するため、PZT膜中に多量のボイドが生成する。

6.4.2 新規ゾルゲル液による臨界膜厚の増大の原因

6.3.1で述べたように、プロピレングリコール(1,2-プロパンジオール)系の新規厚塗り用ゾルゲル液を用いて、厚さ0.9 μmのPZT単層膜を作製することができる。この新規ゾルゲル液により、臨界膜厚が0.9 μmまで増大した原因として、以下のことが挙げられる。

(1)ゾルゲル液の粘度

厚い膜を作製するにはゾルゲル液が高粘度である必要があるが、新規ゾルゲル液は、プロピレングリコール(20℃での粘度:61 mPa･s)が溶媒として存在するために粘度が高い。なお、従来液で代表的な溶媒である2-メトキシエタノールの粘度は、20℃で2 mPa･sである。

(2)ゾルゲル液の濃度

ゾルゲル液の金属化合物の濃度が高いほど1層あたりの膜厚が増大するが、新規ゾルゲル液の濃度は従来液のそれより高くすることが可能である。

代表的な従来液(2-メトキシエタノール溶媒)では、酸化物換算濃度が15~18 wt%以上の場合、沈殿やゲル化が生じる。この沈殿やゲル化の原因として、従来液のアルコール溶媒を配位子とした鉛アルコキシドは、その溶媒に対して不溶性の傾向があること、加水分解し易く保存時の安定性が低いことが挙げられる。一方、実験方法で述べたように、新規ゾルゲル液の複合アルコキシドの酸化物換算濃度は最大25 wt%であり、その濃度でもゾルゲル液は非常に安定である。これは、プロピレングリコールを配位子とした鉛アルコキシドは、プロピレングリコールに対して溶解度が高く、また安定性も高いためと考えられる。

(3)ゲル膜内のボイド

6.3.1で述べたように、仮焼温度が高いほど、PZT膜中のボイド量が増加する。すなわち、仮焼温度を変更することにより、ボイドの発生を通して、PZT膜中の引っ張り応力を制御できるため、クラックの発生を抑制できる。

新規ゾルゲルによる臨界膜厚の増大の原因は、1層あたりの膜厚の増大(すなわち上述した(1)と(2))ならびにゲル膜内の引っ張り応力の低下(すなわち(3))と関連していると考えられる。

6.4.3 PZT多層膜の圧電定数(d_{33})

6.3.2で述べたように、新規ゾルゲル液により作製したPZT膜(膜厚1.30 μm、6層)、PZT膜(膜厚1.10 μm、3層)、PZT膜(膜厚1.30 μm、2層)の圧電定数(d_{33})は、それぞれ103、106、106 pm/Vであり、層の厚さに関わらずほとんど一定であった。

PZT膜の圧電定数には、ペロブスカイト相の配向性、ペロブスカイト粒子のサイズ、ボイド量(ペロブスカイト相の密度)が関わっていると考えられる。これらのPZT(52/48)膜は、図6-7のXRDパターンから菱面体晶と考えられるが、菱面体晶では<100>配向でd_{33}が最も高くなり、続いてランダム配向が高く、その次に<111>配向となることが報告されている[18)]。そのため配

向性の点では、層の厚さの増加とともに圧電定数が増加する。しかしながら、粒径が減少するとともに圧電定数は減少するため[19]、粒径の点では層の厚さの増加とともに圧電定数は低下する。また、ペロブスカイト相の密度そのものが圧電性に影響する可能性もある[20]。これらが複雑に関わり、図6-9の電界誘起歪みヒステリシス曲線及び圧電定数を示したと考えられる。

6.5 まとめ

1. 新規厚塗り用ゾルゲル液の臨界膜厚

非常に安定なプロピレングリコール(1,2-プロパンジオール)系の新規厚塗り用ゾルゲル液を作製した。このゾルゲル液を用いて、1回の塗布で厚さ0.9 μmのクラックのないPZT膜を、Pt-Si基板上に作製することができた。

2. 厚さ1 μm以上のPZT多層膜の作製と評価

新規厚塗り用ゾルゲル液を用いた0.22 μm/層の6回、0.37 μm/層の3回、0.65 μm/層の2回塗布により、それぞれ厚さ1.30、1.10、1.30 μmのPZT多層膜を作製した。PZT1層当たりの厚さの増加とともに、ボイドの増加(ペロブスカイト相の密度の低下)、<111>配向からランダム配向への変化、リーク電流密度の増加、残留分極P_rの減少が見られたが、圧電定数d_{33}はほぼ一定であった。膜厚1.30 μm(6層)のPZT多層膜は、ペロブスカイト相の<111>配向を示し、かつ緻密であった。この多層膜は、低いリーク電流密度、100 V以上の絶縁破壊電圧、19 μC/cm^{2}のP_rならびに103 pm/Vのd_{33}の良好な電気及び圧電特性を示した。

参考文献

1) O. Auciello, J. F. Scott and R. Ramesh: Phys. Today **51** (1998) 22-27.

2) 眞岩宏司, 一ノ瀬昇: 応用物理 **71** (2002) 1227-1233.

3) K. H. Hwang, Y. J. Song and S. G. Kim: Jpn. J. Appl. Phys. **37** (1998) 7074-7077.

4) 後藤博史: 電子材料 1999年8月 81-22.

5) 倉島憲彦: “薄膜アクチュエータの開発動向と製造技術の新展開”セミナーテキスト 機械技術協会 1999年11月29日 29-35.

6) G. Yi, Z. Wu and M. Sayer: J. Appl. Phys. **64** (1988) 2717-2724.

7) Y. L. Tu and S. J. Milne: J. Mater. Sci. **30** (1995) 2507-2516.

8) K. Maki, N. Soyama, S. Mori and K. Ogi: Jpn. J. Appl. Phys. **39** (2000) 5421-5425.

9) S. Wakabayashi, M. Sakata, H. Goto, M. Takeuchi and T. Yada: Jpn. J. Appl. Phys. **35** (1996) 5012-5014.

10) Y. Akiyama, K. Yamanaka, E. Fujisawa and Y. Kowata: Jpn. J. Appl. Phys. **38** (1999) 5524-5527.

11) M. Lebedev, J. Akedo and Y. Akiyama: Jpn. J. Appl. Phys. **39** (2000) 5600-5603.

12) N. Hanajima, S. Tsutsumi, T. Yonezawa, K. Hashimoto, R. Nanjo and M. Yamaguchi: Jpn. J. Appl. Phys. **36** (1997) 6069-6072.

13) K. D. Budd, S. K. Dey and D. A. Payne: Br. Ceram. Proc. **36** (1985) 107-121.

14) T. Atsuki, N. Soyama, G. Sasaki, T. Yonezawa, K. Ogi, K. Sameshima, K. Hoshiba, Y. Nakao and A. Kamisawa: Jpn. J. Appl. Phys. **33** (1994) 5196-5200.

15) R. Kurchania and S. J. Milne: J. Mater. Sci. **33** (1998) 659-667.

16) Y. L. Tu, M. L. Calzada, N. J. Phillips and S. J. Milne: J. Am. Ceram. Soc. **79** (1996) 441-448.

17) K. Maki, N. Soyama, S. Mori and K. Ogi: Proc. 12th IEEE Int. Symp. Appl. Ferroelectr. **2** (2000) 957-960.

18) X. H. Du, J. Zheng, U. Belegundu and K. Uchino: Appl. Phys. Lett. **72** (1998)

2421-2423.

19) 岡崎清:“セラミック誘電体工学 第4版”学献社 (1992) 527-529.

20) 岡崎清:“セラミック誘電体工学 第4版”学献社 (1992) 686.

第7章 圧電薄膜アクチュエータ用PZT膜の緻密化

7.1 はじめに

第6章では、新規厚塗り用ゾルゲル液を用いてPt-Si基板上に、膜厚がほぼ1 μmのクラックのないPZT単層膜を作製できることを述べた。しかしながら、そのPZT膜は微細なペロブスカイト粒とボイドから構成されていた。ボイドの多い材料は、強誘電性、耐電圧性、絶縁抵抗、耐湿性などに悪影響を及ぼすことが必至である。

ここでは、新規厚塗り用ゾルゲル液により作製したボイドの多いPZT膜の焼結による緻密化を検討した[1)]。この章では、まずPZT単層膜の組織及び電気特性の焼結温度依存性について述べ、つぎに緻密で厚いPZT膜を作製するPZT多層膜の焼結方法について述べる。

7.2 実験方法

ゾルゲル液は、6.2で詳述した新規厚塗り用ゾルゲル液を用いた。濃度と組成は25 wt% PZT(125/52/48)である。

PZT膜の作製フローを図7-1に示す。基板は、Pt(200 nm)/Ti(20 nm)/SiO_2(500 nm)/Siウェーハを用いた。第6章と同様、$PbTiO_3$(PT)シーディングを、PZT膜のPt電極からの剥離防止のために行った。2 wt% PT(125/100)ゾルゲル液を3000 rpm/15 sのスピンコート条件でPt(111)/Ti/SiO_2/Si上に塗布し、一定温度にしたホットプレート(HP)上で仮焼(450℃/1 min)した。焼成後のPTシード層の厚さは、6 nmである。PZTゾルゲル液をその基板上に1500 rpm/60 sのスピンコート条件で塗布し、乾燥(200℃/2 min)した後、仮焼(450℃/5 min)した。この乾燥ならびに仮焼は、一定温度にしたホットプレートHP上に基板を置くことにより行った。つぎにRTA(Rapid Thermal Annealing)により結晶化(700℃/1 min/O_2)を行い、PZT単層膜を作製した。このPZTの成膜プロセスを繰り返し、目標膜厚のPZT多層膜を作製した。この結晶化したPZT膜を、RTA(700~900℃/5 min/O_2)により焼結した。PZT薄膜の評価として、FE-SEMによる微細組織観察と膜厚測定、CuKα_1(波長1.54056 Å)を線源としたθ-2θ XRD(θ-2θ)スキャンによる結晶配向性と結晶構造の評価を行った。電気特性評価のため、PZT薄膜上にPt(200 nm)上部電極(サイズ:6.5×10^{-4} cm^2)をdcマグネトロンスパッタにより成

膜した。その際に生じる、スパッタによるPZTの損傷を除去するため、再度700℃/1 min/O_2の条件でRTAを行った。強誘電特性は、RT66Aを用いて調べた。誘電率は、HP4284A LCRメータを用いて測定した(測定周波数1 kHz)。

7.3 結果

7.3.1 PZT単層膜の焼結

図7-2は、PZT単層膜の膜厚の焼結温度依存性を示している。結晶化(700℃/1 min)を行ったPZT単層膜の膜厚は0.83 μmであった。このPZT結晶化膜を700、750、800、850、900℃で5 min焼結した結果、PZT焼結膜の膜厚はそれぞれ0.83、0.77、0.60、0.54、0.53 μmとなった。700~850℃の範囲では焼結温度が高いほど膜厚が減少しているが、850℃以上では焼結温度が上昇しても膜厚の減少はない。このことは、850℃で焼結による緻密化が完了することを示唆している。

図7-3は、PZT単層膜の微細組織の焼結温度依存性を示している。焼結温度の上昇とともに、ペロブスカイト相の粒径の増大と密度の増加が認められた。PZT結晶化膜(膜厚0.83 μm)は、粒状で微細なペロブスカイト粒子とボイドから構成されており、表面観察からその粒径は40~140 nmであった。この結晶化膜を750、800、850℃で5 min焼成した焼結膜の粒径は、表面観察から、それぞれ60~180、100~400、150~500 nmであった。

PZT単層膜のXRDパターンの焼結温度依存性を図7-4に示した。全てのPZT単層膜のXRDパターンはペロブスカイト単相で指数付けられ、そのPZT単層膜はランダム配向からなることが分かった。このXRDの結果は、図7-3の微細組織の観察結果とよく合致する。また、焼結温度の上昇とともに、ペロブスカイト相のピークの半値幅が減少する傾向を示した。このことはペロブスカイト相の結晶度の向上を示唆している。

以上の結果から、焼結による緻密化は、750℃以下で始まり、850℃/5 minで終結することが判明した。この850℃という焼結温度は、通常1200℃以上[2,3]であるPZTバルクのそれと比較して極端に低い。

図7-5に、PZT単層膜のP-E曲線の焼結温度による変化を示した。700~800℃の範囲にお

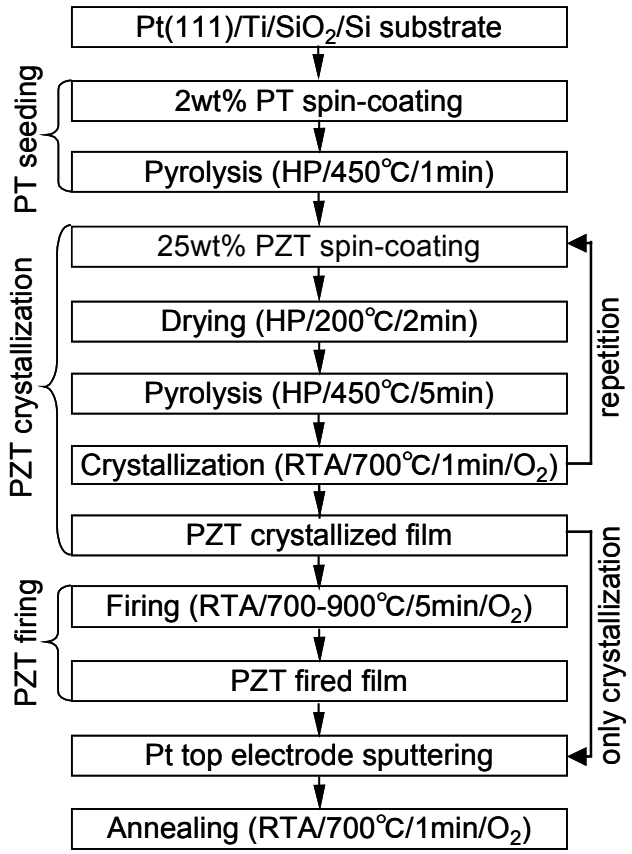


図7-1　新規厚塗り用ゾルゲル液によるPZT焼結膜の作製フロー

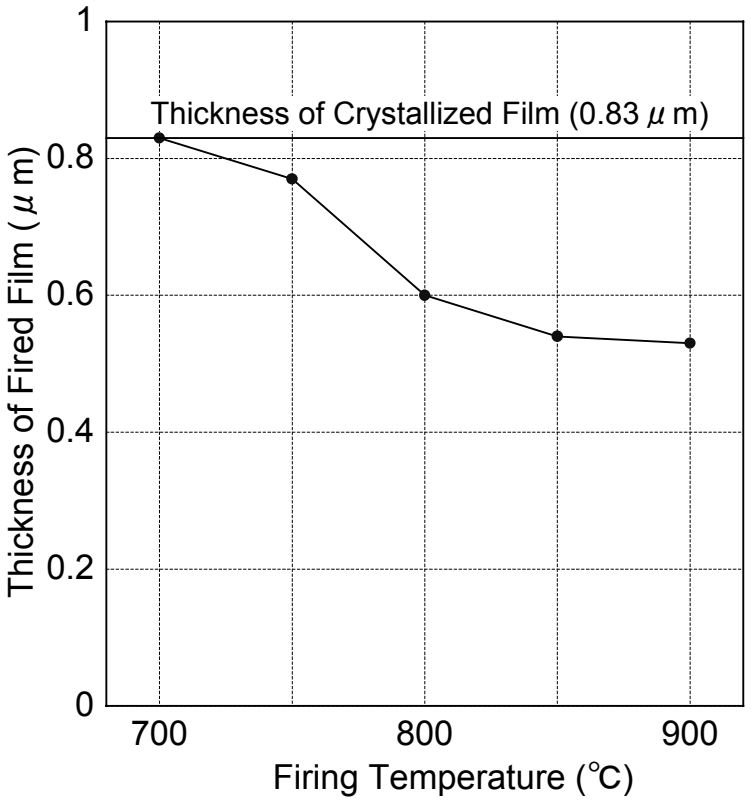


図7-2　PZT単層膜の厚さの焼結温度依存性

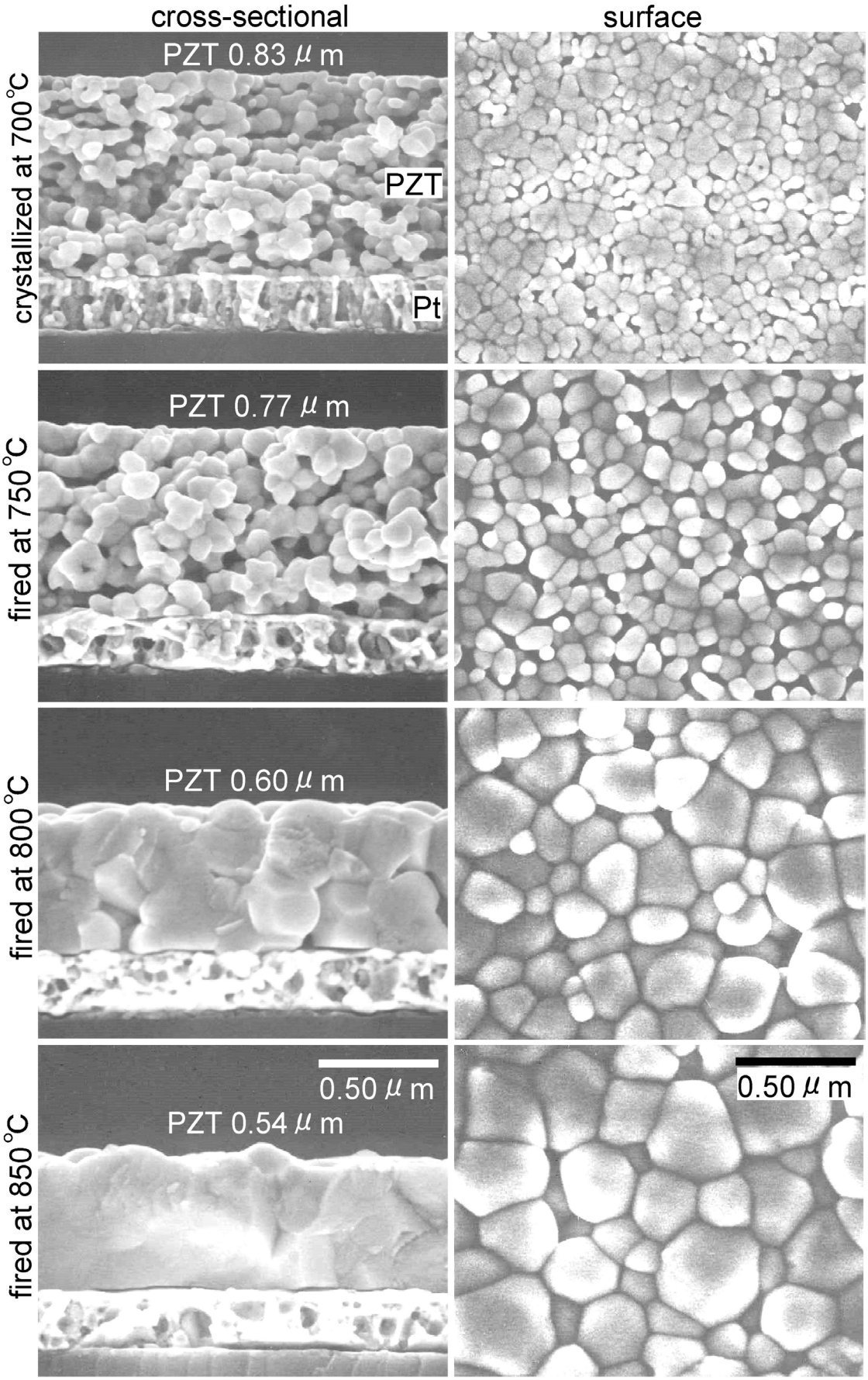


図7−3　PZT単層膜の微細組織の焼結温度依存性

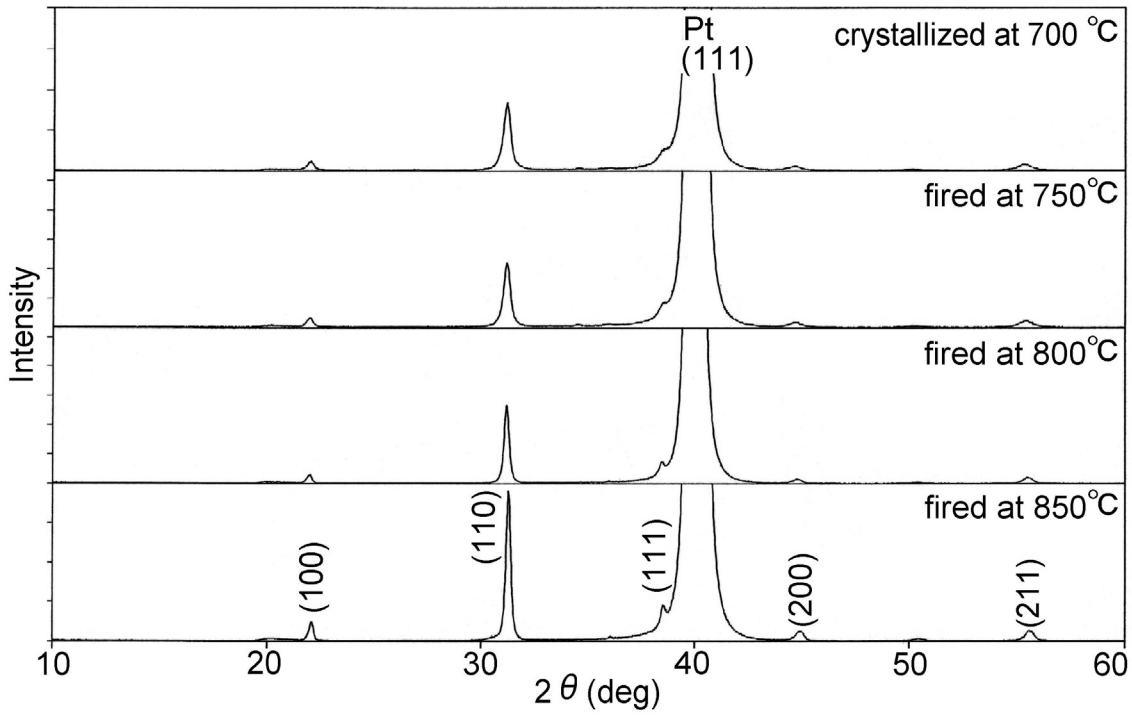


図7−4　PZT単層膜のXRDパターンの焼結温度依存性

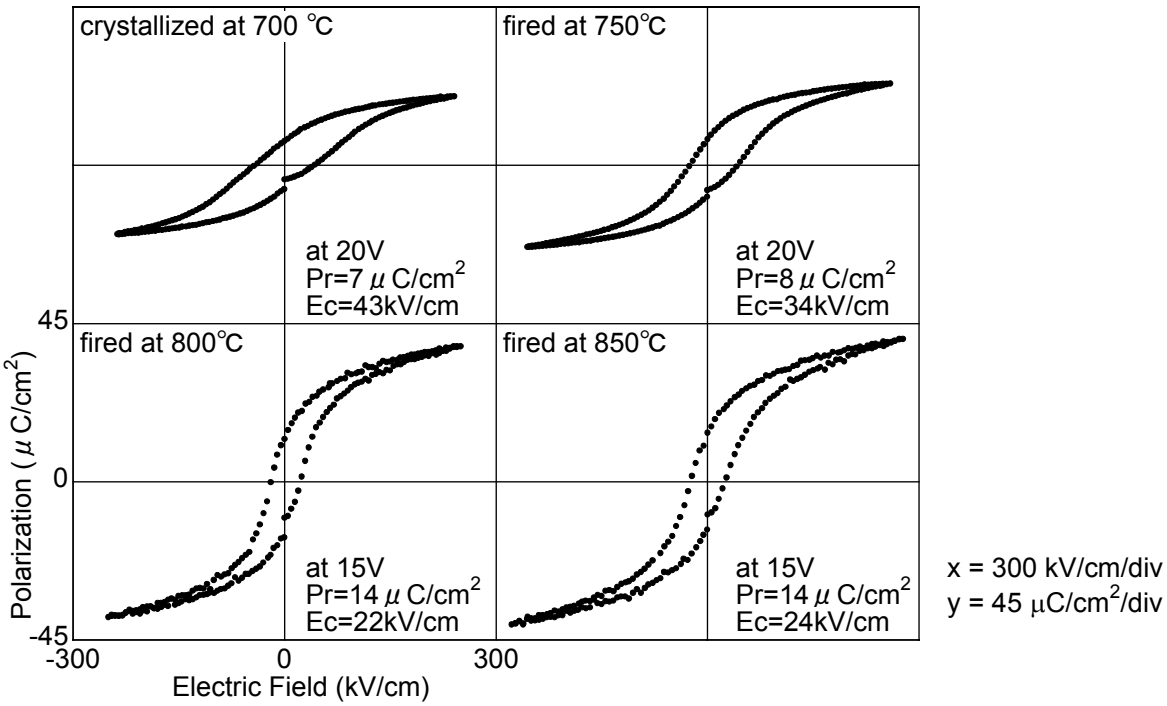


図7−5　PZT単層膜のP−E曲線の焼結温度による変化

いて焼結温度が高いほど、P-E曲線の形状が改善する。すなわち、800℃で焼結したPZT単層膜は、700℃で結晶化した単層膜と比較して、P_rが2倍、E_cが1/2になっている。800~850℃の範囲ではPZT焼結膜のP_rとE_cに大きな変化はなかった。PZT結晶化膜(700℃)とPZT焼結膜(850℃)の誘電特性の比較を図7-6に示す。PZT焼結膜の比誘電率(ε_r)は、PZT結晶化膜のそれと比較して、非常に高い値を示した。PZT焼結膜(850℃)のε_r及び誘電損失(tan δ)は、0 kV/cmで1750及び0.03を示し、一方PZT結晶化膜(700℃)のそれらは、0 kV/cmで500及び0.05であった。この様な誘電特性の劇的な向上は、焼結によるペロブスカイト相の粒径の増大と密度の増加のためであると考えられる。

7.3.2 PZT多層膜の焼結

前節で述べたように、PZT単層膜の850℃の低温焼結により、膜厚0.54 μmの緻密な焼結膜を得ることができた。この緻密なPZT焼結膜をより厚いものにするために、PZT多層膜の低温焼結を試みた。具体的には0.8 μm/層の3回塗布によりPZT結晶化膜(膜厚2.4 μm、3層)を作製し、これを850℃で5 min焼結した。図7-7にそのPZT結晶化膜及びPZT焼結膜の微細組織を示す。焼結により、膜厚1.7 μmの緻密なPZT焼結膜を得ることができた。PZT多層膜の結晶化後及び焼結後の微細組織は、PZT単層膜のそれら(図7-3)とほぼ同様であった。PZT多層膜の表面観察によるペロブスカイト相の粒径は、結晶化後で40~140 nm、焼結後で150~600 nmであった。また、850℃で焼結した$Pt/Ti/SiO_2/Si$基板には、Ti/SiO_2界面に近いSiO_2の中に中間層とボイドが存在していた。PbとOは高温でPt中を拡散することができるため[4)]、この中間層の構成物質はおそらくPb、Si、Oからなる化合物と考えられる。この中間層の発生を阻止するためには、高温でPb、Oの拡散を妨げるバリア層(拡散防止層)を検討し、それを基板構造内(例えばPt電極とSiO_2の間)に作製する必要がある。

本研究結果をまとめる。厚塗り用ゾルゲル液による臨界膜厚の増大、低温焼結による緻密化及び粒径の増大を組み合わせて、膜厚0.54 μmのペロブスカイト単相からなる緻密なPZT単層膜を作製することができた(図7-3)。この膜厚0.54 μmのPZT単層膜は、P_r:14 μC/cm^2、E_c:24 kV/cmを示し(図7-5)、従来のゾルゲル法によるPZT膜(図2-9(h)より、P_r:12

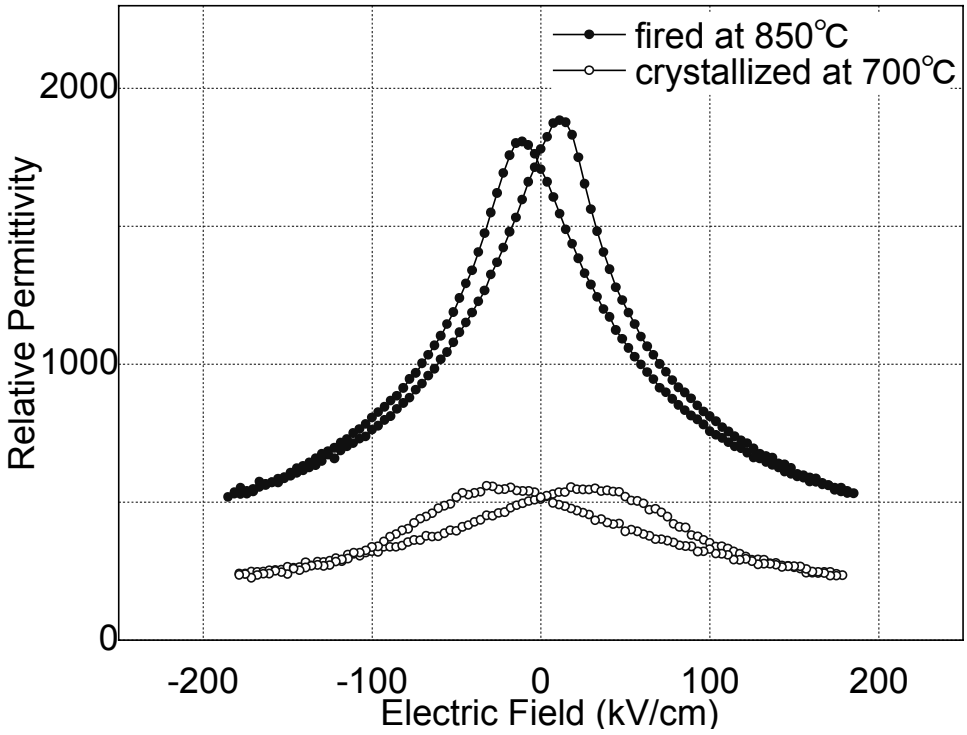


図7-6　結晶化後及び焼結後のPZT単層膜の誘電特性の比較

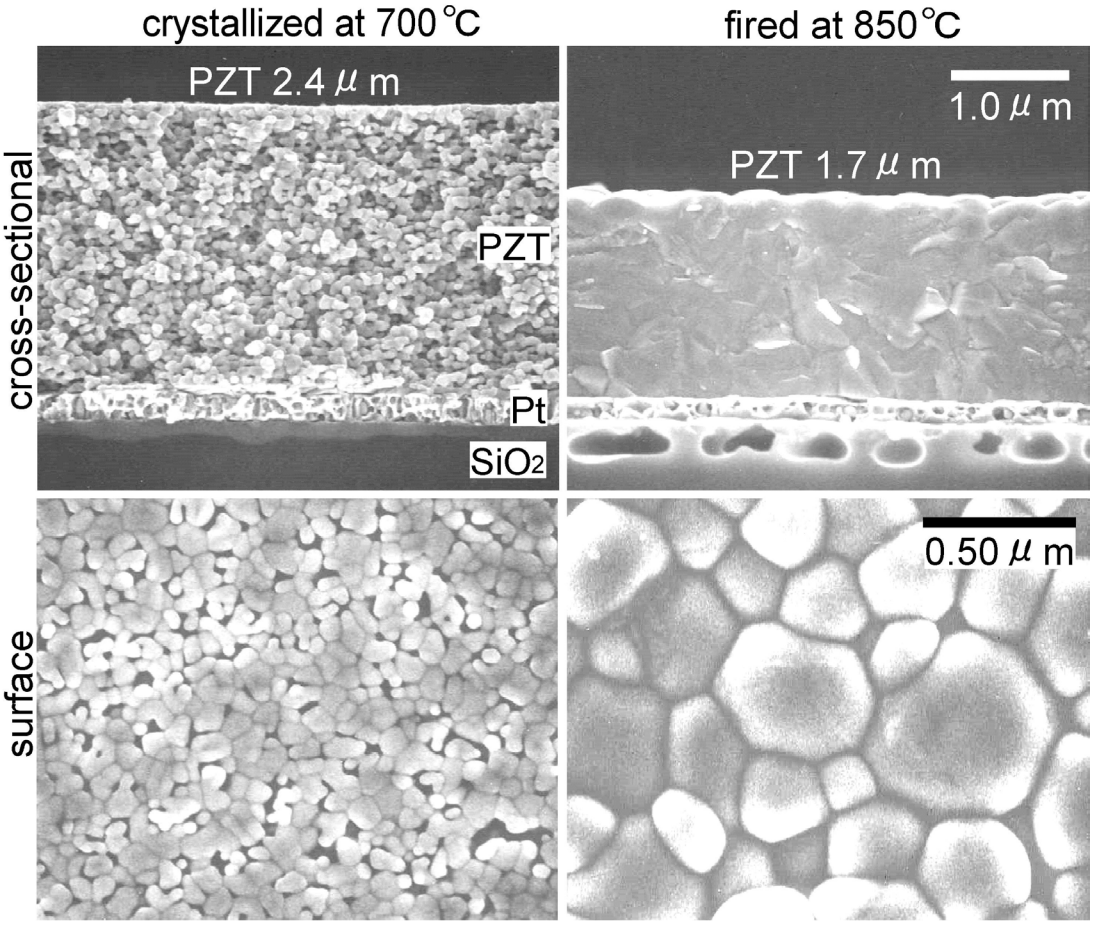


図7-7　PZT多層膜の結晶化後及び焼結後の微細組織の比較

μC/cm^2、E_c:30 kV/cm)に比べてP_rの増加、E_cの低下が認められ、その結果、P-E曲線の角型性も向上している。すなわち、焼結による緻密化及び粒径の増大により、本研究により得られたPZT膜は、従来のPZT膜よりも優れた強誘電性を有する。

7.4 考察

7.4.1 PZT膜が低温・短時間で焼結する理由

7.3.1で述べたように、焼結による緻密化は、750℃以下で始まり、850℃/5 minで終結する。この850℃という焼結温度は、通常1200℃以上[2,3]であるPZTバルクのそれと比較して極端に低い。さらに5 minという焼結時間もバルクのそれ(通常、数時間)と比べて非常に短い。このように、新規厚塗り用ゾルゲル液により作製したPZT膜が、低温かつ短時間で焼結する理由を、以下の事実と関連して議論する。

(1) PZT結晶化膜のペロブスカイト粒が非常に微細であること

一般に、焼結前のペロブスカイト相の粒径を微細化すると、PZTの焼結開始温度が下がる。PZTバルクの焼結では、焼結前のペロブスカイト相の粒径が0.4 μm以下になると約1000℃で焼結が完了することが報告されている[5]。7.3で述べたように、本研究の焼結前のPZT結晶化膜におけるペロブスカイト相の粒径は40~140 nmであり、PZTバルクの焼結前の原料粉の粒径(通常サブμm~数μm[6])と比較して非常に微細である。

(2) PZT結晶化膜の組成がPbリッチであること

予察実験により、PZT結晶化膜の組成がPbリッチであるほど焼結開始温度が低くなることを確認している。本研究で使用した新規ゾルゲル液の組成はPZT(125/52/48)であり、焼結前のPZT結晶化膜は過剰なPb成分を含んでいる。PZT結晶化膜の微細組織観察(図7-3)やXRDパターン(図7-4)では、ペロブスカイト相のみが観察され、酸化鉛等の他相は観察されないことから、焼結前のPZT結晶化膜はPbリッチなペロブスカイト相からなると考えられる。すなわち、ペロブスカイト相が過剰なPb成分を多く含むほど、焼結開始温度が低下する傾向がある。この機構は明らかではないが、ペロブスカイト相がPbリッチになることで、ペロブスカイト相の融点が下がり、焼結開始温度が低下する等が考えられる。

7.4.2 今後に残された課題

最後に、圧電薄膜アクチュエータの実現及び進展に向けた、ゾルゲル法によるPZT膜の作製における、今後に残された課題について述べる。その課題は、緻密なPZT膜の更なる厚膜化であろう。

アクチュエータとして必要な力を得るために、そのPZT薄膜の厚さはサブμm～数μm、用途によっては数十μmが必要とされる。第6章で述べたように、新規厚塗り用ゾルゲル液により1層あたり最大0.9 μmまでのPZTの成膜を可能としたが、0.9 μm/層で成膜したPZT膜はペロブスカイト相の密度が低く、ボイドが多い(図6-2)。本章で述べたように低温焼結が緻密化に有効であることを見出したが、焼結後の膜厚は焼結前の膜厚の約70%になり、例えば0.9 μmの膜厚が焼結後には約0.6 μmになる。現在FeRAM作製で許容されている塗布回数は最大5回程度であるが、圧電薄膜アクチュエータ用途でも同様に5回と仮定すると、緻密化後の最大膜厚は約3 μmとなる。今後は、圧電薄膜アクチュエータに対する適用範囲を広げるため、厚さ数十μmまでの成膜を可能とするゾルゲル法の開発が必要となるであろう。

7.5 まとめ

1. 厚塗り用ゾルゲル液から作製したPZT単層膜の焼結

厚塗り用ゾルゲル液から作製したPZT結晶化膜の焼結による緻密化は、焼結温度850℃、焼結時間5 minで完了し、PZTバルクの焼結(温度:1200℃以上、時間:数時間)と比較して、非常に低温かつ短時間であることが分かった。このPZT焼結膜は、PZT結晶化膜と比べ残留分極P_rが2倍、抗電界E_cが1/2、比誘電率ε_rが3.5倍になり、強誘電性及び誘電特性の劇的な向上を示した。

2. PZT焼結膜の厚膜化

緻密なPZT焼結膜をより厚いものにするために、PZT多層膜の低温焼結を試みた結果、PZT結晶化膜(膜厚2.4 μm、3層)を850℃で5 min焼結することにより、膜厚1.7 μmの緻密なPZT焼結膜を作製することができた。この低温焼結は、厚塗り用ゾルゲル液により作製した

ボイドの多いPZT膜の緻密化及び結晶粒の増大を図る有望な方法である。

3. 緻密で厚いPZT膜の作製方法

第6章ならびに第7章の研究結果により、緻密で厚いPZT膜(サブμm～数μm)を作製するためには、プロピレングリコール(1,2-プロパンジオール)系の新規厚塗り用ゾルゲル液を使用するとともに、PZT結晶化膜を低温焼結(焼結温度850℃、焼結時間5 min)することが、最善の方法であることが分かった。

参考文献

1) K. Maki, N. Soyama, K. Nagamine, S. Mori and K. Ogi: Integr. Ferroelectr. **41** (2001) 167-174.

2) G. Zhilun, L. Longtu, G. Suhua and Z. Xiaowen: J. Am. Ceram. Soc. **72** (1989) 486-491.

3) S. Kaneko, D. Dong and K. Murakami: J. Am. Ceram. Soc. **81** (1998) 1013-1018.

4) L. Sagalowicz, P. Muralt, S. Hiboux, T. Maeder, K. Brooks, Z. Kighelman and N. Setter: Mat. Res. Soc. Symp. Proc. **596** (2000) 265-270.

5) T. R. Shrout, P. Papet, S. Kim and G. S. Lee: J. Am. Ceram. Soc. **73** (1990) 1862-1867.

6) T. Yamamoto: Ceram. Bull. **71** (1992) 978-985.

第8章 総括

本論文は、ゾルゲル法による$Pb(Zr,Ti)O_3$(PZT)強誘電体薄膜の作製とその物性に関する研究について論じたものであり、全体を8章で構成している。

第1章では、本研究の背景と目的について述べた。すなわち、PZT系強誘電体の物性ならびに代表的な強誘電体デバイスであるFeRAMと圧電薄膜アクチュエータについて解説し、その後ゾルゲル法によるPZT強誘電体薄膜の作製の特徴とその形成原理について論じた。その上で、ゾルゲル法の未だ解決されていない課題ならびにそれに基づいた本研究の目的を述べた。

第2章では、FeRAMの高集積化に向けて、大きな課題となっているゾルゲル法によるPZT強誘電体薄膜の微細組織について述べ、その微細組織の改善について述べた。すなわち、ゾルゲル法によりPt電極上に作製したPZT薄膜はロゼッタ構造と呼ばれ、ペロブスカイト相とパイロクロア相の2相からなる不均一で凹凸のある表面形態を有する。この膜から微細なキャパシターを作製した場合、キャパシターの電気特性にばらつきが生じ、製品の信頼性及び歩留りが低下し、高集積化の大きな障害となっている。その課題解決に取り組んだ結果、ゾルゲル液作製時の加水分解条件の調節により、PZT薄膜の微細組織を制御できることを初めて見出し、その条件を最適化して、微細組織を大幅に改善するゾルゲル液を提案した。この新規微細組織改良型ゾルゲル液から作製した膜厚200 nmのPZT薄膜は、<111>配向のペロブスカイト単相からなる微細で均一な表面形態を有した。

第3章では、FeRAMの駆動電圧の低減に向けて、課題となっているPZT強誘電体膜の薄膜化について論じた。すなわち、微細組織改良型ゾルゲル液を用いてPZT強誘電体膜を厚さ120 nm以下に薄膜化し、その際にPZT薄膜の組成を最適化することにより、強誘電体キャパシターの駆動電圧の低減を検討した。新規微細組織改良型ゾルゲル液で作製した膜厚61 nmの$Pb(Zr_{0.3}Ti_{0.7})O_3$極薄膜は、良好な微細組織を有し、角型のP-V曲線、飽和電圧1.25 V、その飽和電圧での残留分極25 $\mu C/cm^2$などの優れた強誘電性を示すことを明らかにした。このPZT極薄膜を用いることにより、FeRAMの1.5 V駆動が期待できる。

第4章では、ゾルゲル法によるPZT強誘電体薄膜の成膜温度の低下について述べた。将

来有望なデバイスとして、ガラス等の低融点基板ならびに半導体回路のAl配線上にPZT薄膜を組み込んだデバイスが提案されている。具体的にはディスプレイデバイスやロジック混載型FeRAM等が挙げられ、これらのデバイスの実現には、通常700℃程度であるPZT成膜温度の大幅な低下が必要とされている。その課題解決に取り組んだ結果、新規低温成膜用ゾルゲル液、アモルファス層を積層毎に焼成する方法(multi-annealing)ならびにそのアモルファス層を薄膜化して焼成する方法(thin-film annealing)が、PZT膜の低温結晶化に有効であることを見出し、400~450℃という極低温で10~15 μC/cm^{2}の残留分極を示すPZT強誘電体薄膜をPt電極上に作製することができた。

第5章では、低温成膜したPZT強誘電体薄膜の電気特性の向上について述べた。すなわち、Pt電極を$SrRuO_3$(SRO)ペロブスカイト型酸化物電極に換えることにより、低温成膜したPZT薄膜の電気特性の向上、特に書き換え回数の向上を試みた。その結果、新規低温成膜用ゾルゲル液及び改良した成膜方法を用いて、SRO-Si基板上にPZT膜を450℃で結晶化できることを明らかにした。その450℃で成膜したエピタキシャル及びランダム配向SRO/PZT/SROキャパシターは、17~18 μC/cm^{2}の高い残留分極を示し、10^{11}回の高い書き換え回数まで劣化しないという良好な電気特性を示すことを明らかにした。

第6章では、ゾルゲル法によるPZT強誘電体膜の厚膜化について述べた。圧電薄膜アクチュエータが将来性のあるデバイスとされ注目されている。このデバイスには比較的厚いサブμm～数μmのPZT強誘電体膜が組み込まれ、ゾルゲル法でその膜を作製するには通常約100 nmである臨界膜厚を大幅に増加させる必要がある。本章では、非常に安定なプロピレングリコール(1,2-プロパンジオール)系の新規厚塗り用ゾルゲル液を提案した。このゾルゲル液により、最大0.9 μmの厚さのPZT単層膜の作製に成功した。そのゾルゲル液の6回塗布により得られた膜厚1.30 μmのPZT多層膜は、100 V以上の絶縁破壊電圧、19 μC/cm^{2}の残留分極、103 pm/Vの圧電定数(d_{33})という良好な電気及び圧電特性を示した。

第7章では、厚塗り用ゾルゲル液から得られたPZT膜の緻密化について述べた。すなわち、そのPZT膜は、850℃の焼結により緻密化し、結晶粒が増大することを明らかにした。この850℃という焼結温度は、通常1200℃以上であるPZTバルクのそれと比較して非常に低い。その低温焼結したPZT膜は、焼結前のそれと比べ残留分極P_rが2倍、抗電界E_cが1/2、比誘

電率ε_rが3.5倍になり、強誘電性及び誘電特性が劇的に向上した。

本研究に関する研究発表

査読論文

1) K. Maki, N. Soyama, S. Mori and K. Ogi

   “Lowering of Crystallization Temperature of Sol-Gel Derived $Pb(Zr,Ti)O_3$ Thin Films”

   Integr. Ferroelectr. **30** (2000) 193-202.

2) K. Maki, N. Soyama, S. Mori, and K. Ogi

   “Evaluation of $Pb(Zr,Ti)O_3$ Films Derived from Propylene-Glycol-Based Sol-Gel Solutions”

   Jpn. J. Appl. Phys. **39** (2000) 5421-5425.

3) N. Soyama, K. Maki, S. Mori, and K. Ogi

   “Preparation and Evaluation of $Pb(Zr,Ti)O_3$ Thin Films for Low Voltage Operation”

   Jpn. J. Appl. Phys. **39** (2000) 5434-5436.

4) N. Soyama, K. Maki, S. Mori, and K. Ogi

   “Improvement of Process Stability for PZT Thin Films Formation by Using Modified Sol-Gel Solutions”

   Integr. Ferroelectr. **33** (2001) 227-234.

5) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

   "Preparation and Evaluation of Sub-100 nm $Pb(Zr,Ti)O_3$ Films Derived from Modified Sol-Gel Solutions for Low-Voltage Operation of FeRAM"

   Integr. Ferroelectr. **39** (2001) 223-230.

6) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

"Low-Temperature Sintering of Ferroelectric $Pb(Zr,Ti)O_3$ Thick Films Derived from Stable Sol-Gel Solutions"
Integr. Ferroelectr. **41** (2001) 167-174.

7) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi
"Low-Temperature Crystallization of Sol-Gel Derived $Pb(Zr_{0.4},Ti_{0.6})O_3$ Thin Films"
Jpn. J. Appl. Phys. **40** (2001) 5533-5538.

8) B. T. Liu, K. Maki, S. Aggarwal, B. Nagaraj, V. Nagarajan, L. Salamanca-Riba, R. Ramesh, A. M. Dhote, and O. Auciello
"Low-Temperature Integration of Lead-Based Ferroelectric Capacitors on Si with Diffusion Barrier Layer"
Appl. Phys. Lett. **80** (2002) 3599-3601.

9) B. T. Liu, K. Maki, Y. So, V. Nagarajan, R. Ramesh, J. Lettieri, J. H. Haeni, D. G. Schlom, W. Tian, X. Q. Pan, F. J. Walker, and R. A. McKee
"Epitaxial La-Doped $SrTiO_3$ on Silicon: A Conductive Template for Epitaxial Ferroelectrics on Silicon"
Appl. Phys. Lett. **80** (2002) 4801-4803.

10) K. Maki, B. T. Liu, H. Vu, V. Nagarajan, R. Ramesh, Y. Fujimori, T. Nakamura, and H. Takasu
"Controlling Crystallization of $Pb(Zr,Ti)O_3$ Thin Films on IrO_2 Electrodes at Low Temperature through Interface Engineering"
Appl. Phys. Lett. **82** (2003) 1263-1265.

11) K. Maki, B. T. Liu, Y. So, H. Vu, R. Ramesh, J. Finder, Z. Yu, R. Droopad, and

K. Eisenbeiser

"Low-Temperature Fabrication of Epitaxial and Random-Oriented $Pb(Zr,Ti)O_3$ Capacitors with $SrRuO_3$ Electrodes on Si Wafers"

Integr. Ferroelectr. **52** (2003) 19-31.

国際会議プロシーディング

1) K. Maki, N. Soyama, S. Mori, K. Kageyama, M. Matsuura, and K. Ogi

"Microstructures of Sol-Gel Derived PZT Thin Films"

Proc. 9th US-Japan Seminar on Dielectric and Piezoelectric Ceramics (1999) 203-206.

2) K. Maki, N. Soyama, S. Mori, and K. Ogi

"Evaluation of CSD-PZT Thick Films with Different Film Density"

Proc. 12th IEEE Int. Symp. Appl. Ferroelectr. **2** (2000) 957-960.

3) N. Soyama, K. Maki, S. Mori, and K. Ogi

"Preparation of PZT Thin Films for Low Voltage Application by Sol-Gel Method"

Proc. 12th IEEE Int. Symp. Appl. Ferroelectr. **2** (2000) 611-614.

4) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

"Low-Temperature Crystallization of $Pb(Zr_{0.4},Ti_{0.6})O_3$ Thin Films by Chemical Solution Deposition"

Mat. Res. Soc. Symp. Proc. **688** (2002) 27-32.

技術資料

1) 牧 一誠, 土木田 芳彦, 石川 雅之, 曽山 信幸, Bao-Ting Liu, Ramamoorthy Ramesh

"$SrRuO_3$電極を有する$Pb(Zr,Ti)O_3$強誘電体キャパシターの低温形成"

電気学会研究会資料 電子材料研究会 EFM-03-12 (2003) 11-16.

学会発表

1) K. Maki, N. Soyama, S. Mori, K. Kageyama, M. Matsuura, and K. Ogi
"A Study of Microstructures of Sol-Gel Derived PZT Thin Films"
9th US-Japan Seminar on Dielectric and Piezoelectric Ceramics, Okinawa, Japan, 1999年11月.

2) 牧 一誠, 曽山 信幸, 影山 謙介, 森 暁, 小木 勝実
"ゾルゲル法によるシングルコートPZT厚膜及びそのゾルゲル液の作製と評価"
第60回応用物理学会学術講演会, 甲南大学 1999年9月.

3) K. Maki, N. Soyama, S. Mori and K. Ogi
"Lowering of Crystallization Temperature of Sol-Gel Derived Pb(Zr,Ti)O_3 Thin Films"
12th Int. Symp. Integr. Ferroelectr., Aachen, Germany, 2000年3月.

4) N. Soyama, K. Maki, S. Mori, and K. Ogi
"Improvement of Process Stability for PZT Thin Films Formation by Using Modified Sol-Gel Solutions"
12th Int. Symp. Integr. Ferroelectr., Aachen, Germany, 2000年3月.

5) 牧 一誠, 曽山 信幸, 森 暁, 小木 勝実
"ゾルゲル法によるPZT薄膜の結晶化温度の低減"
第47回応用物理学関係連合講演会, 青山学院大学 2000年3月.

6) 曽山 信幸, 牧 一誠, 森 暁, 小木 勝実

“ゾルゲル法によるPZT薄膜のモフォロジー及びプロセス安定性の改善”

第47回応用物理学関係連合講演会, 青山学院大学 2000年3月.

7) 牧 一誠, 曽山 信幸, 森 暁, 小木 勝実

“厚塗り及び薄塗りゾルゲル液によるPZT厚膜の作製と評価”

第17回強誘電体応用会議, 京都 2000年5月.

8) 曽山 信幸, 牧 一誠, 森 暁, 小木 勝実

“低電圧動作用PZT薄膜の作製とその評価”

第17回強誘電体応用会議, 京都 2000年5月.

9) K. Maki, N. Soyama, S. Mori, and K. Ogi

“Evaluation of CSD-PZT Thick Films with Different Film Density“

12th IEEE Int. Symp. Appl. Ferroelectr., Hawaii, USA, 2000年7月.

10) N. Soyama, K. Maki, S. Mori, and K. Ogi

“Preparation of PZT Thin Films for Low Voltage Application by Sol-Gel Method“

12th IEEE Int. Symp. Appl. Ferroelectr., Hawaii, USA, 2000年7月.

11) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

”Preparation and Evaluation of Sub-100 nm $Pb(Zr,Ti)O_3$ Films Derived from Modified Sol-Gel Solutions for Low Voltage Operation of FeRAM”

13th Int. Symp. Integr. Ferroelectr., Colorado, USA, 2001年3月.

12) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

”Low-Temperature Sintering of Ferroelectric $Pb(Zr,Ti)O_3$ Thick Films Derived from Stable Sol-Gel Solutions”

13th Int. Symp. Integr. Ferroelectr., Colorado, USA, 2001年3月.

13) 牧 一誠, 曽山 信幸, 森 暁, 小木 勝実

"ゾルゲル法による膜厚100nm以下のPZT薄膜の作製と評価"

第48回応用物理学関係連合講演会, 明治大学 2001年3月.

14) 牧 一誠, 曽山 信幸, 森 暁, 小木 勝実

"ゾルゲル法によるPZT強誘電体厚膜の低温焼結"

第48回応用物理学関係連合講演会, 明治大学 2001年3月.

15) 牧 一誠, 曽山 信幸, 永峯 薫, 森 暁, 小木 勝実

"ゾルゲル法による$Pb(Zr,Ti)O_3$薄膜の低温結晶化"

第18回強誘電体応用会議, 京都 2001年5月.

16) K. Maki, N. Soyama, K. Nagamine, S. Mori, and K. Ogi

"Low-Temperature Crystallization of $Pb(Zr_{0.4},Ti_{0.6})O_3$ Thin Films by Chemical Solution Deposition"

2001 Mat. Res. Soc. Fall Meeting, Boston, Massachusetts, USA, 2001年11月.

17) B. T. Liu, Y. Wang, B. Nagaraj, R. Ramesh, and K. Maki

"Low Temperature Integration of Lead Based Ferroelectric Capacitors on Si Using Diffusion Barrier Layer"

2001 Mat. Res. Soc. Fall Meeting, Boston, Massachusetts, USA, 2001年11月.

18) V. Nagarajan, C. S. Ganpule, B. T. Liu, A. Stanishevsky, J. Melngailis, A. L. Roytburd, R. Ramesh, and K. Maki

"Nanoscale Ferroelectric and Piezoelectric Phenomena in Ferroelectric Thin Films"

Annual Amer. Phys. Soc. March Meeting 2002, Indianapolis, Indiana, USA, 2002年3月.

19) K. Maki, B. T. Liu, H. Vu, R. Ramesh, Y. Fujimori, T. Nakamura, and H. Takasu
"Low-Temperature Integration of PZT Films on IrO_2/Si Wafers using $SrRuO_3$ as Contact Electrodes"
2002 Mat. Res. Soc. Fall Meeting, Boston, Massachusetts, USA, 2002年12月.

20) B. T. Liu, K. Maki, Y. So, V. Nagarajan, R. Ramesh, J. Lettieri, J.H. Haeni, D.G. Schlom, W. Tian, X.Q. Pan, F.J. Walker, and R.A. McKee
"Epitaxial La-Doped $SrTiO_3$ on Silicon: A Conductive Template for Epitaxial Ferroelectrics on Silicon"
2002 Mat. Res. Soc. Fall Meeting, Boston, Massachusetts, USA, 2002年12月.

21) W. Tian, X. Q. Pan, B. T. Liu, K. Maki, Y. So, V. Nagarajan, R. Ramesh; J. Lettieri, J.H. Haeni, and D.G. Schlom
"Interfacial Atomic Structure and Chemistry of Ferroelectric $La_{0.5}Sr_{0.5}CoO_3/PbZr_xTi_{1-x}O_3/La_{0.5}Sr_{0.5}CoO_3$ Capacitor Grown on the Conductive $La_{0.27}Sr_{0.73}TiO_3$/(001) Si Template"
2002 Mat. Res. Soc. Fall Meeting, Boston, Massachusetts, USA, 2002年12月.

22) K. Maki, Y. Tokita, M. Ishikawa, N. Soyama, B. T. Liu, Y. So, H. Vu, and R. Ramesh
"Low-Temperature Fabrication of $Pb(Zr,Ti)O_3$ Thin Films on Pt and $SrRuO_3$ Electrodes"
15th Int. Symp. Integr. Ferroelectr., Colorado, USA, 2003年3月. (招待講演)

23) D. G. Schlom, J. Lettieri, V. Vaithyanathan, J. H. Haeni, B. T. Liu, K. Maki, Y. So, V. Nagarajan, R. Ramesh, S. K. Eah; W. Tian, X. Pan, D. M. Kim, S. Bu, C. Eom, J. Stephens, V. Sih, D. D. Awschalom
"The Epitaxial Integration of Functional Oxides with Silicon Using MBE"

105th Annual Meeting & Exposition Amer. Cer. Soc., Nashville, Tennessee, USA, 2003年4月.

24) 牧 一誠, 土木田 芳彦, 石川 雅之, 曽山 信幸, Bao-Ting Liu, Ramamoorthy Ramesh
"$SrRuO_3$電極を有する$Pb(Zr,Ti)O_3$強誘電体キャパシターの低温形成"
電気学会電子材料研究会, 東京 2003年5月.

謝辞

本論文は大阪大学大学院工学研究科マテリアル科学専攻 掛下知行教授に御指導を賜りまとめることができました。掛下教授の懇切なる御指導と御配慮に深甚なる謝意を表します。また、本論文の内容について適切なる御助言並びに御指導を賜りました大阪大学大学院工学研究科マテリアル科学専攻 山本雅彦教授、同大学超高圧電子顕微鏡センター 森博太郎教授、同大学大学院工学研究科マテリアル応用工学専攻 片山巖助教授に深く感謝致します。本論文の作成にあたり御懇篤な御指導を賜りました大阪大学大学院工学研究科マテリアル科学専攻 福田隆講師に心より感謝致します。

本研究の一部は、平成13年8月から平成14年7月にわたり筆者がUniversity of Maryland の客員研究員であった際に、Department of Materials and Nuclear Engineering and Center for Superconductivity ResearchのRamamoorthy Ramesh教授(現 University of California, Berkeley)の御指導の下に行われたものであり、Ramesh教授に深く謝意を表します。

本研究と論文執筆の機会を与えて下さいました三菱マテリアル株式会社 井手明彦社長、同社 先端製品戦略カンパニー 大橋耕三プレジデント、同カンパニー 木村悦治バイスプレジデント、同カンパニー電子材料事業部 内山直樹部長、同社 三田工場 吉田秀昭工場長、同工場 森保副工場長、同工場 技術開発室 三島昭史室長に深く感謝申し上げるとともに、海外留学の機会を与えて下さいました同社 北村光一常務取締役(当時 同社 人事企画室執行役)に心より感謝致します。

本論文は、平成9年2月から平成14年7月にわたり三菱マテリアル株式会社 三田工場 技術開発室及びUniversity of Marylandにおいて実施した研究成果をまとめたものであり、同工場 技術開発室において本研究を推進するにあたり、適切な御指導を賜りました同工場マーケティング推進室 森曉室長補佐、同社 シリコン事業室技術部 永峯薫部長補佐、同社 総合研究所那珂研究センター電子材料開発部 曽山信幸副主任研究員、多大な御尽力を賜りました同社 シリコン事業室技術部 小木勝実部長に深く感謝いたします。

当社にて本研究を進めるにあたり御協力を頂きました土木田芳彦技師、石川雅之技師、藤田悟史技師、福谷優技師、阿川智技師、三村章技師、厚木勉氏(現 株式会社ジェムコ)、

影山謙介氏(現 株式会社ジェムコ)、内田寛人氏(現 株式会社アルバック)に深く感謝いたします。

University of Marylandの客員研究員であった際に、日頃から御助言、御協力頂いたBao-Ting Liu教授(現 Hebei university)、Valanoor Nagarajan博士(現 Institute of Solid State Research)、Brindha Nagaraj博士、Ye-won So氏(現 Seoul National University)に謝意を表します。

また、筆者の研究活動を暖かくご支援下さいました関係各位に感謝申し上げます。

最後に、本論文を完成するにあたり、いつも陰ながら私を支えてくれた妻の敦子に心から感謝致します。