



Title	先端集積回路デバイスにおける歩留り向上のためのレイアウト改良に関する研究
Author(s)	小林, 幸子
Citation	大阪大学, 2010, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/270
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	小林 幸子
博士の専攻分野の名称	博士(工学)
学位記番号	第 24220 号
学位授与年月日	平成22年9月22日
学位授与の要件	学位規則第4条第1項該当 情報科学研究科情報システム工学専攻
学位論文名	先端集積回路デバイスにおける歩留り向上のためのレイアウト改良に関する研究
論文審査委員	(主査) 教授 中前 幸治 (副査) 教授 尾上 孝雄 工学研究科教授 谷口 研二 准教授 三浦 克介

論文内容の要旨

本論文は、筆者が1994年から現在まで株式会社東芝研究開発センター、プロセス技術推進センター、プロセスデバイス開発センター在職中ならびに、2009年4月から現在までに大阪大学大学院 情報科学研究科 情報システム工学専攻 博士後期課程在学中に行ってきた、先端集積回路デバイスにおける歩留り向上のためのレイアウト改良に関する研究をまとめたものであり、次の6章から構成されている。

第1章は序論であり、本研究の背景、目的ならびにその半導体工学上の意義、及び関連する分野における本研究の位置づけについて述べ、また本論文の構成を説明した。

第2章では、設計と製造における歩留りを考慮したレイアウト改良について概説した。まずリソグラフィ起因歩留りを考慮した設計・製造の流れについて述べ、設計・製造における歩留り低下要因となるリソグラフィ起因歩留り低下危険箇所対策の手法について述べた。続いて、ITRS (International Technology Roadmap for Semiconductors) による半導体ロードマップを参照しながら種々の歩留り危険箇所対策と今後の課題について述べ、最後に歩留りを考慮したレイアウト補正手法の位置づけについて概観した。

第3章では光近接効果補正システムの開発について、その構成と実用性について述べた。はじめに光近接効果を用いたプロセス・マージンの拡大について説明し、次に光近接効果補正処理における高速・高精度化とデータサイズ抑制の課題について述べた。統いて光近接効果補正の高速・高精度にむけて、ルールベース法、モデルベース法のハイ

プリッド方式を用いた新規手法を提案した。また、高精度の一次元光近接効果補正を行うための手法を提案し、提案の手法を用いて、プロトタイプのシステムを構成した。さらに本プロトタイプシステムを用いて実デバイスの光近接効果補正処理を実施し、効果と実用性を検証した。

第4章では歩留り向上へ向けたレイアウト改良システムの構築について述べた。まずリソグラフィ起因歩留り危険箇所であるホット・スポット抽出と修正の必要性について述べ、ホット・スポット自動修正システムの構成を提案した。次にホット・スポット自動修正システムを65 nm世代のロジックデバイスデータの自動修正に適用し、リソグラフィシミュレーションとウェーハ転写実験を通して修正の効果を確認した。さらに種々のデータを用いて処理時間を測定し、実用性を評価した。続いて、ホット・スポット自動修正の高精度化のために、モデルベースの手法を提案し、図形修正率の向上効果を検証した。また大規模データを処理するための高速化の手法について提案した。さらに、種々の歩留り低下要因を考慮したレイアウト改良技術の開発について述べた。歩留りを考慮したレイアウト改良フローの構成について述べ、45 nmノードテストセルライブリへの適用を通して歩留り向上効果を確認した。

第5章では、設計インテントを利用した製造システムの構築について述べた。まず設計インテントを利用した製造システムの構成について説明し、次に設計インテントの例としてタイミングクリティカルパス、クロストークノイズ、エレクトロマイグレーションを挙げ、これらの項目に関して歩留り危険箇所を抽出し、プロセススペックの調整に利用する手法について例示した。最後に種々の設計起因の歩留り危険箇所情報を利用した製造システムを提案し、その有用性を述べた。

論文審査の結果の要旨

本論文は、先端集積回路デバイスにおける歩留り向上のためのレイアウト改良に関する一連の研究をまとめたものである。得られた主な成果は次の通りである。

- (1) 先端集積回路デバイスのレイアウト改良の課題として、次の4項目にまとめてある。
 - ・実用レベルで使用可能な高速かつ高精度の光近接効果補正システム
 - ・ホット・スポット自動修正システム
 - ・種々の歩留り低下要因を考慮できるレイアウト改良システム
 - ・種々の設計インテントを利用したレイアウト改良システム
- (2) 実用レベルで用いることが可能な、高速かつ高精度な光近接効果補正システムを提案し、実証している。このシステムでは、提案した一次元光近接効果補正手法が有効に利用されている。
- (3) ホット・スポット自動修正手法を検討し、ルールベース方式とモデルベース方式の両者を有効に利用したハイブリッド方式の高速・高精度なホット・スポット修正システムを提案し、実証している。
- (4) システマティック、パラメトリック、ランダム欠陥等による歩留り低下要因を考慮できる歩留り閾値を提案し、これを用いたレイアウト改良システムの構成を検討し、実証している。
- (5) 製造コストの削減、並びに製造時間の短縮につながる、設計情報の活用を可能にする設計インテントを利用したレイアウト改良システムを提案している。このシステムでは、エレクトロマイグレーション、クロストークノイズ、タイミングクリティカルパス等の設計インテント項目の歩留り低下要因となる危険箇所がレイアウトから抽出される。

以上のように、本論文は先端集積回路デバイスにおける歩留り向上のためのレイアウト改良に関する多くの新しい知見を含んでおり、情報システム工学の発展に寄与するところが大きい。よ

って、博士（工学）の学位論文として価値のあるものと認める。