

Title	高耐圧4H-SiC pnダイオードの開発とその効果
Author(s)	緒方, 修二
Citation	大阪大学, 2013, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/27561
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

工研 16429

博士学位論文

高耐圧 4H-SiC pn ダイオードの開発とその効果

緒 方 修 二

2013 年 1 月

大阪大学大学院工学研究科

博士学位論文

高耐圧 4H-SiC pn ダイオードの開発とその効果

緒 方 修 二

2013 年 1 月

大阪大学大学院工学研究科

内容梗概

パワーエレクトロニクス技術は重要性を増しており、パワーエレクトロニクス装置に用いられるパワー半導体素子は、スイッチング損失および導通損失の低減、高耐圧化、高温動作化など、さらなる高性能化が要求されている。このため、スイッチング素子に関しては、スーパージャンクション構造、トランスペアレントコレクタ構造、ハードドライブ構造などが提案され、これらの取り組みによりスイッチング素子の特性は改善されてきた。一方、ダイオードの特性改善は、材料である Si (Silicon)の物性限界に直面し、困難な状況になっている。この Si の物性限界を打破して飛躍的な特性改善を図るためには、Si に比べて優れた物性値を持つワイドギャップ半導体を用いたダイオードを開発することがきわめて有効な手段であると考えられる。

ワイドギャップ半導体には、GaN (Gallium Nitride), SiC (Silicon Carbide), ダイヤモンドなどがあるが、パワー半導体用材料としては、基板製作技術やプロセス技術などの点で、SiC が最も注目されている。SiC は Si に比べて絶縁破壊電界が約 9 倍大きいので、素子の高耐圧化・低損失化に優れ、さらに禁制帯幅が 3.26 eV と Si の約 3 倍大きく、熱伝導率も約 3 倍大きいので、高温動作が期待できる。

日本国内においては、SBD (Schottky Barrier Diode)や FET (Field Effect Transistor)などのユニポーラ素子の研究が盛んに行われている。しかし、ユニポーラ素子では、オン抵抗が耐圧の 2~2.5 乗に比例して大きくなる。そのため、高電圧分野での SiC 素子の応用には、少数キャリア注入による伝導度変調効果が期待できるバイポーラ素子が用いられると考えられる。バイポーラ素子には、pin ダイオード、バイポーラトランジスタ、IGBT (Insulated Gate Bipolar Transistor), GTO (Gate Turn-Off thyristor)などがある。バイポーラ素子では、少数キャリア蓄積効果によりオン抵抗は低減されるが、ターンオフ時には逆回復電流が流れ、スイッチング時間とスイッチング損失が増大する。ユニポーラ素子とバイポーラ素子の棲み分けとしては、SiC 素子の場合、耐圧 3~5 kV まではユニポーラ素子でも低オン抵抗を実現できるため、SiC バイポーラ素子の適用範囲は 5~10 kV 以上の高耐圧領域と考えられる。

現在、日本で開発されている SiC 半導体は、ほとんどがユニポーラ素子である。これは、ハイブリッド自動車や鉄道といった、インバータに小型化、高温動作化が求められ SiC 半導体の適用先として期待される分野では、SiC 半導体に要求される素子耐圧が 1.5~4.5 kV 程度であるからである。一方、電力分野における直流送電や、周波数変換等には大容量の電力変換装置が用いられており、これらの装置には高耐圧・大容量で低損失なパワー半導体素子が必要である。SiC バイポーラ素子はこうした分野に適しているが、日本国内では SiC バイポーラ素子の開発はあまり行われていない。

以上のような背景をふまえ、本研究においては、SiC pn ダイオードを開発すると共に、SiC pn ダイオードを電力変換装置へ適用した場合の効果を評価することを目的とする。

本論文は、これらの背景と目的より動機づけられた一連の研究から得られた成果をまとめたもので、6つの章から構成される。

第1章では、本研究の背景として、パワー半導体への要求事項とSiC半導体の特徴と期待される効果を述べると共に、技術課題を示し、本研究の目的を明確に位置づける。

第2章では、高耐圧SiC pnダイオードを設計・試作し、その静特性、逆回復特性および過渡順特性を測定評価した結果について述べる。静特性の測定では、バイポーラ素子の特徴である伝導度変調が起こっていることを確認する。また、過渡順特性のデータから、試作したダイオードの順電圧が、接合温度にかかわらず、最適値付近の値を保つことを確認する。

第3章では、平型4H-SiC pnダイオードを設計・試作し、その静特性、逆回復特性および熱特性を測定評価した結果について述べる。静特性については、平型4H-SiC pnダイオードとSiC SBDの、順電圧と導通損失の比較を行う。逆回復特性については、平型4H-SiC pnダイオードと2.5 kV級Si-IGBTモジュール内蔵Si pnダイオードの損失を比較する。熱特性については、平型4H-SiC pnダイオードと平型Siダイオードの許容可能なパルス負荷を比較する。

第4章では、SiC pnダイオードのサージ電流耐量を測定評価した結果について述べる。

第5章では、無効電力を発生するSTATCOM (Static synchronous compensator)用IGBTインバータの冷却フィンをもっと簡素化するために、平型4H-SiC pnダイオードを、4.5 kV Si-IGBTと組み合わせる構成が、冷却系に与える効果を検討する。

第6章では、本研究から得られた成果を総括すると共に、今後の課題を述べる。

目次

第1章 緒論

1.1 研究の背景	1
1.2 SiC半導体の特徴と期待される効果	1
1.3 SiC半導体の現状	2
1.4 本研究の目的	4
1.5 論文の概要	5
参考文献	

第2章 高耐圧SiC pnダイオードの開発

2.1 緒言	8
2.2 ダイオードの構造と試作	9
2.3 SiC pnダイオードの静特性	10
2.4 SiC pnダイオードの逆回復特性	15
2.5 SiC pnダイオードの過渡順特性	17
2.5.1 順回復特性	18
2.5.2 ライフタイム測定	24
2.5.3 ライフタイムと順電圧降下	28
2.6 結言	31

第3章 3 kV 600 A 平型4H-SiC pnダイオードの開発

3.1 緒言	35
3.2 平型4H-SiC pnダイオードの設計と製作	35
3.3 平型4H-SiC pnダイオードの静特性	36
3.4 平型4H-SiC pnダイオードの逆回復特性	43
3.5 平型4H-SiC pnダイオードの熱特性	49
3.6 結言	55

第4章 SiC pnダイオードのサージ順電流耐量

4.1 緒言	59
4.2 素子構造	60
4.3 測定結果	60
4.4 考察	65
4.5 結言	69

第5章 平型 4H-SiC pn ダイオードを用いた Si-IGBT インバータの冷却系の検討	
5.1 緒言	71
5.2 平型 4H-SiC pn ダイオードの構造	72
5.3 測定結果	72
5.3.1 導通損失	72
5.3.2 スイッチング損失	75
5.4 Si-IGBT モジュール損失の近似計算	82
5.4.1 Si-IGBT 導通損失	83
5.4.2 Si-IGBT スイッチング損失	83
5.4.3 ダイオード導通損失	84
5.4.4 ダイオードリカバリ損失	85
5.5 冷却系設計	85
5.5.1 Si-IGBT+Si-IGBT 内蔵 Si ダイオード	85
5.5.2 Si-IGBT+平型 4H-SiC pn ダイオードの場合	86
5.6 結言	90
第6章 結論	
6.1 研究の成果	93
6.2 SiC pn ダイオードの将来動向	95
6.3 本研究における今後の課題	95
謝辞	97
研究業績	98

第1章 緒論

1.1 研究の背景

パワーエレクトロニクス技術は重要性を増しており、パワーエレクトロニクス装置に用いられるパワー半導体素子はさらなる高性能化が要求されている。具体的には、

- (1) 低ターンオン損失及び低ターンオフ損失
- (2) 低オン損失
- (3) 高耐圧

等である。

このため、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor)では Si (Silicon)の限界を下回る超低オン抵抗を実現するスーパージャンクション構造[1]、IGBT (Insulated Gate Bipolar Transistor)ではコレクタ層厚を薄くかつ低濃度にする事で、コレクタからの注入効率を制御し、低損失化を図るトランスペアレントコレクタ構造[2]、GTO (Gate Turn-Off thyristor)ではターンオフ時にゲートから電流を高速に引き抜くことによりターンオフ時間の高速化を図るハードドライブ構造[3]などが提案された。

これらの取り組みによりスイッチング素子の特性は改善されてきたが、ダイオードの特性改善は、材料である Si の物性限界に直面し、困難な状況になっている。この Si の物性限界を打破して飛躍的な特性改善を図るためには、Si に比べて優れた物性値を持つワイドギャップ半導体を用いたダイオードを開発することがきわめて有効な手段であると考えられる。

ワイドギャップ半導体には、GaN (Gallium Nitride)、SiC (Silicon Carbide)、ダイヤモンドなどがあるが、パワー半導体用材料としては、基板製作技術やプロセス技術などの点で、SiC が最も注目されている。SiC は Si に比べて絶縁破壊電界が約 9 倍大きいので、素子の高耐圧化・低損失化に優れ、さらに禁制帯幅が 3.26 eV と Si の約 3 倍大きく、熱伝導率も約 3 倍大きいので、高温動作が期待できる[4]。

1998 年には耐圧 3.1 kV の 4H-SiC pn ダイオードが報告され[5]、2001 年には耐圧 4.5 kV 級の 4H-SiC pn ダイオードの順方向特性が報告されている[6]。また、200 μm の厚膜成長層を用いた 19.5 kV 超高耐圧ダイオードも報告され、SiC の高絶縁破壊電界が実証された[7]。

1.2 SiC 半導体の特徴と期待される効果

SiC 半導体には、4 層六方晶構造の 4H-SiC、6 層六方晶構造の 6H-SiC や立方晶の 3C-SiC などのポリタイプが存在する。表 1.1 に代表的な SiC ポリタイプの特性を示す[8]。SiC ポリタイプの中で、パワー半導体に適しているのは 4H-SiC である。この理由としては、電子移動度、禁制帯幅や絶縁破壊電界強度が大きいこと、電気伝導の異方性が小さいこと、良質の単結晶ウエハーが入手しやすいことなどが挙げられる。4H-SiC の特徴から、電力変換装置に SiC 半導体を適用した場合に期待できる効果を説明する[9]。

- (1) SiC は禁制帯幅が広いいため、Si の約 3 倍の 350 °C 以上での高温動作が期待でき、冷却系が簡素化できる。
- (2) 絶縁破壊電界が高いので、Si の 10 倍程度の高耐圧化が実現でき、電力変換装置を構成する直列素子数を減らすことができる。
- (3) 高い絶縁破壊電界により、同じ耐圧を 1/100 程度のキャリア濃度と薄い空乏層幅で達成でき、素子の内部抵抗を大幅に低減できるため、通電電流の大幅な高電流密度化が可能となる。また、熱伝導率が 3 倍高いので効率よく放熱でき、ヒートシンクの小型化、装置の高効率化が期待できる。
- (4) 同一耐圧の場合に空乏層幅が短くてすむので、キャリアの走行長を短くでき、10 倍程度的高速化または高周波化が可能となり、スイッチング損失を低減できる。

以上のことから、電力変換装置に及ぼす SiC 半導体の適用効果は大きくなり、電力システムの効率的な運用にも寄与することが期待できる。

表 1.1 代表的な SiC ポリタイプの主な物理的性質

	3C-SiC	4H-SiC	6H-SiC
積層構造	ABC	ABCB	ABCACB
格子定数 (Å)	4.36	a = 3.09 c = 10.08	a = 3.09 c = 15.12
禁制帯幅 (eV)	2.23	3.26	3.02
電子移動度 (cm ² /Vs)	1000	1000 (⊥ c) 1200 (// c)	450 (⊥ c) 100 (// c)
正孔移動度 (cm ² /Vs)	50	120	100
絶縁破壊電界強度 (MV/cm)	1.5	2.8	3.0
飽和ドリフト速度 (cm/s)	2.7 × 10 ⁷	2.2 × 10 ⁷	1.9 × 10 ⁷
熱伝導率 (W/cmK)	4.9	4.9	4.9
比誘電率	9.72	9.7 (⊥ c) 10.2 (// c)	9.7 (⊥ c) 10.2 (// c)

1.3 SiC 半導体の現状

本節では SiC 半導体の開発状況について説明する。まず、開発されている SiC 半導体の種類を説明する。日本国内においては、SBD (Schottky Barrier Diode) や FET (Field Effect Transistor) などのユニポーラ素子の研究が盛んに行われている。近年では、電鉄向けモータードライブ用インバータの IGBT 素子と組み合わせる FWD (Free Wheeling Diode) に SiC-SBD が用いられている [10][11][12]。FET のうち、MOSFET に関しては、SiC 材料から期待される低オン抵抗が得られておらず、オン抵抗を下げるために種々の構造が提案され

ている。例えば、トレンチ底部絶縁破壊を防止して、トレンチ MOSFET を実現するダブルトレンチ構造[13]、エピタキシャル成長させたデルタドープ層を MOS チャネル層に適用した縦型の DACFET (Delta-doped Accumulation Channel FET)[14]、p ウェル表面部と底部を独立して形成して、高い酸化膜信頼性と高いチャネル移動度を得ることができる IEMOSFET (Implantation & Epitaxial MOSFET)[15]等がある。JFET (Junction FET)は MOS ゲート酸化膜が無く、バイポーラ動作によるオン電圧劣化もないため、素子の高信頼性が確保されるが、特別なゲート回路が必要である。ドイツの **Infinion** とアメリカの **SemiSouth** から、1200 V 級の JFET が市販されている。

ユニポーラ素子では、オン抵抗が耐圧の 2~2.5 乗に比例して大きくなる。そのため、高電圧分野での SiC 素子の応用には、少数キャリア注入による伝導度変調効果が期待できるバイポーラ素子が用いられると考えられる。バイポーラ素子には、pin ダイオード、バイポーラトランジスタ、IGBT、GTO などがある。バイポーラ素子では、少数キャリア蓄積効果によりオン抵抗は低減されるが、ターンオフ時には逆回復電流が流れ、スイッチング時間とスイッチング損失が増大する。

次に、ユニポーラ素子とバイポーラ素子が適用される電圧範囲について説明する。一般に Si 素子の場合、耐圧 200~600 V 付近が境界となり、これ以下ではユニポーラ素子、以上ではバイポーラ素子となる。これに対し、SiC 素子の場合、耐圧 3~5 kV まではユニポーラ素子でも低オン抵抗を実現できるため、SiC バイポーラ素子の適用範囲は 5~10 kV 以上の高耐圧領域と考えられる。

現在、日本で開発されている SiC 半導体は、ほとんどがユニポーラ素子である。これは、ハイブリッド自動車や鉄道といった、インバータに小型化、高温動作化が求められ SiC 半導体の適用先として期待される分野では、SiC 半導体に要求される素子耐圧が 1.5~4.5 kV 程度であるからである。一方、電力分野における直流送電や、周波数変換等には大容量の電力変換装置が用いられており、これらの装置には高耐圧・大容量で低損失なパワー半導体素子が必要である。SiC バイポーラ素子はこうした分野に適しているが、この分野は米国の **Cree** 社が注力している。これまで日本国内では、関西電力以外には SiC バイポーラ素子の開発はあまり行われていなかったが、近年、国家プロジェクトとして京都大学を中心に開発が始まっており、SiC 素子の高耐圧化に注力している。図 1.1 は、SiC pn ダイオードの開発状況を整理したものである。チップレベルでの耐圧を横軸、縦軸は電流で、電流密度 200 A/cm² の値を使用した。今回の成果は、電力用途にも使用可能な大容量のチップを開発したもので、電流値としては世界トップの値を達成した。

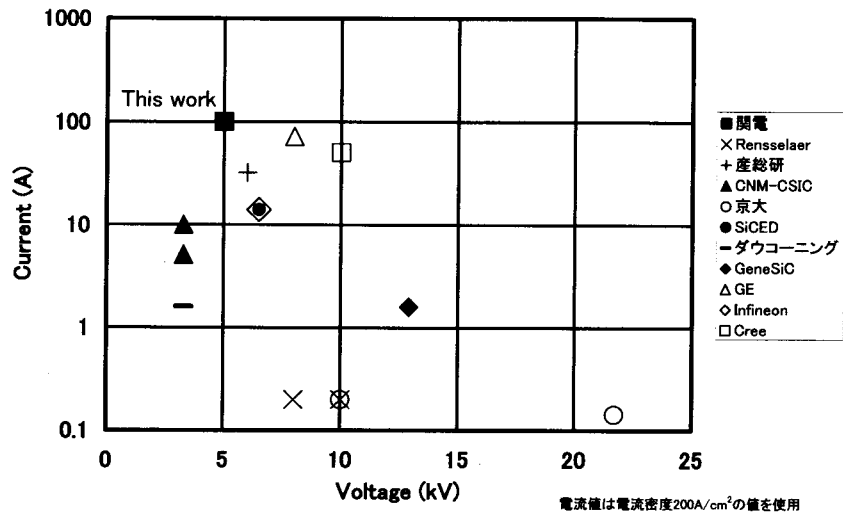


図 1.1 SiC pn ダイオードの開発状況

1.4 本研究の目的

以上の状況をふまえ、本研究においては、SiC pn ダイオードを開発すると共に、SiC pn ダイオードを電力変換装置へ適用した場合の効果を評価することを目的とする。ここで、開発と応用の2つの段階において、SiC pn ダイオードのチップ単体に関する各種特性と、電力変換装置向けに大電流を流すことができる平型モジュールを利用するためのシステム技術との両極からマトリクス的に捉え、表 1.2 に示すように研究課題を抽出、設定する。

表 1.2 本論文における研究課題の設定

	SiC pn ダイオード	
	チップ単体	平型モジュール
SiC pn ダイオードの開発	第 2 章 高耐圧 SiC pn ダイオードの開発	第 3 章 3kV 600A 平型 4H-SiC pn ダイオードの開発
SiC pn ダイオードの応用	第 4 章 SiC pn ダイオードのサージ順電流耐量	第 5 章 平型 4H-SiC pn ダイオードを用いた IGBT インバータの冷却系の検討

具体的な研究内容は以下の通りである。

1. SiC pn ダイオードの開発

逆回復損失の大幅に少ない高耐圧 SiC pn ダイオードを開発し、高電圧、高速インバータ

の FWD に適していることを明らかにする。さらに SiC チップを並列に配置して大電流を流すことができる SiC 平型 pn ダイオードを提案・試作し、その特性を把握する[16][17][18][19]。

2. SiC pn ダイオードの応用

SiC pn ダイオードを電力変換装置に適用することを目的に、ダイオードの短絡耐量について検討する[20]。次に、平型 4H-SiC pn ダイオードへの置き換えによる、無効電力を出力するインバータの冷却系の簡素化を検討する。

本研究の位置付けとしては、日本国内ではあまり研究されていないバイポーラタイプの SiC 半導体である SiC pn ダイオードの各種特性を、上記の研究課題を検討することにより、明らかにし、電力変換装置に適用した場合の効果を明らかにするというものである。

1.5 論文の概要

本論文は、SiC pn ダイオードを電力変換装置へ適用した場合の効果を評価するという観点から行われた一連の研究から得られた成果をまとめたものであり、6つの章から構成される。

本章では、本研究の背景として、パワー半導体への要求事項と SiC 半導体の特徴と期待される効果を述べ、本研究の位置付けを明確にした。

第2章では、高耐圧 SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および過渡順特性を測定評価した結果について述べる。

第3章では、複数の SiC pn ダイオードチップを並列に配置し、大電流を流すことができる平型 4H-SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および熱特性を測定評価した結果について述べる。

第4章では、SiC pn ダイオードのサージ電流耐量を測定評価した結果について述べる。

第5章では、無効電力を発生する STATCOM (Static synchronous compensator)用 IGBT インバータの冷却フィンを簡素化するために、第3章で説明した平型 4H-SiC pn ダイオードを、4.5 kV Si-IGBT と組み合わせた場合の、冷却系に与える効果を検討する。

第6章では、本研究によって得られた結果を総括し、本論文の結論をまとめている。

参考文献

- [1] G. Deboy, M. Marz, J. P. Stengl, H. Strack, J. Tihanyi, and H. Weber, "A new generation of high voltage MOSFETs breaks the limits of Silicon," Proc. IEEE International Electron Devices Meeting (IEDM '98), pp. 683-685 (1998).
- [2] F. Bauer, W. Fichtner, H. Dettmer, R. Bayerer, E. Herr, T. Stockmeier, and U. Thiemann, "A Comparison of Emitter Concepts for High Voltage IGBTs," Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '95), pp. 230-235 (1995).
- [3] H. E. Gruning, B. Odegard, J. Rees, A. Weber, E. Carroll, S. Eicher, "High Power

- Hard Driven GTO Module for 4.5kV/3kA Snubberless Operation,” Conf. Rec. Power Conversion Intelligent Motion (PCIM), pp. 169-183 (1996).
- [4] 松波弘之, 大谷昇, 木本恒暢, 中村孝:「半導体 SiC 技術と応用 第2版」, 日刊工業新聞社, p. 14 (2011).
- [5] H. Mitlehner, P. Friedrichs, D. Peters, R. Schorner, U. Weinert, B. Weis, and D. Stephani, “Switching behaviour of fast high voltage SiC pn-diodes,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '98), pp. 127-130 (1998).
- [6] H. Lendenmann, A. Mukhitdinov, F. Dahlquist, H. Bleichner, M. Irwin, R. Soderholm, and P. Skytt, “4.5kV 4H-SiC diodes with ideal forward characteristic,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD'01), pp. 31-34, (2001).
- [7] Y. Sugawara, D. Takayama, K. Asano, R. Singh, J. Palmour, and T. Hayashi, “12-19kV 4H-SiC pin Diodes with Low Power Loss,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '01), pp. 27-30 (2001).
- [8] 松波弘之, 大谷昇, 木本恒暢, 中村孝:「半導体 SiC 技術と応用 第2版」, 日刊工業新聞社, p. 12 (2011).
- [9] 菅原良孝:「ワイドギャップパワー半導体素子の性能と適用インパクト」, 電子情報通信学会論文誌, Vol. J81-C-II, No. 1, pp. 8-16 (1998).
- [10] <http://www.mitsubishielectric.co.jp/news/2011/1003-a.html>
- [11] http://www.toshiba.co.jp/about/press/2011_12/pr_j0802.htm
- [12] <http://www.hitachi.co.jp/New/cnews/month/2012/04/0416.html>
- [13] Y. Nakano, R. Nakamura, H. Sakairi, S. Mitani, and T. Nakamura, “690V, 1.00mΩ cm² 4H-SiC Double-Trench MOSFETs,” Materials Science Forum Vols. 717-720, pp. 1069-1072 (2012)
- [14] M. Kitabatake, M. Tagoma, S. Kazama, K. Yamashita, K. Hashimoto, K. Takahashi, O. Kusumoto, K. Utsunomiya, M. Hayashi, M. Uchida, R. Ikegami, C. Kudo, and S. Hashimoto, “Normally-off 1400V/30A 4H-SiC DACFET and Its Application to DC-DC Converter,” Materials Science Forum Vols. 600-603, pp. 913-918 (2009)
- [15] S. Harada, M. Kato, M. Okamoto, T. Yatsuo, K. Fukuda, and K. Arai, “Low on-resistance in inversion channel IEMOSFET formed on 4H-SiC C-face substrate,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '06), pp. 125-128 (2006)
- [16] S. Ogata, D. Takayama, K. Asano, H. Kodama, and Y. Sugawara, “Study of Static Characteristic for 3kV 600A 4H-SiC Flat Package Type pn Diodes,” IEEJ Trans. PE,

- Vol. 125, No. 9, pp. 879-884 (2005).
緒方修二, 高山大輔, 浅野勝則, 児玉弘則, 菅原義孝: 「3kV 600A 4H-SiC 平型 pn ダイオードの静特性」電学論 B, Vol. 125, No. 9, pp. 879-884 (2005 年).
- [17] S. Ogata, D. Takayama, K. Asano, and Y. Sugawara, "Study of Reverse Recovery Characteristic for 3kV 600A 4H-SiC Flat Package Type pn Diodes," IEEJ Trans. PE, Vol. 126, No. 7, pp. 663-668 (2006).
緒方修二, 高山大輔, 浅野勝則, 菅原義孝: 「3kV 600A 4H-SiC 平型 pn ダイオードの逆回復特性」電学論 B, Vol. 126, No. 7, pp. 663-668 (2006 年).
- [18] S. Ogata, D. Takayama, K. Asano, and Y. Sugawara, "Study of Thermal Characteristics for 3kV 600A 4H-SiC Flat Package Type pn Diodes," IEEJ Trans. PE, Vol. 128, No. 8, pp. 1015-1019 (2008).
緒方修二, 高山大輔, 浅野勝則, 菅原義孝: 「3kV 600A 4H-SiC 平型 pn ダイオードの熱特性」電学論 B, Vol. 128, No. 8, pp. 1015-1019 (2008 年).
- [19] S. Ogata, Y. Miyanagi, K. Nakayama, A. Tanaka, and K. Asano, "5kV class 4H-SiC PiN Diode with Low Voltage Overshoot during Forward Recovery for High Frequency Inverter," Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '11), pp. 296-299 (2011).
- [20] S. Ogata, K. Asano, Y. Sugawara, A. Tanaka, Y. Miyanagi, K. Nakayama, T. Izumi, T. Hayashi, and M. Nishimura, "High Surge Forward Current Ruggedness of 5kV Class 4H-SiC pn Diode," Proc. International Power Electronics Conference (IPEC-Sapporo) 2010, pp. 1929-1933 (2010).

第2章 高耐圧 SiC pn ダイオードの開発

2.1 緒言

SiCの絶縁破壊電界は、第1章で述べたように、Siの約9倍であるので、同耐圧の素子を作製する場合、SiCはドリフト層の厚さをSiの1/10にでき、また、この領域のドーピング濃度を100倍にできる。高耐圧素子では、ドリフト層の抵抗がオン抵抗の大部分を占めるので、SiCを用いることにより、オン抵抗の小さい素子を実現できる。1kVの耐圧を得るために必要なドリフト層のドーピング密度は、SiCで約 $2 \times 10^{16} \text{ cm}^{-3}$ 、Siで $2 \times 10^{14} \text{ cm}^{-3}$ 、ドリフト層の厚さはSiCで $8 \mu\text{m}$ 、Siで $80 \mu\text{m}$ であり、SiCを用いることで、Siよりドリフト抵抗を低減できることが明らかである[1]。

以上のようなSiCの特性を生かした、オン抵抗が小さく数kV以上の耐圧を持つ高耐圧SiC pn ダイオードを製作するには、高濃度のp型層とn型層の間に、低不純物濃度でかつ、厚さが数 $10 \mu\text{m}$ のエピタキシャル膜が必要となる。このようなエピタキシャル膜を実現するために、エピタキシャル膜成長技術の開発が進められており、数kV以上の耐圧を持つエピタキシャル膜を形成することができるようになった。そこで、本章では、数 $10 \mu\text{m}$ の厚さを持つ4H-SiCエピタキシャル膜を用いた高耐圧SiC pn ダイオードの開発について述べる。

半導体素子は、素子のターミネーションに電界が集中しやすく、素子を高耐圧化するにはその電界を緩和する必要がある。従来のSiC pn ダイオードのターミネーションにはメサ型[2]やプレーナ型JTE(Junction Termination Extension)[3][4]が用いられてきた。図2.1にそれぞれの構造を示す。メサ型ターミネーションは、主接合をエピタキシャル成長により形成するため順方向特性は良好であるが、素子端部の接合部の電界を十分緩和できず、高耐圧化が困難である。

一方、プレーナ型JTEでは、JTEの効果により電界が緩和され、高耐圧化が可能である。アノード領域のp⁺層とJTEのp領域は、イオン打ち込みによって形成されるが、形成された部分には高温でアニールしても欠陥が残留する。pn接合を構成するp⁺層に欠陥ができるため、オン電圧が高くなる傾向がある。

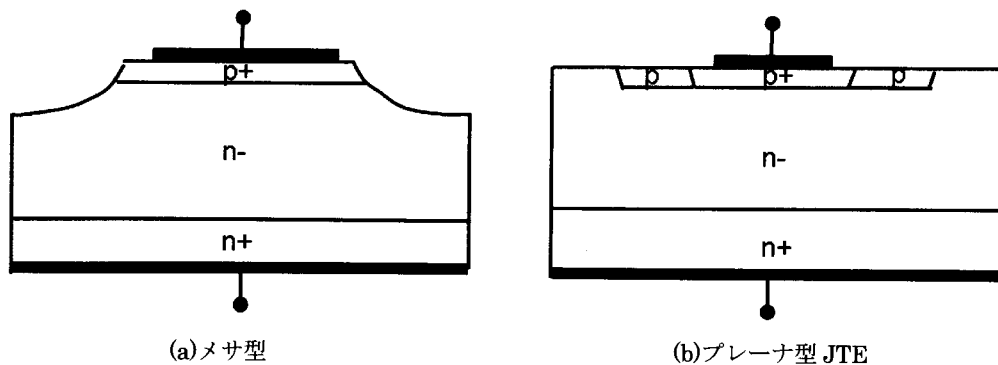


図2.1 従来のSiCpnダイオード断面構造

本章では、プレーナ型 JTE のように高耐圧を実現でき、かつメサ型ターミネーションのように良好な順方向特性を得ることが期待できる、新構造のメサ JTE 構造を提案する[5]。図 2.2 は、メサ JTE を有する SiC pn ダイオードの断面図である。メサ JTE 構造では、エピタキシャル成長により、欠陥の少ない pn 接合を得ることができ、オン電圧を低減できる。また、JTE を形成し、p+層の端部に集中しやすい電界を緩和することができ、素子を高耐圧化できる。メサ JTE 構造は、低オン電圧と高耐圧を同時に実現できる構造として、高耐圧 SiC pn ダイオードの基本構造となっており、このメサ JTE 構造を元に、JTE を複数のゾーンに分け、外側のゾーンの濃度を内側のゾーンの濃度より低くして電界を緩和するマルチゾーン構造[6]や、メサ端部の形状をなだらかな傾斜状にして電界を緩和させる構造[7]、JTE に幅と間隔を徐々に変化させたガードリングを取り入れた構造[8]などが提案されている。

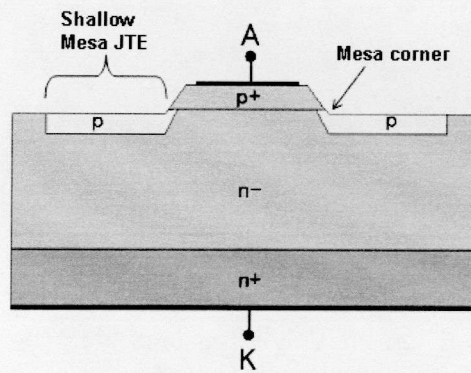


図 2.2 メサ JTE 構造を持つ SiCpn ダイオード断面図

2.2 ダイオードの構造と試作

メサ JTE 構造を持つ SiC pn ダイオードは、主接合を形成する p+層をエピタキシャル成長により形成することにより、欠陥の少ない良好な pn 接合を持つ。さらに、エピタキシャル成長した p+層を浅くメサエッチングし、その後イオン打ち込みにより JTE を形成するので、高耐圧を実現する上で適正な濃度を持つ JTE を形成できる。これらの結果、メサ JTE により良好な順方向特性と高耐圧を同時に有する pn ダイオードを実現できる。

図 2.2 を用いて詳細に構造を説明する。p+層は順方向特性を改善するため、エピタキシャル成長により形成した。Shallow mesa JTE を構成する p 層は、p+層をメサエッチングした後、イオン打ち込みで形成した。p+層の不純物としてはアルミニウムを使用し、Shallow mesa JTE 層の不純物としてはボロンを使用した。イオン打ち込みにボロンを使用するのは、ボロンの方がアルミニウムより拡散しやすいからである。アルミニウムの不純物濃度は約 $5 \times 10^{19} \text{ cm}^{-3}$ である。また、Shallow mesa の深さは約 $1 \mu\text{m}$ である。n⁻ドリフト層もエピタキシャルで形成した。不純物としては窒素を使用し、濃度は約 $5 \times 10^{14} \text{ cm}^{-3}$ 、厚みは $75 \mu\text{m}$ である。図 2.3 はこの方法で製作した 6 mm 角の SiC ダイオードの写真を示す。このダイオードの活性領域の面積は 0.2 cm^2 である。

製造上の特徴としては、メサコーナー近傍の p+層斜面とターミネーション領域の面とのなす角をある指定する角度に加工すること、表面保護のために二酸化ケイ素を用いたパッシベーション膜を設けるが、少なくともメサコーナー部分のパッシベーション膜はある指定する厚みとすること、JTE を構成する p 層の左端部が p+層とつながるように、p 層を形成すること、などが上げられる。

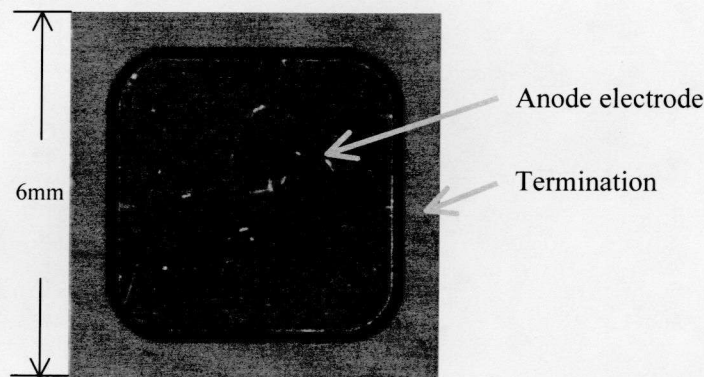


図 2.3 6mm 角ダイオード

2.3 SiC pn ダイオードの静特性

本節では、試作した SiC pn ダイオードの静特性について検討する。始めに耐圧について説明する。ISE 社(現在 Synopsys)のデバイスシミュレータである TCAD "DESSIS" で耐圧シミュレーションした結果と実際の SiC pn ダイオードの耐圧測定結果を図 2.4 に示す。SiC pn ダイオードの耐圧測定は、フロリナート中で STANFORD RESEARCH SYSTEM INC 製高電圧電源 MODEL PS375 と KEITHLEY 社製 PICOAMMETER 6485 を用いて行った。シミュレーションと実測で漏れ電流が 4 桁程度違うのは、実際の測定では、チップとフロリナートの界面や、JTE として形成した p 層とバルクの界面、p+層と n⁻層の接合部分などに存在するリークパスによる漏れ電流が存在するためと考えられる。

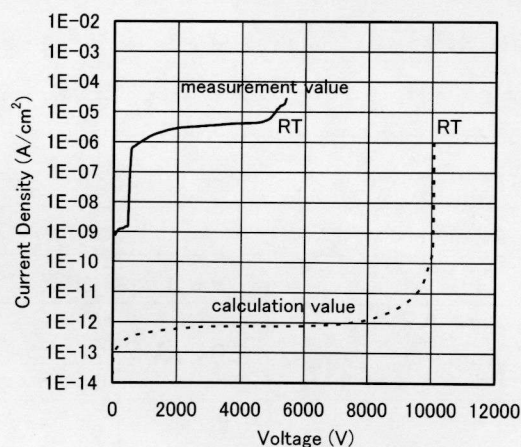


図 2.4 耐圧の実測値と計算結果との比較

n⁻ドリフト層の厚みが 75 μm の場合、シミュレーションでの耐圧は 10 kV であるが、実測では 5 kV 付近で漏れ電流が急激に増大した。そこで、理論耐電圧値と実際の耐圧の比較を行う。ドリフト層の厚みとドリフト層の濃度から算出した理論耐電圧値[9]を図 2.5 に示す。今回試作した素子は、n⁻ドリフト層の厚みが 75 μm で、濃度が約 $5 \times 10^{14} \text{ cm}^{-3}$ であるので、理論耐電圧値は約 10 kV である。

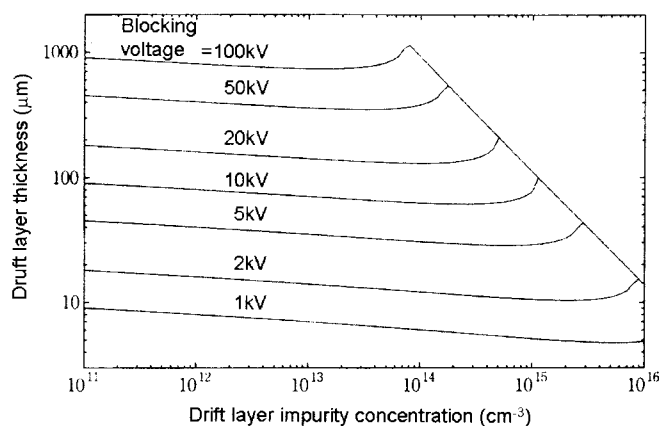


図 2.5 理論耐電圧値のドリフト層の厚みと濃度の依存性

実際には、SiC pn ダイオードのメサ底部のエッジ部に電界が集中し、耐圧は理論耐電圧値より低くなる。そこでメサ周辺部に JTE を設けて電界集中を緩和し、耐圧を改善しているが、理論耐電圧値までは改善されない。表 2.1 に、これまでに報告された JTE の種類、耐圧および、耐圧を理論耐電圧値で割った値を示す。今回試作した SiC pn ダイオードと同じ構造である、単一濃度で形成したシングルゾーン JTE では、耐圧を理論耐電圧値で割った値は 65% である。シングルゾーン JTE で、メサ端部をなだらかな傾斜状にした場合は、73%まで改善される。JTE を二つのゾーンに分け、外側の濃度を内側の濃度より低くした 2 ゾーン JTE では 72%となる。JTE に幅と間隔を徐々に変化させたガードリングを設けた Space-Modulated JTE では 81%となる。JTE はイオン注入により形成されるが、イオン注入時のマスクの幅を変化させることにより、JTE の濃度を変化させ、一度のイオン注入でマルチゾーン JTE を形成する方式では 90%となる。

表 2.1 JTE の種類、耐圧および理論耐電圧値に対する耐圧の割合

JTE の種類	耐圧(kV)	耐圧/理論耐電圧値(%)
シングルゾーン JTE [10]	19.5 kV	65%
シングルゾーン JTE 及び なだらかな傾斜状のメサ端部 [7]	10.2 kV	73%
2 ゾーン JTE [6]	20 kV	72%
Space-Modulated JTE [8]	21.7 kV	81%
マルチゾーン JTE [11]	6.4 kV	90%

今回の SiC pn ダイオードは、シングルゾーン JTE を使用し、かつ理論耐電圧値が 10 kV であるので、6.5 kV 程度の耐圧は確保できるはずであるが、実際には、JTE による電界緩和の効果は、JTE の不純物濃度のばらつきによって影響を受けるため、さらに耐圧は低下する。図 2.6 に、耐圧の JTE 不純物濃度依存性[12]を示す。JTE の不純物濃度を $1 \times 10^{17} \text{ cm}^{-3}$ から $7 \times 10^{17} \text{ cm}^{-3}$ に変化させて、耐圧計算を実施したところ、耐圧が最大となるのは、不純物濃度が $3 \sim 4 \times 10^{17} \text{ cm}^{-3}$ の狭い範囲であった。

以上の理由により、試作した SiC pn ダイオードの耐圧は理論耐電圧値より低くなり、かつ耐圧の値には、不純物濃度の影響によるばらつきがある。平型 4H-SiC pn ダイオードを試作するためには、かなりの個数の SiC pn ダイオードチップが必要であるので、今回は耐圧 5 kV 以上のチップを使用した。

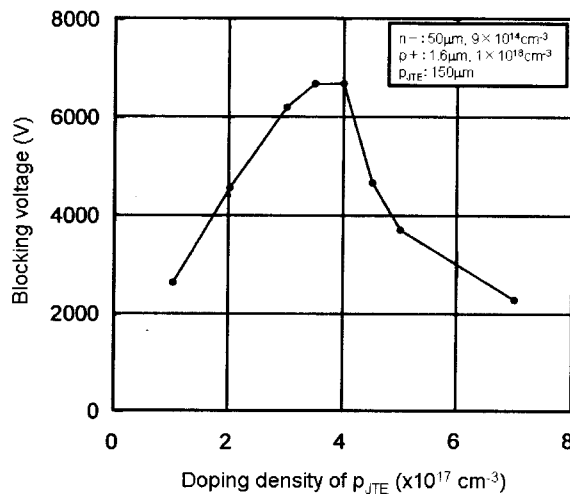


図 2.6 耐圧の JTE 不純物濃度依存性

次に、順方向特性について説明する。pn 接合ダイオードの順方向電流は、拡散電流と再結合電流から構成される。全電流 J_F は、以下の形で表される[13]。

$$J_F = e \left(\frac{D_p}{L_p N_d} + \frac{D_n}{L_n N_a} \right) n_i^2 \exp\left(\frac{eV}{kT}\right) + \frac{eW}{2} s v N_t n_i \exp\left(\frac{eV}{2kT}\right) \dots \dots \dots (2-1)$$

D_p : 正孔の拡散定数, D_n : 電子の拡散定数, L_p : 正孔の拡散距離, L_n : 電子の拡散距離, N_d : n 形のドナー密度, N_a : p 形のアクセプター密度, n_i : 真性半導体のキャリア密度, e : 電荷, V : 外部電圧, k : ボルツマン定数, T : 絶対温度, W : 空乏層厚さ, s : トラップの捕獲断面積, v : 自由電子の熱速度, N_t : 再結合中心密度である。ただし, $V > kT/e$ である。ここで、第 1 項は拡散電流成分であるが、第 1 項の成分は $\exp\left(\frac{eV}{kT}\right)$ に依存する。第 2 項は再結合電流成分で、 $\exp\left(\frac{eV}{2kT}\right)$ に依存する。印加電圧 V が小さいときに

は再結合電流成分が支配的となるが、印加電圧が大きくなると拡散電流成分が支配的となる。

一般に、ダイオードの順方向電流は $J_F \propto \exp\left(\frac{eV}{nkT}\right)$ で表される[13][14]。 n は理想係数と呼ばれ、 $n=1$ は拡散電流が主であり、 $n=2$ は再結合電流が主である場合である。上で述べたとおり、印加電圧が低いところでは再結合電流が主であり、電圧が増加すると拡散電流が主となる。2つの電流がおなじ程度であれば、 n は1と2の間をとる。図2.7に測定結果を示す。印加電圧が低い低電流領域では $n=2$ であり、電圧を増加させた高電流領域では $n=1.1$ であった。

さらに印加電圧を高くすると、 n 形に注入される少数キャリア(正孔)密度(p_n)が非常に多くなって、 n 形の多数キャリア(電子)密度以上になる。これを高注入状態という。 n 形中の電子密度 n_n は、以下のように表される。

$$n_n = N_d + p_n \cong p_n \dots\dots\dots(2-2)$$

式(2-2)を、多数キャリアと少数キャリアの電圧印加時の関係式

$$p_n n_n = n_i^2 \exp\left(\frac{eV}{kT}\right) \dots\dots\dots(2-3)$$

に代入すれば、

$$p_n = n_i \exp\left(\frac{eV}{2kT}\right) \dots\dots\dots(2-4)$$

が得られる。高注入状態の場合、平衡少数キャリア密度より p_n が著しく大きいので、 p_n をほぼ過剰少数キャリア密度と見なせる。従って、注入された少数キャリアによる拡散電流の電圧依存性は $\exp\left(\frac{eV}{2kT}\right)$ となる[13][14]。従って、図2.7に示すように、2.65V以上では電圧に対する電流の増加率は小さくなる。

さらに大電流の領域では、ダイオードの直列抵抗による電圧降下のため、電流の増加率はさらに小さくなる。

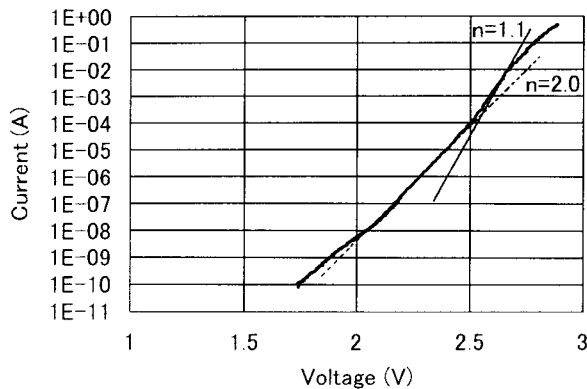


図2.7 順方向電流－電圧特性

次に SiC pn ダイオードの少数キャリア注入による伝導度変調の効果を確認するため、オン抵抗について検討する。上で述べた SiC pn ダイオードの構造で伝導度変調がない場合のオン抵抗を求め、実測値と比較する。伝導度変調がない場合のオン抵抗は、SiC pn ダイオードと同じ厚みのユニポーラデバイスのオン抵抗相当と考える。コンタクト抵抗などは無視して、ドリフト層のオン抵抗のみを考えることとし、対象の素子耐圧は 10 kV とする。

ユニポーラデバイスのオン抵抗は次式で表される。

$$Ron \cdot S = \frac{4V_B^2}{\epsilon\mu E_C^3} \dots\dots\dots(2-5)$$

Ron : オン抵抗

S : 実効面積

V_B : 耐圧

ϵ : 誘電率

μ : 移動度

E_C は絶縁破壊電界を表し、(2-6)式で表される[15]。

$$E_C = \frac{2.49 \times 10^6}{1 - \frac{1}{4} \log_{10} \left(\frac{N}{10^{16}} \right)} \dots\dots\dots(2-6)$$

N : 不純物濃度

ここで、2.2 節で述べた、試作 SiC pn ダイオードのデータを代入する。 S : 0.2 cm²

V_B : 10 kV ϵ : 9.7 × 8.854E⁻¹⁴ μ : 700 cm²/Vs N : 5 × 10¹⁴ cm⁻³

であり、伝導度変調がない場合の SiC pn ダイオードのオン抵抗は 100.3 mΩ cm² となる。

次に実測値から得られるオン抵抗について考える。図 2.8 はオン電圧の温度依存性を示す。室温での 20 A (電流密度 100 A/cm²) におけるオン電圧は 4.2 V である。図 2.8 に順電流密度-オン電圧曲線の接線の傾きを示すが、この傾きよりオン抵抗を求めることができ、その値は 4.9 mΩ cm² であった。また、80 A (電流密度 400 A/cm²) におけるオン抵抗は、3.2 mΩ cm² であった。よって(2-5)式から求めたユニポーラデバイスのオン抵抗と比べて、試作した SiC pn ダイオードのオン抵抗は 1/20~1/30 程度になることがわかった。よって伝導度変調が起こっていると推測される。

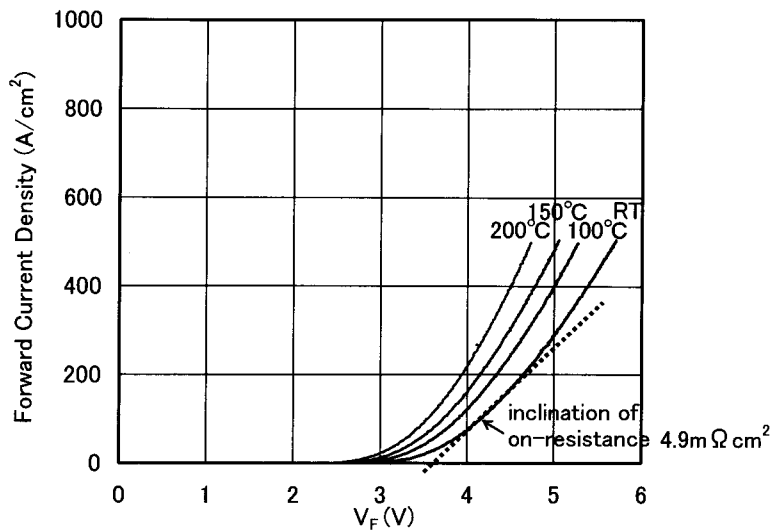


図 2.8 オン電圧の温度依存性

2.4 SiC pn ダイオードの逆回復特性

本節では、試作した SiC pn ダイオードの逆回復特性について検討する。図 2.9 に 1 チップの SiC pn ダイオードの逆回復特性測定回路を示す。キャンタイプのパッケージ[16]を用いて 4.5 kV400 A 級 IGBT と組み合わせてダブルパルス法にて測定した。測定にはオシロスコープ (レクロイ 6050), 電圧プローブ (テクトロニクス P5210), 計器用変流器 (CT) (ピアソン 5046) を使用した。はじめに上アームの IGBT をオンさせて①の向きに電流を流す。次に IGBT をオフすると、電流がダイオードを通過して②の向きに還流する。次に再び IGBT をオンさせるとダイオードが逆回復し、再び①の向きに電流が流れる。この時の逆回復特性を測定する。図 2.10 に測定波形, 図 2.11 に逆回復部分を拡大した測定波形を示す。図中の陽極電流減少率 di/dt と逆回復時間 t_{rr} は JEC2402 「整流ダイオード」に基づき計算している[17]。

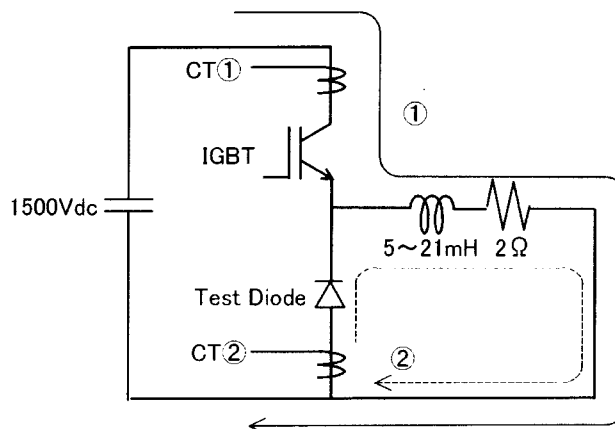


図 2.9 逆回復特性測定回路

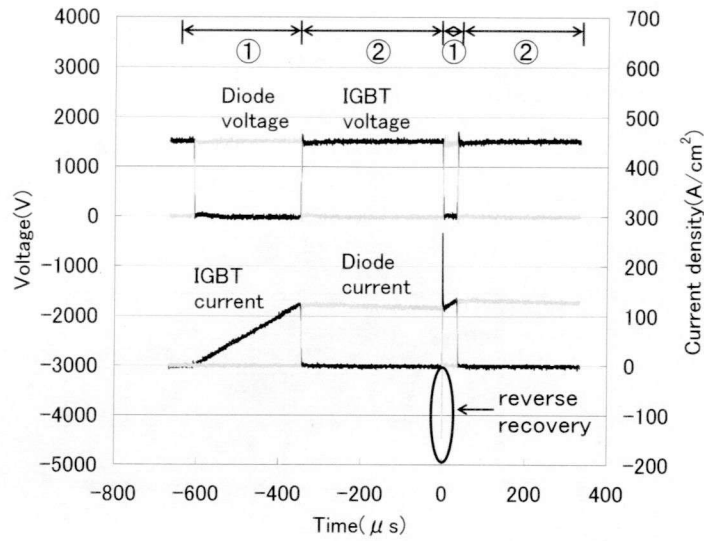


図 2.10 逆回復特性測定波形

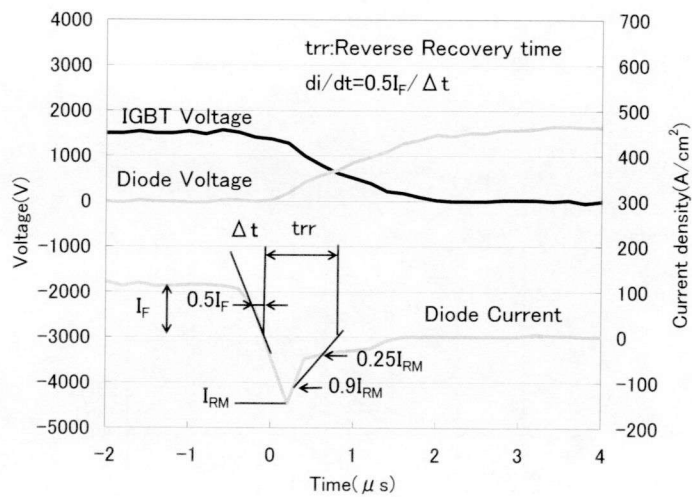


図 2.11 逆回復特性測定波形 (拡大図)

SiC pn ダイオードの逆回復電流波形を図 2.12 に示す。測定時の逆電圧は 1500 V、ダイオードの接合温度を室温(27 °C)から 250 °Cまで変化させた。測定時の順方向電流密度は 120 A/cm²、電流減少率は -90 A/μs である。図 2.12 より温度上昇に伴い、逆回復時間及びピーク逆回復電流とも増加することがわかる。これは次のような理由によると考えられる。順方向バイアス時にダイオードの n ベース層に正孔が蓄積される。ダイオードが逆回復すると pn 接合付近から n ベース層内に空乏層が広がる。空乏層の幅が n ベース層より短い場合、n ベース層内に残った正孔は再結合して消滅する。温度が上昇するとキャリアのライフタイムが長くなるため、再結合に時間がかかり、逆回復時間が増大する。また蓄積された正孔が消滅してアノード電圧が回復するまで、逆回復電流は増加し続けるため、ピーク逆

回復電流も増加する。

図 2.13 に逆回復特性の温度依存性を示す。室温では SiC pn ダイオードの逆回復時間は 0.153 μs であり、接合温度 125 $^{\circ}\text{C}$ では 0.3 μs , 250 $^{\circ}\text{C}$ では、0.7 μs である。これに対し、Si の 3.3 kV 級 IGBT 内蔵ダイオードの逆回復時間は接合温度 125 $^{\circ}\text{C}$ で 0.7 μs 程度かかる [18] ことから、今回の SiC pn ダイオードは高温でもきわめて高速な逆回復を行うことがわかる。

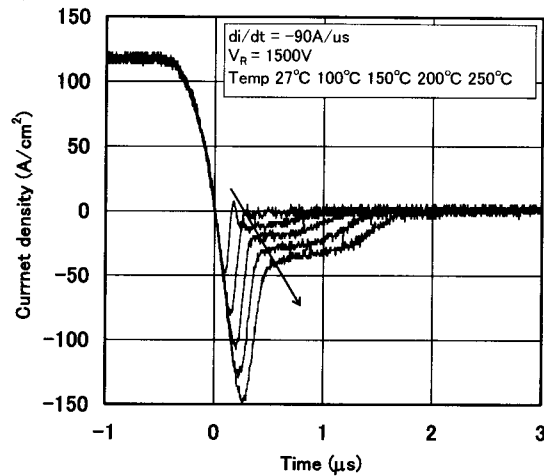


図 2.12 逆回復電流波形の温度依存性

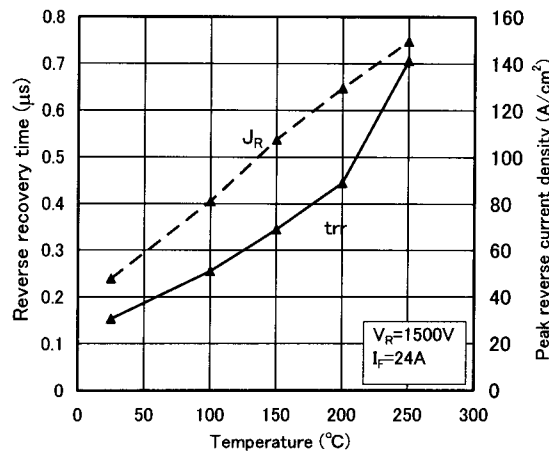


図 2.13 逆回復特性の温度依存性

2.5 SiC pn ダイオードの過渡順特性

本節では、まず SiC pn ダイオードの順回復特性を報告する。今後、インバータのキャリア周波数がますます高くなることが想定されるため、SiC pn ダイオードの過渡的な順電圧が、逆並列されたスイッチング素子に与える影響を検討する。次に、SiC pn ダイオードの少数キャリアライフタイムを順回復特性から評価し、その温度依存性を検討する。最後に、少数キ

キャリアライフタイムと順電圧降下との関係を検討する。SiC pn ダイオードの少数キャリアのライフタイムが長いと逆回復損失が増加するが、少数キャリアライフタイムをライフタイム制御で過度に短くすると、伝導度変調の効果も減少し、オン抵抗とオン損失が増大する。それゆえ、インバータの効率を改善するためには、このトレードオフ関係と少数キャリアライフタイムの特性を理解しておくことが重要である。

2.5.1 順回復特性

インバータを配電系統に接続する際、インバータからの高調波の流出を防ぐために、フィルタが必要である。インバータのキャリア周波数を上げれば、フィルタを小さくでき、電力変換装置の大きさや費用を小さくできる。キャリア周波数を上げて、インバータを動作させるには、スイッチング素子のスイッチング速度をより速くする必要がある。また、スイッチング素子と逆並列に接続され、FWD(Free Wheeling Diode)として使われるダイオードも逆回復にかかる時間を短くする必要がある。

これらのスイッチング素子と FWD はインバータの上アームと下アームにそれぞれ組み込まれ、スイッチング素子は交互にオンオフを繰り返す。それゆえ、あるアームに電流が流れるモードと、反対側のアームに電流が流れるモードが生じる。図 2.14 に示すように、あるアームのスイッチング素子がターンオフした後に、インバータの動作モードによっては、反対側のアームの FWD に電流が流れる場合がある。図 2.14 は、始め下アームの IGBT 素子に、電流が①の向きに流れており、次に下アームの IGBT 素子がオフすると、上アームの FWD である pn ダイオードに、電流が②の向きに流れることを表している。図 2.14 の右側の図は、上アームの pn ダイオードに②の電流が流れ始めたときの電圧、電流の模式図である。電流が流れ始めると、pn ダイオードのオン電圧が増大する。その後、オン電圧は減少し、ある一定の値となる。これは、電流が流れ始めた直後は、pn ダイオードに伝導度変調が起こっておらず、抵抗値が大きいためである。ダイオードの内部にキャリアが蓄積されて十分な伝導度変調が生じると、抵抗が下がり、オン電圧は低下する。

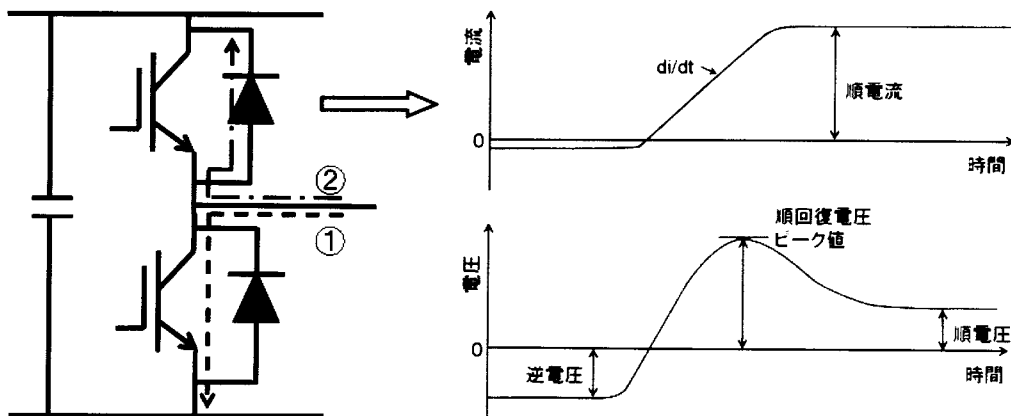


図 2.14 ダイオードの順回復特性が問題となる状況

スイッチング素子のターンオフ速度が速くなれば、FWDの電流の立ち上がりも早くなり、 di/dt （順電流増加率）が増大する。 di/dt が増大すると、pnダイオードの順方向はね上がり電圧が大きくなる。これは、高 di/dt の場合、ドリフト領域の大部分で伝導度変調が起こっていない状態で大電流が流れるからである[19]。特に最近では、高速スイッチングが可能なIGBT素子と、インダクタンスを低減させたラミネートブスバーを用いて、インバータを構成するので、数千A/ μ sというような高 di/dt が発生する可能性がある。このため、pnダイオードの順方向はね上がり電圧が、逆並列接続されたスイッチング素子の逆方向耐圧より大きくなると、スイッチング素子が破壊する可能性がある。

SiC pnダイオードは、Siダイオードと比べて、ドリフト領域の厚みが薄く、不純物濃度が高いので、SiC pnダイオードの順方向はね上がり電圧は、Siダイオードよりも小さくなることが期待できる。以下、SiC pnダイオードの順回復特性の電流増加率および温度の依存性について報告する。

評価した素子は、メサ Junction Termination Extension (JTE) [20]を持つ、5 kV級 SiC pnダイオードである。2.3節で静特性を測定したSiC pnダイオードは6 mm角チップを使用した。順回復特性を測定したSiC pnダイオードは8 mm角チップを使用した。8 mm角 SiC pnダイオードの構造は図 2.2 と同一である。

高温でSiC pnダイオードを使用するため、直径が5.6 cmの金属キャップと体積が26.5 cm³の金属基板を持つ金属パッケージを製作した[21]。金属パッケージ内で、ダイオードとスイッチング素子を逆並列に接続して使用する。この金属パッケージは、スイッチング素子もSiC素子を使用して、高温で動作可能なオールSiC素子モジュール用に開発されたもので、スイッチング素子としては、SiCGT (SiC Commutated Gate turn-off Thyristor)を用いることを前提にしており、ダイオードを金属パッケージにマウントする際にはSiCGTとの間に絶縁をとることが必要である。それゆえ、SiC pnダイオードはパッケージ内のDBC (Direct Bond Copper Ceramic) 基板上にマウントされ、ダイオードチップのアノード側はパッケージの端子とアルミニウムワイヤで接続し、カソード側はDBC基板と接している。DBC基板とパッケージ端子をアルミニウムワイヤで接続した。モジュールの耐熱性を向上するため、ナノテクレジン耐熱絶縁樹脂として使用した[21]。

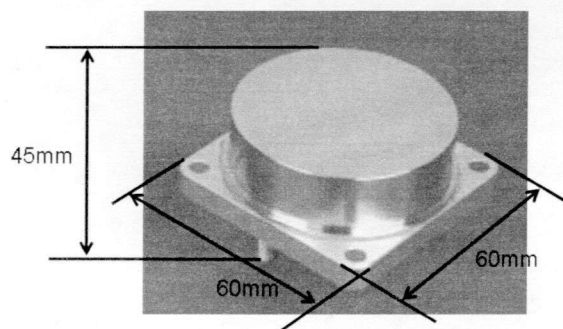


図 2.15 金属パッケージ

図 2.16 は順回復特性の測定回路である。測定はチョップパ回路で行い、上アームにスイッチング素子としてライフタイム制御された 5 kV 級 SiCGT を、下アームに SiC pn ダイオードを取り付けた。ヒーターを取り付けた、大きさが W 100 mm×D 190 mm×H 10 mm の銅板に、SiC pn ダイオードを取り付け、ダイオードの温度を調整した。回路の寄生インダクタンスを低減するために、直流電源と SiC pn ダイオードとの間に 3300 μ F の大容量コンデンサを設置した。SiC pn ダイオードとの比較のために、2 kV 100 A 級 Si 高速ダイオードも測定した。図 2.17 は Si 高速ダイオードを取り付けた測定回路の写真である。測定には、オシロスコープ (レクロイ 6050)、計器用変流器 (CT) (ピアソン 5046)、電圧プローブ (レクロイ PP007-WR) を使用した。

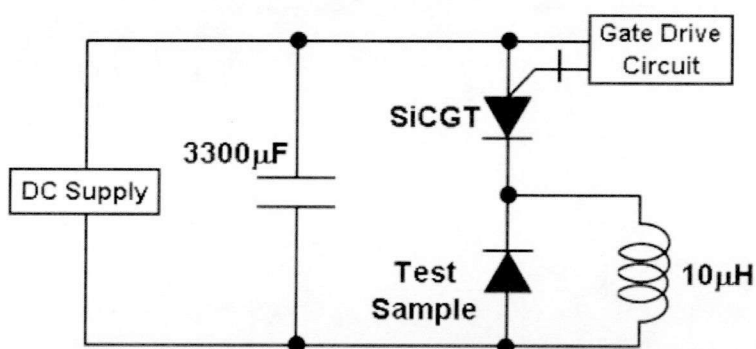
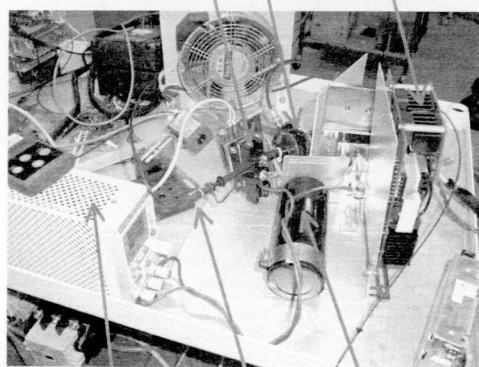


図 2.16 順回復特性測定回路

Si diode Pearson CT Gate unit

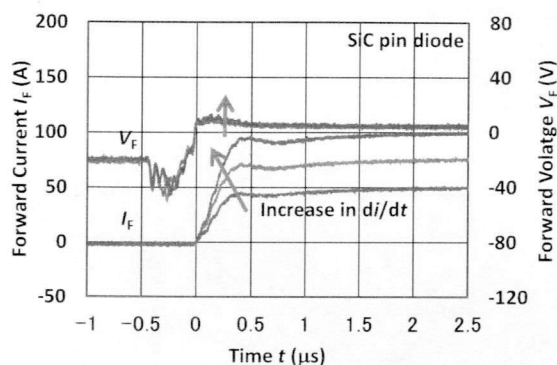


DC power supply Voltage probe DC capacitor

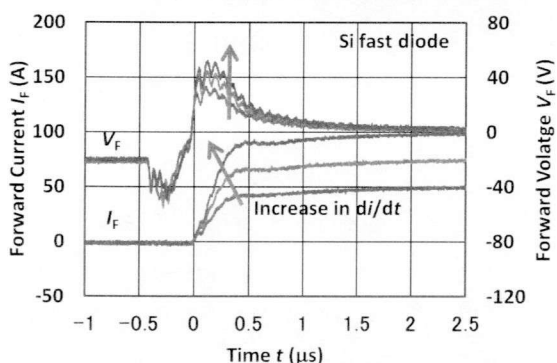
図 2.17 測定回路写真

室温における SiC pn ダイオードと Si 高速ダイオードの順回復波形を図 2.18(a)(b) にそれぞれ示す。直流電源によって供給される電圧は 25 V に設定し、ダイオードの通電電流を 50 A, 75 A, 100 A に変化させた。順電圧の跳ね上がりは、 di/dr を 150 A/ μ s から 250 A/ μ s に変化させた時に、SiC pn ダイオードが 9.8 V から 12.4 V に増加したのに対し、Si 高速ダイオードは 33.6

V から 45.6 V に増加した。SiC pn ダイオードの順電圧の跳ね上がりは di/dt の値によってあまり影響を受けないことがわかる。また di/dt の増加に伴う電圧変化も、 di/dt を $150 \text{ A}/\mu\text{s}$ から $250 \text{ A}/\mu\text{s}$ に変化させた場合、SiC pn ダイオードの増加分は 2.6 V であるのに対し、Si 高速ダイオードは 12 V 増加した。跳ね上がった順電圧が、定常順電圧降下になるまで低下するのにかかる時間(順方向回復時間)も、SiC pn ダイオードは $0.5 \mu\text{s}$ であるのに対し、Si 高速ダイオードは $1.5 \mu\text{s}$ であった。



(a) SiC pn ダイオード



(b) Si 高速ダイオード

図 2.18 いろいろな di/dt におけるダイオードの順回復波形

一般に、pin ダイオードの順方向回復時間は、ベース層の厚さの 2 乗に比例する[22]。これは、トランジスタにおけるベース走行時間 TT (Transit Time)に相当するもので、次の式で表される。

$$TT \propto \frac{W^2}{D} \quad \text{ただし、} \frac{W}{L} \ll 1, L = \sqrt{D\tau}, D = \frac{kT}{q} \mu \dots\dots\dots (2-7)$$

ここで、 W はベース層の厚さ、 D は拡散係数、 τ はキャリアライフタイム、 L はキャリアの拡散長である。室温での移動度 μ は、Si が $1360 \text{ cm}^2/\text{Vs}$ 、SiC が $1140 \text{ cm}^2/\text{Vs}$ である。ベース層は、Si より SiC の方が薄いので、順方向回復時間が短くなると考えられる。

図 2.19 は、図 2.18 に示した結果に基づく、SiC pn ダイオードと Si 高速ダイオードの順電圧の跳ね上がりの di/dt 依存性を示す。これらの結果は、SiC pn ダイオードのドリフト領域の大きな割合が、短い時間で伝導度変調を起こしていることを示している。なぜなら SiC pn ダイオードは、Si 高速ダイオードと比べて、より高い逆耐圧であるにもかかわらず、ドリフト領域がより薄いからである。

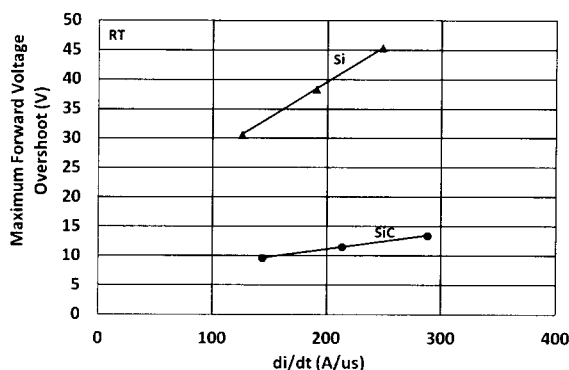
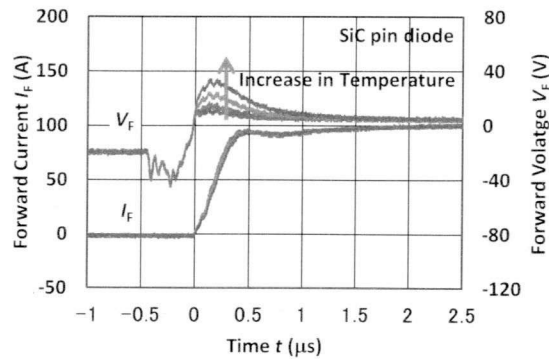


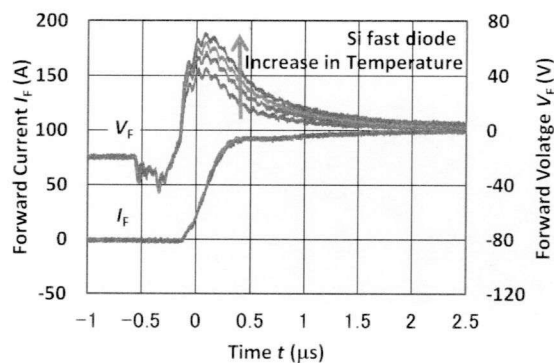
図 2.19 順電圧跳ね上がり最大値の di/dt 依存性

次に SiC pn ダイオードと Si 高速ダイオードの順回復特性の温度依存性を検討する。直流電源によって供給される電圧は 25 V に設定し、ダイオードの通電電流は 100 A に固定した。温度は、SiC pn ダイオードの場合、RT, 100 °C, 200 °C, 300 °C に変化させた (Si 高速ダイオードの場合、RT, 75 °C, 100 °C, 125 °C)。

図 2.20 は、温度を変えた時の波形を示している。SiC pn ダイオードは、Si 高速ダイオードと比べて、高温での順電圧の跳ね上がりが明らかに低い。順電圧の跳ね上がりは SiC pn ダイオードの場合、室温で 13.4 V であるが、300 °C で 33.9 V に増加した。Si 高速ダイオードの場合は、室温で 45.4 V であるが、125 °C で 71 V に増加した。Si は跳ね上がった順電圧が、定常的なオン電圧まで下がるのに必要な時間も、SiC pn ダイオードの場合は約 1.5 μ s であったが、Si 高速ダイオードの場合は約 2.0 μ s と、約 0.5 μ s 短かった。



(a) SiC pn ダイオード



(b) Si 高速ダイオード

図 2.20 種々の温度におけるダイオードの順回復波形

図 2.21 は順電圧の跳ね上がりの接合温度依存性を示す。温度が上昇するにつれて、順電圧の跳ね上がりは増加する、しかし、SiC の順電圧の跳ね上がりの増加量は Si の増加量より小さい。SiC pn ダイオードを 300 °C まで加熱しても、SiC pn ダイオードの順電圧の跳ね上がりは 33.9 V であり、室温の Si 高速ダイオードの跳ね上がり電圧 45.4 V より小さい。

一般に、ダイオードのバルク抵抗の温度上昇に伴う増加は、ドリフト領域内のキャリアライフタイムが長くなることによる抵抗の減少を打ち消す効果を持つ。今回の結果は、温度上昇によるこの 2 つの抵抗の変化を合わせた効果として、SiC pn ダイオード、Si 高速ダイオードとも抵抗が増加するが、SiC pn ダイオードの抵抗の増加の方が、Si 高速ダイオードの抵抗の増加よりも小さいことを示している。

以上のことから、SiC pn ダイオードは、高 di/dt 、高接合温度状態で使用した場合でも、順回復電圧による高速スイッチング素子の破壊が起こりにくいことがわかった。

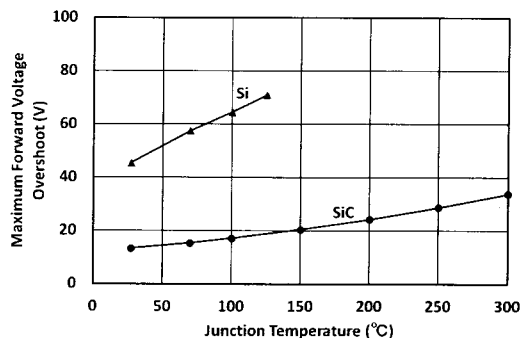


図 2.21 順電圧跳ね上がり最大値の接合温度依存性

2.5.2 ライフタイム測定

次に SiC pn ダイオードの少数キャリアのライフタイムについて検討する。少数キャリアのライフタイム τ_p は高電圧バイポーラ素子の最も重要な特性の内の 1 つであり、ベース層の伝導度変調に関係し、結果として、高電流密度領域において素子の電圧降下に影響する。インバータ内のダイオードの接合温度が高くなると、ダイオードの少数キャリアライフタイムが長くなり、ドリフト層に蓄積される電荷が増大する。蓄積電荷が増大すると、ダイオードのスイッチング時間が長くなり、逆回復損失が増加し、インバータ効率が低下する。しかし、ダイオードの少数キャリアライフタイムをライフタイム制御で過度に短くすると、伝導度変調の効果も減少し、オン抵抗とオン損失が増大する。それゆえ、インバータの効率を改善するために、ダイオードの性能を考慮するときには、このトレードオフ関係と少数キャリアライフタイムの特性を理解しておくことが重要である。一般に、Si 高耐圧ダイオードにおいては、キャリアライフタイムが $WL = 1 \sim 3$ になるように選ばれる[23]。ここで、 W はベース層の厚みであり、 L は双極性拡散長である。これに対して、SiC の場合、結晶の品質に問題があり、ライフタイムが短いという問題があり、今回試作した SiC pn ダイオードのキャリアライフタイムが適切な範囲に入っているか確認する必要がある。

そこで、ライフタイムの測定方法について検討した。ダイオードのライフタイムの測定方法は、順回復特性から算出する方法[24]と逆回復波形[25][26]から計算する方法が提案されている。

一般にダイオードのベース層に蓄積される電荷は順方向電流の値に比例し、 $Q \propto I_f \times \tau_p$ と表される。従って、この電荷を供給するのに必要な時間である、順方向回復時間を少数キャリアライフタイムと見なすことができる[24]。そこで、JEC-2402「整流ダイオード」に基づき、順方向回復時間を測定した[27]。具体的には、定常状態の順電圧に対し、順電流が流れ始めて、過渡順電圧が $0.1 \times$ 順電圧まで上昇した時点から、過渡順電圧がピークに達した後、 $1.1 \times$ 順電圧まで減少するまでの時間を順方向回復時間とした。今回、測定に使用した回路はチョップ回路であり、順電流がピークに達した後、減少するので、オン電圧が変化する。JEC-2402 で

は、順方向特性を測定する際に、順電流の変化によりオン電圧の値が変化する場合、カーブトレーサで測定した電流-電圧特性のオン電圧を代用することを認めている。そこで、チョッパ回路の順電流ピーク値に相当する、カーブトレーサでのオン電圧を図 2.22 の順電圧とする。図 2.23 に測定波形を示す。(a)は印加電圧 20 V、通電電流 50 A、室温での順回復特性波形である。電流はいったん 50 A まで上昇し、その後ゆっくりと減少する。(b)はテクトロニクス 371A カーブトレーサで測定した電流-電圧特性の温度依存性を示す。図の□が室温で 50 A の電圧を示しており、この値を順電圧とする。

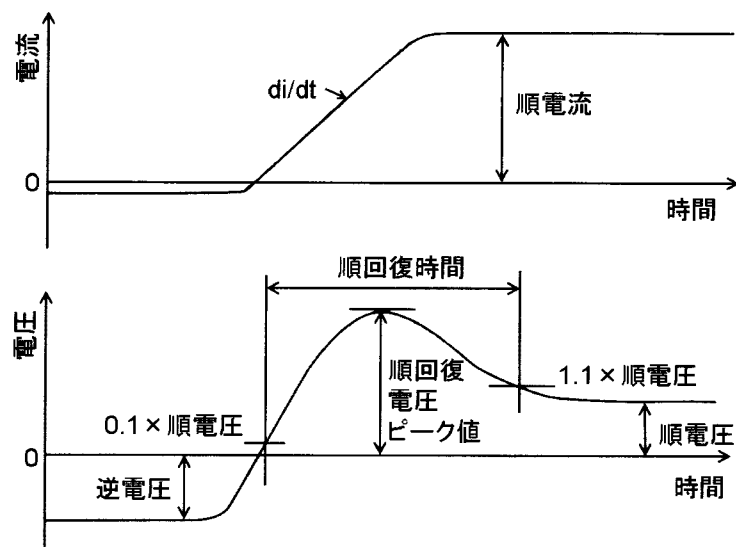
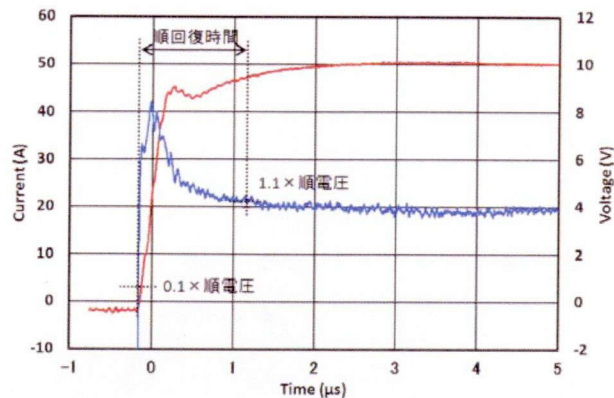
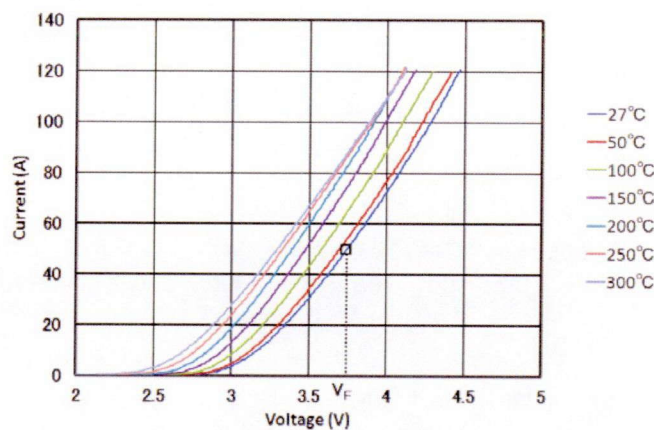


図 2.22 順回復特性試験における電圧・電流波形の定義



(a) 順回復特性波形



(b) カーブトレーサによる電流-電圧特性

図 2.23 順回復特性測定波形と電流-電圧特性

順回復特性測定の問題点は次の通りである。一般に高耐圧素子はオフ状態では数 kV の電圧が印加されるのに対し、オン電圧は数 V 程度と低い値になる。オン電圧を精度良く読み取るために、オシロスコープの電圧感度を上げると、オフ状態中に印加される数 kV の電圧の影響で、オシロスコープ内部の増幅器が飽和し、オン電圧を測定する際に実際の波形と異なる波形となる。従って、増幅器が飽和せず、オン電圧が精度良く測定できる範囲の電圧でしか試験ができない。

逆回復波形からライフタイムを計算する方法は、2 つの直流電源をスイッチで切り替えて、ダイオードのバイアスを変化させる方法が紹介されている[25]。この場合、ダイオードに流れる電流が瞬時に順方向から逆方向に変化することが仮定されている。しかし、高耐圧素子の場合、印加する電圧が高く、測定回路が絶縁間隔をとる必要があり、回路のインダクタンスが存在するため、実際には電流はある電流減少率で変化する。文献[26]では、電流減少率を考慮した近似式が提示されているが、逆回復電荷と蓄積電荷が等しいと仮定している。しかし、

SiC の場合、ライフタイムが短いため、 di/dt の値が小さいと、電流が順方向から逆方向へ変化する途中で少数キャリアが消滅し、ライフタイムが短く算出される恐れがある。

そこで、 di/dt の値を変えて、順方向特性と逆回復特性をそれぞれ測定し、順方向特性から算出した少数キャリアライフタイムと、逆回復特性から算出した少数キャリアライフタイムを比較した。測定には、5 kV 級 SiC pn ダイオードと、4.5 kV200 A 級 Si-IGBT モジュール内蔵ダイオードを使用した。逆回復特性の測定条件は室温、電圧 500 V、1000 V、1500 V、2000 V、電流 100 A である。順回復特性は室温で、電圧 50 V、100 V、150 V、200 V、電流 100 A で測定した。測定結果を図 2.24 に示す。

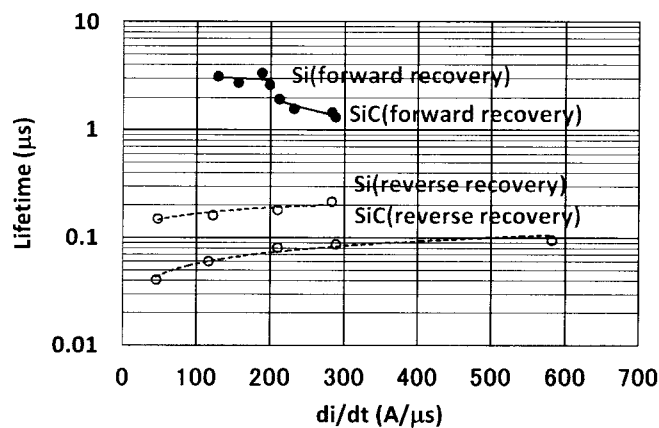


図 2.24 順方向特性と逆方向特性によるライフタイム比較

順回復特性から算出した、SiC pn ダイオードのライフタイムは、 di/dt が上昇すると、減少する。ライフタイムに相当する順方向回復時間は、ダイオードに順方向電流が流れ始めた時の過渡的な順電圧が、定常的な順電圧に変化するまでの時間である。従って、 di/dt が上昇すると、ダイオードのベース内に電荷が蓄積する時間が速くなり、伝導度変調が起こるのも速くなり、順電圧が定常的な値に達するのが速くなるため、順方向回復時間すなわちライフタイムが短くなる。これに対し、逆回復特性によるライフタイムは、 di/dt が 300 A/ μ s 以上であれば飽和する。しかし、逆回復特性によるライフタイムは、順回復特性によるライフタイムより 1 桁低い値となった。これは、SiC pn ダイオードの金属/ P^+ アノード界面に、非常に小さいキャリアライフタイムを持つ付加的なポテンシャルバリアが存在しているためであるという報告がなされている[28][29]。このポテンシャルバリアは、高い電位障壁によりベース層から切り離される。そのため、ベース層は少数キャリアにより変調された状態を保ち、ベースからエミッタへ抜けるキャリアが少ないため、比較的低い値の残留オン電圧を示し、また非常に短い逆回復時間となる[29]。

図 2.25 は、図 2.22 に示す定義に基づく、順回復特性のデータから評価した SiC pn ダイオードの少数キャリアライフタイムの温度依存性を示す。ダイオードの印加電圧は 25 V に

設定し、ダイオードの通電電流は 50 A, 75 A, 100 A であり, di/dt は 50 A の場合 126~143 A/ μ s, 75 A の場合 189~213 A/ μ s, 100 A の場合 265~288 A/ μ s である。温度は室温~300 °C に変化させた。室温の時の, 少数キャリアライフタイムは約 1~1.5 μ s であり, それぞれのデータからフィッティングした少数キャリアライフタイムの温度依存は $T^{1.1}$ であった。

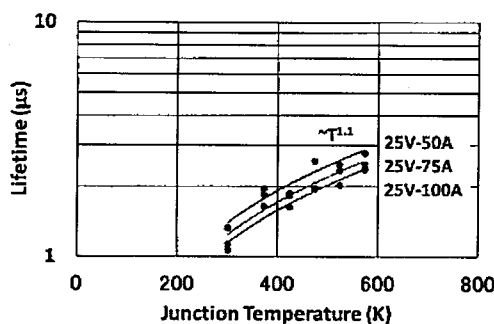


図 2.25 SiC pn ダイオードの少数キャリアライフタイムの温度依存

2.5.3 ライフタイムと順電圧降下

次に, 少数キャリアライフタイムと順電圧降下の関係を検討した結果について以下に述べる。一般に, ドリフト領域の電圧降下(V_M)は, 次のように表される [30]。

$$V_M = kT/q \left\{ \frac{8b}{(b+1)^2} \frac{\sinh(d/L_a)}{\sqrt{1-B^2 \tanh^2(d/L_a)}} \cdot \arctan \left[\sqrt{1-B^2 \tanh^2(d/L_a)} \sinh(d/L_a) \right] + B \ln \left[\frac{1+B \tanh^2(d/L_a)}{1-B \tanh^2(d/L_a)} \right] \right\} \quad (2-8)$$

ここで, q は単位電荷, k はボルツマン定数, T は絶対温度, d はドリフト領域の厚みの半分, L_a は双極性拡散長, $b = \mu_n/\mu_p$, $B = (\mu_n - \mu_p)/(\mu_n + \mu_p)$ である。

シリコンの場合, 電子(μ_n)と正孔(μ_p)の移動度の温度依存は以下の通りである [31]。

$$\mu_n = 1360(T/300)^{-2.42} \text{ cm}^2/\text{Vs}, \mu_p = 495(T/300)^{-2.20} \text{ cm}^2/\text{Vs}$$

4H-SiC の場合 [31][32][33] は以下の通りである。

$$\mu_n = 1140(T/300)^{-2.70} \text{ cm}^2/\text{Vs}, \mu_p = 120(T/300)^{-2.70} \text{ cm}^2/\text{Vs}$$

図 2.26 は, 室温での式(2-8)の計算結果を示す。この Si と SiC の差は μ_n と μ_p の比に依存する。SiC の μ_p の μ_n に対する割合を大きくすると, グラフの傾きが大きくなる。 μ_p の値を $120(T/300)^{-2.70}$, $240(T/300)^{-2.70}$, $360(T/300)^{-2.70}$, $570(T/300)^{-2.70} \text{ cm}^2/\text{Vs}$ に変えた計算結果を図 2.27 に示す。 μ_p の値を大きくするにつれて, グラフの傾きが大きくなるのが分かる。また, μ_p の μ_n に対する割合を Si と同じにすると, Si の計算結果と一致する。

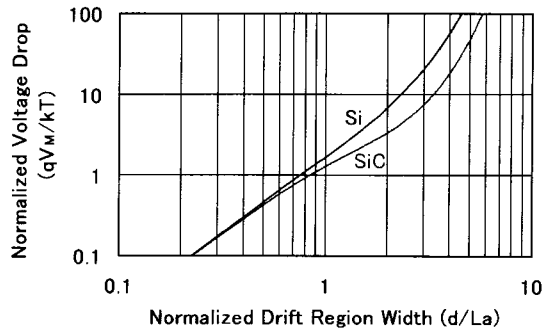


図 2.26 Si と SiC pn ダイオードのドリフト領域の電圧降下

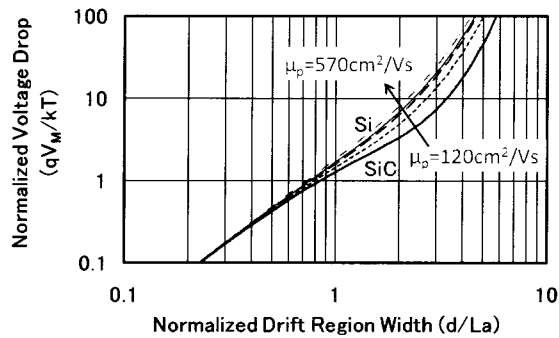


図 2.27 SiC の正孔の移動度を変えた場合のドリフト領域の電圧降下

pn ダイオード全体の電圧降下は、P+/N 接合，ドリフト領域，N/N+界面の電圧降下の合計である。この合計(V_{ON})と電流密度(J_T)との関係を調査した。一般に，この関係は次のように表される[31]。

$$J_T = \frac{2qD_a n_i}{d} F\left(\frac{d}{L_a}\right) e^{\frac{qV_{ON}}{2kT}} \dots\dots\dots(2-9)$$

ここで， $F\left(\frac{d}{L_a}\right) = \frac{(d/L_a)\tanh(d/L_a)}{\sqrt{1-0.25\tanh^4(d/L_a)}} e^{-\frac{qV_M}{2kT}} \dots\dots\dots(2-10)$

D_a は双極性拡散係数， n_i は真性キャリア密度である。拡散係数と移動度のアインシュタインの関係は $\frac{D_n}{\mu_n} = \frac{D_p}{\mu_p} = \frac{kT}{q}$ で表される。

従って， V_{ON} と V_M の関係は，以下のように表される。

$$J_T = \frac{2qD_a n_i}{d} \frac{(d/L_a)\tanh(d/L_a)}{\sqrt{1-0.25\tanh^4(d/L_a)}} e^{\frac{q(V_{ON}-V_M)}{2kT}} \dots\dots\dots(2-11)$$

図 2.28 は，室温における $F(d/L_a)$ の計算結果である。図 2.28 より， $F(d/L_a)$ は，SiC の場合

は, $d/L_a = 1.5$ の時に最大値に達するが, Si の場合は, $d/L_a = 1$ の時に最大値となる。さらに, $F(d/L_a)$ の値は最大値に達した後減少し, d/L_a の値が大きくなるにつれて, $F(d/L_a)$ の値が減少する割合も大きくなる。SiC の場合, $d/L_a = 4$ の時には $F(d/L_a)$ の値が 0.001 以下となり, Si の場合は, $d/L_a = 3$ の時に $F(d/L_a)$ の値が 0.001 以下となる。

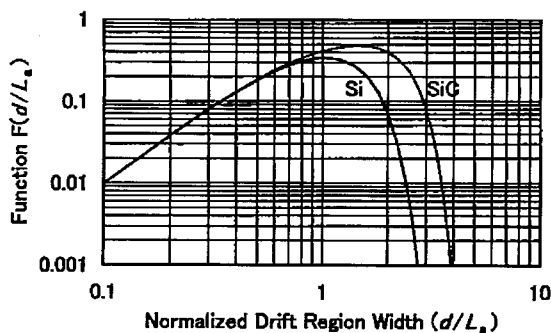


図 2.28 Si と SiC pn ダイオードの関数 $F(d/L_a)$ の計算結果

次に, pn ダイオード全体の電圧降下を(2-9)式から導出する。(2-12)式は, (2-9)式の両辺の対数をとって得られる。

$$V_{ON} = \frac{2kT}{q} \ln \left[\frac{J_T d}{2qD_a n_i F(d/L_a)} \right] \dots\dots\dots (2-12)$$

図 2.29 は, RT と 300 °C の V_{ON} の計算結果を示す。電流密度一定とし, 上で述べたように, SiC の場合 $d/L_a = 1.5$ の時に $F(d/L_a)$ の値は最大となるので, (2-12)式は分子一定で分母が最大となり, V_{ON} は最小値になる。d はドリフト領域の厚みの半分であるから V_{ON} を最小化するためには, 少数キャリアライフタイムを, 双極性拡散長がドリフト領域の厚みの 1/3 に等しくなるまで調整すべきである。また, d/L_a の値が 1.5 以上になると $F(d/L_a)$ の値は減少するので, V_{ON} は $d/L_a = 1.5$ 以上では増大する。

以上の結果を基に, 今回試作した SiC pn ダイオードの電圧降下を検討する。室温と 300°C の時の d/L_a の値を計算する。

d はドリフト領域の厚みの半分の長さであり, $75/2 \mu\text{m}$, L_a は双極性拡散長で $L_a = \sqrt{D_a \tau_p}$ で表され, D_a は双極性拡散係数で $D_a = \frac{2D_n D_p}{D_n + D_p}$, ここで上で述べたアインシュタインの関係

より, $D_a = \frac{2b}{b+1} D_p$, $b = \frac{\mu_n}{\mu_p}$ となる。4H-SiC の場合, 移動度は $\mu_n = 1140(T/300)^{-2.70} \text{ cm}^2/\text{Vs}$,

$\mu_p = 120(T/300)^{-2.70} \text{ cm}^2/\text{Vs}$ であるので, 室温, 300°C とも $b = 9.5$ である。アインシュタイン

の関係より, $D_p = \mu_p \frac{kT}{q}$ であり, D_a が求められる。 τ_p は, 図 2.25 に示した少数キャリア

ヤライフタイムの温度依存に基づいて計算できる。以上の結果から計算した d/L_a は、RTの時に 1.48, 300°Cの時に 1.78 であり、接合温度が高いときでも、 d/L_a の計算値は、低い V_{ON} を維持する最適値近辺になることが確認できた。以上のことから、少数キャリアライフタイムとオン電圧の関係は最適な関係に近いことがわかった。

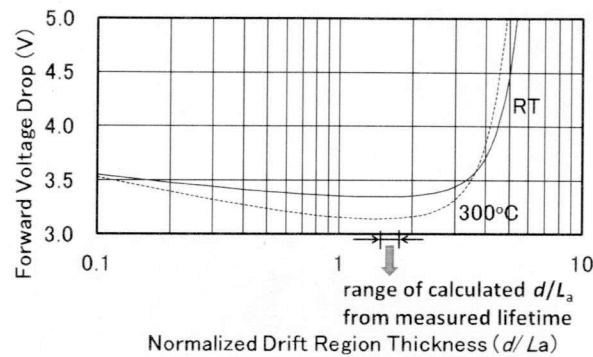


図 2.29 SiC pn ダイオードの順電圧降下

2.6 結言

本章では、高耐圧 SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および過渡順特性を測定評価した結果について述べた。以下に得られた主な結果をまとめる。

- (1) 高耐圧と良好な順方向特性を両立するため、新構造のターミネーションであるメサ JTE 構造を適用した。試作した SiC pn ダイオードの逆方向特性および順方向特性を測定して、耐圧 5kV を確認し、電流密度 100 A/cm² では十分な伝導度変調が起こっていることを確認した。
- (2) 逆電圧 1500 V で室温(27 °C)から 250 °Cまで変化させたときの SiC ダイオードの逆回復特性を測定した。室温での逆回復時間は 0.153 μs であり、pn ダイオードであるにもかかわらずきわめて高速であることがわかった。
- (3) SiC pn ダイオードの順回復特性を測定し、Si 高速ダイオードと比較した。SiC pn ダイオードの順方向はね上がり電圧は、 di/dt や接合温度が高い場合でも、Si 高速ダイオードより小さいことを確認した。さらに、少数キャリアライフタイムを順回復特性から計算し、接合温度の依存性を検討した。室温での少数キャリアライフタイムは 1~1.5 μs の間で、少数キャリアライフタイムの温度依存は $T^{1.1}$ である。接合温度が上昇しても、 d/L_a は低い順電圧を維持する最適値付近の値であることが確認できた。

以上のことから、新構造のターミネーションを SiC pn ダイオードに適用することにより、数 kV 以上の高耐圧かつ低オン電圧、さらに高速な SiC pn ダイオードを開発できた。この SiC pn ダイオードを高耐圧電力変換装置へ適用することにより、その低損失化および小型化を図ることができると考えられる。

参考文献

- [1] 松波弘之, 大谷昇, 木本恒暢, 中村孝:「半導体 SiC 技術と応用 第2版」, 日刊工業新聞社, p. 20 (2011).
- [2] O. Kordina, J. P. Bergman, A. Henry, E. Janzen, S. Savage, J. Andre, L. P. Ramberg, U. Lindefelt, W. Hermansson, and K. Bergman, "A 4.5kV 6H silicon carbide rectifier," *Appl. Phys. Letter*, 67, pp. 1561-1563 (1995).
- [3] K. Rottner, A. Schoner, M. Frischholz, J. O. Svedberg, U. Gustfsson, A. Ellison, E. Janzen, and O. Kordina, "Design and Implementation of a 3.4kV Ion Implanted PIN-Rectifier in 4H-SiC," *Proc. of Int. Conf. SiC, III-N and Related Materials*, pp. 136-137 (1997).
- [4] H. Mitlehner, P. Friendrichs, D. Peters, R. Schorner, U. Weinert, B. Weis, and D. Stephani, "Switching behavior of fast high voltage SiC pn-diodes," *Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '98)*, pp. 127-130 (1998).
- [5] Y. Sugawara, K. Asano, and R. Saito, "3.6kV 4H-SiC JBS Diodes with Low RonS," *Proc. International Conference on Silicon Carbide and Related Materials (ICSCRM '99)*, 171 (1999).
- [6] M. K. Das, J. J. Sumakeris, S. Krishnaswami, M. J. Paisley, A. K. Agarwal and A. Powell, "Latest Advances in High Voltage, Drift Free, 4H-SiC PiN Diodes," *International Semiconductor Device Research Symposium 2003*, pp. 364-365 (2003).
- [7] T. Hiyoshi, T. Hori, J. Suda and T. Kimoto, "Simulation and Experiment Study on the Junction Termination Structure for High-Voltage 4H-SiC PiN Diodes," *IEEE Trans. Electron Devices* Vol. 55, No. 8, 2008, pp. 1841-1846(2008).
- [8] H. Niwa, J. Suda and T. Kimoto, "21.7kV 4H-SiC PiN Diode with a Space-Modulated Junction Termination Extension," *App. Phys. Express*, Vol. 5, 2012, 064001.
- [9] 中山浩二:「SiCパワーデバイスの開発と最新動向 第2節 SiC-PiN ダイオード」S&T出版, p.142 (2012)
- [10] Y. Sugawara, D. Takayama, K. Asano, R. Singh, J. Palmour and T. Hayashi, "12-19kV 4H-SiC pin Diodes with Low Power Loss," *Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD 2001)*, pp. 27-30 (2001)
- [11] M. Snook, T. McNutt, C. Kirby, H. Hearne, V. Veliadis, B. Nechay, S. Woodruff, R. S. Howell, J. White and S. Davis, "Single photolithography/implantation 120-zone Junction Termination Extension for High-Voltage SiC Devices," *Materials Science*

- Forum, Vols. 717-720, pp. 977-980 (2012)
- [12] 浅野勝則：「高耐压 SiC FET 及びダイオードの電力変換回路への適用に関する基礎的研究」京都大学博士論文 (2005)
- [13] 松波弘之：「半導体工学」昭晃堂, p. 127 (1999)
- [14] S.M.ジュー：「半導体デバイス 第2版」産業図書, p. 100 (2004)
- [15] A. O. Konstantinov, Q. Wahab, N. Nordell, and U. Lindefelt, "Ionization Rates and Critical Fields in 4H SiC Junction Devices," Materials Science Forum, Vols. 264-268 pp. 513-516 (1998).
- [16] Y. Sugawara "Recent Progress in SiC Power Device Developments and Application Studies," Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD'03), pp. 10-17 (2003).
- [17] 電気学会 電気規格調査会標準規格「JEC-2402 整流ダイオード」 pp. 19 (2002).
- [18] 三菱電機：データシート「CM400HG-66H」
http://www.mitsubishielectric.co.jp/semiconductors/content/product/powermod/powmod/hvigbtmod/hvigbt/cm400hg-66h_j.pdf (2004)
- [19] B. Jayant Baliga, "Fundamentals of Power Semiconductor Devices," Springer, pp. 236-243 (2008).
- [20] Y. Sugawara, K. Asano, R. Singh, and J. W. Palmour, "6.2kV 4H-SiC pin Diode with Low Forward Voltage Drop," Proc. International Conference on Silicon Carbide and Related Materials (ICSCRM '99), pp. 170 (1999).
- [21] Y. Sugawara, S. Ogata, T. Izumi, K. Nakayama, Y. Miyanagi, K. Asano, A. Tanaka, S. Okada, and R. Ishii, "Development of a 100kVA SiC Inverter with High Overload Capability of 300kVA," Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '09), pp. 331-334 (2009).
- [22] M. Yamazaki, H. Kobayashi, S. Shinohara, "Forward Transient Behavior of PiN and Super Junction Diodes," Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '04), pp. 197-200 (2004).
- [23] P. A. Ivanov, M. E. Levinshtein, J. W. Palmour, M. K. Das, and B. A. Hull, "High power 4H-SiC pin diodes(10kV class) with record high carrier lifetime," Solid-State Electronics, 50, pp. 1368 (2006).
- [24] J. G. Kassakian, M. F. Schlecht and G. C. Verghese, "Principles of Power Electronics," AddisonWesley, pp. 486 (1991).
- [25] S. M. Sze, "Semiconductor Devices : Physics and Technology, " Wiley, pp. 116 (2001).
- [26] B. J. Baliga, "Modern Power Device," John Wiley & Sons, pp. 410 (1987).
- [27] 電気学会 電気規格調査会標準規格「JEC-2402 整流ダイオード」 pp. 12 (2002).

- [28] N. V. Dyakonova, P. A. Ivanov, V. A. Kozlov, M. E. Levinshtein, J. W. Palmour, S. L. Rummyantsev and R. Singh, "Steady-State and Transient Forward Current-Voltage Characteristics of 4H-Silicon Carbide 5.5kV Diodes at High and Superhigh Current Densities," *IEEE Transactions on Electron Devices*, Vol. 46, No. 11, pp. 2188-2194 (1999).
- [29] M. E. Levinshtein, T. T. Mnatsakanov, P. Ivanov, J. W. Palmour, S. L. Rummyantsev, R. Singh and S. N. Yurkov, "Paradoxes of Carrier Lifetime Measurements in High-Voltage SiC Diodes," *IEEE Transactions on Electron Devices*, Vol. 48, No. 8, pp. 1703-1709 (2001).
- [30] S. K. Ghandhi, "Semiconductor Power Devices," John Wiley and Sons, pp. 110-128 (1977).
- [31] B. Jayant Baliga, "Fundamentals of Power Semiconductor Devices," Springer, pp. 36 (2008).
- [32] M. Komeda, H. Matsuura, S. Kagamihara, H. Iwata, R. Ishihara, K. Imai, T. Hatakeyama, T. Watanabe, K. Kojima, T. Shinohe, and K. Arai, "Acceptor-Density Dependencies of Acceptor Levels and Hole Mobility in the Al-Doped 4H-SiC Epilayers," *Extended Abstracts (The 51st Spring Meeting, 2004); The Japan Society of Applied Physics and Related Societies*, No. 1.
- [33] 松波弘之 : 「半導体 SiC 技術と応用」, 日刊工業新聞社, p. 10 (2003).

第3章 3 kV 600 A 平型 4H-SiC pn ダイオードの開発

3.1 緒言

Si パワー半導体を用いたパワーエレクトロニクス技術は、Si パワー半導体の性能向上とともに幅広い分野で応用されており、電力分野においても自励式変換器を用いた STATCOM[1] や BTB[2] が開発されている。一方、近年では Si パワー半導体が Si の物性限界に迫っており、Si に比べて優れた物理特性を持つ SiC パワー半導体素子の開発が期待されている[3]。SiC は Si に比べバンドギャップが広いため、絶縁破壊電界が大きく、高温での動作が可能である。そのため大電力制御用に好適な高耐圧化や、冷却系を簡略化したシステムが、SiC 半導体を用いることにより容易に実現できると期待されている。しかし現状では、電力用途で用いるための大電流を流すことができる大面積チップを作ることが難しい。

本章では、SiC チップを並列に配列して大電流を流すことができる、加圧接触構造のパッケージを用いた平型 4H-SiC pn ダイオードの開発について報告する。このダイオードの特徴は、高電圧、大容量の電力変換装置に適用することを想定して、素子の直列接続が容易な平型のパッケージとしたことと、ダイオードが高温動作可能なように、モジュール構成材料は高耐熱性の材料を使用していることである。

高耐圧の SiC pn ダイオードを圧接型パッケージ内に並列配置して大容量化を図った例としては、他に文献[4]があげられる。第2章で報告したように、SiC pn ダイオードは高温かつ高電流域においても、低損失で動作可能であるが、文献[4]では、開発した平型素子の逆回復特性に関して1つの試験条件の結果を報告しているのみであり、逆回復特性の電流や温度の依存性に関しては何も報告していない。そこで、試作した平型 4H-SiC pn ダイオードの逆回復特性の電流と温度の依存性及び、熱特性について報告する。

3.2 平型 4H-SiC pn ダイオードの設計と製作

図 3.1 に試作した平型 4H-SiC pn ダイオードの外観写真、図 3.2 に断面図を示す[5][6]。この平型 4H-SiC pn ダイオードは 6 mm 角の SiC ダイオードチップを 5 チップ並列に配置することができる。この平型 4H-SiC pn ダイオードは、300 °C 程度の高温で動作させることを想定している。これは一つには SiC 素子を電力変換装置に適用した場合、高温動作可能な SiC 素子の特性を生かしてヒートシンクの小型化、簡略化を図るためである。もう一つの理由は、SiC pn ダイオードの場合、順電流が立ち上がるビルトイン電圧が高温では低減するためである。この結果、SiC SBD(Schottky Barrier Diode)は、高温ではドリフト抵抗の増大により順電圧が大きくなるのに対し、SiC pn ダイオードはドリフト抵抗の増大とビルトイン電圧の低減とが相殺し順電圧は低減できる。また、SiC pn ダイオードの場合、温度上昇に伴うライフタイムの増加により抵抗が減少するが、これに関しては第2章 2.5 節で詳細に説明した。このため、パッケージの構成部品は耐熱性を考慮して選定している[6]。メイン電極は Cu 合金を用い、酸化を防ぐために耐熱性の被膜で覆うようにした。また、銅を主成分とするメイン電極は SiC ダイオードチップとは熱膨張率が大幅に異なるので、その差を緩和する

ため、SiC チップと熱膨張率の近いモリブデン製の間電極を設けている。スペーサーはチップの正確な位置を決めるために設けており、スペーサーとパッケージのガイシは高耐熱かつ高絶縁性を持ったセラミックスを用いた。以上の組み合わせにより、500 °Cの空気雰囲気中でも酸化しないことを確認した。また、ダミーチップを用いて最大加圧力 490 N/mm² で加圧試験を行い、クラック発生の有無を目視で確認し、問題のないことを確認している。このパッケージは、SiC トランジスタも適用できるように開発したためゲート用端子がついているが、今回はこの端子は使用しない。

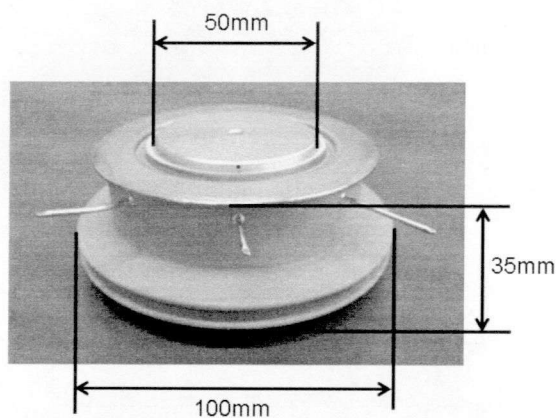


図 3.1 平型 4H-SiC pn ダイオードの外観写真

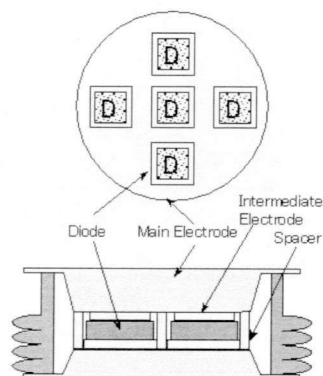


図 3.2 平型 4H-SiC pn ダイオードの断面図

3.3 平型 4H-SiC pn ダイオードの静特性

図 3.3 は平型 4H-SiC pn ダイオードの測定に使用した圧接装置である。最大プレス加重は 147 kN、アタッチメントには加熱装置が取り付けられている。この圧接装置を使用して、まず、ダミーチップを用いて最大加圧力 490 N/mm² で加圧試験を行い、クラック発生の有無を目視で確認し、問題のないことを確認した。次にこの装置を使用して測定したモジュールのオン電圧と圧接力の関係を図 3.4 に示す。モジュール内のチップ数をそれぞれ 1, 2, 5 個に変えた時の 100 A 時のオン電圧を示す。オン電圧はチップ数が増えると減少する。5 チップ

プの場合、1チップ当たりのオン電圧は2.3節で述べた20Aの時のオン電圧(4.2V)とほぼ一致するので、良好に電流が分流していることがわかる。オン電圧は圧接力が増大すると減少し、8kN以上では飽和するが、これはチップと電極の間の未接触部分が少なくなるためと考えられる。

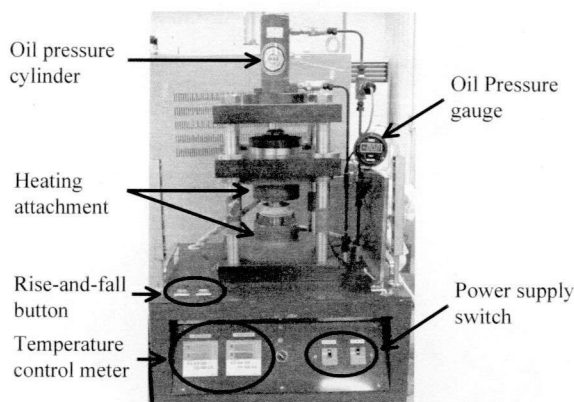


図 3.3 圧接装置

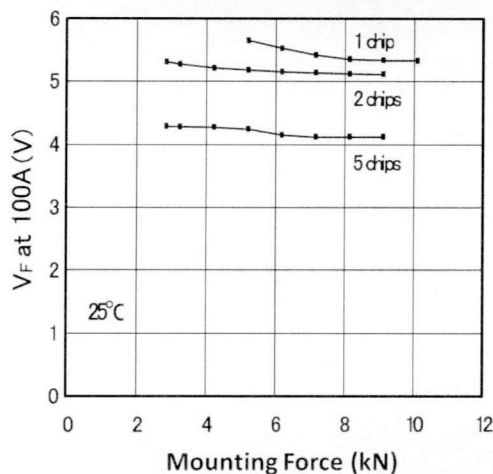


図 3.4 オン電圧と圧接力の関係

チップを5個内蔵した平型4H-SiC pnダイオードの逆方向特性と順方向特性を測定した。その結果を各々図3.5と図3.6に示す。逆方向特性の測定にはBERTAN製DC電源225を用いた。第2章で述べたとおり、試作したSiC pnダイオードの耐圧は理論耐電圧値より低く、かつ耐圧の値には、不純物濃度の影響によるばらつきがある。今回は耐圧5kV以上のチップを使用して、平型4H-SiC pnダイオードを組み立てた。組み立てた平型4H-SiC pnダイオードの逆方向特性を測定したところ、もれ電流は4.8kV以上では急激に増大したが、4.8kV印加時では $1 \times 10^{-3} \text{ A/cm}^2$ 以下であり、実用レベルの値である。温度を高くすると、もれ電流は増大する。300℃でのもれ電流を $1 \times 10^{-2} \text{ A/cm}^2$ 以下に抑えることとし、更にマージンを含めて定格耐圧を3kVとした。

オン電圧 V_F は $150\text{ }^\circ\text{C}$ で 500 A/cm^2 通電時 4.9 V である。図 2.8 に示すように、1 チップの場合、 500 A/cm^2 通電時のオン電圧は $150\text{ }^\circ\text{C}$ で 5.0 V であり、平型 4H-SiC pn ダイオードのオン電圧とほぼ一致するので、各チップにうまく電流が分流していることがわかる。

ここで、Si ダイオードとオン電圧の比較を行う。バンドギャップの広い SiC では pn 接合のビルトイン電圧が高くなるが、薄いドリフト層における電圧降下が小さいので、第 2 章で述べたように高電流密度では Si よりオン電圧が低くなるはずである。今回の平型 4H-SiC pn ダイオードに組み込んだ SiC pn ダイオードは耐圧 10 kV 設計であり、オン電圧に影響するのはドリフト層の厚みであるので、市販の高耐圧 Si ダイオードとオン電圧を比較する。 6 kV 、 1.7 kA 級高速スイッチング用ダイオード(型式 FD2000DU-120)の順電圧は、カタログによれば、 $T_j = 125\text{ }^\circ\text{C}$ 、電流 6.3 kA 時の瞬時測定値が 5.0 V である[7]。通常、圧接型 Si ダイオードの活性領域の面積はパッケージの圧接部分の面積を若干上回る程度に設計される。圧接部分の直径が 130 mm であるので、活性領域の面積を圧接部分の面積相当とすると、 $6.5\text{ cm} \times 6.5\text{ cm} \times \pi = 132.7\text{ cm}^2$ となり、 6.3 kA 時の電流密度は約 47.5 A/cm^2 となる。図 3.6 に計算結果を黒丸印で付記する。平型 4H-SiC pn ダイオードの電流密度 47.5 A/cm^2 におけるオン電圧は室温でも 4 V を下回るなので、高電流密度領域では平型 4H-SiC pn ダイオードは Si ダイオードよりも低いオン電圧になることがわかる。

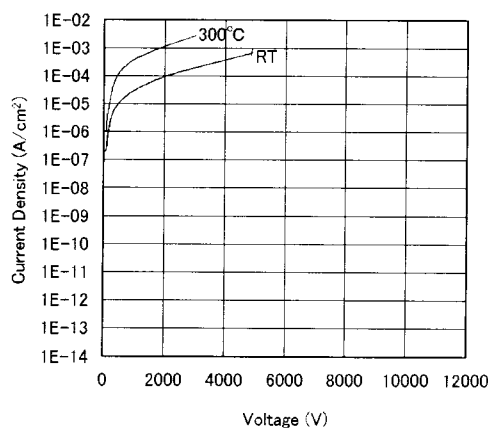


図 3.5 平型 4H-SiC pn ダイオードの逆特性

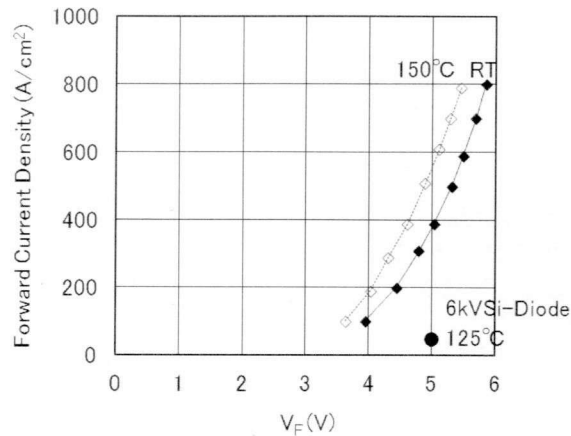


図 3.6 平型 4H-SiC pn ダイオードの順特性

電力変換装置の効率を上げるためには、導通損失とスイッチング損失を下げる必要がある。平型 4H-SiC pn ダイオードを用いた場合の導通損失について検討する。

SiC pn ダイオードや SiC SBD は順電流が立ち上がるまでにはそれぞれのビルトイン電圧に相当する順電圧が必要である。バンドギャップの広い SiC の pn 接合では約 2.5 V であり、約 0.5~1.0 V のショットキー障壁に比べて高い。一方、SBD では少数キャリアの注入がないので、ドリフト層の伝導度変調が起こらない。そのため、高耐圧、高電流密度でのドリフト層の抵抗による電圧降下は増大する。

図 3.7 は 4H-SiC ユニポーラデバイスの耐圧とオン抵抗 R_{onS} の理論限界を示した図で、室温の値は第 2 章 2.3 節 (2-5) 式より算出した。この限界直線は温度の 2.0 乗から 3.1 乗に比例すると報告されており [8][9]、150 °C の値は室温の値から上限 3.1 乗、下限 2.0 乗で計算した。今回の平形 4H-SiC pn ダイオードのオン抵抗とこの限界値を比較する。

オン抵抗は $I-V$ 特性の傾きで表され、十分な電流密度領域では伝導度変調が起こるため平形 4H-SiC pn ダイオードのオン抵抗は SiC SBD を下回る。

しかし平形 4H-SiC pn ダイオードは SiC SBD よりビルトイン電圧が大きいため、ビルトイン電圧を無視して傾きだけを比べても実際の装置に適用した場合のメリットを検討する際に実情に合わない恐れがある。SiC SBD の傾きはビルトイン電圧が小さいので、事実上原点からの傾きとみなせる。従って平形 4H-SiC pn ダイオードも原点からのオン電圧と電流密度の傾きをオン抵抗として求めて比較することとする。仮に 100 A/cm² のときのオン

電圧を 1 V とすると、 $\frac{\text{オン電圧 } 1\text{V}}{\text{電流密度 } 100\text{A/cm}^2} = 10\text{m}\Omega\text{cm}^2$ に相当する。

平形 4H-SiC pn ダイオードの測定結果から算出した R_{onS} を図 3.7 に黒丸印で示す。150 °C ではより厳しい側の 2.0 乗の場合でも、400 A 以上の電流で本平形 4H-SiC pn ダイオードを使用すれば、SiC SBD よりオン抵抗が低くなることがわかる。このようにより厳しいオン抵抗の定義に基づいて算出しても、高電流領域では平形 4H-SiC pn ダイオードは

SiC SBD のオン抵抗の理論限界を下回り，オン損失を小さくできる。さらに温度が高くなると，SiC SBD のオン抵抗が増加するので，400 A より小さい電流でも SiC SBD のオン抵抗の理論限界を下回ることが可能となる。

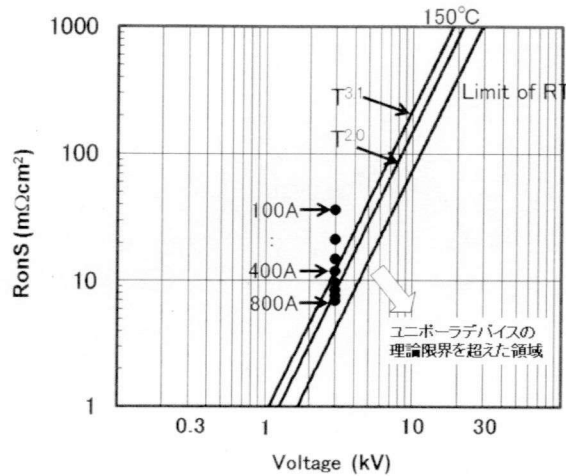


図 3.7 ユニポーラデバイスのオン抵抗の理論限界と平型 4H-SiCpn ダイオードの RonS

電力分野で用いられるインバータは一般に PWM 方式の電圧形インバータであり，出力電流は正弦波であるので，常に平型 4H-SiC pn ダイオードが有利になる電流で使用できるわけではない。そこで，今回の平型 4H-SiC pn ダイオードを最大電流 600 A のインバータで使用した場合の導通損失を求め，同程度の耐圧の SiC SBD の導通損失と比較する。

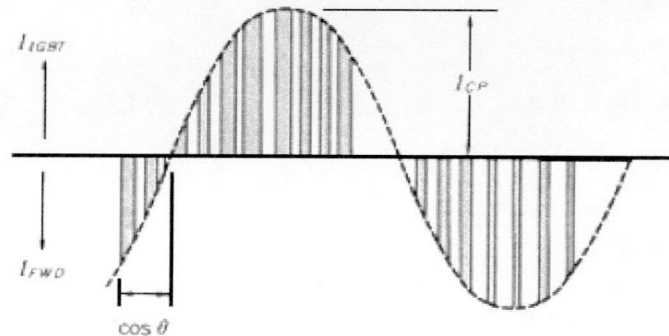


図 3.8 三相インバータでの 1 素子あたりの電流波形[10]

以下の仮定をおいて検討する[10]。

- ① 正弦波・三角波比較による PWM 信号を発生する。
- ② 出力電流は，ピーク値 I_{CP} の正弦波電流 $I_{CP} \cdot \sin x$ が流れる。
- ③ 出力電流に対する負荷力率は $\cos \theta$

図 3.8 に三相インバータでの 1 素子当たりの電流波形を示す。出力電流の任意の位相 x での出力電流 $I(x)$ と PWM デューティは次式で表される[10]。

$$I(x) = I_{CP} \times \sin x \dots\dots\dots(3-1)$$

$$\text{PWM デューティ} = \frac{\{1 + D \times \sin(x + \theta)\}}{2} \dots\dots\dots(3-2)$$

I_{CP} : インバータ出力電流のピーク値

x : 出力電流の任意の位相

$\cos \theta$: 出力電流と電圧の力率

D : 変調率

従って位相 x での飽和電圧 V_F は次式で表される。

$$V_F = V_F(I_{CP}) \times (\sin x) \dots\dots\dots(3-3)$$

$V_F(I_{CP})$: 電流 I_{CP} の時のオン電圧

以上の式からダイオードの定常損失 $P_{(f)AV}$ は次式となる。

$$\begin{aligned} P_{(f)AV} &= \frac{1}{2\pi} \int_0^\pi (I_{CP} \times \sin x) \times (V_F \times \sin x) \times \left\{1 - \frac{1 + D \times \sin(x + \theta)}{2}\right\} dx \dots\dots\dots(3-4) \\ &= I_{CP} \times V_F \left(\frac{1}{8} - \frac{D}{3\pi} \cos \theta\right) \end{aligned}$$

しかし平型 4H-SiC pn ダイオードの場合、ビルトイン電圧を考慮する必要があるため、 $P_{(f)AV}$ は次式で表される。

$$\begin{aligned} P_{(f)AV} &= \frac{1}{2\pi} \int_0^\pi [(I_{cp} \times \sin x) \times \{V_{bi} + (V_F - V_{bi}) \times \sin x\} \times \left\{\frac{1 - D \sin(x + \theta)}{2}\right\}] dx \dots\dots\dots(3-5) \\ &= I_{CP} \times V_{bi} \times \left(\frac{1}{2\pi} - \frac{D \cos \theta}{8}\right) + I_{cp} \times (V_F - V_{bi}) \times \left(\frac{1}{8} - \frac{D \cos \theta}{3\pi}\right) \end{aligned}$$

V_{bi} : ビルトイン電圧

ここでインバータの最大電流を $I_{CP} = 600 \text{ A}$ とし、素子の使用温度を $150 \text{ }^\circ\text{C}$ とすると、図 3.6 より $V_F = 5.1 \text{ V}$ となる。 $M = 0.8$, $\cos \theta = 0.8$, $V_{bi} = 3 \text{ V}$ とすると、(3-6)式より $P_{(f)AV} = 214 \text{ W}$ となる。

次に SiC SBD の場合を考える。SiC SBD のオン電圧は次式で表される [8]。

$$V_F = \frac{kT}{q} \ln\left(\frac{J_F}{A^* T^2}\right) + \phi_B + R_{on} J_F \dots\dots\dots(3-6)$$

k : ボルツマン定数 $1.38066\text{E-}23 \text{ J/K}$

T : 温度 423 K

q : 電荷量 $1.60218\text{E-}19 \text{ C}$

A^* : リチャードソン定数 $146 \text{ A/K}^2\text{cm}^2$ [8]

ϕ_B : バリヤ障壁 1.2 V(Ti) [8]

ここで、式(3-6)のバリヤ障壁について考える。一般に熱電子放出モデルに基づく、SBD の電流-電圧特性は以下の形で表される [11]。

$$I = I_s [\exp(qV_D / kT) - 1] \dots\dots\dots(3-7)$$

ここで、 V_D はSBDの印加電圧、 I_s は飽和電流であり、

$$I_s = SA^*T^2 \exp(-q\phi_B/kT) \dots\dots\dots(3-8)$$

S はSBDの有効面積である。ここで、SBDの直列抵抗を R_{on} とすると、 $V_D = V_F - IR_{on}$ となり、 $V_D > 3kT/q$ の時、(3-7)式は

$$I = I_s \exp[q(V_F - IR_{on})/kT] \dots\dots\dots(3-9)$$

とできる。

(3-9)式を(3-8)式で割算して、対数をとる。電流密度を J_F と定義すると $J_F = I/S$ であるので、

$$\begin{aligned} \ln\left(\frac{I}{I_s}\right) &= \ln\left(\frac{I}{SA^*T^2 \exp\left(-\frac{q\phi_B}{kT}\right)}\right) = \ln\left(\frac{J_F}{A^*T^2 \exp\left(-\frac{q\phi_B}{kT}\right)}\right) = \frac{qV_F}{kT} - \frac{qSJ_FR_{on}}{kT} \\ &\dots\dots\dots(3-10) \\ \ln\left(\frac{J_F}{A^*T^2} \cdot \exp\left(\frac{q\phi_B}{kT}\right)\right) &= \frac{q}{kT}V_F - \frac{q}{kT}SJ_FR_{on} \\ \ln\left(\frac{J_F}{A^*T^2}\right) + \ln\left(\exp\left(\frac{q\phi_B}{kT}\right)\right) &= \ln\left(\frac{J_F}{A^*T^2}\right) + \frac{q\phi_B}{kT} = \frac{q}{kT}V_F - \frac{q}{kT}SJ_FR_{on} \\ \therefore V_F &= \frac{kT}{q} \ln\left(\frac{J_F}{A^*T^2}\right) + \phi_B + SJ_FR_{on} \end{aligned}$$

となり、バリア障壁 ϕ_B が、SBDのオン電圧に含まれる。

R_{on} は第2章2.3節(2-5)式から導かれ、 J_F は電流密度であり、平型4H-SiC pnダイオードと同じ600 A/cm²とすると、 $V_F = 6.1$ Vとなる。SiC SBDの場合ビルトイン電圧は無視できるので、この V_F を(3-4)式に代入して導通損失を求めると $P_{onAV} = 208$ Wとなり、平型4H-SiC pnダイオードの損失はSiC SBDの1.03倍となる。このように平型4H-SiC pnダイオードの導通損失がSiC SBDの導通損失よりも大きい原因は、第2章で述べたようにSiC pnダイオードが本来耐圧10 kV設計であるのに対し、平型4H-SiC pnダイオードの定格電圧はマージンを含んで3 kVとしていることによる。仮にSiC SBDを10 kV耐圧とすると $V_F = 59.2$ Vとなり、損失は2028 Wで平型4H-SiC pnダイオードの9.5倍になる。

平型4H-SiC pnダイオードの順特性測定結果から得られるオン電圧に基づき計算した損失に、SiC SBDの損失が等しくなる耐圧を計算した結果を図3.9に示す。点線の部分は、200 °Cまでのデータを元に外挿した。図の曲線を境に平型4H-SiC pnダイオードとSiC SBDの損失が逆転する。曲線の上方が平型4H-SiC pnダイオードが損失で有利になる領域である。今回の平型4H-SiC pnダイオードの定格電圧は3 kVであり、180 °C以上の温度で使用すれば、耐圧3 kVのSBDより損失が有利になる。

今後、SiC pnダイオードのターミネーションの改善が進み、耐圧を理論耐電圧値により近づけることができる様になれば、平型4H-SiC pnダイオードの耐圧は保ったままで、SiC pnダイオードのエピ層を今の設計より薄くして、順方向特性を改善し、SiC SBDよりも有利になる範囲を拡大できる。エピ層を薄くすれば漏れ電流が増加する恐れがあるが、第2

章 2.3 節で述べたように、現状では SiC pn ダイオードは、JTE の効果によって耐圧値が決定し、しかもその耐圧値は、エピ層の濃度と厚みで決まる理論耐電圧値よりも低い値なので、漏れ電流が増加しても耐圧値が低下することはないと考えられる。

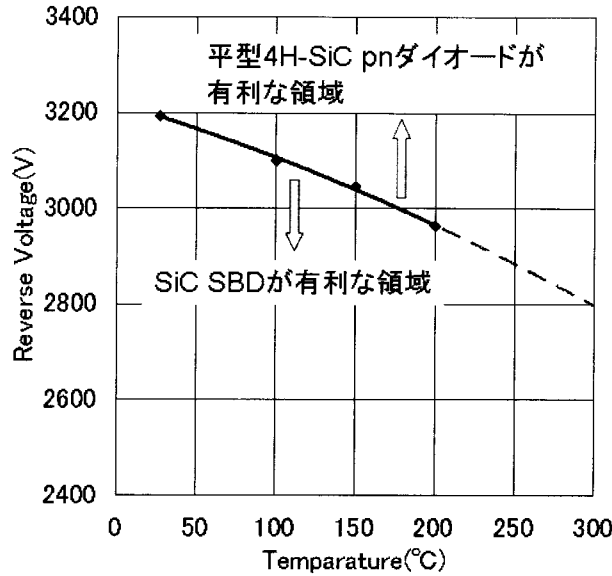


図 3.9 SiCpn ダイオードが SiC SBD より導通損失が小さくなる耐圧と温度の境界

3.4 平型 4H-SiC pn ダイオードの逆回復特性

平型素子を用いた大容量インバータの場合、ダイオードが逆回復する時の電流減少率は最大で数千 A/μs になる可能性がある。そこで 2.4 節で使用した装置とは異なる、圧接治具を組み込んだ平型素子用の測定装置を使用して、電流減少率をダイオード単体時の 10 倍高くした試験を行った。図 3.10 に平型 4H-SiC pn ダイオードの逆回復特性測定回路を示す。試験装置の制約により、測定時の印加電圧は 400 V、温度は 150 °C までとなったが、電流減少率は 1000 A/μs と高くできた。図 3.11 に逆電圧 400 V において、順方向電流密度が 200 A/cm² と 600 A/cm² の場合の測定波形を各々 (a), (b) に示す。いずれも 27 °C と 150 °C に関して示している。

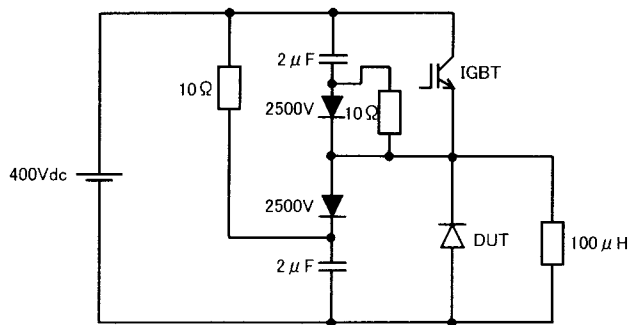
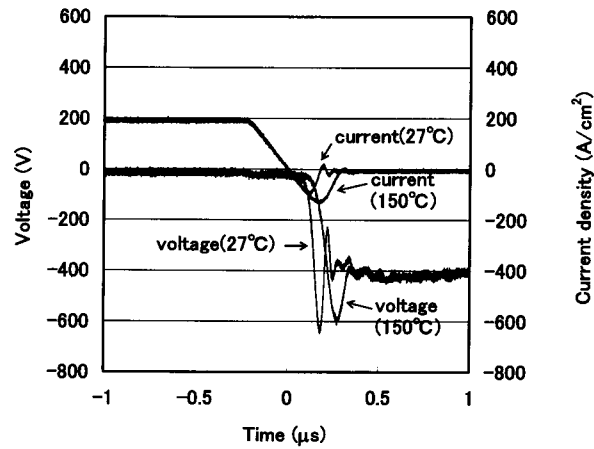
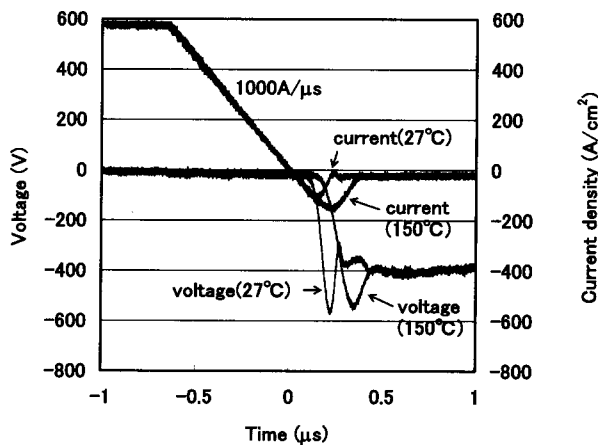


図 3.10 逆回復特性測定回路



(a) 200 A/cm²



(b) 600 A/cm²

図 3.11 逆回復波形

これらの測定波形から求めた Q_{rr} と t_{rr} の順電流依存性を各々図 3.12 と図 3.13 に示す。比較のために 2.5 kV 1.8 kA 級平型 Si-IGBT モジュールに内蔵された Si pn ダイオードのデータも示す。図 3.12, 3.13 より以下のことがわかる。

- ① 200 A/cm² から 600 A/cm² に電流密度を増加したとき、平型 4H-SiC pn ダイオードの Q_{rr} は 1.5~1.6 倍、 t_{rr} は 1.2~1.3 倍に増加する。これは 27 °C, 150 °C とともに同様の結果である。
- ② 27 °C から 150 °C に温度を上げたとき、平型 4H-SiC pn ダイオードの Q_{rr} は 2.0~2.2 倍に、 t_{rr} は 1.5~1.6 倍に増加する。これは 200 A/cm², 600 A/cm² とともに同様の結果である。
- ③ 平型 4H-SiC pn ダイオードと Si-IGBT モジュール内蔵 Si pn ダイオードを比較すると、電流密度 600 A/cm² の時、平型 4H-SiC pn ダイオードの Q_{rr} は Si-IGBT モジュール内

蔵 Si pn ダイオードの 1/10 であり、trr は同様に 1/3 である。これは 27 °C, 150 °C とともに同様の結果である。

以上のことから今回開発した平型 4H-SiC pn ダイオードは Si-IGBT モジュール内蔵 Si pn ダイオードに比べて極めてスイッチング損失が少なく、高速な素子であることがわかった。これは SiC の場合、臨界電界が Si に比べ約 10 倍大きいので、ドリフト層の厚みを約 1/10 にできるとともに、ドリフト層の不純物濃度を約 100 倍高くできるため、蓄積される少数キャリアのライフタイムが小さくなるためと考えられる[12]。

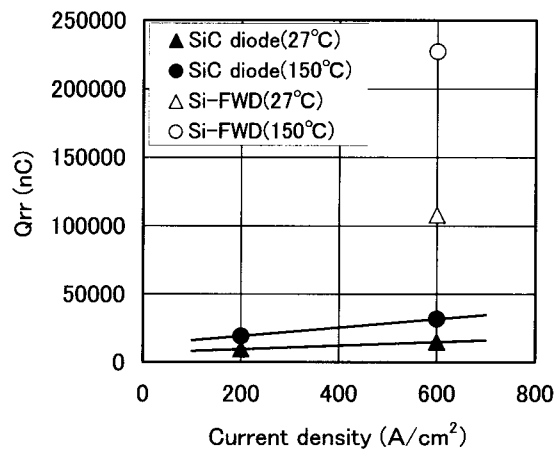


図 3.12 逆回復電荷量

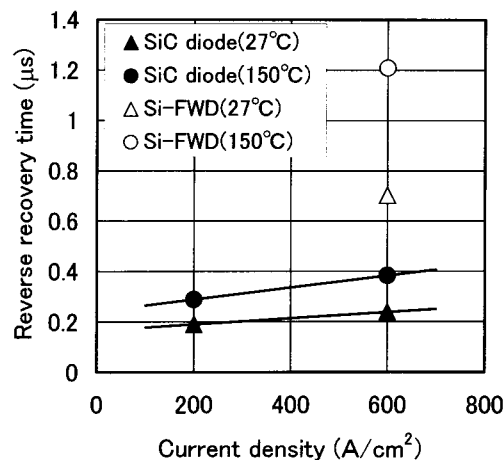


図 3.13 逆回復時間

図 3.14 は順方向電流と温度条件を変えた場合はね上がり電圧の最大値の変化を示す。はね上がり電圧は、ダイオードがオフした瞬間に印加電圧 400 V より増大した電圧の最大値と定義している。図 3.11 (a)より、200 A/cm²の場合、電圧が 200 V 以上はね上がっていることがわかる。逆回復電流が最大になってから減衰する際の電流減少率を di/dt , 電源電圧を E ,

配線のインダクタンスを L とすると、ダイオードに発生するサージ電圧は(3-11)式で表される。

$$e = E + L \frac{di}{dt} \dots\dots\dots(3-11)$$

すなわち、はね上がり電圧分は Ldi/dt に相当する。図 3.14 より、温度が上昇もしくは、電流が増加すると、はね上がり電圧は減少している。これは、図 3.15 の逆回復波形からわかるように、逆回復電流が最大になってから減衰するが、その際の電流減少率が、温度が高い場合や順方向電流が大きい場合には緩やかになるからである。この原因は、順方向バイアス時にダイオードの n ベース層に蓄積された正孔が再結合して消滅するが、温度が上昇するとキャリアのライフタイムが長くなるため、少数キャリアの消滅に時間がかかり、逆回復時間が増大するためと考えられる。また順方向電流が大きい場合は、アノード近傍に蓄積されるキャリアの量が大きくなるため、逆回復時間が増大し、逆回復電流が最大になってから減衰する際の電流減少率が緩やかになると考えられる。

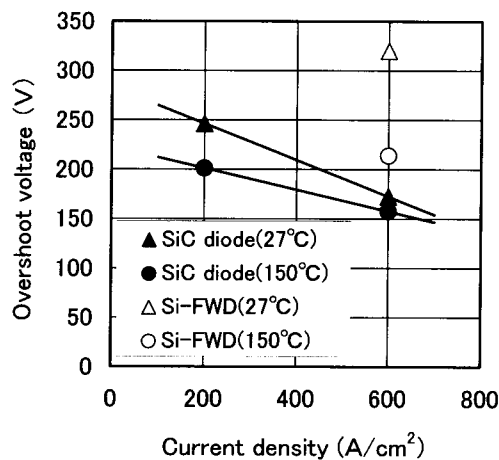


図 3.14 はね上がり電圧

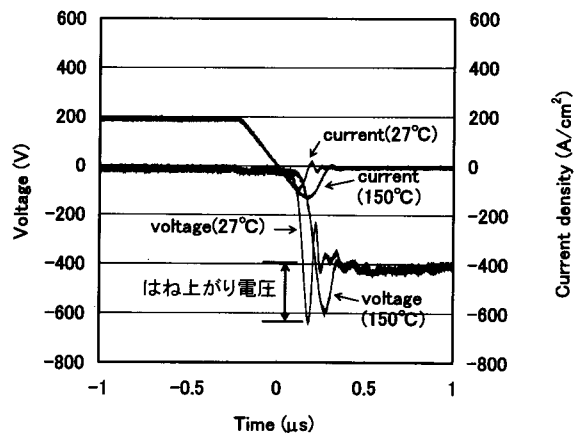


図 3.15 逆回復波形

電力用途に用いられるインバータはそのほとんどが電圧型の PWM インバータであり、スイッチング素子とダイオードが逆並列に接続されている。インバータの損失は導通損失とスイッチング損失に大別され、一般にインバータを設計する際は経験則として導通損失とスイッチング損失が等しくなるようにする。これまでは高耐圧インバータに用いられてきた Si ダイオードは逆回復時間が長く逆回復電荷量も大きいため、スイッチング損失が増大するので、インバータのキャリヤ周波数を制限する原因の一つとなっていた。しかし SiC ダイオードは高速スイッチングが可能でありスイッチング損失が小さいため、上記の設計則に基づき、キャリヤ周波数を上げることができる。

そこで定格電圧、電流が今回開発した平型 4H-SiC pn ダイオードに近い 3.3 kV 400 A 級 Si-IGBT と組み合わせた場合の、導通損失とスイッチング損失が等しくなるキャリヤ周波数を算出し、Si-IGBT モジュールに内蔵されている Si pn ダイオードと比較した。ただし、現在市販されている高耐圧 Si-IGBT がダイオード内蔵タイプのものしか入手できないため、実際に平型 4H-SiC pn ダイオードを Si-IGBT に並列接続してインバータ動作させて損失を求めることができない。そこでインバータ動作させたときの電力損失を定常損失とスイッチング損失に分け、簡易計算式を用いて計算した[13]。Si-IGBT と Si-IGBT モジュール内蔵 Si pn ダイオードはカタログ値を元に損失計算し、平型 4H-SiC pn ダイオードは実測値を元に計算した。Si-IGBT モジュール内蔵 Si pn ダイオードのスイッチング損失測定条件は通電電流 400 A、逆回復電圧 1650 V である[14]。SiC のスイッチング損失は試験回路の制約により電圧、電流とも Si-IGBT モジュール内蔵 Si pn ダイオードと同じ条件で測定することができないため、第 2 章 2.4 節で説明した試験回路を用いて 1 チップのダイオードを通電電流 80 A で逆回復電圧 1650 V を印加して逆回復させた時のスイッチング損失を測定した。平型 4H-SiC pn ダイオードは 5 チップ内蔵であり、電流が各チップに均等に分流していることが確認できているので[13]、こうして求めたスイッチング損失を 5 倍した値を用いて電力損失を計算した。

以下の仮定をおいて検討する[10]。

- ① 正弦波・三角波比較による PWM 信号を発生する。
- ② 出力電流は、ピーク値 I_{CP} の正弦波電流 $I_{CP} \cdot \sin x$ が流れる。
- ③ 出力電流に対する負荷力率は $\cos \theta$

Si-IGBT の電力損失は以下の式で表される[10]。3.3 節で述べた、出力電流の任意の位相 x での出力電流 $I(x)$ である(3-1)式と、PWM デューティである(3-2)式を用いる。

$$I(x) = I_{CP} \times \sin x \dots\dots\dots(3-1)$$

$$\text{PWM デューティ} = \frac{\{1 + D \times \sin(x + \theta)\}}{2} \dots\dots\dots(3-2)$$

I_{CP} : インバータ出力電流のピーク値

x : 出力電流の任意の位相

$\cos \theta$: 出力電流と電圧の力率

D : 変調率

位相 x での Si-IGBT の飽和電圧 $V_{CE(sat)}$ は次式で表される。

$$V_{CE(sat)} = V_{CE(sat)}(\text{at } I_{CP}) \times (\sin x) \dots\dots\dots(3-12)$$

以上の式から、Si-IGBT の導通損失は、次のように求められる。

$$\begin{aligned} \text{導通損失}_{IGBT} &= \frac{1}{2\pi} \int_0^\pi (I_{CP} \times \sin x) \times (V_{CE(sat)} \times \sin x) \times \frac{1 + D \times \sin(x + \theta)}{2} dx \\ &= I_{CP} \times V_{CE(sat)} \times \frac{1}{2\pi} \int_0^\pi \sin^2 x \times \frac{1 + D \times \sin(x + \theta)}{2} dx \quad \dots\dots(3-13) \\ &= I_{CP} \times V_{CE(sat)} \times \left(\frac{1}{8} + \frac{D}{3\pi} \cos \theta \right) \end{aligned}$$

I_{CP} : インバータ出力電流のピーク値 (= 400 A)

$V_{CE(sat)}$: I_{CP} の時の飽和電圧

D : 変調率 (= 0.8)

$\cos \theta$: 力率 (= 0.8)

Si-IGBT のスイッチング損失は、以下の形で表される。

$$\text{スイッチング損失}_{IGBT} = E_{swIGBT} \times f \times \frac{1}{\pi} \dots\dots\dots(3-14)$$

E_{swIGBT} : 1 パルスあたりのスイッチングエネルギー

f : キャリヤ周波数

Si-IGBT のテール電流が減衰するまでの時間が長いと、スイッチング速度を律速することが考えられるが、文献[14]によると、Si-IGBT のターンオフ遅れ時間が 2 μ s、ターンオフ下降時間が 1 μ s であり、動作周波数 2kHz 程度では問題はない。

Si-IGBT モジュール内蔵 Si pn ダイオードの導通損失は(3-4)式で表される。

$$\begin{aligned} P_{(f)AV} &= \frac{1}{2\pi} \int_0^\pi (I_{CP} \times \sin x) \times (V_F \times \sin x) \times \left\{ 1 - \frac{1 + D \times \sin(x + \theta)}{2} \right\} dx \quad \dots\dots\dots(3-4) \\ &= I_{CP} \times V_F \left(\frac{1}{8} - \frac{D}{3\pi} \cos \theta \right) \end{aligned}$$

スイッチング損失は以下の通りである。

$$\text{スイッチング損失}_{Si pn Diode} = E_{swFWD} \times f \times \frac{1}{\pi} \dots\dots\dots(3-15)$$

平型 4H-SiC pn ダイオードの場合、スイッチング損失は(3-15)式が使用できるが、導通損失はビルトイン電圧を考慮する必要があるため、(3-5)式で表される。

$$\begin{aligned} P_{(f)AV} &= \frac{1}{2\pi} \int_0^\pi [(I_{cp} \times \sin x) \times \{V_{bi} + (V_F - V_{bi}) \times \sin x\} \times \left\{ \frac{1 - D \sin(x + \theta)}{2} \right\}] dx \quad (3-5) \\ &= I_{CP} \times V_{bi} \times \left(\frac{1}{2\pi} - \frac{D \cos \theta}{8} \right) + I_{cp} \times (V_F - V_{bi}) \times \left(\frac{1}{8} - \frac{D \cos \theta}{3\pi} \right) \end{aligned}$$

V_{bi} : ビルトイン電圧

これらの式より、Si-IGBT 及び Si-IGBT モジュール内蔵 Si pn ダイオードは 125 °C、平型 4H-SiC pn ダイオードは温度を変化させた場合の、導通損失とスイッチング損失が等しくなるキャリア周波数を計算した結果、及び SiC の導通損失を計算するのに使用したオン電圧の値を図 3.16 に示す。温度が上昇するにつれて損失が等しくなる周波数は減少する。これは SiC バイポーラデバイスが負の R_{onS} 温度依存性を持つので[15]、図 3.16 に示すように温度上昇に伴いダイオードのオン電圧が低下し導通損失が減少するのに対し、逆回復損失は温度上昇に伴い増大するためである。しかしジャンクション温度が Si-IGBT モジュール内蔵 Si pn ダイオードと同じ 125 °C では SiC を使用した場合、Si-IGBT モジュール内蔵 Si pn ダイオードの 1.45 倍の動作周波数にすることができる。

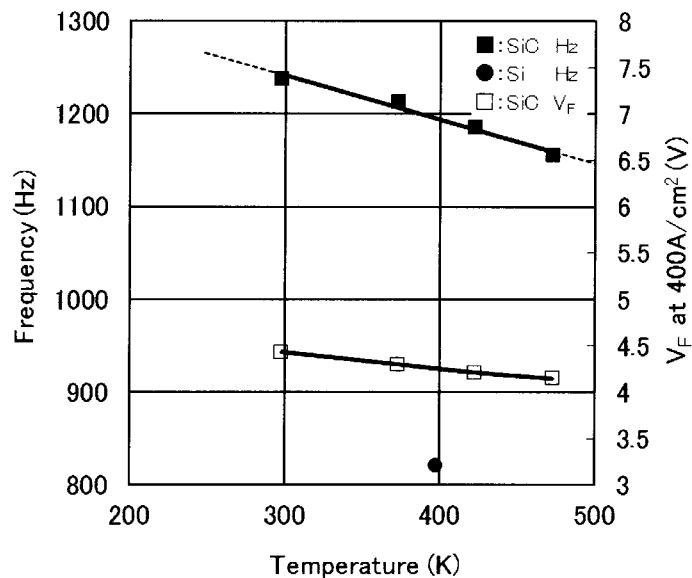


図 3.16 キャリヤ周波数の温度依存性

3.5 平型 4H-SiC pn ダイオードの熱特性

SiC は Si に比べバンドギャップが広いいため、絶縁破壊電界が大きく、高温での動作が可能である。そのため大電力制御用に好適な高耐圧化や、冷却系を簡略化したシステムが、SiC 半導体を用いることにより容易に実現できると期待されている。しかし SiC 平型 pn ダイオードを低損失で動作させるためには高温、高電流域でダイオードを動作させる必要があり、このため圧接型パッケージを用いたダイオードの熱特性の検討が重要であるが、過去の研究例がない。そこで本節ではまず試作した平型 4H-SiC pn ダイオードの熱特性について報告する。次に平型 4H-SiC pn ダイオードは同じ熱抵抗の平型 Si ダイオードに対してどの程度パッケージを小型化できるかを検討する。最後に短絡事故などで発生する過渡的な損失に対して、平型 4H-SiC pn ダイオードは同じ熱抵抗の平型 Si ダイオードに対してどの程度耐量があるかを検討する。

ダイオードの動作時に発生する電力損失は熱に変換されダイオードの接合温度を上昇させる。ダイオードの接合温度の上昇を最大使用接合温度内に抑えるために冷却設備が設けられる。冷却設備が有効に機能しているかを判断するには接合温度を測定する必要があるため、熱抵抗を使用して外部温度より接合温度を推定する。

今回熱抵抗の測定は次の方法で行った。すなわち、平型素子をヒートシンクで挟んで素子の片面を加熱し、もう一方の面を冷却し、素子の電極面間に温度差を発生させて行った。発生する温度差は素子の熱抵抗で変化するので、JEC-2402「整流ダイオード」で定義されている熱抵抗測定方法との相関をあらかじめ求めておき熱抵抗を算出する。JECの方法と違い、今回の方法は電流を流さずに熱抵抗が測定できるので、素子を通電破壊する恐れがない。図 3.17 は 5 チップ内蔵の平型 4H-SiC pn ダイオードの熱抵抗とオン電圧の加圧力依存性を示す。熱抵抗は加圧力とともに漸減するが、オン電圧は 3 kN 以上で飽和傾向を示す。オン電圧がほぼ一定の値を示しているので、各チップにうまく電流が分流していることがわかる。チップの平面度は $1\ \mu\text{m}$ 以下であり、素子と電極の間にある未接触部分が、3 kN 以上では極めて少なくなるためと考えられる。

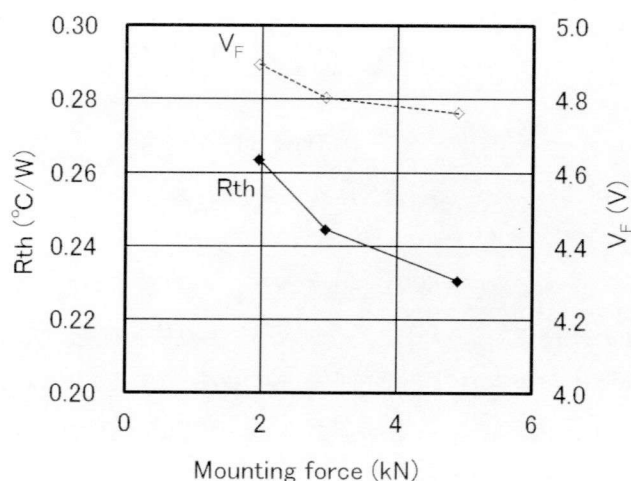


図 3.17 熱抵抗と加圧力の関係

次に過渡熱インピーダンスについて検討する。熱抵抗と過渡熱インピーダンスの定義は、JEC-2407 絶縁形パワー半導体モジュール[16]によれば、以下の通りである。

熱抵抗：熱平衡状態において、規定する 2 地点間の温度差をパワーモジュールへの入力電力またはパワーモジュールでの発生損失で除した値。

過渡熱インピーダンス：チップ接合部にステップ状の損失を発生させた時の、次に規定する 2 地点間の熱抵抗値の経時変化特性

図 3.18 に 5 チップ内蔵の平型 4H-SiC pn ダイオード 2 個の過渡熱インピーダンスの測定結果を示す。これらの平型 4H-SiC pn ダイオード 2 個は、同時期に同じ製造方法で製作したものであり、構成部品などにも違いはないため、バラツキの範囲内と考えられる。過渡熱イ

ンピーダンスは時間無限大で熱抵抗に一致する。また図 3.18 には定格電流の値が同等の平型 Si ダイオード（ピーク繰り返しオフ電圧 4.5 kV，平均オン電流 610 A 級）[17]の過渡熱インピーダンスをカタログから読み取り，比較のために示している。試験装置の制約により，測定は順電流最大 300 A，通電時間 1 秒の条件で行った。平型 4H-SiC pn ダイオードの熱抵抗はほぼ 1 秒で飽和するが，平型 Si ダイオードは飽和するのに 50 秒近くかかる。平型 4H-SiC pn ダイオードはきわめて速く飽和することがわかる。これは，平型 4H-SiC pn ダイオードに内蔵された SiC pn ダイオードが，平型 Si ダイオードよりも厚みが薄く，面積が小さいためと考えられる。

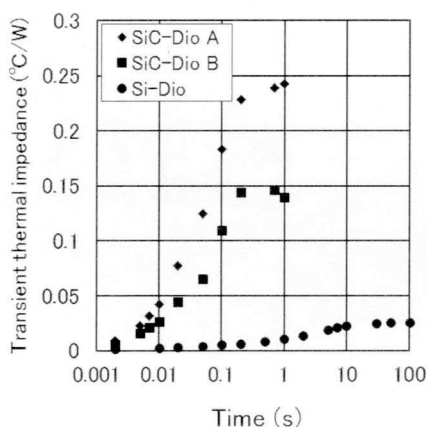


図 3.18 過渡熱インピーダンス

SiC 半導体は高速，高温，高電圧で動作できるため，大容量電力変換装置を SiC 半導体を用いて小型化することが期待されている。従って SiC 半導体そのものも同定格の Si 半導体より小型化したい。半導体の大きさは熱抵抗と密接な関係があるため，ここでは開発した平型 4H-SiC pn ダイオードと同定格の平型 Si ダイオードの熱抵抗を比較し，平型 4H-SiC pn ダイオードが平型 Si ダイオードよりも小型化できることを明らかにする。

今回試作した平型 4H-SiC pn ダイオードの熱抵抗は 0.15～0.25 °C/W であり，平均が 0.21 °C/W である。一般の平型 Si ダイオードの熱抵抗は 0.01～0.03 °C/W[18]であり，今回の平型 4H-SiC pn ダイオードの熱抵抗は約 10 倍の大きさである

一般に熱抵抗は以下の式[19]で表される

$$\text{熱抵抗} = \frac{\text{長さ[m]}}{\text{物体の熱伝導率[W/m}^\circ\text{C]} \times \text{伝熱断面積[m}^2\text{]}} \dots\dots\dots(3-16)$$

Si と SiC の熱伝導率を比較すると，SiC は Si の 3 倍[15]である。又，同じ電圧定格として考えるため，(3-16)式の分子の「長さ」は一定となる。従って平型 4H-SiC pn ダイオードの熱抵抗を平型 Si ダイオードと同程度まで下げるには，(3-16)式の分母の「伝熱断面積」に相当する活性領域の面積を大きくする必要がある。

以下，定格電流の値が同等の平型 Si ダイオード（ピーク繰り返しオフ電圧 4.5 kV，平均

オン電流 610 A 級) [17]と比較する。カタログデータよりこの平型 Si ダイオードの熱抵抗は 0.0255 °C/W である

まず SiC ダイオードチップ単体の熱抵抗を考える。図 3.19 の実線は SiC ダイオードチップの熱抵抗とチップ断面積の関係を示す。また図 3.19 には今回の平型 4H-SiC pn ダイオードおよび比較に使用した平型 Si ダイオードの熱抵抗をそれぞれ◆印および●印で示す。伝熱断面積は平型 4H-SiC pn ダイオードに内蔵されている SiC ダイオードチップが 5 チップ合計で面積 1 cm²であるのに対し、平型 Si ダイオードはウエハの活性領域は電極面積（径 47 mm φ）と同じと仮定すると 17.3 cm²である。熱伝導率は上で述べたように SiC は Si の 3 倍で 4.9 W/cmK である[20]。断面積 1 cm²のときの SiC ダイオードチップの熱抵抗が 0.082 °C/W であるのに対し、実測の平型 4H-SiC pn ダイオードの熱抵抗は 0.21 °C/W である。この差は、図 3.2 に示す、主電極やモリブデン製の中間電極など、チップ以外の部分の熱抵抗であり、これらは合計 0.128 °C/W である。

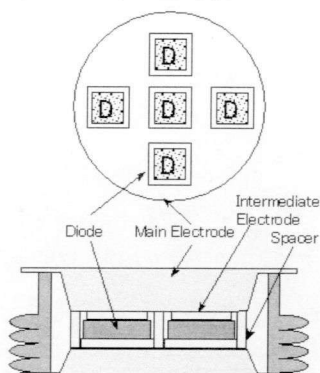


図 3.2 平型 4H-SiC pn ダイオードの断面図 (再掲)

平型 4H-SiC pn ダイオードの熱抵抗を平型 Si ダイオード並みに下げるには、図 3.19 よりチップの面積を大きくする必要があることがわかる。中間電極はチップに密着するため、チップサイズに比例して面積が大きくなり、主電極は中間電極の面積の合計より大きくなるので、厳しめの仮定として主電極と中間電極の熱抵抗の合計がチップサイズの逆数に比例するものと仮定する。例えば断面積を 9 cm²まで大きくした場合、SiC ダイオードチップの熱抵抗が 0.009 W/°C、チップ以外の中間電極や主電極の熱抵抗が 0.014 W/°Cとなる。図 3.19 の点線は平型 4H-SiC pn ダイオードの熱抵抗と断面積の関係を示す。平型 Si ダイオードに中間電極が用いられているかどうか内部構造は不明であるが、平型 Si ダイオードの現状の熱抵抗を基準として考えるので、矢印で示すように SiC ダイオードチップの断面積を 9 cm²にすれば、平型 Si ダイオードの熱抵抗と同じになる。従って、9 cm²以上にすると、平型 4H-SiC pn ダイオードの熱抵抗は平型 Si ダイオードの熱抵抗より小さくできる。

以上の結果から平型 4H-SiC pn ダイオードは平型 Si ダイオードの 52 %の面積で同程度の熱抵抗になることがわかった。SiC の熱伝導率が Si の 3 倍であることから、本来 33 %の面積でよいはずであるが、チップと主電極の間に熱膨張の差を緩和するための中間電極を入れ

ているために熱抵抗が大きくなったものと考えられる。しかしながら中間電極による熱抵抗の増大を考慮してもパッケージの面積を Si の半分にでき、この結果さらに冷却フィンも小型化できるため、平型 4H-SiC pn ダイオードを用いることで電力変換装置の小型化を図ることができる。

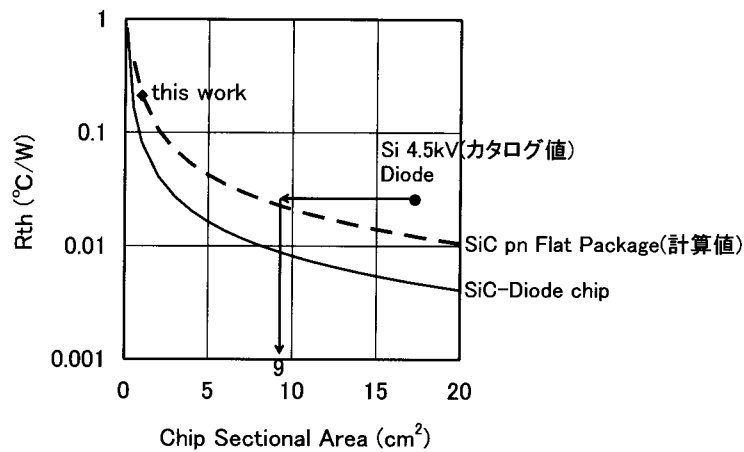


図 3.19 熱抵抗と断面積の関係

電力用途向けインバータで用いられるパワー半導体素子は、例えば短絡事故などの場合に、インバータの保護回路が動作するまでに定常状態の定格をはるかに超えるような電流が流れることがある。こうしたストレスに対する素子の耐量は素子の過渡的な熱の挙動と、ストレスが印加される時間に依存する。

熱システムにおける部品の質量は熱エネルギーの蓄積要素になる。上で述べたように同じ熱抵抗にするには Si は SiC の約 2 倍の面積となる。従って面積が大きくウェハーの厚みが厚い Si のほうが質量が大きく、SiC より有利となる。しかし Si 半導体の接合温度が最大 125 °C であるのに対し、SiC 半導体はさらに高い 500 °C 以上の温度で運転が可能であるため、かなり大きい過渡的なエネルギーに耐えることが期待される。

そこで上で検討した同じ熱抵抗の平型 Si ダイオードと平型 4H-SiC pn ダイオードに対し、以下の簡略化した系統事故条件を想定し、その際に発生する過電流に対する耐量を検討する。通常運転中の電力変換装置が短絡事故を検出して 3 サイクル(周波数 60 Hz の場合で約 0.05 秒)で遮断器が動作するものとし、事故電流として方形パルス電流が流れると仮定する。平型 4H-SiC pn ダイオードを大面積化することで熱抵抗を平型 Si ダイオードと同じ 0.0255 °C/W にすることができる。

図 3.20 は、平型 4H-SiC pn ダイオードの、熱抵抗 0.0255 °C/W に達するまでの過渡熱インピーダンスの変化を示す。0.05 秒時点の過渡熱インピーダンスは Si が 0.004 °C/W に対して SiC は 0.13 °C/W から 0.01 °C/W となる。熱抵抗と過渡熱インピーダンスの定義は先に述べた通りである。

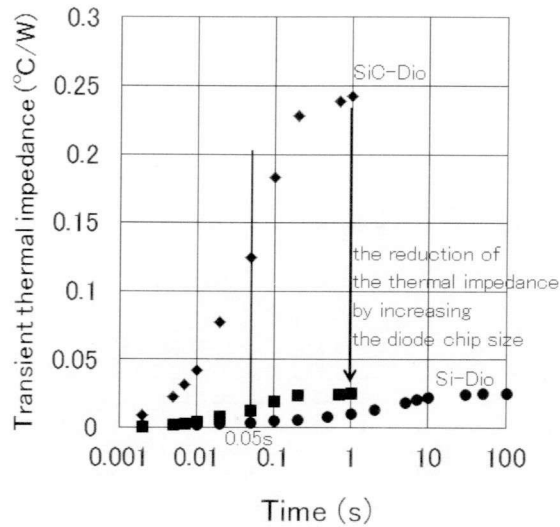


図 3.20 大面積化による熱抵抗引き下げ

また定常運転中のダイオードの発生損失を 300 W とし、冷却フィンの熱抵抗を 0.02 °C/W、周囲温度を 40 °C とすると、定常状態でのフィン温度 T_f は

$$T_f = 40^{\circ}\text{C} + 300\text{W} \times 0.02^{\circ}\text{C}/\text{W} = 46^{\circ}\text{C} \dots\dots\dots(3-17)$$

同様に接合温度 T_j は

$$T_j = 46^{\circ}\text{C} + 300\text{W} \times 0.0255^{\circ}\text{C}/\text{W} = 54^{\circ}\text{C} \dots\dots\dots (3-18)$$

となる。

連続負荷状態で運転中のインバータに単一パルス的な負荷が加えられた状態を模擬しているので、時刻 t_0 (秒) に電流増加が始まり、3 サイクルで電流が遮断される t_1 (0.05 秒) まで電流が増加するものとし、連続負荷を P_0 、単一パルス負荷を P とすると負荷の増分 $P - P_0$ による過渡温度上昇が発生し、接合温度は

$$T = P_0 \times R_{th} + (P - P_0) \times Z_{th} \times (t_1 - t_0) \dots\dots\dots(3-19)$$

で表される。図 3.20 は単一パルス負荷による温度上昇の模式図を示す。

ダイオードの最大使用接合温度を T_{jmax} とすると、単一パルス負荷 P は

$$T_{jmax} = T_j + \left(P - \frac{T_j}{0.0255^{\circ}\text{C}/\text{W}} \right) \times (\text{過渡熱インピーダンス}) \dots\dots\dots (3-20)$$

で与えられる。図 3.22 は SiC の T_{jmax} と遮断時間を変えた場合、SiC と Si が耐えられる単一パルス負荷 P が、SiC は Si の何倍になるか、その倍率を示す。遮断時間 0.05 秒の場合、SiC は T_{jmax} 250 °C 以上で使用すれば、Si より大きなパルス負荷に耐える。例えば T_{jmax} 500 °C の時、SiC は Si の 2.3 倍のパワーに耐えることができる。

図 3.22 に示すように遮断時間が 0.1 秒と 0.2 秒ではほとんど差がない。これは平型

4H-SiC pn ダイオードは熱抵抗に達するまでの時間が早いため、遮断時間が長くなると過渡熱インピーダンスの値が熱抵抗に近づき、単一パルス負荷の倍率もほぼ一定になるためである。また遮断時間が長くなると単一パルス負荷の倍率も小さくなり、 T_{jmax} 500 °C の時で 1.9 倍に低下する。

以上の通り、平型 4H-SiC pn ダイオードは平型 Si ダイオードと比べて、 T_{jmax} 500 °C の時に、短絡事故時に発生する 2.3 倍の過渡的なパワーに耐えることができる。

今後の課題としては、過渡的に温度が上昇した場合の逆耐圧に与える影響を検討することである。

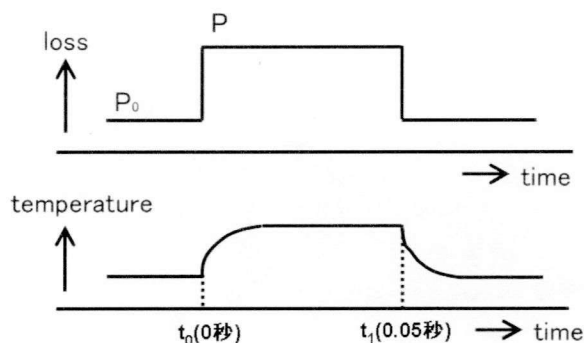


図 3.21 単一パルス負荷による温度上昇

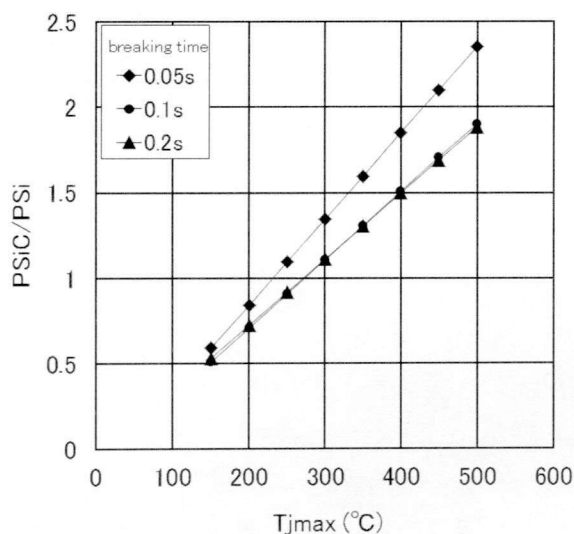


図 3.22 単一パルス負荷の温度依存性

3.6 結言

本章では、平型 4H-SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および熱特性を測定評価した結果について述べた。以下に得られた主な結果をまとめる。

- (1) 平型 4H-SiC pn ダイオードのオン電圧は 150 °C で 500 A/cm² 通電時 4.9 V であった。また Si pn ダイオードとのオン電圧を比較し、高電流密度領域では平型 4H-SiC pn ダイオ

ードは Si ダイオードよりも低いオン電圧になることがわかった。

- (2) 平型 4H-SiC pn ダイオードは 150 °C で 400 A 以上の電流で使用すれば SiC SBD よりオン抵抗が低くなることがわかった。
- (3) 平型 4H-SiC pn ダイオードを最大電流 600 A のインバータで使用した場合の導通損失を求めたところ、損失が同耐圧の SiC SBD の 1.03 倍であることがわかった。これは SiC pn ダイオードが本来耐圧 10 kV 設計であるのに対し、平型 4H-SiC pn ダイオードの定格電圧はマージンを含んで 3 kV としていることによる。将来 SiC pn ダイオードのターミネーションの改善が進み、エピ層を薄くしても耐圧が維持できれば、SiC SBD より有利になる範囲が拡大すると考えられる。
- (4) 2.5 kV 級 Si-IGBT モジュール内蔵 Si pn ダイオードと比較した結果、平型 4H-SiC pn ダイオードの逆回復特性は Q_{rr} が 1/10, t_{rr} は約 1/3 となり、リカバリ損失の大幅な低減が可能であることがわかった。
- (5) Si-IGBT 内蔵 Si pn ダイオードと平型 4H-SiC pn ダイオードの、導通損失とスイッチング損失が等しくなるキャリア周波数を計算した結果、125 °C で Si-IGBT 内蔵 Si pn ダイオードの 1.45 倍のキャリア周波数にすることができる。
- (6) 熱抵抗は 0.21 °C/W であり、一般の Si 平型素子の約 10 倍である。これは現状では SiC のチップ面積が小さいためである。現状、平型 4H-SiC pn ダイオードに内蔵している SiC pn ダイオードの活性領域の合計面積は 1 cm² であるが、SiC pn ダイオードの内蔵チップの数を増やすことにより合計面積を 9 cm² にすれば、Si 平型ダイオードの半分の面積で同程度の熱抵抗にすることが可能である。(1) で述べたように、高電流密度領域で平型 4H-SiC pn ダイオードは Si ダイオードよりも低いオン電圧になるが、活性領域の合計面積を 9 倍にすると、電流密度は 500 A/cm² から 56 A/cm² となり、その時のオン電圧は 3.6 V 以下である。これに対し、比較に使用した Si pn ダイオードは 47.5 A/cm² の時に 5 V であるので、活性領域の面積が増加して、電流密度が低下しても、Si pn ダイオードより低いオン電圧を維持できる。
- (7) 過渡熱インピーダンスはほぼ 1 秒で飽和する。平型 Si ダイオードが飽和するのに 50 秒近くかかるのに対しきわめて速く飽和する。
- (8) 3 サイクル(0.05 秒)で遮断されるまでの間、事故電流が流れると仮定した場合、過渡熱インピーダンスから許容できるエネルギーを算出すると、SiC は T_{jmax} 250 °C 以上で使用すれば、Si より大きなパルス負荷に耐える。例えば SiC を T_{jmax} 500 °C で使用すると Si の 2.3 倍のパワーに耐える。

以上のことから、数 kV 以上の高耐圧かつ低オン電圧、さらに高速な平型 4H-SiC pn ダイオードを開発できた。この平型 4H-SiC pn ダイオードを高耐圧電力変換装置へ適用することにより、その低損失化および小型化を図ることができると考えられる。

参考文献

- [1] 藤井俊行, 船橋眞男, 森嶋直樹, 米沢比呂志, 高山 大輔, 新木依子, 東正弘, 寺本仁志, 飯尾尚隆:「大容量高効率 STATCOM の開発と運用」, 平成 17 年電気学会全国大会, 6-032, pp.53-54 (2005).
- [2] 中島達人, 鈴木宏和, 泉邦和, 杉本重幸, 白銀隆之, 安部秀行, 北原忠幸, 相澤英俊, 朝枝健明:「高性能交直変換器の開発」, 電学論 B, Vol. 117-B, No. 7, pp. 1006-1015 (1997).
- [3] 松波弘之, 大谷昇, 木本恒暢, 中村孝:「半導体 SiC 技術と応用 第 2 版」, 日刊工業新聞社 (2011).
- [4] H. Lendenmann, A. Mukhitdinov, F. Dahlquist, H. Bleichner, M. Irwin, R.Soderholm and P. Skytt, “4.5kV 4H-SiC diodes with ideal forward characteristics,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '01), pp. 31-34 (2001).
- [5] Y. Sugawara and K. Asano, “1.4kV 4H-SiC UMOSFET with Low Specific On-Resistance,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '98), pp. 119-122 (1998).
- [6] Y. Sugawara, D. Takayama, K. Asano, R. Singh, H. Kodama, S. Ogata, and T. Hayashi, “3kV 600A 4H-SiC High Temperature Diode Module,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '02), pp. 245-248 (2002).
- [7] 三菱半導体データブック P. 3-25 (1997).
- [8] A. Itoh, T. Kimoto, and H. Matsunami, “Efficient Power Schottky Rectifiers of 4H-SiC,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '95), pp. 101-106 (1995).
- [9] K. Asano, T. Hayashi, R. Saito, Y. Sugawara, “High Temperature Static and Dynamic Characteristics of 3.7kV High Voltage 4H-SiC JBS,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD2000), p. 97-100 (2000).
- [10] 三菱電機株式会社:「IGBT モジュールアプリケーションノート 12NF/24NF/24A シリーズ」 pp. 74, 2006 年 9 月.
- [11] S. K. Cheung and N. W. Cheung, “Extraction of Schottky diode parameters from forward current-voltage characteristics,” Appl. Phys. Lett. 49(2), 14, July pp. 85-87 (1986).
- [12] 浅野勝則・林利彦・高山大輔・菅原良孝・Ranbir Singh・John W. Palmour:「6.2kV 高耐圧低損失 4H-SiC pn ダイオードの動特性」, 電学論 D, Vol. 123, No. 5, pp. 623-627 (2003).
- [13] 緒方修二・高山大輔・浅野勝則・児玉弘則・菅原良孝:「3kV 600A 4H-SiC 平型 pn ダイオードの静特性」 電学論 B Vol. 125, No. 9, pp. 879-884 (2005).

- [14] 三菱電機：データシート「CM400DY-66H」
http://www.mitsubishielectric.co.jp/semiconductors/content/product/powermod/powmod/hvigtmod/hvigt/cm400dy-66h_j.pdf (2004)
- [15] 菅原良孝：「進展著しい SiC パワーデバイスと適用装置の開発」，電気学会誌 Vol. 125, No. 1, pp. 25-28 (2005).
- [16] 電気学会 電気規格調査会標準規格：「JEC-2407 絶縁形パワー半導体モジュール」，電気書院, pp. 13-14 (2007)
- [17] 三菱半導体データブック pp. 3-11 (1997).
- [18] 三菱半導体データブック 大電力半導体/スタック編(1997).
- [19] 国峰尚樹：「エレクトロニクスのための熱設計完全入門」，日刊工業新聞社, pp. 216 (1997).
- [20] 松波弘之編著：「半導体 SiC 技術と応用」，日刊工業新聞社, pp. 10-11 (2003).

第4章 SiC pn ダイオードのサージ順電流耐量

4.1 緒言

一般に、インバータの半導体素子の保護には次の問題がある。系統連系しているインバータの故障モードにはアーム短絡と負荷短絡がある。アーム短絡の場合、素子故障により、同じ相にアーム短絡電流が流れる。最近のインバータは主回路のインダクタンスを低減させているので、アーム短絡電流が急激に増大する。従って、アーム短絡の場合、ヒューズによる保護は難しい。また、自励式変換器を用いた直流送電の場合、直流回路で短絡事故が発生した場合に交流側から変換器に大きな過電流が流れるため、事故電流に耐えられるようにダイオードの電流定格を大きく設計した上で、交流遮断器を開放し事故電流を遮断する方式が用いられている。

一方、スイッチング素子破壊後に、他のスイッチング素子がゲートブロックし、他相の逆並列ダイオードを介して短絡電流が流れる負荷短絡の場合、交流側に電源がある場合には回路に流れる過電流は正弦波となり、ヒューズによる保護を行うが、素子はヒューズが切れるまで、事故電流に耐えなければならない。ヒューズが溶断するサージ電流二乗積(I^2t)と通電時間の関係は規定されており、インバータに適用する半導体素子はヒューズと I^2t の値の協調をとる必要がある。ヒューズと素子が保護協調をとるためには、素子は高サージ電流耐量が必要である[1]。

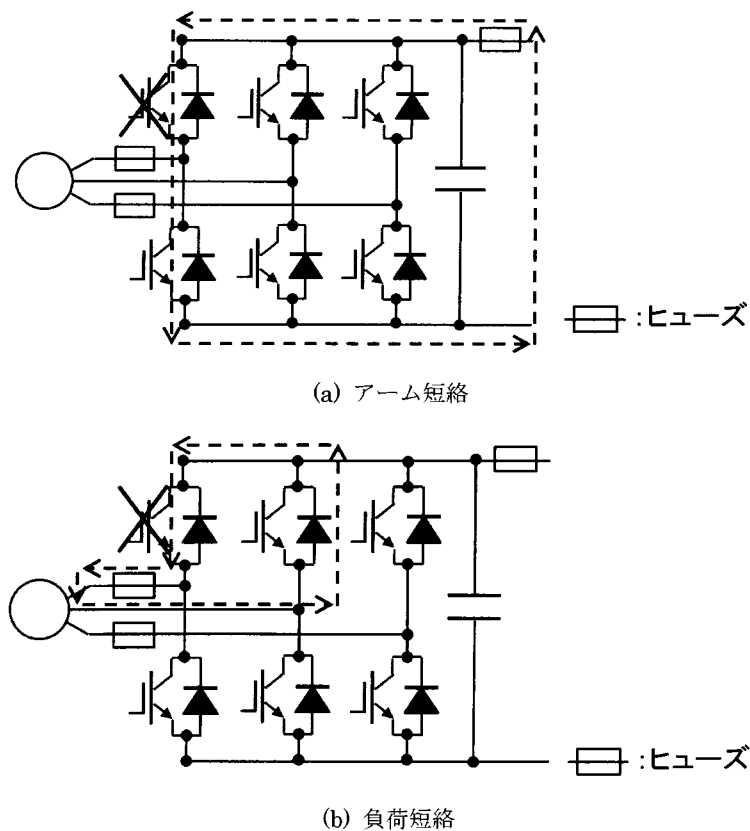


図4.1 アーム短絡と負荷短絡の短絡電流の違い

本章では、開発した SiC pn ダイオードのサージ電流耐量を報告する。 I^2t の値は文献[2]の定義 $I^2t = \int_0^{\pi} I_{TSM}^2 \sin^2 \omega t dt$ (I_{TSM} は定格サージ電流) に基づき計算する。図 4.2 に 4.5 kV 級平型 Si ダイオードの I^2t と活性領域の関係を示す[2]。この関係を上回ることを目指す。

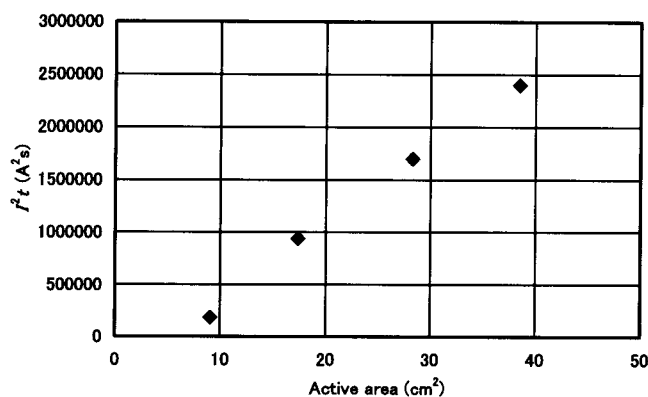


図 4.2 I^2t と活性領域の関係

4.2 素子構造

サージ順電流試験で評価した SiC pn ダイオードは、第 2 章 2.5 節「SiC pn ダイオードの過渡順特性」で使用した SiC pn ダイオードと同一の構造を持ち、チップサイズも同じである。素子構造を図 2.14 に示す。

SiC pn ダイオードを高温で使用するための金属パッケージも、第 2 章 2.5 節「SiC pn ダイオードの過渡順特性」で使用した金属パッケージと同じものである。パッケージの外観を図 2.15 に示す。モジュールの耐熱性を増大するために絶縁封止剤としてナノテクレジンを使用する。

4.3 測定結果

ダイオードを内蔵したパッケージは、銅板(W100 mm×D190 mm×H10 mm)の上に取り付けた。サージ電流試験は、ダイオードに通電時間 8 msec の正弦半波電流を 1 回流す試験である。図 4.3 はサージ電流試験装置とその回路図である。交流 200 V を入力して、スライダックで電圧を調整し、巻数比 200:25 の変圧器で電圧、電流を変換する。次にサイリスタをオンさせて正弦半波電流を出力する。試験開始時のパッケージのケース温度は 100 °C である。正弦半波電流の電流ピーク値を 280 A から 1100 A まで増大して試験を行った。

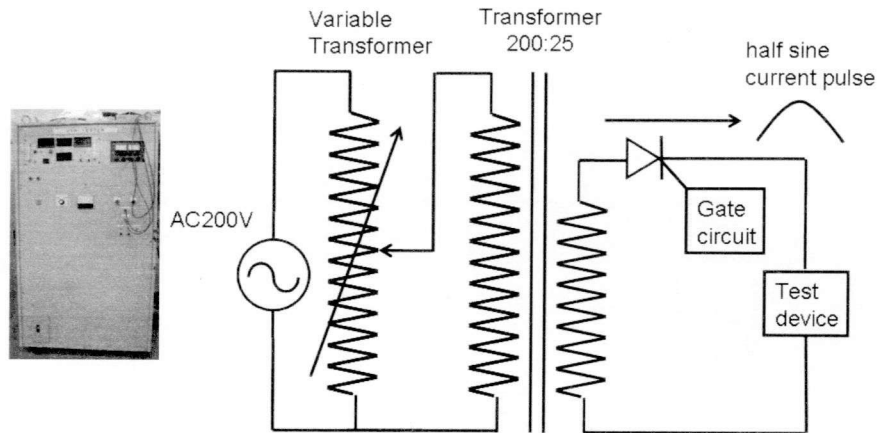


図 4.3 サージ電流試験装置と回路図

測定方法と手順は次の通りである。

- ① SiC pn ダイオードの $I-V$ 特性を、サージ電流試験の前に、テクトロニクス製 371A カーブトレーサで測定する。
- ② SiC pn ダイオードに正弦半波電流を加える。
- ③ SiC pn ダイオードの表面を顕微鏡で観察し、ひび割れの有無をチェックする。また SiC pn ダイオードの $I-V$ 特性を 371A カーブトレーサで測定し、初期特性との差を確認する。
- ④ 結果が正常であれば、正弦半波電流を増大させる。もし異常が見つければ、測定は中止する。

図 4.4 はサージ電流テスト中の SiC pn ダイオードのオン電圧と電流である。電流が 4 msec で最大値に達し、それ以降は減少するが、オン電圧は約 5 msec まで増大し、オン電圧ピーク位置が電流ピーク位置より遅れる事が分かった。これは、電流が最大値に達した後も、素子温度が上昇し続けるためである。詳細については 4.4 節 考察で述べる。

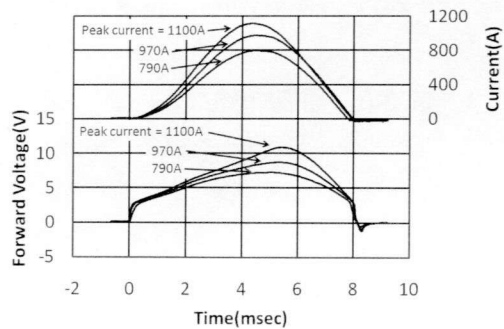
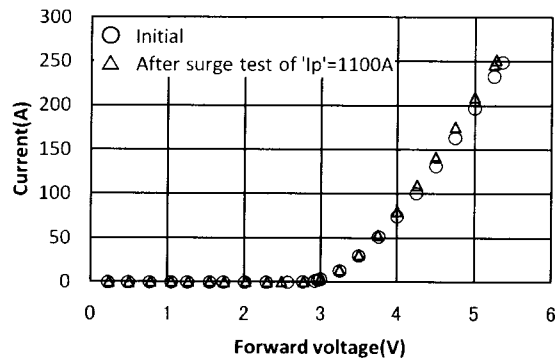


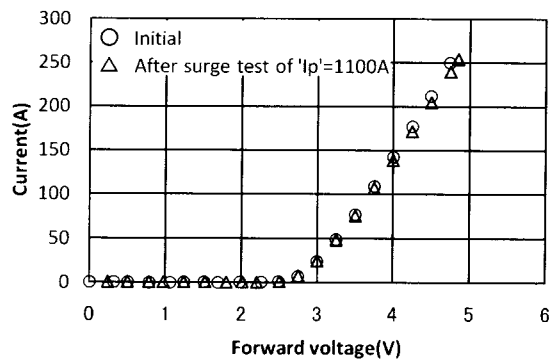
図 4.4 サージ電流試験時の SiC pn ダイオードの電流、電圧波形

図 4.5 は 371A カーブトレーサによる室温と 200 °C の SiC pn ダイオードの順方向 $I-V$ 特性を示す。この $I-V$ 特性は、パルス幅 250 μs の繰り返しパルス電流を、371A カーブトレーサの限界である最大 250 A まで増大させて測定した。パルス期間が短いので、素子温度の上昇なしに $I-V$ 特性が測定できる。順方向 $I-V$ 特性は、ピーク電流 1100 A の正弦半波電流を加えた後に測定した場合でも、室温、200 °C とも初期特性からほとんど変化がなかった。

図 4.6 は室温と 200 °C の SiC pn ダイオードの逆方向 $I-V$ 特性を示す。この $I-V$ 特性は交流半波電圧を、371A カーブトレーサの限界である最大 3 kV まで印加して漏れ電流を測定した。200 °C における漏れ電流が 2 μA 程度増加したが、これはカーブトレーサの交流電圧印加時のループ補正の誤差と考えられる。カーブトレーサの印加できる電圧の限界により、アバランシェの確認はできなかったが、3 kV の耐圧に異常のないことを確認した。

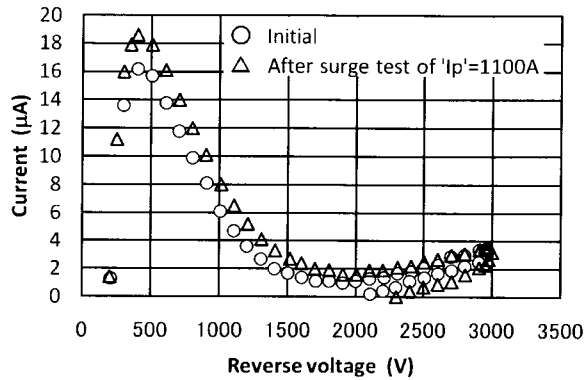


(a) 室温での順方向 $I-V$ 特性

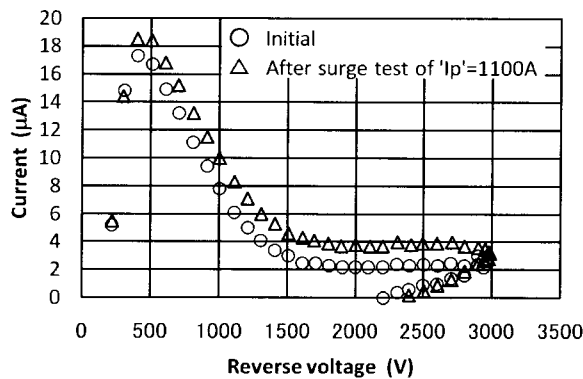


(b) 200 °C での順方向 $I-V$ 特性

図 4.5 試験前後の順方向 $I-V$ 特性の比較



(a) 室温での逆方向 $I-V$ 特性



(b) 200 °Cでの逆方向 $I-V$ 特性

図 4.6 試験前後の逆方向 $I-V$ 特性の比較

ここで、4.1 節で述べた、4.5 kV 級平型 Si ダイオードの I^2t と今回の結果を比較する。第 3 章 3.5 節で述べたように、SiC は結晶欠陥が多く、大面積のチップを作るのが難しい。そのため、Si ダイオードと比較すると、 I^2t の値は小さくなる。しかしながら、SiC pn ダイオードは電流密度を高くして使用することが可能であるので、電流密度二乗積 (J^2t) を新たに定義し、平型 Si ダイオードと比較する。

SiC pn ダイオードは特性が変化しなかった最大電流値を SiC pn ダイオードの活性領域の面積 0.49 cm^2 で割ったものを電流密度とし、 J^2t を計算した。4.5 kV 級平型 Si ダイオードは電極面積を Si ウエハーの活性領域の面積と見なして計算する。4.5 kV 級平型 Si ダイオードのカタログに記載されたサージ順電流を電極面積で割ったものを電流密度とし、 J^2t を計算した。図 4.7 に計算結果を示す。SiC pn ダイオードの J^2t は、4.5 kV 級平型 Si ダイオードのほぼ 10 倍となった。このことから、将来 SiC の結晶作成技術が進歩し、大面積素子が製造できるようになれば、Si ダイオードより高サージ電流耐量の素子が製造できることがわかる。

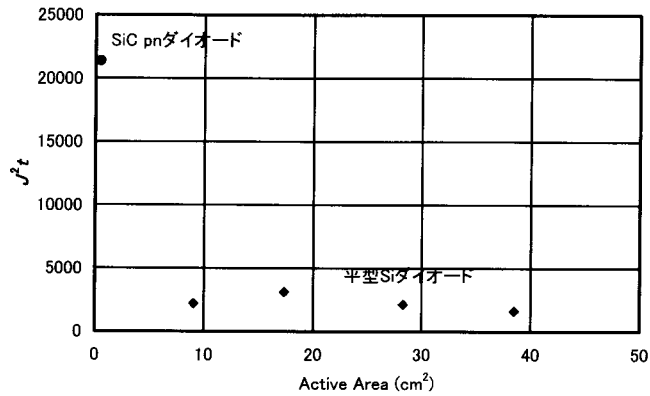


図 4.7 J^2t と活性領域の関係

図 4.8 は、サージ電流試験でピーク電流が 1100 A と 1210 A の正弦半波電流を加えたときの SiC pn ダイオードの電流とオン電圧を示す。ピーク電流 1210 A の正弦半波電流の場合、電流が 4 msec で最大値に達するのに対し、オン電圧は 4 msec 以降も増大し続け、5.5 msec 付近でオシロスコープの測定範囲を越えた。また電圧上昇率も 4 msec までより、4 msec から 5.5 msec までの方が増加率が高い。そして、5.5 msec の時に電流が急激に低下した。図 4.9 はサージ電流試験の前後の SiC pn ダイオードの写真である。電極がはがれたように見える。以上のことから、SiC pn ダイオードチップは 5.5 msec 付近で、爆発的に破壊したと判断した。

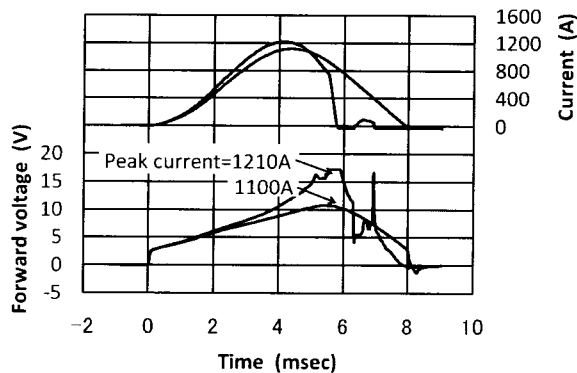


図 4.8 ピーク電流が 1100 A と 1210 A のサージ電流試験時の SiC pn ダイオードの電流、電圧波形

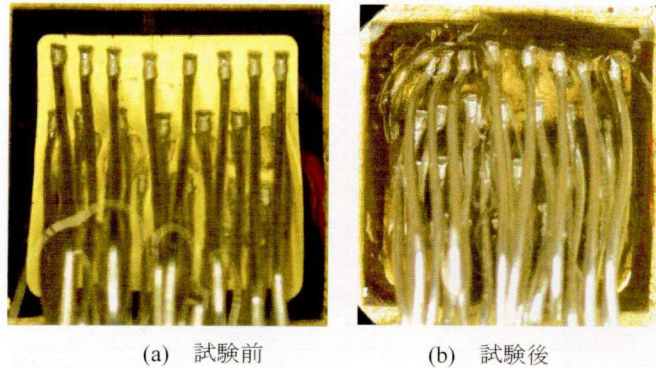


図 4.9 サージ電流試験前後の SiC pn ダイオード表面写真

4.4 考察

図 4.10 は、サージ電流試験で一連の正弦半波電流を加えたときの接合温度を評価した結果を示す。接合温度は、ANSYS 社の Icepak を使って銅板とモジュールを 3 次元モデル化して計算した。サージ電流試験中に正弦半波電流を流したときのオン電流とオン電圧の値から、発生損失を計算し、熱がチップから銅板までどのように伝わるか検討した。正弦半波電流は 4 msec で最大値に達するのに対し、見積もった接合温度は約 7 msec で最大値に到達し、その後ゆっくりと温度が下がっていくことが分かる。このため、図 4.4 で説明したように、オン電圧ピーク位置が電流ピーク位置より遅れる。正弦半波電流が 1100 A の時に最大接合温度は 821 °C に達したが、先に説明したように静特性やチップ表面にほとんど変化はなかった。これに対し、Si pn ダイオードの破壊温度は 300~500 °C と報告されている[3]。この結果から、SiC pn ダイオードは Si より 300 °C 以上の優れた耐熱性を持つことが示された。

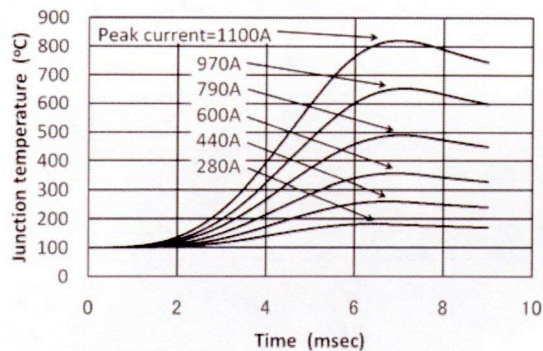


図 4.10 サージ電流試験の正弦半波電流による SiC pn ダイオード接合温度計算結果

図 4.11 はサージ電流試験でピーク電流が 790 A, 970 A, 1100 A, 1210 A の時の電流-電圧曲線を示す。また、ピーク電流が 1100 A の時の、通電開始から 5 msec, 6 msec, 7 msec, 8 msec の時点での接合温度を示す。実線は、ピーク電流が 790 A, 970 A, 1100 A の結果であり、点線はピーク電流 1210 A の結果を示す。ピーク電流 1210 A の時、電流値がピークに達した後、オン電圧が急激に上昇してオシロスコープの計測範囲を超えて、上で述べたよう

に素子が爆発的に破壊した。そこで破壊のメカニズムを検討した。

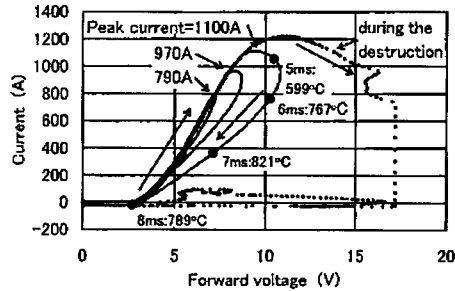


図 4.11 サージ電流試験における SiC pn ダイオードの電流—電圧曲線の測定結果

文献[3][4][5]から、サージ電流によるダイオードの破壊メカニズムは次のように報告されている。大きな順電流をダイオードに流すと素子温度が上昇する。キャリアの散乱の影響が大きくなり、移動度が低くなる。抵抗が増えて、接合温度が上がる。接合温度が上昇することにより、真性キャリア濃度が注入キャリア濃度より高くなる。キャリアが増えて抵抗が下がる、すなわち抵抗が負性抵抗を示し、素子破壊に至る。つまり、破壊メカニズムの初期は抵抗は増えるが、素子破壊の前には、抵抗は下がることになる。

そこで、真性キャリア濃度と温度の依存性を検討した。真性キャリア濃度は次のように述べられている。[6]

$$n_i = 2.51 \times 10^{25} \left(\frac{m_n^* m_p^*}{m^2} \right)^{3/4} \times \left(\frac{T}{300} \right)^{3/2} \times \exp \left(-\frac{E_g}{2kT} \right) [m^{-3}] \dots \dots \dots (4-1)$$

ここで、 m は電子の静止質量、 m_n^* は電子の有効質量、 m_p^* は正孔の有効質量、 k はボルツマン定数、 T は絶対温度、 E_g は禁制帯幅である。

図 4.12 は、この式に基づく Si の真性キャリア濃度の温度依存性を示す。真性キャリア濃度が注入キャリア濃度より高くなり、Si ダイオードが負性抵抗を示し破壊に至る時の破壊温度は 300 °C から 500 °C と報告されている[3]。文献[4]によれば、破壊の際には電流が集中し、ダイオードが溶けると報告されている。

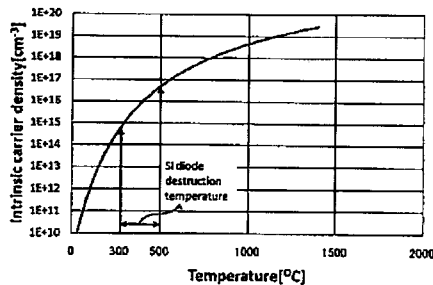


図 4.12 Si の真性キャリア濃度の温度依存性

そこで、Si ダイオードの抵抗の温度依存性を検討した。図 4.14 は文献[4]の Si ダイオードの $I-V$ 特性から抵抗値を計算し、その得られた抵抗値の温度依存性を示す。ダイオードが破壊したとき、接合温度が 430 °C 以上で、Si ダイオードは負性抵抗を示していたことが分かった。第 2 章 2.5 節で述べた過渡順特性は、pn ダイオードに電流が流れ始めた直後は、伝導度変調が起こっていないため、過渡的にオン電圧が増大するというものであるが、電流の流れ始めの数 μs の間で起こるものであり、文献[4]では、パルス幅 10 msec の正弦半波電流を流しているため、過渡的なオン電圧により発生する損失の影響はほとんどないと考えられる。

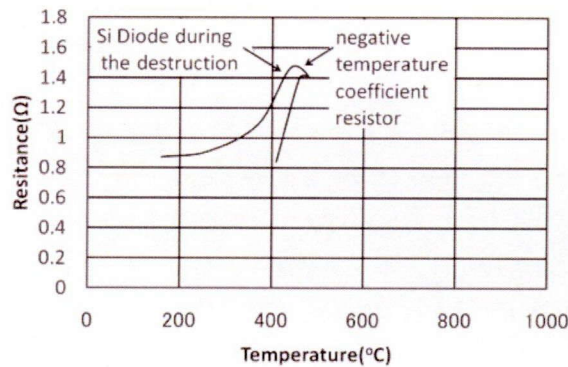


図 4.14 Si pn ダイオードの抵抗の温度依存性

一方、SiC 素子はバンドギャップが広いので、非常に高温にならなければ、真性キャリア濃度が注入キャリア濃度より高くなり、負性抵抗を示さない。図 4.15 は、図 4.11 に示すサージ電流試験波形の、ピーク電流が 1100 A と 1210 A の $I-V$ 特性から得られる抵抗の温度依存性を示す。ダイオードに電流が流れ始めた直後は、抵抗値が大きいため、100 °C 付近で抵抗が大きくなっている。1210 A の点線の部分は、オシロスコープの測定範囲を超えて以降のデータを表わす。SiC pn ダイオードが破壊した時には、負性抵抗を示していなかった。

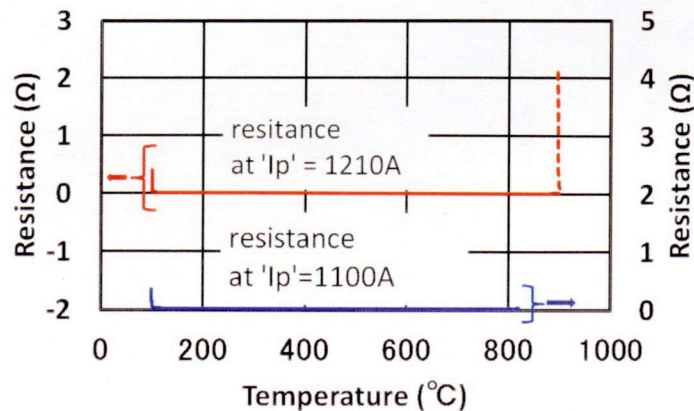


図 4.15 SiC pn ダイオードの抵抗の温度依存性

そこで、今回の SiC pn ダイオードの破壊温度と真性キャリア濃度の関係を検討した。図 4.16 (b)に真性キャリア濃度の温度依存性のグラフに、4つの破壊した SiC pn ダイオードのデータをプロットした結果を示す。SiC pn ダイオードは、800 °Cから 950 °C付近で壊れており、この温度での真性キャリア濃度は 10^{14} cm^{-3} である。

次に、Synopsys TCAD Sentaurus により、メサ JTE 構造を持つ 8 mm 角 SiC pn ダイオードに、電流 1210 A を通電した場合の注入濃度を計算した結果を図 4.16 (a)に示す。シミュレーション結果によると、今回 SiC pn ダイオードが破壊した温度である 800~950 °Cでの真性キャリア濃度 10^{14} cm^{-3} より、注入濃度は 10^{17} cm^{-3} と 3桁ほど大きなレベルであった。従って、先に説明した、注入濃度を真性キャリア濃度が上回った状態で生じる、負の温度係数抵抗現象によるダイオードの破壊メカニズムはおこらなかったと考えられる。

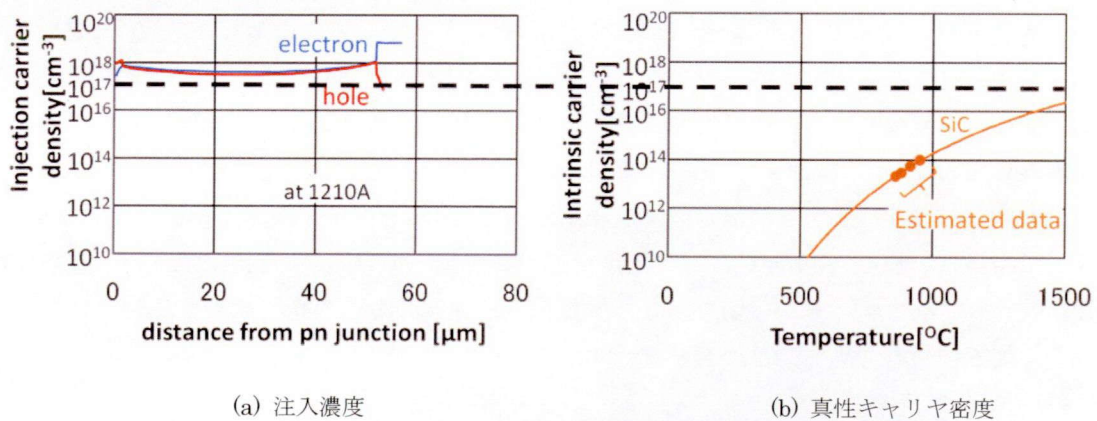


図 4.16 SiC の真性キャリア密度の温度依存性

今回の試験結果は、真性キャリア濃度が注入キャリア濃度を上回るレベルまでは達しなかったが、シリコンの破壊温度よりは高い温度である、800 °C以上で動作できることを確認した。図 4.17 に、破壊した素子を側面から見た拡大図を示す。破壊した素子は、電極がはがれて、SiC の結晶から浮き上がっていることがわかる。

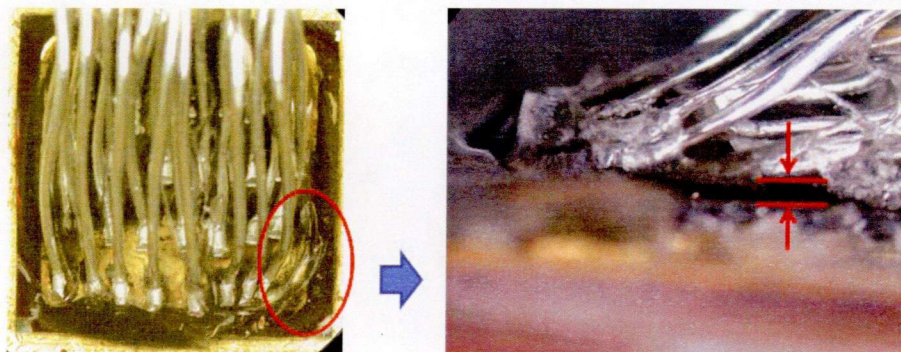


図 4.17 破壊した素子の拡大図

SiC pn ダイオードでサージ電流耐量測定中に、SiC pn ダイオードが破壊した他の例として、文献[7]がある。文献[7]は、ダイオードがサージ電流によるオン電圧劣化で破壊したと述べている。しかし、今回の SiC pn ダイオードは、図 4.5 に示すようにサージ電流通電前後でオン電圧の増加が見られないことから、オン電圧劣化は発生していない。そのため、破壊のメカニズムとしては、次のようなことが考えられる。オン電圧劣化が発生していないので、電流は局所的に集中せずにチップ全体に流れ、素子温度が上昇する。しかし電極部分でオン電圧が増大して局所的な加熱が起こり、負性抵抗が現れる前に電極がはがれて破壊する。今後は、負性抵抗が現れる温度、具体的には図 4.16 からわかるように 1500 °C 以上まで使用可能なダイオードを製造し、インバータの過電流耐量を向上するため、適正な電極構造を検討する必要がある。

また、文献[8]では、8 msec、9000 A/cm² のパルス電流を流したときのダイオードのベース温度は 1700 °C ~ 2000 °C に達したと述べている。ダイオードに通電した電流は 11 A であり、また通電時のオン電圧は公表されていない。文献[8]の電流波形によれば、電流は正弦波ではなく、電流ピークは素子温度が上昇する前に現れており、温度上昇と発生損失のピークが接近していない。このため、正弦波電流を流した場合と比べて、発生損失が低いのではないかと考えられる。しかしながら、9000 A/cm² は、今回のダイオードに換算すると 7200 A 以上に相当し、2000 °C は SiC の昇華温度付近にまで達している。文献[8]によると、直径 400 μm のチップをウエハーから切り出して、ヒートシンクの上のせて電流を流して測定している。加工技術も含めて、このデータはすばらしいデータである。

4.5 結言

本章では、SiC pn ダイオードのサージ電流耐量を測定評価した結果について述べた。以下に得られた主な結果をまとめる。

SiC pn ダイオードのサージ電流耐量を調査し、SiC pn ダイオードは 1 チップあたり 1000 A (2000 A/cm²) 以上の大きな電流に耐え、Si 素子の破壊温度より大幅に高い 800 °C 以上の温度で動作できることがわかった。SiC pn ダイオードの電流密度二乗積は、4.5 kV 級平型 Si ダイオードのほぼ 10 倍となった。SiC pn ダイオードは高温動作しても、シリコンダイオードの場合に報告されている負の温度係数抵抗現象は観察されず、抵抗は正の温度係数を示すことが分かった。

参考文献

- [1] 今井考二他：「パワーエレクトロニクスハンドブック」R&D プランニング, pp. 615-617 (2002).
- [2] 三菱半導体データブック 1997
- [3] 菅原良孝他：「パワーIC・パワーデバイスハンドブック」コロナ社, pp. 91 (1996).
- [4] D. Silber and M. J. Robertson, "THERMAL EFFECTS ON THE FORWARD

- CHARACTERISTICS OF SILICON p-i-n DIODES AT HIGH PULSE CURRENTS," Solid State Electronics, pp. 1337-1346, Vol. 16 (1973).
- [5] B. J. Baliga, "Fundamentals of Power Semiconductor Devices," Springer Scientific, pp. 26 (2008).
- [6] 松波弘之 : 「半導体工学(第 2 版)」 昭晃堂, pp. 25 (1999)
- [7] L. M. Hillkirk and M. Bakowski, "Study of SiC PiN Diodes Subjected to High Current Density Puldes", Materials Science Forum, Vols. 389-393, pp. 1269(2002)
- [8] M. E. Levinshtein, T. T. Mnatsakanov, P. A. Ivanov, J. W. Palmour, M. K. Das and B. A. Hull, "Self-heating of 4H-SiC PiN Diodes at High Current Densities," Materials Science Forum, Vols. 600-603, pp. 1007-1010(2009).

第5章 平型 4H-SiC pn ダイオードを用いた Si-IGBT インバータの冷却系の検討

5.1 緒言

Si に比べて優れた物理特性を持つ SiC パワー半導体素子の開発が期待されている[1]。しかし現状では、電力用途で用いるための大電流を流せる大面積チップを作ることが難しいため、SiC チップを並列に配置して大電流を流すことができる平型 4H-SiC pn ダイオードを提案・試作した[2]。さらに、この平型 4H-SiC pn ダイオードを 4.5 kV 級 Si-IGBT と組み合わせた大容量インバータを開発することとし、試作した平型 4H-SiC pn ダイオードの特性[3][4][5]を第2章と第3章に述べた。

検討する IGBT インバータは、無効電力を出力することを想定している。近年、環境問題の点から太陽光発電システムなどの自然エネルギーなどを用いた分散電源の配電システムへの導入が進んでいる。特に太陽光発電は、2020 年までに 2,800 万 kW 導入することが政策目標となっている。これらの分散電源が大量に導入されると、分散電源からの逆潮流が生じた場合に、系統電圧が上昇し、規定の電圧から逸脱する恐れがある。こうした問題に対処するために、電柱に設置可能な無効電力発生装置(STATCOM)の導入が検討されている。しかしながら、STATCOM を電柱に設置するためには、さらなる小型化が必要である。そこで現状の素子の、平型 4H-SiC pn ダイオードへの置き換えによる、無効電力を出力するインバータの冷却系の簡素化を検討した。

高耐圧の SiC pn ダイオードを圧接型パッケージ内に並列配置して大容量化を図った例としては、文献[6]があげられる。文献[6]では、開発した平型素子の逆回復特性に関して 1 つの試験条件の結果を報告しているのみであり、この素子をパワーエレクトロニクス機器に適用した場合に得られるメリットについては、何も報告していない。また、Si-IGBT と SiC ダイオードを組み合わせた場合の損失を検討した例としては、文献[7][8]があげられるが、スイッチング損失をデバイスシミュレータで計算しており、実測データに基づくものではない。さらに近年、鉄道車両向けの Si-IGBT と SiC ダイオードを組み合わせたインバータが発表されているが[9][10][11]、これらは SiC ダイオードとしてショットキーバリアダイオードを使用している。

そこで、SiC pn ダイオードを 4.5 kV 級 Si-IGBT と組み合わせた場合の、実測波形に基づく損失を計算し、平型 4H-SiC pn ダイオードを使用した場合と Si-IGBT 内蔵 Si pn ダイオードを使用した場合との損失を比較し、さらに、冷却フィン体積の低減を検討する。スイッチング特性は、100 kVA 級 SiC インバータ用に開発した金属パッケージ[12]に SiC ダイオードチップを組み込んだダイオードモジュールを製作し、4.5 kV 級 Si-IGBT と組み合わせて測定する。この測定結果をもとに近似計算で IGBT インバータの損失を算出する。算出したインバータの損失をもとに、IGBT インバータの熱抵抗を算出し、冷却フィン体積を推定して、平型 4H-SiC pn ダイオードに置き換えた効果を明らかにする。

5.2 平型 4H-SiC pn ダイオードの構造

本章で評価する SiC pn ダイオードは、第 2 章 2.5 節「SiC pn ダイオードの過渡順特性」及び、第 4 章で使用した SiC pn ダイオードと同一の構造を持ち、チップサイズも同じである。素子構造を図 2.14 に示す。

平型 4H-SiC pn ダイオードは、第 3 章で説明したものである。図 3.1 にパッケージの外観写真、図 3.2 に SiC 平型 pn ダイオードの断面図を示す。

5.3 測定結果

5.3.1 導通損失

Si-IGBT の導通損失を検討するため、4.5 kV Si-IGBT の接合温度が 80 °C と 100 °C の I_C (コレクタ電流) - V_{CE} (コレクタ・エミッタ間電圧)特性近似式を推定する。Si-IGBT の I_C - V_{CE} 特性は、テクトロニクス 371A カーブトレーサを用いて測定した。

図 5.1 は 80 °C と 100 °C の I_C - V_{CE} 特性グラフである。横軸が I_C 、縦軸が V_{CE} である。次に、図 5.1 より 80 °C と 100 °C の時の 150 A、200 A、250 A、300 A、350 A の V_{CE} を求め、これらの各 5 点を通る I_C - V_{CE} 特性の直線近似式を求める。結果を以下に示す。

$$80\text{ °C の場合} : V_{CE} = 0.0037 I_C + 1.9345 \text{ [V]} \quad \dots\dots\dots(5-1)$$

$$100\text{ °C の場合} : V_{CE} = 0.0041 I_C + 1.8358 \text{ [V]} \quad \dots\dots\dots(5-2)$$

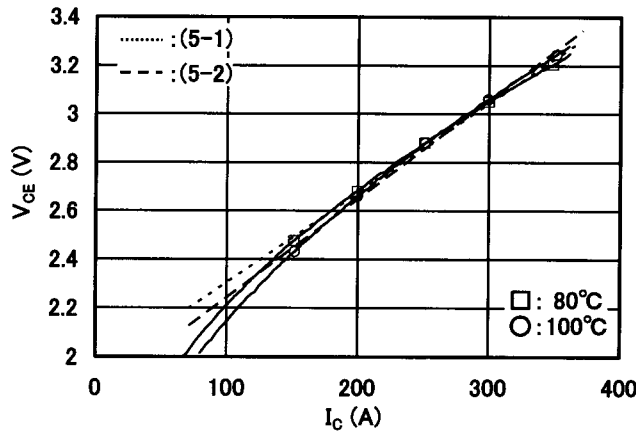


図 5.1 Si-IGBT の I_C - V_{CE} 特性の近似曲線

Si-IGBT 内蔵 Si ダイオードの場合も、同様に直線近似式を求める。

$$80\text{ °C の場合} : V_F = 0.0072 I_F + 1.6953 \text{ [V]} \quad \dots\dots\dots(5-3)$$

$$100\text{ °C の場合} : V_F = 0.0069 I_F + 1.5259 \text{ [V]} \quad \dots\dots\dots(5-4)$$

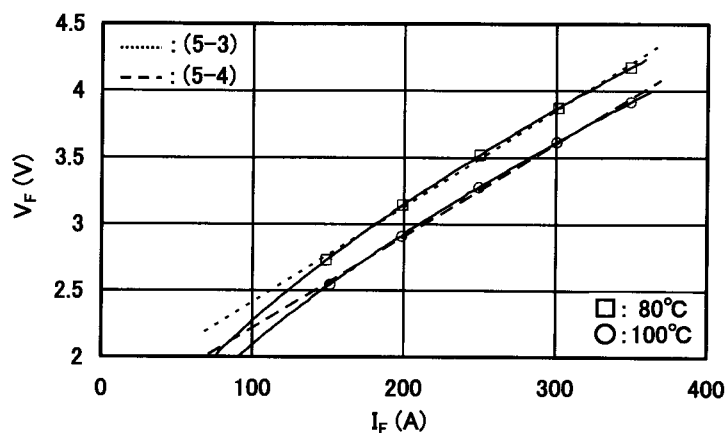
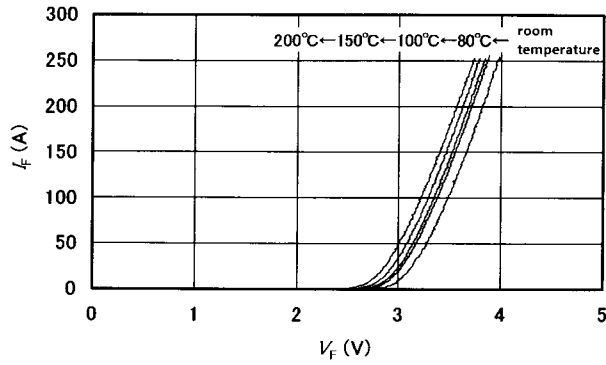
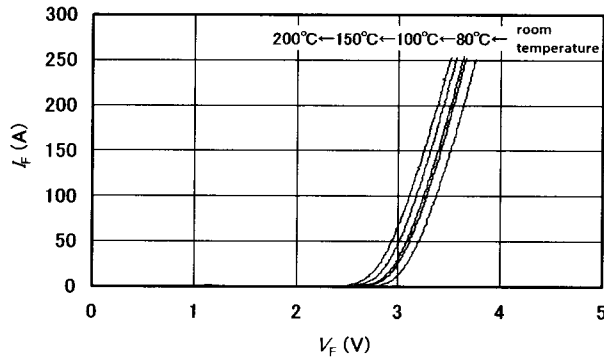


図 5.2 異なる温度での Si ダイオードの I_F - V_F 特性の近似曲線

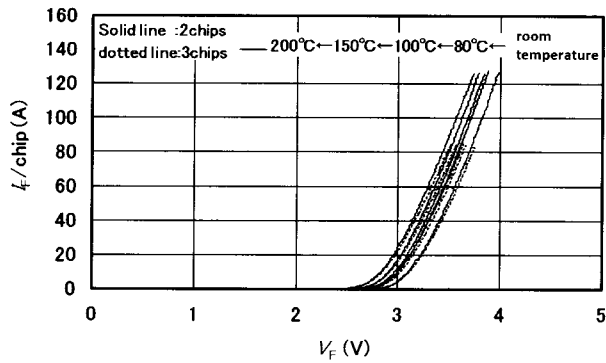
図 5.3(a)は 2 チップ内蔵, 図 5.3(b)は 3 チップ内蔵の SiC ダイオードモジュールの I_F (順電流) - V_F (順電圧)特性測定結果である。モジュールの温度を室温から 200 °Cまで変化させて測定した。図 5.3(a)はチップ数が図 5.3(b)より少ないので, 同じ電流値では図 5.3(a)の 1 チップ当たりの電流密度が高くなり, オン電圧が図 5.3(b)より高いように見える。そこで, 図 5.3(a)と図 5.3(b)のデータを 1 チップ当たりの電流に換算して, 比較した結果を図 5.3(c)に示す。実線が 2 チップ, 点線が 3 チップの I_F - V_F 特性を示す。同じ電流値でのオン電圧の差は, 最大でも 0.04 V であり, バラツキの範囲と考えられる。各チップに同じ大きさの電流が分流しているので, 5 チップの I_F - V_F 特性が推定できる。



(a) 2チップのSiCダイオードモジュールの I_F-V_F 特性



(b) 3チップのSiCダイオードモジュールの I_F-V_F 特性



(c) チップ数の異なるSiCダイオードモジュールの I_F-V_F 特性の比較

図 5.3 SiCダイオードモジュールの I_F-V_F 特性

図 5.4 は、図 5.3(c)の $I_F/1\text{chip}$ の値を 5 倍にして I_F とした、100 °C、150 °C、200 °C の I_F-V_F 特性グラフである。横軸は I_F 、縦軸は V_F である。次に、図 5.4 より 100 °C、150 °C、200 °C の時の 200 A、300 A、400 A、500 A の V_F を求め、これらの各 4 点を通る I_F-V_F 特性の直線近似式を求める。これにより、5 チップ内蔵平型 4H-SiC pn ダイオードの I_F-V_F

特性が推定できる。結果を以下に示す

$$100\text{ }^{\circ}\text{C}\text{ の場合} : V_F = 0.0068 I_F + 2.9994 \text{ [V]} \quad \dots\dots\dots (5-5)$$

$$150\text{ }^{\circ}\text{C}\text{ の場合} : V_F = 0.0067 I_F + 2.9575 \text{ [V]} \quad \dots\dots\dots (5-6)$$

$$200\text{ }^{\circ}\text{C}\text{ の場合} : V_F = 0.0071 I_F + 2.8614 \text{ [V]} \quad \dots\dots\dots (5-7)$$

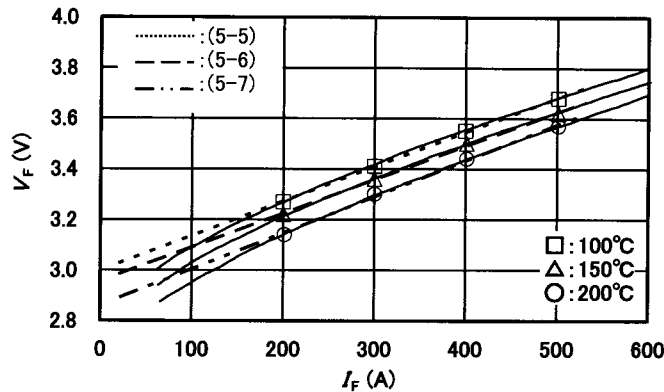


図 5.4 SiC ダイオードモジュールの I_F - V_F 特性の近似曲線

5.3.2 スイッチング損失

(1)測定方法 スイッチング特性測定のため、4.5 kV Si-IGBT (Mitsubishi Elec., CM400HB-90H)と SiC ダイオードを組み合わせて、チョップ試験を実施する。

本研究で用いたスイッチング損失の計算は、JEC-2405 絶縁ゲートバイポーラトランジスタと JEC-2402 整流ダイオードで定義された方法に基づいて計算した。

平型 4H-SiC pn ダイオードは、SiC ダイオードチップを最大 5 チップ内蔵できる。そのため、以下の方法で、SiC ダイオードを 5 チップ並列接続した場合のスイッチング損失を推定する。100 kVA 級 SiC インバータ用に開発した金属パッケージ[12]に SiC ダイオードチップを組み込んだダイオードモジュールを作製する。1 パルスのスイッチング損失を求めるだけであるので、平型 4H-SiC pn ダイオードと異なるパッケージに組み込んでも、スイッチング損失には影響しない。スイッチング特性のチップ数依存性を明らかにするために、金属パッケージに組み込む SiC ダイオードチップ数を変えて、モジュールを作製する。チップ数は、1 チップ、2 チップおよび 3 チップの 3 通りである。チップ数を変えて測定したスイッチング損失のデータから、スイッチング損失の電流とチップ数依存性の近似式を求め、5 チップ並列接続した場合のスイッチング損失を推定する。

図 5.5 は測定に使用した試験装置である。制御ユニットは IGBT を駆動するための制御信号を出力する。電源ユニットは、試験素子に印加する直流電圧を出力する。SW ユニットは、試験素子を組み込むユニットである。

Control Unit Power Source Unit SW Unit

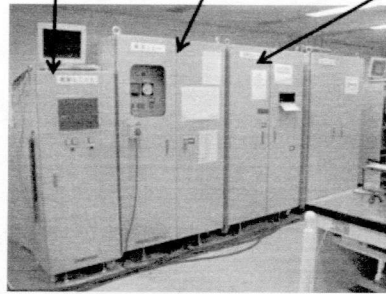


図 5.5 試験装置

図 5.6(a)は、上下アームとも Si ダイオード内蔵の Si-IGBT を用いた場合、(b)は、上アームが Si ダイオード内蔵の Si-IGBT、下アームが SiC ダイオードモジュールを用いた場合の測定回路である。チョップ回路を構成し、電源回路と素子の間にはね上がり電圧抑制用のスナバ(抵抗 $15\ \Omega$ 、コンデンサ $0.66\ \mu\text{F}$)を設けている。直流電圧は、Si-IGBT の定格電圧 $4500\ \text{V}$ の $1/2$ である $2250\ \text{V}$ である。直流電源からスナバまでの回路のインダクタンスが約 $3\ \mu\text{H}$ 、スナバから Si-IGBT までの回路のインダクタンスが約 $2\ \mu\text{H}$ である。負荷は、抵抗とリアクトルを組み合わせた。抵抗は $0.24\ \Omega$ 固定で、リアクトルを $0.66\ \text{mH}$ から $2\ \text{mH}$ まで切り替えて使用した。

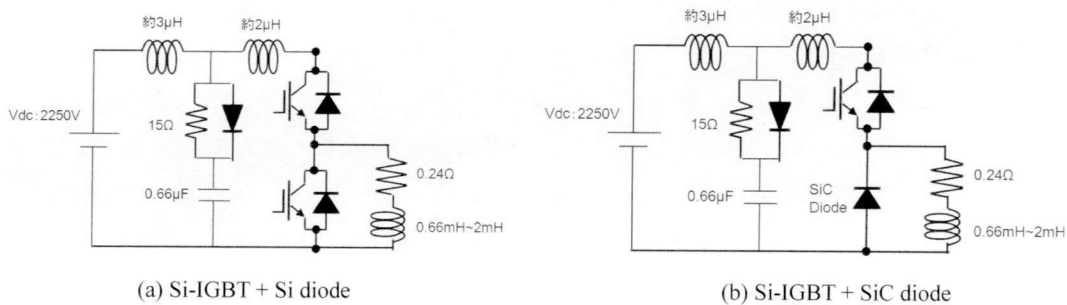


図 5.6 測定回路

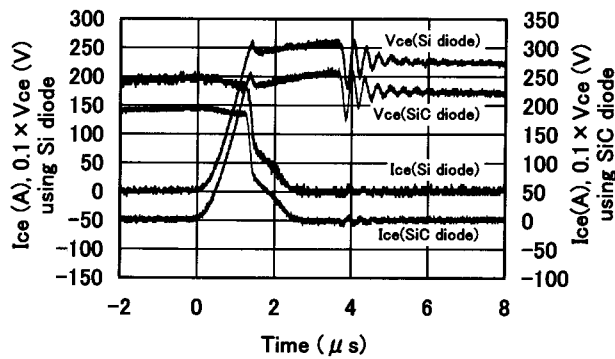
測定はダブルパルス法で行った。ダブルパルス法は、以下の手順で行う。①上アームの IGBT 素子をオンさせて、負荷に電流を通電する。②上アームの IGBT をオフさせる。この IGBT がオフした瞬間の波形から、IGBT のターンオフ損失を計算する。③IGBT がオフした後、電流は負荷である抵抗およびリアクトルと、下アームのダイオードの間を循環しながら減衰する。④上アームの IGBT をオンさせる。この時、下アームのダイオードには電圧が印加されるため、ダイオードが逆回復する。IGBT がオンした瞬間の波形からターンオン損失が、ダイオードが逆回復した瞬間の波形から逆回復損失がそれぞれ計算できる。

次に接合温度の設定について説明する。4.5 kV Si-IGBT の最高接合温度は 125 °C であるが、実際のインバータで使用する場合は、過負荷運転などに対応するため、インバータ定格運転時の接合温度は 125 °C より低い温度に設定されている。

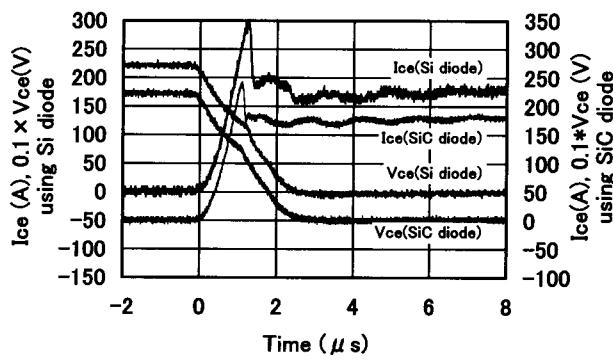
また、一般に Si-IGBT と SiC ダイオードのハイブリッド構成の場合、Si-IGBT チップと SiC ダイオードチップを同一パッケージに組み込むことを前提にしている[13]。そのため、文献[13]では、同じ温度で Si-IGBT と SiC ダイオードの特性を測定している。しかしながら、SiC 半導体の高温動作可能という特徴を生かして、電力変換装置の小型化が可能か検討するために、今回は Si-IGBT より SiC ダイオードモジュールの接合温度を高くしてスイッチング特性を測定し、SiC ダイオードモジュールを用いた場合の冷却フィン体積を Si-IGBT 内蔵 Si ダイオードを用いた場合より小型化できるか検討する。

そこで、Si-IGBT および Si-IGBT 内蔵 Si ダイオードの接合温度は 80 °C もしくは 100 °C とし、それぞれに対し、SiC ダイオードモジュールの接合温度を 3 通り (100 °C, 150 °C, 200 °C) 設定して、測定を行った。Si-IGBT, SiC ダイオードモジュールとも、モジュールのベースプレート部分に取り付けたヒーターで加熱し、ケース温度をモニタして温度制御を行った。

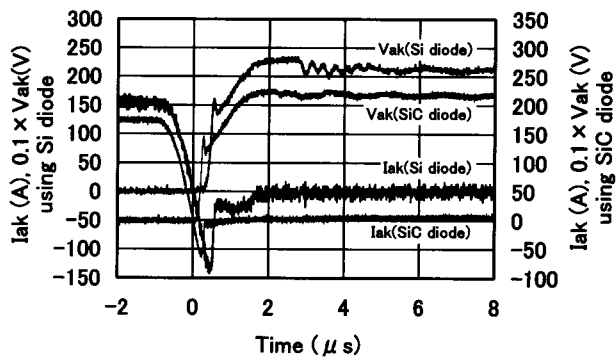
図 5.7 に測定波形を示す。測定はダブルパルス法で行い、測定条件は、直流電圧 2250 V, Si-IGBT ターンオフ電流 200 A, 接合温度 100 °C である。(a)は Si-IGBT のターンオフ波形、(b)は Si-IGBT のターンオン波形、(c)はダイオードのリカバリ波形である。ダブルパルス法で測定しているので、ダイオードと負荷の間を電流が流れるモードがある。負荷には 0.24 Ω の抵抗が含まれるので電流が減衰し、ターンオンとリカバリ時の電流は 200 A より低下する。Si-IGBT 内蔵 Si ダイオードと、SiC ダイオードモジュールを用いた場合の波形を比較している。SiC ダイオードモジュールに置き換えた場合、ターンオフ波形にはほとんど変化は見られないが、ターンオン時のピーク電流とリカバリ時のピーク電流は、Si-IGBT 内蔵 Si ダイオードの場合から、両方とも減少している。ターンオン時のピーク電流は、Si-IGBT 内蔵 Si ダイオードを用いた場合が約 300 A であるのに対し、SiC ダイオードモジュールを用いた場合が約 240 A であり、リカバリ時のピーク電流は、Si-IGBT 内蔵 Si ダイオードを用いた場合が約 140 A であるのに対し、SiC ダイオードモジュールを用いた場合が約 60 A であった。



(a) Si-IGBT のターンオフ波形



(b) Si-IGBT のターンオン波形



(c) Si ダイオードと SiC ダイオードの逆回復波形

図 5.7 2 種類のダイオードによる測定波形の違い

図 5.8 は、接合温度が 100 °C の場合の、Si-IGBT のターンオン損失とターンオフ損失、および、Si-IGBT 内蔵 Si ダイオードのリカバリ損失の、電流依存性を示す。いずれの損失も、電流に比例して増大する。

図 5.9 は、2 チップを内蔵した金属製の SiC ダイオードモジュールを使用し、Si-IGBT の

接合温度を 100 °C とし、SiC ダイオードモジュールの接合温度を 100 °C, 150 °C, 200 °C に変化させて、Si-IGBT のターンオン損失とターンオフ損失、および、SiC ダイオードモジュールのリカバリ損失を測定した結果である。実線が 100 °C、点線が 150 °C、二点鎖線が 200 °C の損失を示す。

Si-IGBT の温度は 100 °C 一定であり、Si-IGBT のターンオフ損失はダイオードの種類、温度に依存せず、ほとんど変化がない。例えば、150 A でのターンオフ損失は、図 5.8、図 5.9 とも、ほぼ 0.5 J/パルスである。

図 5.9 より、Si-IGBT のターンオン損失は SiC ダイオードモジュールの温度上昇につれて増大することがわかる。ターンオン損失が増大する理由は以下の通りである。Si-IGBT がターンオンするとき、Si-IGBT の反対側アームの SiC ダイオードモジュールの逆方向電流に相当する電流が、Si-IGBT に流れる。また、SiC pn ダイオードは、温度が上昇すると、逆方向電流が増加する。従って、Si-IGBT のターンオン電流も温度上昇につれて増大し、ターンオン損失は増加する。また、SiC ダイオードモジュールの温度が上昇するにつれて、リカバリ損失も増大する。

次に、Si-IGBT 内蔵 Si ダイオードを使用した場合と SiC ダイオードモジュールを使用した場合の Si-IGBT のターンオン損失および、ダイオードのリカバリ損失を比較する。SiC ダイオードモジュールを使用した場合の、ターンオン損失とリカバリ損失は、Si-IGBT 内蔵 Si ダイオードを使用した場合より低減し、具体的な低減量は以下の通りである。

Si-IGBT 内蔵 Si ダイオードの場合、150 A での Si-IGBT のターンオン損失は 0.385 J/パルス、リカバリ損失は 0.13 J/パルスであることが、図 5.8 からわかる。一方、SiC ダイオードモジュールに置き換えた場合は、SiC ダイオードモジュールの接合温度が 200 °C でも、150 A での Si-IGBT のターンオン損失は 0.32 J/パルス、リカバリ損失は 0.052 J/パルスであることが図 5.9 からわかり、Si-IGBT 内蔵 Si ダイオードを使用した場合と比べて、Si-IGBT のターンオン損失は 83% に低減し、リカバリ損失は 40% に低減する。これは、図 5.7 に示したように、SiC ダイオードモジュールが、Si-IGBT 内蔵 Si ダイオードよりも、逆回復時間、逆回復ピーク電流とも小さいためである。

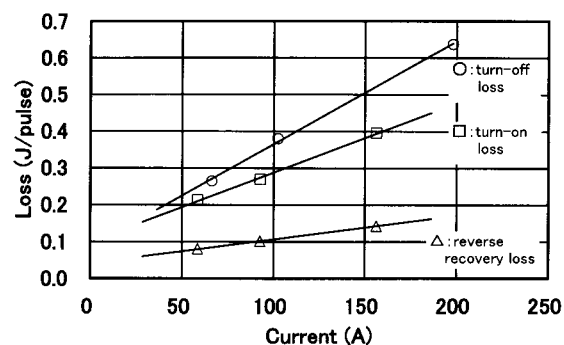


図 5.8 Si-IGBT と Si ダイオードのスイッチング損失

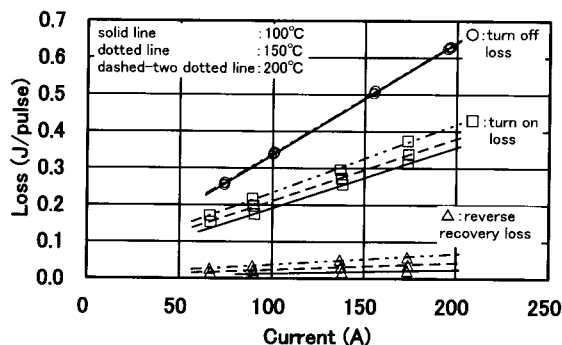


図 5.9 異なる温度での Si-IGBT と 2 チップ内蔵の SiC ダイオードモジュールのスイッチング損失

ターンオン損失とリカバリ損失の SiC チップ数依存性を推定するため、SiC チップ 1 個及び 2 個及び 3 個を内蔵した SiC ダイオードモジュールを試作した。これらの SiC ダイオードモジュールと Si-IGBT の組み合わせで、ダブルパルス法により、Si-IGBT のスイッチング波形と SiC ダイオードモジュールのリカバリ波形を測定した。SiC チップ 1 個内蔵 SiC ダイオードモジュールを使用したときの通電電流は最大 100 A であり、2 チップ内蔵品を使用した場合の最大通電電流は 200 A、3 チップ内蔵品を使用した場合の最大通電電流は 300 A とした。

図 5.10 は、Si-IGBT の接合温度 80 °C、SiC ダイオードモジュールの接合温度 100 °C の場合の、SiC ダイオード 1 チップ、2 チップ、3 チップをそれぞれ内蔵したモジュールを用いて測定したターンオン損失とリカバリ損失を、グラフにまとめたものである。丸印は 1 チップ、三角は 2 チップ、ひし形は 3 チップの損失を表わし、白色はターンオン損失、黒色はリカバリ損失を表わす。それぞれの損失は電流に比例しており、各損失を近似式で表わすことができる。これにより、5 チップ内蔵した平型 4H-SiC pn ダイオードを使用した場合の各損失が推定できる。

$$\text{ターンオン損失 (J)/1 pulse : } y = 0.0017x + 0.0184 \quad \text{.....(5-8)}$$

$$\text{リカバリ損失 (J)/1 pulse : } y = 0.0001x - 0.0005 \quad \text{.....(5-9)}$$

近似式の x は電流値、y は 1 パルス当たりの損失を意味する。

表 5.1 に、Si-IGBT の温度を 80 °C と 100 °C、SiC ダイオードモジュールの温度を 100 °C、150 °C、200 °C に、それぞれ変えた場合の、ターンオン損失とリカバリ損失を表わす近似式を示す。近似式の x は電流値、y は 1 パルス当たりの損失を意味する。

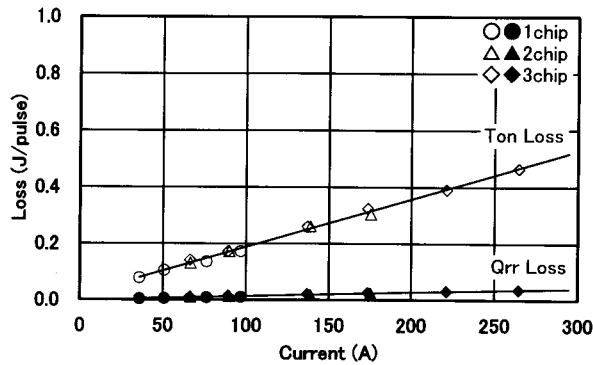


図 5.10 Si-IGBT とチップ数が異なる SiC ダイオードモジュールのターンオン損失とリカバリ損失
(Si-IGBT 80 °C, SiC ダイオードモジュール 100 °C)

表 5.1 ターンオン損失とリカバリ損失の近似式

Junction Temperature		Turn-on Loss [J/pulse]	Recovery Loss [J/pulse]
Si IGBT	SiC Diode		
80 °C	100 °C	$y = 0.0017x + 0.0184$	$y = 0.0001x - 0.0005$
80 °C	150 °C	$y = 0.0018x + 0.0231$	$y = 0.0002x + 0.004$
80 °C	200 °C	$y = 0.002x + 0.0306$	$y = 0.0004x + 0.0025$
100 °C	100 °C	$y = 0.0017x + 0.0187$	$y = 0.0001x - 0.0011$
100 °C	150 °C	$y = 0.0018x + 0.0239$	$y = 0.0002x + 0.0001$
100 °C	200 °C	$y = 0.002x + 0.0285$	$y = 0.0004x + 0.0023$

図 5.11 に Si-IGBT と Si-IGBT 内蔵 Si ダイオードの、80 °C と 100 °C の場合のターンオン損失とリカバリ損失の電流依存性を示す。それぞれの損失は電流に比例しており、各損失を近似式で表わすことができる。これにより、5 チップ内蔵した平型 4H-SiC pn ダイオードを使用した場合と同じ電流値での各損失が推定できる。

$$\text{ターンオン損失 (J)/1 pulse(80 °C)} : y = 0.0019x + 0.0735 \dots \dots \dots (5-10)$$

$$\text{ターンオン損失 (J)/1 pulse(100 °C)} : y = 0.0019x + 0.1002 \dots \dots \dots (5-11)$$

$$\text{リカバリ損失 (J)/1 pulse(80 °C)} : y = 0.0005x + 0.0328 \dots \dots \dots (5-12)$$

$$\text{リカバリ損失 (J)/1 pulse(100 °C)} : y = 0.0006x + 0.0421 \dots \dots \dots (5-13)$$

近似式の x は電流値、y は 1 パルス当たりの損失を意味する。

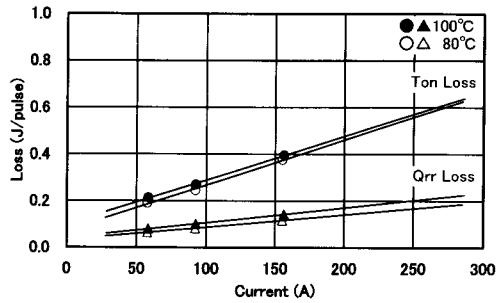


図 5.11 接合温度 100 °C と 80 °C の場合の Si-IGBT と Si ダイオードの
ターンオン損失とリカバリ損失の電流依存性

図 5.12 に Si-IGBT のターンオフ損失を示す。Si ダイオードと SiC ダイオードのどちらを使用した場合でも、ターンオフ損失はほぼ同じ値を示しており、ターンオフ損失がダイオードの影響を受けないことがわかる。ターンオフ損失は電流に比例しており、近似式で表わすことができる。

$$\text{ターンオフ損失 (J)/1 pulse(80 °C)} : y = 0.0027x + 0.0192 \dots \dots \dots (5-14)$$

$$\text{ターンオフ損失 (J)/1 pulse(100 °C)} : y = 0.003x + 0.0491 \dots \dots \dots (5-15)$$

近似式の x は電流値、 y は 1 パルス当たりの損失を意味する。

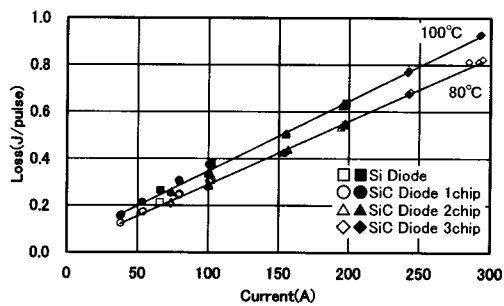


図 5.12 接合温度 100 °C と 80 °C かつ SiC ダイオードモジュールのチップ数が異なる場合の
Si-IGBT のターンオフ損失の電流依存性

5.4 Si-IGBT モジュール損失の近似計算

Si-IGBT モジュール損失の近似計算法について説明する。Si-IGBT, ダイオードの導通損失とスイッチング損失を、以下の条件に基づき、近似式を用いて計算する。

- ① 理想的な正弦波電流 $I_{cp} \times \sin \theta$ が出力されるものとし、スイッチング・リップルは考慮しない。
- ② デューティを D で表わし、 $D = 1$ (定数)とする。PWM 信号のデューティ振幅は、 $(1-D)/2 \sim (1+D)/2$ で変化するものとする。
- ③ 出力電流に対する負荷力率は $\cos \phi$ とする。

Si-IGBT モジュールの全損失は、Si-IGBT の損失と Si-IGBT 内蔵ダイオードの損失の合

計である。Si-IGBT の損失は、導通損失(P_{on})とスイッチング損失(P_{IGBTsw})の合計で、スイッチング損失(P_{IGBTsw})は、ターンオン損失(P_{ton})とターンオフ損失(P_{toff})の合計である。Si-IGBT 内蔵ダイオードの損失は、導通損失(P_D)とリカバリ損失(P_{rr})の合計とする。

5.4.1 Si-IGBT 導通損失

Si-IGBT の導通損失 P_{on} は以下のように表わされる[14]。

$$P_{on} = \frac{1}{2\pi} \int_0^\pi i \times v \times D \, d\theta \dots\dots\dots(5-16)$$

i : Si-IGBT コレクタ電流(瞬時値)

v : Si-IGBT 飽和電圧(瞬時値)

D : デューティ

PWM 信号のデューティの変化は、位相 θ の時に $\frac{1+D \times \sin \theta}{2}$ となる。

5.3.1 で述べたように、Si-IGBT の I_C-V_{CE} 特性を $V_{CE} = a + b \times I_C$ と近似する。以上の条件を(5-16)式に代入すると、下式のように求められる。

$$P_{on} = \frac{I_{cp}}{2\pi} \left\{ a + \frac{\pi}{4} b \times I_{cp} + \frac{\pi}{4} \cos \phi \left(a + \frac{8}{3\pi} b \times I_{cp} \right) \right\} \dots\dots\dots(5-17)$$

I_{cp} は相電流ピーク値である。

5.4.2 Si-IGBT スwitching 損失

Si-IGBT のスイッチング損失の計算方法については、次の 2 つの方法[14][15]が知られている。文献[14]の方法は以下の通り。

インバータ相出力電流実効値を I_0 とすると、出力電流ピーク値は $\sqrt{2}I_0$ となり、Si-IGBT のターンオン電流、ターンオフ電流の平均値は $I_{ave} = \frac{2}{\pi} \times \sqrt{2}I_0$ となる。

上記 I_{ave} に対する、1 パルスあたりのターンオン損失、ターンオフ損失をそれぞれ E_{ton} 、 E_{toff} とすると、ターンオン損失 P_{ton} は $P_{ton} = E_{ton} \times \frac{f_c}{2}$ 、ターンオフ損失 P_{toff} は $P_{toff} = E_{toff} \times \frac{f_c}{2}$

で表される。(f_c : キャリヤ周波数)

文献[15]の方法は以下の通り。

Si-IGBT のスイッチング損失 $P_{(SW)AV}$ は、デューティに依存しないので、

$$P_{(SW)AV} = \frac{1}{2\pi} \int_0^\pi (E_{SW}) \times \sin x \times f_c \, dx = E_{SW} \times f_c \times \frac{1}{\pi}$$

ただし E_{sw} は正弦波電流ピーク値 I_{cp} での値

以上をまとめると、[14]の方式は、出力電流平均値に対する、ターンオン損失とターンオフ

フ損失の合計を 2 で割って、キャリア周波数倍してスイッチング損失を算出し、[15]の方式は、出力電流ピーク値に対するターンオン損失とターンオフ損失の合計を π で割って、キャリア周波数倍してスイッチング損失を算出する。

4.5 kV Si-IGBT(CM400HB-90H)の、スイッチング特性データ[16]による、実効値が 100 A(平均値 90 A, ピーク値 141 A)の場合と実効値 200 A(平均値 180 A, ピーク値 282 A)の場合の、125 °Cでの 1 パルス当たりのターンオン損失とターンオフ損失を、表 5.2 に示す。

表 5.2 各実効値におけるターンオン損失とターンオフ損失

	実効値(平均値/ピーク値)	文献[14]の方式	文献[15]の方式
Turn-on Loss	100A(90A/141A)	0.34(J/pulse)	0.6(J/pulse)
	200A(180A/282A)	0.8(J/pulse)	1.34(J/pulse)
Turn-off Loss	100A(90A/141A)	0.6(J/pulse)	0.69(J/pulse)
	200A(180A/282A)	0.77(J/pulse)	0.94(J/pulse)

これらのデータをもとに実効値が 100A の場合の損失を計算すると、キャリア周波数を f_c として、文献[14]の方式では損失は $0.47 f_c$ [W]となり、文献[15]の方式では $0.41 f_c$ [W]となる。

また、実効値が 200A の場合は、文献[14]の方式では損失は $0.79 f_c$ [W]となり、文献[15]の方式では $0.73 f_c$ [W]となる。損失は、いずれも文献[14]の方式が大きくなる。より厳しい条件となる文献[14]の方式で検討する。

よって Si-IGBT のスイッチング損失 P_{IGBTsw} は、出力電流平均値に対する 1 パルス当たりのターンオン損失を E_{ton} , ターンオフ損失 E_{toff} , キャリア周波数 f_c とすると、下式となる。

$$P_{IGBTsw} = \{E_{ton} + E_{toff}\} \times \frac{f_c}{2} \dots\dots\dots(5-18)$$

5.4.3 ダイオード導通損失

ダイオードの導通損失 P_f に関しては、まず、ダイオードの順電圧を $V_F = a + b i$ と近似する。次にダイオードのオンデューティは $1 - \frac{1 + \sin(\theta + \phi)}{2}$ であるので、(負荷力率: $\cos \phi$)

$$P_f = \frac{1}{2\pi} \int_0^\pi I_{cp} \sin \theta \times (a + b \times I_{cp} \sin \theta) \times \left(1 - \frac{1 + \sin(\theta + \phi)}{2}\right) d\theta \dots\dots\dots(5-19)$$

となり、Si-IGBT と同様の考え方で計算すると

$$P_f = \frac{I_{cp}}{2\pi} \left\{ a + \frac{\pi}{4} b \times I_{cp} - \frac{\pi}{4} \cos \phi \left(a + \frac{8}{3\pi} b \times I_{cp} \right) \right\} \dots\dots\dots(5-20)$$

となる。

ここで、 $\cos \phi$ は負荷力率である。

5.4.4 ダイオードリカバリ損失

ダイオードのスイッチング損失はターンオン損失を無視できるものとする。ダイオードのリカバリ損失 P_{π} は、出力電流平均値に対する 1 パルス当たりのリカバリ損失を E_{Qr} 、キャリア周波数を f_c とすると、下式のように求められる。

$$P_{\pi} = E_{Qr} \times \frac{f_c}{2} \dots\dots\dots(5-21)$$

5.5 冷却系設計

5.5.1 Si-IGBT+Si-IGBT 内蔵 Si ダイオード

以上の結果をもとに、無効電力を発生する Si-IGBT インバータの冷却系を設計する。まず、Si-IGBT と Si-IGBT 内蔵 Si ダイオードの場合を考える。計算条件は、4.5 kV Si-IGBT (CM400HB-90H)使用、直流電圧 2250 V、キャリア周波数は 0.5 kHz、1 kHz、2 kHz の 3 通り、力率 0、接合温度 80 °C、周囲温度 40 °C である。

1 章で述べたように STATCOM を電柱に設置する場合、点検を簡略化するために、ファンを使用しない自然空冷が望ましい。従って、冷却フィンは、入手可能なうちで最大級の大きさである熱抵抗 0.2 °C/W の空冷フィン[17]を使用することとし、自然空冷で検討する。使用した熱モデルを図 5.13 に示す。熱抵抗のうち、 R_{j-c} と R_{c-f} は、文献[16]に記載されている値を使用した。 R_{f-a} は上で述べたとおり 0.2 °C/W である。

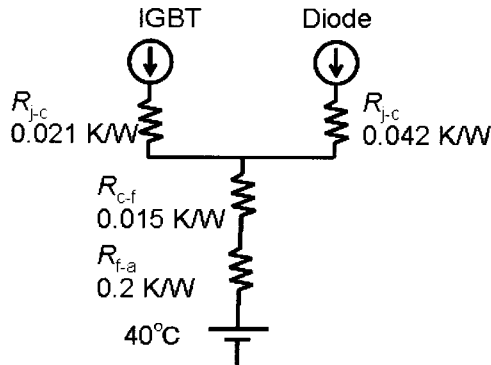


図 5.13 熱モデル (Si-IGBT と Si ダイオード)

出力電流ピーク値 I_{cp} とすると、平均電流は $I_{cp} \times 2/\pi$ であり、力率 0 であるので、 $\cos \phi = 0$ である。5.4 節で求めた損失近似式を用いて、導通損失とスイッチング損失を計算する。Si-IGBT のターンオン損失は、リカバリ電流を含んだ形で測定しており、その損失に基づいて、損失近似式を求めているので、出力電流ピーク値で計算していても、リカバリ電流は考慮されていることになる。以上の条件で、Si-IGBT と Si-IGBT 内蔵 Si ダイオードの接合温度が 80 °C 以下になるピーク電流 I_{cp} を求める

① Si-IGBT 導通損失 P_{on}

(5-17)式で用いられている $I_C - V_{CE}$ 特性の近似式 $V_{CE} = a + b \times I_C$ の係数 a, b の値を Si-IGBT $I - V$ 特性近似式(5-1)から求め、(5-17)式に代入する。

$$P_{on} = I_{cp}/2 \pi \{1.9345 + (\pi/4) \times 0.0037 \times I_{cp}\} \dots\dots\dots(5-22)$$

② Si-IGBT スイッチング損失 $P_{IGBT SW}$

ターンオン損失近似式(5-10)およびターンオフ損失近似式(5-14)を、(5-18)式に代入する。5.4.2 で述べたように、より厳しい条件となる文献[14]の方式の、出力電流平均値を用いた損失計算方法を使用する。しかしながら、冷却フィンの大きさを検討する際に、素子の接合温度が上限に達する時の I_{cp} の値を求める必要があり、損失を I_{cp} の関数として表したい。5.4 の始めに述べたように、正弦半波電流が出力されると仮定しているの、以下では、出力電流平均値を $I_{cp} \times (2/\pi)$ として表している。

$$P_{IGBT SW} = 1/2 \{ (0.0019 \times I_{cp} \times (2/\pi) + 0.0735) + (0.0027 \times I_{cp} \times (2/\pi) + 0.0192) \} \times f_c \quad (5-23)$$

③ Si-IGBT 内蔵 Si ダイオード導通損失 P_f

(5-19)式で用いられている $I - V$ 特性の近似式 $V_f = a + bI$ の係数 a, b の値を Si ダイオード $I - V$ 特性近似式 (5-3)から求め、(5-20)式に代入する。

$$P_f = I_{cp}/2 \pi \{1.8358 + (\pi/4) \times 0.0041 \times I_{cp}\} \dots\dots\dots(5-24)$$

④ Si-IGBT 内蔵 Si ダイオードリカバリ損失 P_{rr}

リカバリ損失近似式(5-12)を、(5-21)式に代入する。電流値は出力電流平均値である。

$$P_{rr} = 1/2 \times \{0.0005 \times I_{cp} \times (2/\pi) + 0.0328\} \times f_c \dots\dots\dots(5-25)$$

(22)から(25)の損失は、すべて I_{cp} の関数で表わされる。また、図 5.16 に示す、Si-IGBT の熱源として P_{on} と $P_{IGBT SW}$ 、Si-IGBT 内蔵ダイオードの熱源として、 P_f と P_{rr} を用いる。以上の条件で、計算から得られる接合温度が、用いた損失近似式の接合温度(この場合は、80 °Cでの損失近似式を用いている)に最も近くなる電流値を計算する[18]。

Si-IGBT の接合温度 80 °Cでの損失近似式を用いた場合、キャリア周波数が 2 kHz では、 $I_{cp} = 13$ A で Si-IGBT の接合温度が 80 °Cに達する。一方、キャリア周波数が 0.5 kHz の場合、 $I_{cp} = 94$ A で Si-IGBT の接合温度が 80 °Cに達する。

100 °Cでの損失近似式を用いた場合では、キャリア周波数が 2kHz の時に、 $I_{cp} = 17$ A で Si-IGBT の接合温度が 100 °Cに達する。一方、キャリア周波数が 0.5 kHz の時は、134 A 通電で、Si-IGBT の接合温度は 100 °Cに達する。以上の結果から、同じキャリア周波数で、かつ、入手可能な最大の空冷フィンを使用した場合、接合温度を 80°Cから 100°Cに上げた方が、損失は大きくなるが、通電電流を大きくできることが分かった。

5.5.2 Si-IGBT+平型 4H-SiC pn ダイオードの場合

次に、Si-IGBT と平型 4H-SiC pn ダイオードの損失計算結果について説明する。5.5.1 の計算条件と異なる点は以下の通りである。5.3.2 で述べたように、SiC 半導体の高温動作可能という特徴を生かして、電力変換装置の小型化が可能か検討するために、今回は Si-IGBT よ

り SiC ダイオードモジュールの接合温度を高くして、スイッチング特性を測定し、SiC ダイオードモジュール用の冷却フィン体積を Si-IGBT 内蔵 Si ダイオードを用いた場合より小型化できるか検討する。そのため、Si-IGBT は、接合温度が 80 °C の近似式を用い、平型 4H-SiC pn ダイオードは、接合温度が 100 °C、150°C、200°C の近似式を使用する。以下は 100°C の場合で説明する。Si-IGBT と平型 4H-SiC pn ダイオードは、それぞれ、別の冷却フィンで冷却するものとし、平型 4H-SiC pn ダイオードは、両面冷却とする。平型 4H-SiC pn ダイオードの熱抵抗は、0.21 °C/W[5] である。I_{cp} は、5.5.1 で述べた Si-IGBT と Si-IGBT 内蔵 Si ダイオードの場合に接合温度が 80°C を下回る最大の電流値 93 A を使用する。この条件で、最小となる冷却フィンの大きさを求める。熱モデルを図 5.14 に示す。IGBT とダイオードは別の冷却フィンを使用し、ダイオードは両面冷却である。IGBT の R_{j-c} と R_{c-f} は、図 5.13 と同じである。

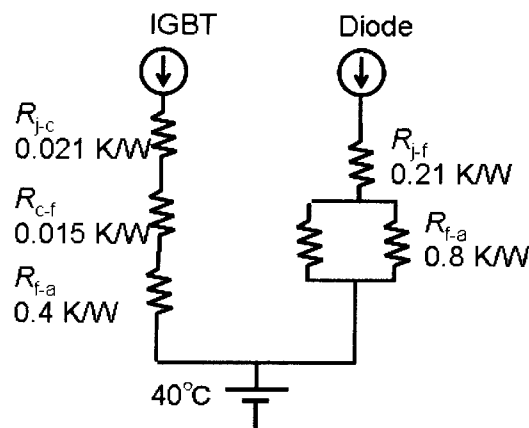


図 5.14 熱モデル (Si-IGBT and SiC ダイオードモジュール)

① Si-IGBT 導通損失(80 °C) P_{on}

(5-17)式で用いられている $I_c - V_{CE}$ 特性の近似式 $V_{CE} = a + b \times I_c$ の係数 a , b の値を Si-IGBT $I - V$ 特性近似式(5-1)から求め、(5-17)式に代入する。

$$P_{on} = I_{cp}/2 \pi \{1.9345 + (\pi/4) \times 0.0037 \times I_{cp}\} \dots\dots\dots(5-26)$$

② Si-IGBT スイッチング損失(80 °C) $P_{IGBT SW}$

ターンオン損失近似式(5-8)およびターンオフ損失近似式(5-14)を、(5-18)式に代入する。出力電流平均値を用いた損失計算方法を使用するが、5.5.1 ②で述べたように損失を I_{cp} の関数として表したいので、 $I_{cp} \times (2/\pi)$ として表す。

$$P_{IGBT SW} = 1/2 \{ (0.0017 \times I_{cp} \times (2/\pi) + 0.0184) + (0.0027 \times I_{cp} \times (2/\pi) + 0.0192) \} \times f_c \quad (5-27)$$

③ 平型 4H-SiC pn ダイオード導通損失(100 °C) P_f

(5-19)式で用いられている $I - V$ 特性の近似式 $V_f = a + bi$ の係数 a , b の値を SiC ダイオード $I - V$ 特性近似式(5-5)から求め、(5-20)式に代入する。

$$P_f = I_{cp}/2 \pi \{2.9994 + (\pi/4) \times 0.0068 \times I_{cp}\} \dots\dots\dots(5-28)$$

④ 平型 4H-SiC pn ダイオードリカバリ損失(100 °C) P_{rr}

リカバリ損失近似式(5-9)を, (5-21)式に代入する。②で述べたように損失を I_{cp} の関数として表したいので, $I_{cp} \times (2/\pi)$ として表す。

$$P_{rr} = 1/2 \times \{0.0001 \times I_{cp} \times (2/\pi) - 0.0005\} \times f_c \dots \dots \dots (5-29)$$

(5-26)から(5-29)の損失も, すべて I_{cp} の関数で表わされる。また, 図 5.14 に示す熱モデルの Si-IGBT の熱源として P_{on} と $P_{GBT SW}$, SiC ダイオードモジュールの熱源として, P_f と P_{rr} を用いる。 I_{cp} の値は, 5.5.1 で述べた Si-IGBT+Si-IGBT 内蔵 Si ダイオードの接合温度が 80 °C の場合と同じ 93 A とし, キャリヤ周波数も同じく 0.5 kHz とする。以上の条件で, 計算から得られる接合温度が, Si-IGBT は 80 °C, SiC ダイオードモジュールは 100 °C に, 最も近くなる冷却フィンの大きさを検討する。

まず, Si-IGBT 用冷却フィンの体積を計算する。Si-IGBT の接合温度は 80 °C, I_{cp} は 93 A, 周囲温度 40 °C, P_{on} と $P_{GBT SW}$ の合計損失は 107.2 W である。 R_{jc} と R_{cf} および Si-IGBT の周囲温度から, フィンの取り付け面の温度上昇は 36 °C となる。

冷却フィン は 5.5.1 で検討に使用したのと同じである。図 5.15 に示すように, 横方向の大きさに 4 種類あり, それぞれ奥行きが 4 種類ある[17]。(a) 縦 90 mm, 横 91 mm, 奥行き 50~300 mm, (b) 縦 90 mm, 横 125 mm, 奥行き 50~300 mm, (c) 縦 90 mm, 横 193 mm, 奥行き 50~300 mm, (d) 縦 90 mm, 横 227 mm, 奥行き 50~300 mm。冷却フィンのフィンピッチはすべて 17 mm である。

以上の 16 種類の冷却フィンに関して, 発生損失が 107.2 W の場合の, それぞれのフィンの取り付け面の温度上昇と体積の関係を図 5.16 に示す。フィンの取り付け面の温度上昇が 36 °C に相当する冷却フィンは上の 16 種類の中にはないので, 冷却フィンの体積と取り付け面温度上昇の関係を数式で表わし, 冷却フィンの体積の最適値を算出する。冷却フィンの体積と取り付け面温度上昇の関係を近似式で表わすと以下の通りとなる。

$$\Delta T_{fin-air} (^\circ C) = 2467.7 \times \text{体積}[cm^3]^{-0.4881} \dots \dots \dots (5-30)$$

$\Delta T_{fin-air}$ が 36 °C の場合の冷却フィン体積を計算すると, 5728 cm³ となる。

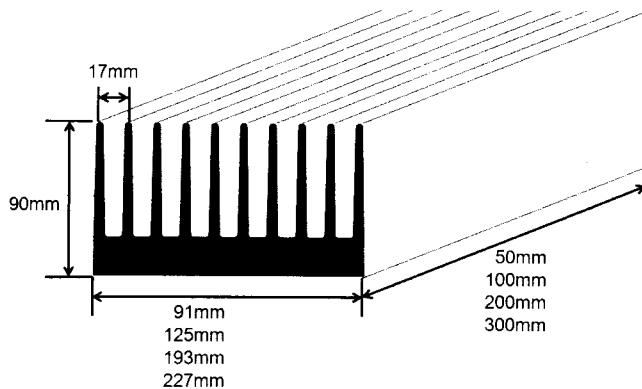


図 5.15 冷却フィン模式図

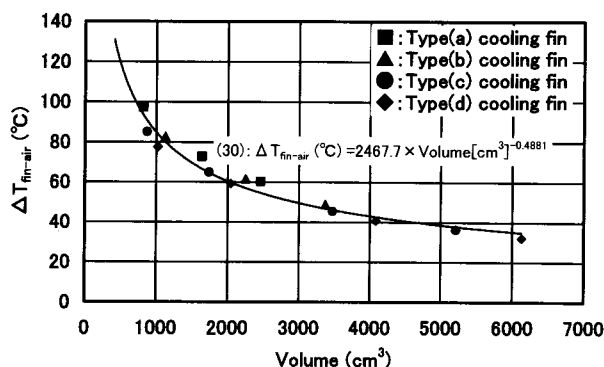


図 5.16 冷却フィンの $\Delta T_{fin-air}$ の体積依存性

以下、同様に Si-IGBT の接合温度が 80 °C と 100 °C の 2 種類に対し、平型 4H-SiC pn ダイオードの接合温度を 100 °C, 150 °C, 200 °C に変化させ、計算した冷却フィンの合計体積と 5.5.1 で求めた Si-IGBT+Si-IGBT 内蔵ダイオード用冷却フィンとの体積比、および、パワー密度を計算した結果を表 5.3 に示す。また、キャリア周波数を 0.5 kHz から 1 kHz まで、0.1 kHz ずつ増加させた場合の、体積比とパワー密度を図 5.17 に示す。

パワー密度は、3 相出力/合計体積で表し、2250 V_{dc}、変調率 0.8 の 3 相インバータを想定した場合、出力線間電圧波高値は $\frac{\sqrt{3}}{2} \times 2250 \times 0.8$ [V] であり、3 相出力は、

$$\sqrt{3} \times \frac{I_{cp}}{\sqrt{2}} \times \frac{\text{出力線間電圧波高値}}{\sqrt{2}} \text{ [VA] となる。}$$

表 5.3 体積比とパワー密度

接合温度(°C)		I _{cp} (A)	冷却フィン体積(cm³)			体積比(%)	パワー密度 (VA/cm³)
IGBT	SiC-Diode		IGBT	SiC-Diode	合計		
80	100	93	5727.9	621.4	6349.3	103.6	20.0
80	150	93	5994.5	151.7	6146.2	100.3	20.6
80	200	93	6462.9	70.7	6533.6	106.6	19.4
100	100	133	5030.3	1622.6	6652.9	108.5	27.0
100	150	133	5222.6	351.2	5573.8	90.9	32.2
100	200	133	5546.6	159.0	5705.6	93.1	31.5

平型 4H-SiC pn ダイオードの接合温度を上げれば、平型 4H-SiC pn ダイオード用のフィン体積は縮小できる。しかし、接合温度が上昇すると逆回復電流が増加し、図 5.9 に示すように、リカバリ損失は増大する。IGBT がターンオンする時には、ダイオードの逆回復電流に相当する電流が短絡電流として流れるので、逆回復電流の増加に伴い、Si-IGBT のターン

オン損失も増大する。式(5.27)のターンオン損失は、ダイオードの逆回復電流も含んだターンオン波形から算出されたものである。従って、表 5.3 に示すように、Si-IGBT 用のフィン体積が増大し、平型 4H-SiC pn ダイオードのフィン体積の縮小効果を打ち消す。従って、フィン体積が最も小さくなる接合温度が存在する。今回の計算では、Si-IGBT+ Si-IGBT 内蔵 Si ダイオードの場合と比較して、もっとも体積比が小さくなるのは、図 5.17 に示すように、Si-IGBT の接合温度が 80 °C と 100 °C のどちらの場合でも、キャリア周波数が 0.5 kHz では平型 4H-SiC pn ダイオードの接合温度が 150 °C の時であった。しかし、キャリア周波数を上げていくと、Si-IGBT の接合温度が 80 °C と 100 °C のどちらの場合でも、平型 4H-SiC pn ダイオードの接合温度が 100 °C の時に最小となる。

また、Si-IGBT の接合温度が 80 °C と 100 °C のどちらでも、冷却フィンの体積比とパワー密度は、Si-IGBT 内蔵ダイオードを使用した場合を基準として、Si-IGBT の接合温度が 100 °C の方が、体積比が最大 13.5 %、パワー密度が最大で 12.1 VA/cm³ 有利となることがわかった。これは、損失が大きくなっても、電流を大きくした方が、パワー密度は有利となるからである。

以上の結果から、平型 4H-SiC pn ダイオードを用いることで、無効電力を発生する IGBT インバータの冷却フィンの体積を、Si-IGBT 内蔵ダイオードを使用した場合に比べて、最大で 81 % に簡素化できることが示された。

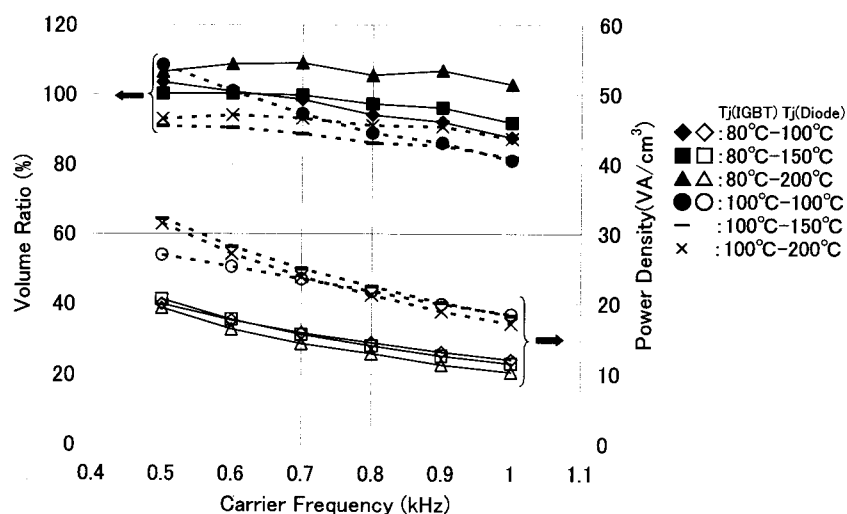


図 5.17 冷却フィンの体積比とパワー密度の接合温度依存性

5.6 結言

無効電力を発生する STATCOM 用 IGBT インバータの冷却フィンを簡素化するために、平型 4H-SiC pn ダイオードを、4.5 kV Si-IGBT と組み合わせた場合の、冷却系に与える効果を検討した。100 kVA 級 SiC インバータ用に開発した金属パッケージに SiC ダイオードチップを組み込んだダイオードモジュールを製作し、4.5 kV Si-IGBT と組み合わせてスイッチ

ング特性を測定した。測定結果をもとに近似計算で損失を算出し、冷却フィンの大きさを推定した。Si-IGBTの接合温度が80℃と100℃の場合に対し、平型4H-SiC pnダイオードの接合温度を100℃、150℃、200℃に変化させて算出した冷却フィンの合計体積と、Si-IGBT+Si-IGBT内蔵ダイオード用冷却フィンとの合計体積の比を計算し、合計体積比が最小となる接合温度が存在することを明らかにした。

また、Si-IGBTの接合温度が80℃と100℃のどちらでも、冷却フィンの体積比とパワー密度は、Si-IGBT内蔵ダイオードを使用した場合を基準として、100℃の方が、体積比が最大13.5%、パワー密度が最大で12.1 VA/cm³有利となることがわかった。

参考文献

- [1] 松波弘之編著：「半導体 SiC 技術と応用第2版」日刊工業新聞社(2011).
- [2] Y. Sugawara, D. Takayama, K. Asano, R. Singh, H. Kodama, S. Ogata, and T. Hayashi, "3kV 600A 4H-SiC High Temperature Diode Module," Proc. International Symposium on Power Semiconductor Devices & ICs (ISPSD '02), pp. 245-248 (2002).
- [3] S. Ogata, D. Takayama, K. Asano, H. Kodama, and Y. Sugawara, "Study of Static Characteristic for 3kV 600A 4H-SiC Flat Package Type pn Diodes," IEEJ Trans. PE, Vol. 125, No. 9, pp. 879-884 (2005).
緒方修二, 高山大輔, 浅野勝則, 児玉弘則, 菅原義孝：「3kV 600A 4H-SiC 平型 pn ダイオードの静特性」電学論 B, Vol. 125, No. 9, pp. 879-884 (2005 年).
- [4] S. Ogata, D. Takayama, K. Asano, and Y. Sugawara, "Study of Reverse Recovery Characteristic for 3kV 600A 4H-SiC Flat Package Type pn Diodes," IEEJ Trans. PE, Vol. 126, No. 7, pp. 663-668 (2006).
緒方修二, 高山大輔, 浅野勝則, 菅原義孝：「3kV 600A 4H-SiC 平型 pn ダイオードの逆回復特性」電学論 B, Vol. 126, No. 7, pp. 663-668 (2006 年).
- [5] S. Ogata, D. Takayama, K. Asano, and Y. Sugawara, "Study of Thermal Characteristics for 3kV 600A 4H-SiC Flat Package Type pn Diodes," IEEJ Trans. PE, Vol. 128, No. 8, pp. 1015-1019 (2008).
緒方修二, 高山大輔, 浅野勝則, 菅原義孝：「3kV 600A 4H-SiC 平型 pn ダイオードの熱特性」電学論 B, Vol. 128, No. 8, pp. 1015-1019 (2008 年).
- [6] H. Lendenmann, A. Mukhitdinov, F. Dahlquist, H. Bleichner, M. Irwin, R. Soderholm, and P. Skytt, "4.5kV 4H-SiC diodes with ideal forward characteristic," Proc. International Symposium on Power Semiconductor Devices & ICs (ISPSD '01), pp. 31-34 (2001).
- [7] M. Kamaga, K. Sung, and H. Ohashi, "A Study on Switching Frequency Limitation in Combination of Si-IGBT and SiC-SBD," IEEJ Trans. IA, Vol. 128, No. 5, pp.

569(2008).

釜我昌武, 成慶珉, 大橋弘通:「変換器高周波化のための Si-IGBT と SiC-SBD の検討」
電学論 D, Vol. 128, No. 5, pp. 569(2008).

- [8] K. Suzuki, K. Sung, Y. Tanaka, and H. Ohashi, "An Analysis method of Device losses in Combination of SiC-PiN Diode and Si-IEGT," SPC-05-72, pp. 15 (2005).
鈴木一馬, 成慶珉, 田中保宣, 大橋弘通:「SiC-PiN ダイオードと Si-IEGT の組合せにおける損失解析方法」電気学会 半導体電力変換研究会, SPC-05-72, pp. 15(2005).
- [9] <http://www.mitsubishielectric.co.jp/news/2011/1003-a.html>
- [10] http://www.toshiba.co.jp/about/press/2011_12/pr_j0802.htm
- [11] <http://www.hitachi.co.jp/New/cnews/month/2012/04/0416.html>
- [12] Y. Sugawara, S. Ogata, T. Izumi, K. Nakayama, Y. Miyanagi, K. Asano, A. Tanaka, S. Okada, and R. Ishi, "Development of a 100kVA SiC Inverter with High Overload Capability of 300kVA," Proc. International Symposium on Power Semiconductor Devices & ICs (ISPSD '09), pp. 331-334 (2009).
- [13] K. Takao, Y. Tanaka, K. Sung, K. Wada, Y. Nakazawa, T. Shinohe, T. Kanai and H. Ohashi, "High-switching frequency power converter with high-voltage SiC-PiN diodes and hard-driving of IEGTs," SPC-09-122, pp. 27 (2009).
高尾和人, 田中保宣, 成慶珉, 和田圭二, 中沢洋介, 四戸孝, 金井丈雄, 大橋弘通:「SiC-PiN ダイオードと IEGT のハードドライブによる高電圧・大容量変換器の高周波化」電気学会 半導体電力変換研究会, SPC-09-122, pp. 27(2009).
- [14] 日立製作所「日立パワーデバイス技術情報 第2号」
http://www.hitachi.co.jp/products/power/ps/pdroom/_icsFiles/afieldfile/2004/06/14/pdrm02j.pdf (1997).
- [15] 三菱電機:「IGBT モジュールアプリケーションノート」
http://www.mitsubishielectric.co.jp/semiconductors/files/manuals/igbt_note_j.pdf (2006).
- [16] 三菱電機: データシート「CM400HB-90H」
http://www.mitsubishielectric.co.jp/semiconductors/content/product/powermod/powmod/hvigbtmod/hvigbt/cm400hb-90h_j.pdf (2004)
- [17] リョーサン ヒートシンク製品カタログ (2011 年版)p.57
<http://www.ryosan.co.jp/business/heatsink/pdf/CATALOG2011.pdf>
- [18] 河村篤男編著:「パワーエレクトロニクス学入門」コロナ社, pp. 193 (2009).

第6章 結論

6.1 研究の成果

本研究では、SiC pn ダイオードを電力変換装置へ適用した場合の効果を評価するという観点から、平型 4H-SiC pn ダイオードを設計・試作し、各種特性を評価した。得られた成果を以下に要約する。

(1) 第1章では、本研究の背景として、パワー半導体への要求事項と SiC 半導体の特徴と期待される効果を述べ、本研究の位置付けを明確にした。

(2) 第2章では、高耐圧 SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および過渡順特性を測定評価した結果について述べた。高耐圧と良好な順方向特性を両立するため、新構造のターミネーションであるメサ JTE を適用した。試作した SiC pn ダイオードの逆方向特性および順方向特性を測定し、耐圧 5kV を確認し、電流密度 100 A/cm² では十分な伝導度変調が起こっていることを確認した。

逆電圧 1500 V で室温 (27 °C) から 250 °C まで変化させたときの SiC ダイオードの逆回復特性を測定した。室温での逆回復時間は 0.153 μs であり、pn ダイオードであるにもかかわらずきわめて高速であることがわかった。

SiC pn ダイオードの順回復特性を測定し、Si 高速ダイオードと比較した。SiC pn ダイオードの順方向はね上がり電圧は、di/dt や接合温度が高い場合でも、Si 高速ダイオードより小さいことを確認した。さらに、少数キャリアライフタイムを順回復特性から計算し、接合温度の依存性を検討した。室温での少数キャリアライフタイムは 1~1.5 μs の間で、少数キャリアライフタイムの温度依存は T^{-1} である。接合温度が上昇しても、 d/L_a は低い順電圧を維持する最適値付近の値であることが確認できた。

(3) 第3章では、平型 4H-SiC pn ダイオードを設計・試作し、その静特性、逆回復特性および熱特性を測定評価した結果について述べた。平型 4H-SiC pn ダイオードのオン電圧は 150 °C で 500 A/cm² 通電時 4.9 V であった。また Si ダイオードとのオン電圧を比較し、高電流密度領域では平型 4H-SiC pn ダイオードは Si ダイオードよりも低いオン電圧になり、150 °C で 400 A 以上の電流で使用すれば SiC SBD よりオン抵抗が低くなることがわかった。

平型 4H-SiC pn ダイオードを最大電流 600 A のインバータで使用した場合の導通損失を求めたところ、損失が同耐圧の SiC SBD の 1.03 倍であることがわかった。これは SiC pn ダイオードが本来耐圧 10 kV 設計であるのに対し、平型 4H-SiC pn ダイオードの定格電圧はマージンを含んで 3 kV としていることによる。将来ターミネーションの改善が進みエピ層を薄くしても耐圧が維持できれば、SiC SBD より有利になる範囲が拡大すると考えられる。

2.5 kV 級 Si-IGBT モジュールに内蔵された Si pn ダイオードと比較した結果、平型 4H-SiC pn ダイオードの逆回復特性は Q_{rr} は 1/10、 t_{rr} は約 1/3 となり、リカバリ損失

の大幅な低減が可能であることがわかった。Si-IGBT 内蔵 Si pn ダイオードと平型 4H-SiC pn ダイオードの、導通損失とスイッチング損失が等しくなるキャリア周波数を計算した結果、125 °Cで IGBT 内蔵 Si pn ダイオードの 1.45 倍のキャリア周波数にすることができる。

熱抵抗は 0.21 °C/W であり、一般の Si 平型素子の約 10 倍である。これは現状では SiC のチップ面積が小さいためであり、内蔵チップの数を増やすことにより Si 平型ダイオードの半分の面積で同程度の熱抵抗にすることが可能である。過渡熱インピーダンスは平型 Si ダイオードが飽和するのに 50 秒近くかかるのに対し、きわめて速くほぼ 1 秒で飽和する。3 サイクル(0.05 秒)で遮断されるまでの間、事故電流が流れると仮定した場合、過渡熱インピーダンスから許容できるエネルギーを算出すると、SiC は T_{jmax} 250 °C 以上で使用すれば、Si より大きなパルス負荷に耐える。例えば SiC を T_{jmax} 500 °C で使用すると Si の 2.3 倍のパワーに耐える。

- (4) 第 4 章では、SiC pn ダイオードのサージ電流耐量を測定評価した結果について述べた。SiC pn ダイオードのサージ電流耐量を調査し、SiC pn ダイオードは 1 チップあたり 1000 A(2000 A/cm²)以上の大きな電流に耐え、Si 素子の破壊温度より大幅に高い 800 °C 以上の温度で動作できることがわかった。SiC pn ダイオードの電流密度二乗積は、4.5 kV 級平型 Si ダイオードのほぼ 10 倍となった。SiC pn ダイオードは高温動作しても、シリコンダイオードの場合に報告されている負の温度係数抵抗現象は観察されず、抵抗は正の温度係数抵抗現象を示すことが分かった。
- (5) 第 5 章では、無効電力を発生する STATCOM 用 IGBT インバータの冷却フィンを簡素化するために、平型 4H-SiC pn ダイオードを、4.5 kV Si-IGBT と組み合わせた場合の、冷却系に与える効果を検討した。

無効電力を発生する STATCOM 用 IGBT インバータの冷却フィンを簡素化するために、平型 4H-SiC pn ダイオードを、4.5 kV Si-IGBT と組み合わせた場合の、冷却系に与える効果を検討した。100 kVA 級 SiC インバータ用に開発した金属パッケージに SiC ダイオードチップを組み込んだダイオードモジュールを製作し、4.5 kV Si-IGBT と組み合わせてスイッチング特性を測定した。測定結果をもとに近似計算で損失を算出し、冷却フィンの大きさを推定した。Si-IGBT の接合温度が 80 °C と 100 °C の場合に対し、平型 4H-SiC pn ダイオードの接合温度を 100 °C、150 °C、200 °C に変化させて算出した冷却フィンの合計体積と、Si-IGBT+Si-IGBT 内蔵ダイオード用冷却フィンとの合計体積の比を計算し、合計体積比が最小となる接合温度が存在することを明らかにした。

また、Si-IGBT の接合温度が 80 °C と 100 °C のどちらでも、冷却フィンの体積比とパワー密度は、Si-IGBT 内蔵ダイオードを使用した場合を基準として、100 °C の方が、体積比が最大 13.5%、パワー密度が最大で 12.1 VA/cm³ 有利となることがわかった。

以上により、平型 4H-SiC pn ダイオードの高耐圧性、Si ダイオードと比べた場合の大幅な低損失性および高速性を実証すると共に、平型 4H-SiC pn ダイオードを IGBT インバータに適用した場合の冷却系の検討を行い、電力変換装置へ適用した場合の効果を明らかにした。

6.2 SiC pn ダイオードの将来動向

SiC pn ダイオードの将来動向であるが、第 1 章でも述べたように、現在のところ日本国内では、SiC pn ダイオードを含む、SiC バイポーラ素子の研究はあまり行われていない。これは、SiC 素子の採用が期待されるハイブリッド自動車や鉄道といった用途では、SiC 素子に要求される素子耐圧が 1.5~4.5 kV 程度なので、ビルトイン電圧が低い SiC ユニポーラ素子が有利だからである。

今後、太陽光や風力などの再生可能エネルギーが系統に大量導入されるようになった場合、電力システムを安定化させるための大容量の電力変換装置が必要になることが考えられる。こうした装置には高耐圧の SiC バイポーラ素子が適しているので、今後、SiC バイポーラ素子の開発に関心を持つ研究者が増えることが期待される。

SiC pn ダイオードに関しては、ライフタイムの改善、ライフタイム制御技術の検討、オン電圧劣化の改善といった課題がある。SiC pn ダイオードの定常損失を低減するためには、ライフタイムを長くして十分な伝導度変調を起こし、オン電圧を低くする必要がある。しかし、SiC はライフタイムが短いという問題がある。この原因は、エピタキシャル成長させたドリフト層に、ライフタイム制限要素となる点欠陥が存在するためである[1]。このため、この点欠陥を低減するための手法が検討されている。

定常損失とスイッチング損失のトレードオフについては、第 2 章 2.5 節で述べたが、SiC のライフタイムが長くなれば、トレードオフを改善するためのライフタイム制御技術の検討が必要となる[2]。これまでは、SiC のライフタイムが短いので、ライフタイム制御技術はあまり検討されてこなかった。しかし今後は、Si 素子で用いられているライフタイム制御技術が、SiC pn ダイオードにおいても有効かどうかの確認が必要になると思われる。

SiC pn ダイオードを含む SiC バイポーラ素子には、通電によりオン電圧が増大する現象が報告されている[3]。これは、エピタキシャル成長の際に、基板からエピタキシャル層に引き継がれる基底面欠陥 (Basal Plane Dislocation : BPD) が、デバイス動作時の電子と正孔の再結合エネルギーにより積層欠陥に変化して、オン抵抗の増大を招くと考えられている。SiC 基板の高品質化とエピタキシャル成長法の改善により、BPD 密度が低下することが期待される。

6.3 本研究における今後の課題

今後の課題を以下にまとめる。

- (1) 本研究においては、耐圧 10 kV 設計で 4H-SiC pn ダイオードを試作したが、ターミネーションに問題があり、チップレベルでの耐圧が 5 kV となった。電圧階級の高い電力系統に適用される電力変換装置に用いることを想定し、チップの適切な終端構造と高耐圧化の検討を進めておく必要がある。
- (2) 大容量の電力変換装置に適用することを考えて、素子の直列接続が容易な圧接型パッケージを使用した平型 4H-SiC pn ダイオードを試作した。しかし、近年単相インバータセルを直列に接続して、高電圧に対応するモジュラーマルチレベル方式の電力変換装置の研究が活発に行われている。単相インバータセルに適用する場合は、圧接型パッケージよりケースタイプのモジュールが望ましいため、モジュール構造の検討を行う必要がある。

参考文献

- [1] T. Kimoto, K. Danno, and J. Suda, "Lifetime-killing defects in 4H-SiC epilayers and lifetime control by low-energy electron irradiation," *Phys. Status Solidi B*, Vol. 245, No. 7, pp. 1327-1337 (2006).
- [2] 緒方修二, 田中篤嗣, 中山浩二, 三柳洋一, 浅野勝則: 「電子線照射した高耐圧 4H-SiC pin ダイオードの順回復特性」SiC 及び関連ワイドギャップ半導体研究会 第 20 回講演会 pp. 227-228 (2011)
- [3] H. Lendenmann, F. Dahlquist, N. Johansson, R. Soderholm, P. A. Nilsson, J. P. Bergman, and P. Skytt, "Long term operation of 4.5kV pin and 2.5kV JBS diodes," *Materials Science Forum*, Vol. 353-356, pp. 727-730 (2001).

謝辞

本研究の全過程を通じて、終始懇切なご指導とご鞭撻を賜りました、大阪大学大学院工学研究科・伊瀬敏史教授に謹んで深く感謝の意を表します。

本研究の遂行と論文をまとめるに当たり、日頃より適切なお指導とご指摘を頂きました、大阪大学大学院工学研究科・三浦友史准教授に厚く御礼申し上げます。

本論文をまとめるに当たり、適切なお指導とご指摘を頂きました大阪大学大学院工学研究科・舟木剛教授に深く感謝の意を表します。

また、本研究の遂行と論文をまとめるに当たり、日頃より多くのご支援を頂いた大阪大学大学院工学研究科・柿ヶ野浩明助教に感謝いたします。

論文審査委員会にて、適切なお指導とご指摘を頂きました大阪大学大学院工学研究科・高井重昌教授、谷野哲三教授、白神宏之教授に深く感謝の意を表します。

そして、大阪大学大学院電気電子情報工学専攻・伊瀬研究室の皆様には、多くの有益なご教示を頂きました。ここに深く感謝いたします。

さらに、本研究成果の大部分は、著者の属する関西電力株式会社電力技術研究所において得られたものです。本研究に対して、ご支援を頂きました佐々木鉄於電力技術研究所長に厚く御礼申し上げます。本研究に着手する機会と、ご支援を頂きました菅原良孝元エグゼクティブリサーチャーに深く感謝いたします。また、ご支援、ご協力を頂いた浅野勝則シニアリサーチャー、笹部和宏主任研究員、泉徹副主任研究員、林利彦副主任研究員、中山浩二副主任研究員、尾路京一研究員、田中篤嗣研究員、逸見哲朗研究員に御礼申し上げます。

SiC ダイオードチップ製作に際し、ご協力を頂いた CREE 社 A. Agarwal 博士、John W. Palmour 博士に感謝します。

研究業績

・学会誌論文

1. 緒方修二, 高山大輔, 浅野勝則, 児玉弘則, 菅原良孝
「3kV 600A 4H-SiC 平型 pn ダイオードの静特性」, 電気学会論文誌 B, Vol.125, No.9,
pp.879-884 (2005 年 9 月)
2. 緒方修二, 高山大輔, 浅野勝則, 菅原良孝
「3kV 600A 4H-SiC 平型 pn ダイオードの逆回復特性」, 電気学会論文誌 B, Vol.126, No.7,
pp.663-668 (2006 年 7 月)
3. 緒方修二, 高山大輔, 浅野勝則, 菅原良孝
「3kV 600A 4H-SiC 平型 pn ダイオードの熱特性」, 電気学会論文誌 B, Vol.128, No.8,
pp.1015-1019 (2008 年 8 月)
4. 緒方修二, 田中篤嗣, 泉徹, 三柳洋一, 中山浩二, 林利彦, 西村政彦, 浅野勝則, 菅原良孝
「高過負荷 100kVA 級 SiC インバータの開発」, パワーエレクトロニクス学会誌, Vol.35,
pp.178-183 (2010 年 3 月)

・国際会議発表論文

1. Y. Sugawara, D. Takayama, K. Asano, R. Singh, H. Kodama, S. Ogata, and T. Hayashi
“3kV 600A 4H-SiC High Temperature Diode Module,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '02), pp. 245-248 (2002)
2. Y. Sugawara, D. Takayama, K. Asano, A. Ryu, A. Miyauchi, S. Ogata, and T. Hayashi
“4H-SiC High Power SIJFET Module,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '03), pp. 127-130 (2003)
3. Y. Sugawara, D. Takayama, K. Asano, A. Agarwal, S. Ryu, J. Palmour, and S. Ogata
“12.7kV Ultra High Voltage SiC Commutated Gate Turn-off Thyristor : SICGT,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '04), pp. 365-368 (2004)
4. Y. Sugawara, K. Asano, S. Ogata, A. Agarwal, S. Ryu, J. Palmour, S. Okada, and Y. Miyanagi
“4.5kV 60A SICGT and its Half Bridge Inverter Operation of 20kVA Class,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '05), pp. 295-298 (2005)
5. Y. Sugawara, Y. Miyanagi, K. Asano, A. Agarwal, S. Ryu, J. Palmour, Y. Shoji, S.

- Okada, S. Ogata, and T. Izumi
- “4.5kV 120A SiCGT and Its PWM Three Phase Inverter Operation of 100kVA class,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '06), pp. 117-120 (2006)
6. K. Asano, Y. Sugawara, A. Tanaka, Y. Miyanagi, S. Okada, S. Ogata, T. Izumi, and K. Nakayama
 “New Measurement Method of T_j of SiCGT and Its Application to a High Voltage Inverter Operating at greater than 300°C,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '07), pp. 137-140 (2007)
 7. Y. Sugawara, Y. Miyanagi, K. Nakayama, K. Asano, S. Ogata, S. Okada, T. Izumi, and A. Tanaka
 “180kVA Three Phase SiCGT Inverter Utilizing Novel V_F Degradation Reduction Phenomena for SiC Devices,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '07), pp. 273-276 (2007)
 8. K. Asano, Y. Sugawara, A. Tanaka, Y. Miyanagi, K. Nakayama, S. Ogata, S. Okada, T. Izumi, and R. Ishii
 “Heavily Electron-irradiated High Resistive 4H-SiC pin diode for Turn-on Snubber of 200kVA Class High Power SiCGT Inverter,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '08), pp. 256-259 (2008)
 9. Y. Sugawara, S. Ogata, S. Okada, T. Izumi, Y. Miyanagi, K. Asano, K. Nakayama, and A. Tanaka
 “4.5kV 1000A A Class SiC pn Diode Modules with Resin Mold Package and Ceramic Flat Package,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '08), pp. 267-270 (2008)
 10. Y. Sugawara, S. Ogata, T. Izumi, K. Nakayama, Y. Miyanagi, K. Asano, A. Tanaka, S. Okada, and R. Ishii
 “Development of a 100kVA SiC Inverter with High Overload Capability of 300kVA,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '09), pp. 331-334 (2009)
 11. K. Nakayama, Y. Sugawara, Y. Miyanagi, K. Asano, S. Ogata, S. Okada, T. Izumi, and A. Tanaka
 “Behavior of stacking Faults in TEDREC Phenomena for 4.5kV SiCGT,” Materials Science Forum, Vols. 600-603, pp. 1175-1178 (2009)
 12. Y. Sugawara, S. Ogata, Y. Miyanagi, K. Asano, S. Okada, A. Tanaka, K. Nakayama, and T. Izumi
 “Electron Irradiation Lifetime Control for SiC Bipolar Devices of 200kVA High Power

- SiC Inverters,” Materials Science Forum, Vols. 600-603, pp. 1179-1182 (2009)
13. S. Ogata, K. Asano, Y. Sugawara, A. Tanaka, Y. Miyanagi, K. Nakayama, T. Izumi, T. Hayashi, and M. Nishimura
“High Surge Current Ruggedness of 5kV Class 4H-SiC SiCGT,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '10), pp. 369-372 (2010)
 14. S. Ogata, K. Asano, Y. Sugawara, A. Tanaka, Y. Miyanagi, K. Nakayama, T. Izumi, T. Hayashi, and M. Nishimura
“High Surge Forward Current Ruggedness of 5kV Class 4H-SiC pn Diode,” Proc. International Power Electronics Conference (IPEC2010), pp. 1929-1933 (2010)
 15. S. Ogata, Y. Miyanagi, K. Nakayama, A. Tanaka, and K. Asano
“5kV class 4H-SiC PiN Diode with Low Voltage Overshoot during Forward Recovery for High Frequency Inverter,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '11), pp. 296-299 (2011)
 16. K. Asano, K. Nakayama, Y. Miyanagi, A. Tanaka, M. Nishimura, T. Izumi, S. Ogata, and T. Hayashi
“Lifetime Control of 4.5kV SiCGT by High-energy Electron Irradiation,” Materials Science Forum, Vols. 679-680, pp. 718-721 (2011)
 17. A. Tanaka, S. Ogata, T. Izumi, K. Nakayama, T. Hayashi, Y. Miyanagi, and K. Asano
“Reliability Investigation of SiC Bipolar Device Module in Long Time Inverter Operation,” Proc. International Symposium on Power Semiconductor Devices and ICs (ISPSD '12), pp. 233-236 (2012)
 18. K. Asano, A. Tanaka, S. Ogata, K. Nakayama, and Y. Miyanagi
“Transient Electrical Characteristics of Electron Irradiated High Blocking Voltage 4H-SiC pin Diode,” Materials Science Forum, Vols. 717-720, pp. 965-968 (2012)

・その他論文(邦文誌の英語訳)

1. S. Ogata, D. Takayama, K. Asano and Y. Sugawara
“Study of Reverse Recovery Characteristic for 3-kV 600-A 4H-SiC Flat Package Type pn Diodes,” Wiley InterScience, Electrical Engineering in Japan, Vol. 160, No. 1, pp. 10-17 (2007)
2. S. Ogata, D. Takayama, K. Asano and Y. Sugawara
“Thermal Characteristics of 3kV, 600A 4H-SiC Flat-Package pn Diodes,” Wiley InterScience, Electrical Engineering in Japan, Vol. 171, No. 4, pp. 1-7 (2010)

・国内大会

1. 緒方修二, 浅野国博, 菅原良孝
「10kV 級ダブル正ベベル型素子耐圧の端面構造依存」平成 8 年 電気学会 電力・エネルギー部門大会 p. 575-576 (1996)
2. 浅野勝則, 緒方修二, 菅原良孝
「8kV・3.5kA 級光サイリスタのターンオフタイム」平成 9 年 電気学会 全国大会 p.4.3-4.4(1997)
3. 緒方修二, 菅原良孝
「8kV・3.5kA 級光サイリスタのオフ電流及び逆電流の温度依存性」平成 10 年 電気学会 全国大会 p.4.40-4.41 (1998)
4. 緒方修二, 林智基, 菅原良孝
「8kV・3.5kA 級光サイリスタの微小 V-I スイッチング特性」平成 10 年 電気学会 全国大会 p.4.42-4.43 (1998)
5. 緒方修二, 菅原良孝
「8kV・3.5kA 級光サイリスタの高周波課電試験」平成 11 年 電気学会 全国大会 p.4.18-4.19 (1999)
6. 緒方修二, 菅原良孝
「8kV・3.5kA 級光サイリスタの直流課電試験と宇宙線破壊の可能性」平成 12 年 電気学会 全国大会 p.1616-1617 (2000)
7. 中山浩二, 浅野勝則, 三柳洋一, 田中篤嗣, 西村政彦, 泉徹, 緒方修二, 林利彦
「高エネルギー電子線照射による 4.5kV SiCGT のキャリアライフタイム制御シミュレーション」SiC 及び関連ワイドギャップ半導体研究会 第 19 回講演会 pp. 158-159 (2010)
8. 緒方修二, 田中篤嗣, 中山浩二, 三柳洋一, 浅野勝則
「電子線照射した高耐圧 4H-SiC pin ダイオードの順回復特性」SiC 及び関連ワイドギャップ半導体研究会 第 20 回講演会 pp. 227-228 (2011)

・特許関連

1. 出願番号 特願平 8-357260, 登録番号 3789580, 「高耐圧半導体装置」
2. 出願番号 特願平 10-276250, 登録番号 4060461,
「光トリガ素子の特性の測定方法, 測定装置, 及び同測定装置を組み込んだ電力変換装置」
3. 出願番号 特願平 11-705, 登録番号 3813752,
「半導体素子の加速試験方法及びその装置」
4. 出願番号 特願 2004-55165, 登録番号 4951898, 「ゲート駆動回路」
5. 出願番号 特願 2004-303385, 登録番号 474511,
「系統連系装置及びこれに含まれる整流性素子の異常の検出方法」
6. 出願番号 特願 2007-260767, 登録番号 4931755, 「乾式金属蒸着フィルムコンデンサ」



2
2