



Title	論理回路網の解析ならびに構成に関する研究
Author(s)	樹下, 行三
Citation	大阪大学, 1964, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/28622
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名・(本籍)	樹下 行三 ぎの した こう ぞう
学位の種類	工学博士
学位記番号	第 527 号
学位授与の日付	昭和 39 年 3 月 25 日
学位授与の要件	工学研究科 通信工学専攻 学位規則第 5 条第 1 項該当
学位論文題目	論理回路網の解析ならびに構成に関する研究 (主 査)
論文審査委員	教授 尾崎 弘 (副 査) 教授 熊谷 三郎 教授 青柳 健次 教授 笠原 芳郎 教授 加藤 金正 教授 板倉 清保 教授 牧本 利夫 教授 喜田村善一 教授 宮脇 一男 教授 城 憲三 教授 藤沢 和男

論 文 内 容 の 要 旨

本論文は、論理回路網に関する研究をまとめたものであり、全体は7章より成り立っている。

第1章序論において、研究の現状および本研究立場についての概説が述べられている。第2～4章は論理回路網の構成法について述べたものであり、第5、6章は、論理回路網の解析の問題として、その故障診断法について述べたものである。第7章は結論として、本研究の新らしい成果および今後に残された問題が述べられている。

論理回路網の解析構成の問題は、古くから開閉回路の理論として研究されていたが、電子計算機に対する要求の増加、またその発達に従って、その重要性が再認識されるようになった一分野である。したがって、本論文では、従来行なわれて来た諸成果をもとに、新たに計算機を用いて論理回路網の解析構成の問題を考察するという立場より、組織的な方法についての考察を行なったものである。

第2章では論理回路網の表現表として、まず位数2の体上の多項式で表わされることを示し、この多項式の基底の変換としてブール関数の主加法標準形が導かれることを示し、系の入出力変数をあらわに表現する方法として、ブール行列の定義が行なわれている。そしてブール行列に関するいくつかの定義を与え、これより導かれるブール行列についての諸定理について述べ、またブール行列による論理回路網の解析構成の立場を明確にするために、ブール行列と遷移行列の間の関係についての考察がなされている。これらは、第3章および第4章に述べられる順序回路網および組合わせ回路網の構成に対する数学的な基礎になっている。

第3章は、順序回路の構成法を示したもので、ブール行列を用いて表現することにより、機械的な操作で行なえる構成法を与えたものである。はじめに、順序回路を遅延素子をフィードバックループに含む回路としての構成法を示し、さらにこの方法を拡張して、遅延素子を任意の順序回路で置き換えることにより、簡単な順序回路により、複雑な順序回路を構成する方法が与えられている。最後にこの方法の具体的

な応用として、二、三の例を示した。

第4章は、組合わせ回路の構成法を取り扱ったものである。組合わせ回路の構成問題は、結局ブール方程式を解く問題に帰着させられることを示し、ブール方程式の解法についての一般論が述べられている。まずブール方程式の解法について述べ、さらに組合わせ回路の構成法として、系を行列表示したときのブール行列方程式の解法について述べたものである。最後に、ここに述べた解法と組合わせ回路の構成問題の関係を明確にするために、具体的な応用例について述べた。

電子計算機などのように全体の機能が複雑になれば、その中に故障が生じたとき、それを適当な回路単位に分けて、その故障を組織的に見出す方法が要求されるようになる。この立場より、本論文では回路単位として論理回路網、とくに順序回路網を対象とする故障診断法についての考察を行なった。

故障診断に際しては、パッケージなどに組み上げられた回路については、その内部に立ち入って検査することは望ましくないし、マイクロモジュールのような回路では、内部検査をすることは不可能でもある。ここにいう故障診断法とは、回路網に故障が生じているかどうか、また故障が生じている場合には、内部検査をすることなしに、その入出力関係から故障箇所を指定する方法である。

この立場より、第5章では、順序回路網に対する故障診断法についての一般的な考察がなされている。ここでは許される故障としては、論理素子の縮退形故障を対象としている。まず、故障診断をしようとする回路網に加えるべき入力系列（検査系列）を求める方法として、操作Aが述べられている。これは予想するすべての故障が入出力関係だけから区別できるときに検査系列が求まり、その長さが最小なものを求める方法である。ここでは、問題とする回路網がどの初期状態にあるかも未知であると仮定している。

しかし實際上、すべての故障が入出力関係だけから区別できるとは限らない。この場合には、区別できない故障を同類なものに分類し、この範囲内で検査系列を求める方法として操作Bが与えられる。

これらの方法は、いずれも最小長の検査系列を求める方法である。しかし、問題にする回路網の状態数、入力数および予想する故障の数が多くなれば、操作A、Bに述べたようなすべての可能性をつくっていくような方法で、最小長の検査系列を求めることは不可能になる。

そこで第6章には、検査系列の長さは最小ではないが、それを求める操作数を減少させる方法が述べられている。一般に、故障診断に要する費用、時間は、検査系列を求めるためのものと、求めた検査系列を実際に未知回路に加えて故障箇所を見いだすものとに分けて考えることができるが、いまの場合には、後者の方はほぼ検査系列の長さに比例するのに対して、前者の段階では、回路網の状態数、入力数などに対して指数的に増大する。したがって、ここでは検査系列を求める操作数を少なくすることの方が重要であり、この場合には、検査系列を求める各段階において、局所的な最適化条件を用いる方法を取らねばならなくなる。ここでは、実際に計算機を用いて検査系列を求める方法（操作C）について考察し、最後にNEAC-2206で行なったシュレージョンの結果が述べられている。

論文の審査結果の要旨

本論文は論理回路網に関する研究をまとめたものであって、7章より成立っている。

第1章序論においては本研究分野における従来の研究を述べ、本論文の地位を明らかにし、その工学上の意義を述べている。

第2～4章には、ブール行列を用いる論理回路網の構成法を述べている。

第2章には、論理回路網の $\text{mod}2$ の多項式による表現法にもとづいて、この基底変換としてブール関数の主加法標準形が導かれることを示し、この標準形式の係数よりブール行列を定義し、これより導かれる諸定理について述べている。またブール行列と論理回路網の関係を明らかに示している。これらは第3章および第4章に述べられている順序回路網および組合せ回路網の構成に対する数学的な基礎となっている。

第3章にはブール行列を用いて順序回路を構成する一方法を示している。ブール行列は本質的には順序づけられた真理値表と見なすことができるから、本論文の方法は状態図と真理値表を対比させながら行なう方法の一つということができ、前章で導入されたブール行列間の諸演算を用いることにより、その取扱いを機械的にし、また複雑な順序回路をより簡単な回路で合成する方法が与えられるなどの利点がある。

第4章には組合せ回路網の構成問題に関して、問題にしている回路網を、ブール行列表示すれば、結局ブール行列方程式を解く問題に帰着することを示し、この問題についての一般的な解法を与えている。この種の問題については、本論文とは異った観点より Ledley により解かれたが、本論文の方法は Ledley とは独立に、ほぼ同時に発表されたものである。

第5～6章は論理回路網の故障診断法について述べたもので、回路単位として論理回路網を考え、この中に故障があるかどうか、また故障が生じている場合には、内部検査することなしに、その入出力関係から故障箇所を指定する方法について述べている。

一般に論理回路網に生じる故障は、大別して内部素子の故障による誤動作と、動作条件を規定する電圧、クロックなどの変動による誤動作に分けられるが、本論文では前者の場合での縮退型故障を対象にし、回路網としては順序回路網を対象としている。

本論文の順序回路網の故障診断法では、与えられた順序回路網と、故障によって生じる回路網の集合を考え、これに属する一つの被検査回路網に適当な入力系列を加えたとき、その出力系列によって、被検査回路網がこの回路網の集合の中でどれであるかを決定することにより、故障箇所を指定する方法を用いている。その特長は被検査回路網が特定の初期状態に導けるという制限を取り除き、被検査回路網がどの状態にあっても、その初期状態に関係なく求められる故障診断法であるという点である。なお本論文ではこの方法を用いて、計算機によりシミュレーションを行なう方法およびその結果についても述べている。

以上述べたように、本論文では論理回路網に関する2つの問題を取扱っている。その第1は構成問題であって、この問題は結局ブール方程式を解く問題に帰着せしめられることを示し、ブール行列を用いてブール方程式の解法を中心に考察し、一般解を求める方式を示している。その長所は計算機を用いて論理設計を行なうという立場に立って、統一的でかつ比較的簡単な操作で行なえるという点である。第2は論理回

路網の故障診断の問題であってこの問題は組織の複雑化，また回路単位の量産化に伴って最近問題になった分野であり，従来の研究は比較的少なく，本論文の方法はこの分野に関する研究の一向を与えるものであると思われる。

以上の研究は電子工学の発展に寄与するところ誠に大である。
よって本論文は博士論文として価値あるものと認める。