



Title	位相同期ループの引込み特性に関する研究
Author(s)	山下, 正光
Citation	大阪大学, 1977, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/31699">https://hdl.handle.net/11094/31699</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">＜a href="https://www.library.osaka-u.ac.jp/thesis/#closed"&gt;https://www.library.osaka-u.ac.jp/thesis/#closed</a> >大阪大学の博士論文について</a>をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名・(本籍)	山 <sup>やま</sup> 下 <sup>した</sup> 正 <sup>まさ</sup> 光 <sup>みつ</sup>
学 位 の 種 類	工 学 博 士
学 位 記 番 号	第 3 8 2 1 号
学位授与の日付	昭 和 52 年 2 月 23 日
学位授与の要件	学位規則第 5 条第 2 項該当
学 位 論 文 題 目	位相同期ループの引込み特性に関する研究
論 文 審 査 委 員	(主査) 教 授 滑 川 敏 彦
	(副査) 教 授 板 倉 清 保 教 授 熊 谷 信 昭 教 授 中 西 義 郎
	教 授 手 塚 慶 一 教 授 寺 田 浩 詔

## 論 文 内 容 の 要 旨

本論文は、位相同期ループの引込み特性に関する研究の成果をまとめたものである。

全篇は、序論、第 1 篇、第 2 篇および、結果からなり、第 1 篇 5 章、第 2 篇 4 章で構成した。

序論および各篇の第 1 章では、従来行なわれてきた位相同期ループに関する研究概要と、筆者の行った研究の位相同期に関する分野における地位を明らかにした。

第 1 篇は、アナログ位相同期ループにおいて、位相ジッタを考慮した引込み特性に関して論じた。

第 1 篇第 2 章では、まず、アナログ位相同期ループの主構成要素の一つである位相比較器として、集積回路を用いたラッチ形位相比較器を提案した。しかる後に、正弦波状、方形波状およびガウス状確率密度関数で表現される入力信号に重畳した速い位相ジッタが、位相比較特性の非線形部分を歪ませ、無視できないことを理論解析および、実験により明らかにした。また、出力信号デューティ比が 50% となる理論集積回路を用いた電圧制御発振器を提案した。

第 1 篇第 3 章では、速い位相ジッタの効果により歪んだ、位相比較特性の非線形部分を折線近似し、位相面考察により、ループ濾波器を受動形 RC 濾波器、位相比較器を三角波状、のこぎり波状および、ラッチ形位相比較特性とした引込み特性を数値計算により求めた。

第 1 篇第 4 章では、アナログ位相同期ループのループ濾波器として受動形位相遅れ濾波器、位相比較器としてのこぎり波状位相比較器を用い、第 1 篇第 3 章と同一の手法により、速い位相ジッタを考慮した引込み特性について論じた。

第 2 篇は、ディジタル位相同期ループの引込み特性とマイクロプロセッサによる位相同期ループに関して論じた。

第 2 篇第 2 章では、2 次ディジタル位相同期ループの過渡解析手法を提案し、シース周波数を定義

するとともに、その一般式を得た。また、本解析法の妥当性をシュミレーションおよび、実験により確認した。さらに、出力信号のジッタ軽減法について論じた。

第2篇第3章では、布線論理回路を用いないディジタル処理の特徴を生かした、マイクロプロセッサを用いる実時間処理の位相同期ループについて、位相同期現象を実験により確認し、プロセッサ固有の特性、保持範囲ジッタ量等の関係を明らかにした。

第1篇第5章および第2篇第4章は、各篇の各章で得られた主要な結果をまとめ、全体の結論は、本研究の成果を総括して述べた。

## 論文の審査結果の要旨

本論文は、位相同期ループについて、その引込み特性に関する研究の理論的、実験的研究成果をまとめたものである。その主要な成果を要約すると次のようである。

- (1) 新しい特性を有するラッチ形位相比較器を含む回路方式を提案し、また、内部ジッタの解析を行ない、その軽減法を見出している。
- (2) 従来の解析では無視されてきた速い位相ジッタがループの引込み特性に及ぼす効果について、詳細な解析を行ない、この効果に基づいて、従来の性能指数を修正すべきことを明らかにしている。
- (3) デジタル位相同期ループに関して差分方程式を用いて過渡解析を行ない、その引込み特性を明らかにしている。また、マイクロプロセッサを用いた新しい回路方式の構成を提案している。

以上のように、本論文は、最近その利用範囲に著しい拡大をみせている位相同期ループについて、その引込み特性を明らかにしているものであって通信工学、電子工学の分野に貢献するところ大である。よって、本論文は博士論文として価値あるものと認める。