

Title	タイム・シェアリング・システムの効率およびシミュレーション・プログラムの作成技法についての研究
Author(s)	金田, 悠紀夫
Citation	大阪大学, 1977, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/31848">https://hdl.handle.net/11094/31848</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉</a> 大阪大学の博士論文について <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">〈/a〉</a> をご参照ください。

***Osaka University Knowledge Archive : OUKA***

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名・(本籍)	かね だ ゆきお 夫 金 田 悠 紀 夫
学位の種類	工 学 博 士
学位記番号	第 4 0 8 5 号
学位授与の日付	昭 和 52 年 11 月 21 日
学位授与の要件	学位規則第 5 条第 2 項該当
学位論文題目	タイム・シェアリング・システムの効率およびシミュレーション・プログラムの作成技法についての研究
論文審査委員	(主査) 教 授 藤澤 俊男 (副査) 教 授 田中 幸吉 教 授 木澤 誠 教 授 嵩 忠雄 教 授 都倉 信樹

### 論 文 内 容 の 要 旨

汎用性を目的としたタイム・シェアリング・システムである CTSS が 1963 年に稼動して以来、多くのタイム・シェアリング・システムの開発が手がけられた。有名なものとして MIT の Multics、IBM 社の System 360/67 システムがある。いずれも主記憶の有効利用を目指してページング機構を用いた仮想記憶方式を採用している。また著者等が開発した電気試験所（現電子技術総合研究所）のタイム・シェアリング・システム ETSS (ETL'S Time Sharing System) においても簡易形ページング方式を用いた主記憶制御が行われている。しかしいずれのシステムにおいてもオーバヘッドの増大にともなう効率の低下の問題が発生している。特にページング機構はタイム・シェアリング・システムの制御において中核的な位置を占め、システムの効率を決める決定的な部分といえるので、その効果についてさまざまな議論がなされている。

本論文ではまず ETSS において、著者が開発を担当した主記憶管理部において始めて採用した新ページング方式の原理と期待される効果について述べ、本ページング方式は大幅にプログラムのスワッピング量をページング方式を採用しない場合に比して減少させることを明らかにした。

またタイム・シェアリング・システムにおける一般のページング機構の働きに着目したシミュレーションを行いページング機構の諸特性を明らかにした。システム飽和、ページ・スワッピングの頻発するスラッシング現象発生機構の解明、スワッピング・アルゴリズムの良否によるシステム効率への影響等を調べ、ページング機構はその制御アルゴリズムを適当に選ぶことにより極めて有効に動作させることが可能であることを示した。

引続きタイム・シェアリング・システムが大形化した場合を想定したシミュレーションを行い、シ

システム構成要素である処理装置、主記憶、プログラム・スワッピングに用いる二次記憶の性能がユーザのプログラムの特性にバランスよく適合していることが極めて重要であることを示した。

最後にコンピュータ・グラフィック・システムを用いて対話的にシミュレーション・プログラムを作成していく技法について述べている。本技法はシミュレーション・プログラム作成の経験から得た新しいシミュレーション・プログラム開発手法である。モデルのブロック・ダイアグラムをグラフィック画面上にシステムと対話しながら作っていくことにより自動的にGPSSプログラムを生成するものである。特にBOXと呼ぶ新しいブロックを導入することにより、多画面から構成される大形プログラム作成の道を開くとともに作成されたプログラムの構造化を容易にしている。

### 論文の審査結果の要旨

本論文の目的は大形汎用計算機の利用において基本的なタイム・シェアリング・システムの効率に関与する諸要素の役割を明確にし、かつ大規模なシミュレーション・プログラムの対話的作成技法を与えることである。このために著者はまず主記憶のページング機構を解析し、スワッピング量、スラッシング現象、スワッピング・アルゴリズムの解明および評価を行った。次に、システム構成要素の処理装置、主記憶、2次記憶の相互関連についてシミュレーションによる解析を行ない、システム効率への寄与を明らかにした。著者は、最後に、グラフィック・システムを用いて対話的に大規模シミュレーション・プログラムを作成する新しい技法を与えている。これによりプログラムの構造化、デバッグが容易となった。これらの結果は情報工学の基礎的な分野に重要な知見を加えたものであり、博士論文として価値あるものと認める。