



Title	多結晶シリコン膜のMOS型集積回路への応用に関する研究
Author(s)	大曾根, 隆志
Citation	大阪大学, 1981, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/32872">https://hdl.handle.net/11094/32872</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href="https://www.library.osaka-u.ac.jp/thesis/#closed">大阪大学の博士論文について</a>をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名・(本籍)	大曾根 隆志
学位の種類	工学博士
学位記番号	第 5144 号
学位授与の日付	昭和 56 年 1 月 16 日
学位授与の要件	学位規則第 5 条第 2 項該当
学位論文題目	多結晶シリコン膜の MOS 型集積回路への応用に関する研究
論文審査委員	(主査) 教授 浜川 圭弘 (副査) 教授 難波 進 教授 藤澤 和男 教授 末田 正 教授 成田信一郎

### 論文内容の要旨

本論文は、筆者が松下電器産業株式会社半導体研究所において行なった多結晶シリコン膜の MOS 型集積回路への応用に関する研究をまとめたもので、本文 7 章と謝辞からなっている。

第 1 章は序論であり、おもに本研究の背景と目的について述べている。

第 2 章では、多結晶シリコン膜中に形成したイオン注入不純物層の電気的性質と不純物分布のアニール特性を単結晶シリコンの場合と比較検討している。こうしたアニール特性の実験結果の解析から、種々の基本的な結果を明らかにして、次章以降に述べる研究の基礎を与えている。

第 3 章では、多結晶シリコン膜中の不純物濃度をイオン注入量の制御で行なうことにより、その抵抗値を従来法ではみられなかった広い範囲に制御が可能であることを明らかにした。こうしたイオン注入多結晶シリコン抵抗体の特長を積極的に利用することによって、MOS 型集積回路への 2 つのデバイス応用を提案している。

第 4 章は、前章で得られた成果にもとづいて多結晶シリコン抵抗を負荷とした抵抗負荷型 MOS IC の設計理論をまとめたものである。特に、回路特性・プロセス条件の両面について従来の E/D 型 MOS IC と対比して検討を加え、より優れた性能を發揮しうることを述べている。これらの結果は次章の応用回路の理論的基礎を与えている。

第 5 章では、前章で述べた理論的な結論を実証するために第 3 章で提案した応用デバイスの 1 つである高速ロジック用 IC を試作・検討した結果を述べている。イオン注入多結晶シリコン抵抗は MOS IC とのプロセス共通性に優れており、従来の E/D 型回路と同等以上の性能をもつことを確認した。特に寸法縮小した微細構造デバイスを用いた VLSI を実現するための回路方式の 1 つとして有用であ

ることを示した。

第6章では、イオン注入多結晶シリコン抵抗体のもう1つの応用デバイスであるスタティックRAMのメモリセルに、2層多結晶シリコン技術を導入した新しいセル構造を提案し、このセルを用いた64KビットRAMを試作した結果を述べる。このRAMの周辺回路にはnウエル方式CMOS回路を用いて、高速のアクセス時間と低消費電力を実現している。

第7章は総括であり、本論文で得られた研究の成果をまとめて記している。

### 論文の審査結果の要旨

本論文は多結晶シリコン膜の新しい製造方法の開発と、その基礎物性ならびに、これの集積回路素子への応用に関する一連の研究をまとめたものである。

従来、蒸着やスパッター法によって得た多結晶シリコン膜は、その結晶粒の大きさや粒界面中に偏析する不純物の把握の困難性がからんで電子デバイス素子としての応用は限られたものであった。本研究はSiH<sub>4</sub>を熱分解反応により製作した多結晶シリコン膜について、その物性が反応温度、キャリアガス(H<sub>2</sub>とN<sub>2</sub>)の分圧、ならびに基板温度などをパラメータとして再現性よく制御できることを見出し、さらにできた膜にボロンをイオン注入することによって膜抵抗がほぼ10桁も制御できる技術を確立し、その基礎物性を明らかにした。さらにこの成果を利用して、抵抗負荷型高速ロジックMOSICならびに64KビットスタチックMOSメモリICを開発した。本研究成果は多結晶シリコンの新しい電子材料としての実用技術の確立と、応用分野の拡大に貢献するところ大きく、半導体集積回路の高密度、大容量化のための一つの道を切り開いたものであり、工学博士の学位論文として価値あるものとして認める。