



Title	Study on Semiconductor Memory Devices for Low-Power Mobile Applications
Author(s)	山内, 祥光
Citation	大阪大学, 2014, 博士論文
Version Type	VoR
URL	https://doi.org/10.18910/34429
rights	
Note	

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

論文内容の要旨

氏名 (山内 祥光)

論文題名

Study on Semiconductor Memory Devices for Low-Power Mobile Applications
(低消費電力モバイル機器向け半導体メモリ素子に関する研究)

論文内容の要旨

本論文は低消費電力モバイル用途向けメモリ素子の研究に関するものであり、全7章で構成した。

第1章では、半導体メモリの歴史及び分類、本研究の背景、目的、及び、本論文の構成内容について説明した。

第2章では、高速アクセスが可能なNORフラッシュメモリにて、セル面積縮小可能なコンタクトレス仮想接地多値セル技術について述べた。仮想接地構造においては、書き込み時に各セルのしきい値を精度良く制御しても、隣接セルを書き込むことにより、そのしきい値は変動（以後、セル間干渉と呼ぶ）し、多値化の実現を困難とした。セル間干渉メカニズムを隣接セルリーク及び隣接セル間容量カップリングモデルを用い明確化を図ると共に、これらの問題を解決するため、セル構造及びセル間干渉をキャンセルする手法に関する提案をおこなった。これらの提案に基づき作製した256 Mbitチップにて、多値動作の確認に成功した。本研究成果は、モバイルインターネット機器の高機能・低消費電力化に貢献できる。

第3章では、ロジックプロセスとの互換性に優れ、高性能・低消費電力化に適した単一ゲート電極のスプリットゲート構造セルについて述べた。一对のソース・ドレイン拡散層間に2つのゲート電極が狭い間隔（ギャップ領域）にて配置されており、ソースに隣接したトランジスタにより発生させたホットエレクトロンをドレインに隣接した浮遊ゲートに注入することにより書き込みをおこなった。モデルと実験に基づき、本書き込効率は、(1)従来方式と比較して4桁程度高められ、(2)ギャップ長とドレイン電圧のみで決まり微細化プロセスとの互換性が良いことを実証した。本研究成果は、次世代ロジックのプログラマブル化を図る上で重要な役割を果たす。

第4章では、停電時には処理中のデータを記憶でき、電源を再度供給すれば、瞬時に演算を開始できるシステム構築を可能とするための不揮発性ダイナミックランダムアクセスメモリ(DRAM)について述べた。DRAMセルに浮遊ゲート型トランジスタを組み込んだメモリセルにおいて、DRAMのデータ保持用キャパシタの蓄積ノードと不揮発性メモリの浮遊ゲート間の高効率FNトンネリングメカニズムを用いた新しいストア方法の提案をおこない、シミュレーションと実験に基づき、一括ストアが可能であることを1 Mbitチップにて実証した。退避のための時間及び消費電力などが、今後システムが複雑化・高機能化するにつれて益々増大する傾向にあり、このようなシステム上の本質的問題点を解決する上で、本研究成果を有効活用できる。

第5章では、静止画の常時表示を実現するため、液晶の各画素にリークによる電荷漏れを補正する回路を組み込んだ画素メモリ技術に関して述べた。本画素メモリにより、一括リフレッシュ手法を用いることにより、リフレッシュ周波数低減化を図り、低消費電力化を可能とした。3.17型パネル(320×480ピクセル)を用い、(1)静止画表示時の消費電力をシステム・スタンバイ電力より1桁以上低減、(2)アナログ電圧諧調手法による高品位表示を実証した。本研究の成果は、新しい機能の創出に貢献できる。

第6章では、システムオンプラスチック化を実現するため、ワイドバンドギャップでリーク電流が非常に少ないIn-Ga-Zn-Oxide (IGZO)をチャンネル材料とする薄膜トランジスタ(TFT)と保持容量により構成した酸化物半導体ランダムアクセスメモリについて述べた。低温プロセスTFTで問題となるしきい値の初期ばらつき及びバーストレスによる変動を軽減するため、しきい値補正回路及びプリチャージ補助補償書き込み手法を提案し、シミュレーションと実験に基づき、低消費電力で、且つ、無制限の書き換えが可能であることを実証した。また、IGZO-TFTの低オフリーク電流特性を活かして、60℃で10時間という記憶保持特性も得られた。本研究成果は、小容量電池駆動が不可欠となるウェアラブル素子を実現する上で重要な技術である。

7章では、本論文を通して得られた結果をまとめ、結論を述べた。

論文審査の結果の要旨及び担当者

氏 名 (山 内 祥 光)		
	(職)	氏 名
論文審査担当者	主 査	准教授 松岡 俊匡
	副 査	教 授 大森 裕
	副 査	教 授 渡部 平司
	副 査	准教授 鎌倉 良成
	副 査	教 授 中前 幸治 (情報科学研究科)
	副 査	教 授 伊藤 利道
	副 査	教 授 森 勇介
	副 査	教 授 片山 光浩
	副 査	教 授 尾崎 雅則
	副 査	教 授 栖原 敏明
	副 査	教 授 近藤 正彦
	副 査	教 授 八木 哲也

論文審査の結果の要旨

本論文は低消費電力モバイル用途向けメモリ素子の研究に関するものであり、全7章で構成されている。

第1章では、半導体メモリの歴史及び分類、本研究の背景、目的、及び、本論文の構成内容について述べている。

第2章では、高速アクセスが可能な NOR フラッシュメモリにて、セル面積縮小可能なコンタクトレス仮想接地多値セル技術について述べている。仮想接地構造においては、書き込み時に各セルのしきい値を精度良く制御しても、隣接セルを書き込むことにより、そのしきい値は変動（以後、セル間干渉と呼ぶ）し、多値化の実現は困難である。隣接セルリーク及び隣接セル間容量カップリングモデルを用いセル間干渉メカニズムの明確化を図ると共に、これらの問題点を解決するため、セル構造及びセル間干渉をキャンセルする手法に関する提案をしている。これらの提案に基づき作製した 256 Mbit チップにて、多値動作の確認に成功している。本研究成果は、モバイルインターネット機器の高機能・低消費電力化に貢献できると考える。

第3章では、ロジックプロセスとの互換性に優れ、高性能・低消費電力化に適した単一ゲート電極のスプリットゲート構造セルについて述べている。本構造では、一對のソース・ドレイン拡散層間に2つのゲート電極が狭い間隔（ギャップ領域）にて配置されており、ソースに隣接したトランジスタにより発生させたホットエレクトロンをドレインに隣接した浮遊ゲートに注入することにより書き込みを行っている。モデルと実験に基づき、本書き込み効率は、(1)従来方式と比較して4桁程度高められ、(2)ギャップ長とドレイン電圧のみで決まり、微細化プロセスとの互換性が良いことを実証した。本研究成果は、次世代ロジックのプログラマブル化を図る上で重要な役割を果たす。

第4章では、停電時には処理中のデータを記憶でき、電源を再度供給すれば、瞬時に演算を開始できるシステム構築を可能とするための不揮発性ダイナミックランダムアクセスメモリ (DRAM) について述べている。DRAM セルに浮遊ゲート型トランジスタを組み込んだメモリセルにおいて、DRAM のデータ保持用容量の蓄積ノードと不揮発性メモリの浮遊ゲート間の高効率 Fowler-Nordheim トンネリングメカニズムを用いた新しいストアー方法の提案を行い、シミュレーションと実験に基づき、一括ストアーが可能であることを 1 Mbit チップにて実証している。今後システムが複雑化・高機能化するにつれて、退避のための時間及び消費電力などが益々増大する傾向にあり、このようなシステム上の本質的問題点を解決する上で、本研究成果を有効活用できる。

第5章では、静止画の常時表示を実現するため、液晶ディスプレイの各画素にリークによる電荷漏れを補正する回

路を組み込んだ画素メモリ技術に関して述べている。本画素メモリにより、一括リフレッシュ手法を用いることにより、リフレッシュ周波数低減化を図り、低消費電力化を可能としている。3.17型パネル(320×480ピクセル)を用い、(1)静止画表示時の消費電力をシステム・スタンバイ電力より1桁以上低減、(2)アナログ電圧調手法による高品位表示を実証している。本研究の成果は、液晶ディスプレイ上への新しい機能の創出に貢献できる。

第6章では、システムオンプラスチック化を実現するため、ワイドバンドギャップでリーク電流が非常に少ないIn-Ga-Zn-Oxide (IGZO)をチャンネル材料とする薄膜トランジスタ(TFT)と保持容量により構成した酸化物半導体ランダムアクセスメモリについて述べている。低温プロセスTFTで問題となるしきい値の初期ばらつき及びストレスによる変動を軽減するため、しきい値補正回路及びプリチャージ補助補償書き込み手法を提案し、シミュレーションと実験に基づき、低消費電力で、且つ、無制限の書き換えが可能であることを実証している。また、IGZO-TFTの低オフリーク電流特性を活かして、60°Cで10時間という記憶保持特性も得られている。本研究成果は、小容量電池駆動が不可欠となるウェアラブル素子を実現する上で重要な技術である。

第7章では、本論文を通して得られた結果をまとめ、結論を述べている。

以上のように、本論文はモバイル機器の消費電力の低減を目的として、1) NORフラッシュメモリの小面積化とそのセル間干渉低減技術、2) ロジック混載可能で良好な書き込み効率を持つ、単一ゲート電極のスプリットゲート構造セル、3) 停電時に処理中のデータを記憶でき、電源を再度供給すれば瞬時に演算を開始できるシステム構築を実現する不揮発性DRAM、4) 静止画表示時の液晶ディスプレイにおける各画素の電荷漏れを補正する画素メモリ技術、5) システムオンプラスチック上のIGZO-TFTを用いたランダムアクセスメモリを提案し、これらの実現可能性を明らかにしている。これらの研究成果及び本論文で述べた半導体メモリ素子技術は、モバイル機器の飛躍的な低消費電力化を可能とし、エレクトロニクス産業の発展に大きく寄与するものである。

よって本論文は博士論文として価値あるものと認める。