



Title	高級言語計算機の構成法に関する研究
Author(s)	山本, 昌弘
Citation	大阪大学, 1985, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/34793
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 ＜a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed >大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名・(本籍)	山 ^{やま} 本 ^{もと} 昌 ^{まさ} 弘 ^{ひろ}
学位の種類	工 学 博 士
学位記番号	第 6 7 4 9 号
学位授与の日付	昭 和 60 年 3 月 4 日
学位授与の要件	学位規則第 5 条第 2 項該当
学位論文題目	高級言語計算機の構成法に関する研究
論文審査委員	(主査) 教 授 牧之内三郎 教 授 手塚 慶一 教 授 寺田 浩詔

論 文 内 容 の 要 旨

本論文は高級言語計算機の構成法に関する研究成果をまとめたもので、次の7章からなっている。

第1章は緒論であり、本研究の背景を説明し、本研究の目的と意義について述べている。

第2章では、高級言語計算機研究のための基礎的考察を行い、高級言語の機能仕様、高級言語計算機の動作形態、中間言語の機能レベルなどの設定およびこれらをどのような形式でファームウェア上に実現するかが重要であることを示している。

第3章では、高級言語処理をファームウェアによって行う高級言語計算機の研究に必要なツールを検討して製作したことを述べ、これが本研究の推進に役立つことを示している。

第4章では、科学技術計算用高級言語 Basic を処理するために、専用のファームウェアで構成された Basic マシンのアーキテクチャを提案し、第3章で述べた研究用ツールを用いてこのマシンを実現し、ソフトウェアで行う場合に比べて実行速度が約 2.8 ～ 4.2 倍向上することを示している。

第5章では、事務処理用高級言語 Cobol を専用ファームウェアとハードウェアで処理する Cobol マシンについて考察し、パイプライン制御方式によるマルチプロセッサ構成のマシンを試作したことを述べている。そして、ファームウェアやハードウェアによる専用化が実行速度の向上とメモリ量の減少に及ぼす効果を詳細に分析している。

第6章では、システム記述用言語 Pascal を処理するための Pascal マシンのハードウェア構成について検討し、Pascal マシンを 6.1 mm× 6.1 mm の 1 チップマシンとして実現したことを示している。

第7章では本研究で得られた成果を総括し、結論としてまとめている。

論文の審査結果の要旨

本論文は高級言語計算機の構成法に関する基礎的研究を行うため、特長のある三つの高級言語 Basic, Cobol, Pascal を取り上げ、それぞれの言語を処理する専用の計算機を試作した結果をまとめたもので、その主な成果を要約すると次の通りである。

- (1) 高級言語計算機を実現するためには、その計算機の動作形態および中間言語の機能レベルの設定とファームウェアやハードウェアの構成方法の検討が必要であることを明らかにしている。
- (2) 科学技術計算用高級言語 Basic の言語処理をファームウェアで行うためにはユーザがマイクロプログラム可能なマイクロプログラム制御計算機が必要であることに着目して、まずこれを製作している。そして、この計算機を用いて、専用のファームウェアで構成されたスタンドアロン型の Basic マシンを実現し、汎用計算機に比べて実行速度が約 2.8 ～ 4.2 倍向上することを示している。
- (3) 事務処理用高級言語 Cobol を専用のファームウェアとハードウェアで処理することを検討して、パイプライン制御の並列方式によるマルチプロセッサ構成のバックエンド型 Cobol マシンを試作している。そして、この Cobol マシンは汎用計算機に比べて実行速度が 1.8 ～ 3.7 倍速く、必要とするメモリ量は減少することを明らかにしている。
- (4) システム記述用言語 Pascal を処理する Pascal マシンについては、応用プログラムを用いた詳細なシミュレーションに基づいてスタック量と新しいスワッピング方式を決めてこれを採用し、LSI化を前提にしたハードウェア構成を検討して、スタンドアロン型 Pascal マシンを 6.1mm × 6.1mm の 1 チップ上に実現している。そして、このマシンを用いると既存の汎用マイクロコンピュータを使用する場合に比べて必要なメモリ量は約半分になり、実行速度は約 4.3 倍速くなることを示している。

以上のように、本論文は高級言語計算機の構成法についていくつかの重要な指針を与えており、情報工学の発展に寄与するところが多い。よって本論文は博士論文として価値あるものと認める。