



Title	大規模集積化CMOS FETの閾値電圧変動に関する研究
Author(s)	野依, 正晴
Citation	大阪大学, 1985, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/34909
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名・（本籍）	野	依	正	晴
学位の種類	工	学	博	士
学位記番号	第	6	7	4
学位授与の日付	昭和60年	3	月	4
学位授与の要件	学位規則第5条第2項該当			
学位論文題目	大規模集積化 CMOS FET の閾値電圧変動に関する研究			
論文審査委員	(主査)			
	教授	塙	輝雄	
	教授	小山	次郎	教授 西原 浩

論文内容の要旨

本論文は、半導体集積回路の信頼性に関する研究のうち、特にシリコン基板に大規模集積化したCMOS (Complementary Metal Oxide Semiconductor) FET (Field Effect Transistor) の閾値電圧変動に関する研究をまとめたもので、本文は7章より構成されている。

第1章では、MOS LSI (Large Scale Integrated Circuit) の実用化の過程、ならびに近年のMOS FETの設計寸法の微細化に伴い生じて来た信頼性上の諸問題に関する研究の沿革について述べ、本研究の目的と意義を明らかにしている。

第2章では、MOS LSIの信頼性上の諸問題の中で、特に閾値電圧変動のメカニズムとその低減化の研究の経過を概説し、第3章以降に述べる閾値電圧変動現象に関する本研究の歴史的背景を述べている。

第3章では、燐ガラス表面保護膜をもつ多結晶シリコンゲートCMOS FETに温度、バイアス電圧を長時間印加した時見られる閾値電圧変動のバイアス極性、温度およびゲート長に対する依存性について述べている。ここで、MOS FETのゲートに、負のバイアスを印加した場合に観測される“注入形”閾値電圧変動現象（二次的スロートラッピングと呼ぶ）は、樹脂封止MOS FETの方が気密封止型より顕著にあらわれることが示されている。

第4章では、二次的スロートラッピング現象と、従来報告されている“注入形”変動であるホットキャリア注入あるいはスロートラッピングによる変動現象との相違点を明らかにしている。さらに、MOS FETの相互コンダクタンスの劣化特性等について検討を行い、その結果に基づいて、拡散不純物とシリコン/酸化膜界面との反応による閾値電圧変動メカニズムを推定している。

第5章では、前章で推定した閾値電圧変動メカニズムの定量化モデルおよび解析用MOS FETに関する

る実験結果から、二次的スロートラッピング現象に於ける種々の変動特性が提案モデルにより説明できることを明らかにしている。さらに、樹脂材料の分析およびシミュレーション実験を行い、閾値電圧変動のトリガーとなる拡散不純物が水に起因するものであることを推論している。

第6章では、各種の表面保護膜構造およびゲート保護構造をもつ MOS FET を試験評価した結果について述べ、その結果、シリコン窒化膜系の表面保護膜の適用が、その低減化に有効であることを明らかにしている。また、得られた研究成果を CMOS LSI に適用し、その工学的応用効果を総合的な信頼性試験により明らかにしている。

第7章では、大規模集積化 CMOS FET の閾値電圧変動に関する研究の第3章から第6章までに得られた研究成果を総括して、本研究の結論を要約している。

論文の審査結果の要旨

MOS FET (金属/酸化物/半導体、構成による電界効果トランジスタ) は、大規模集積回路の主役を演じている回路素子であるが、微細化に伴って次々と信頼性上の問題が派生して来ている。本論文で取上げた CMOS LSI は、低消費電力という大きな特徴があるが、NチャネルとPチャネル FET が共存するため、安定に機能させるには両者のしきい値電圧、すなわち、各チャネル表面に強い反転層を形成するに必要なゲート電圧 V_T を安定化させねばならない。また MOS LSI の低コスト化は気密封止に代わる樹脂封止パッケージによって達成されているが、この封止法には若干の問題点があり、LSI機能の安定性を確保するには様々な工夫を必要とするのである。本研究は微少 CMOS FET の V_T 変動の要因を系統的に調べ、高信頼度の樹脂封止 CMOS LSI を実現したもので、主な成果は以下の通りである。

- (1) 気密および樹脂封止形 CMOS FET に対し、高温でゲートにバイアス電圧を印加する B-T ストレス、およびバイアス-湿度ストレスのテストを行うと、両形とも負のバイアス電圧印加の下で負方向に V_T が変動するが後者の方が変動は大きい。この変動は従来から知られているスロートラッピングによると推定される変動と、これに引き続いて起る変動とに分けられることを見出し、後者に二次的スロートラッピング (SST) と名付けている。
- (2) SST 現象は微少な界面現象であるため、分析的手法による原因の探求は困難である。そこで数多くの実験により傍証を固め、 H_2O が原因物質であることを確かめている。また、 H_2O および H_2 中での負バイアス印加による V_T の変動の比較も行い、Si-SiO₂ 界面に外部から H が供給される必要があると推定し、SST およびスロートラッピング現象を説明するモデルを提案している。
- (3) 樹脂封止の場合、外部からの H_2O の透過は避けられないので MOS FET 上に表面保護膜をつける必要がある。各種保護膜を調べた結果、適切な条件下でプラズマ反応により作られた窒化シリコンは V_T の変動を充分低減化し得ることを見出し、CMOS LSI の実用化に結びつけている。

以上のように本研究は樹脂封止 CMOS LSI の信頼性を大きく向上させ、電子技術に大きな寄与をす

るとともに数々の新しい知見を得ており，電子工学に寄与する所大である。よって本論文は博士論文として価値あるものと認める。