

Title	低抵抗高融点金属シリサイドによる半導体大規模集積回路 (LSI) の高速化・高性能化に関する研究
Author(s)	岡本, 龍郎
Citation	大阪大学, 1987, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/35440
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名・(本籍)	おか 岡	もと 本	たつ 龍	お 郎
学位の種類	工	学	博	士
学位記番号	第	7604	号	
学位授与の日付	昭和62年3月20日			
学位授与の要件	学位規則第5条第2項該当			
学位論文題目	低抵抗高融点金属シリサイドによる半導体大規模集積回路(LSI) の高速化・高性能化に関する研究			
論文審査委員	(主査)			
	教授	浜川	圭弘	
	(副査)			
	教授	難波	進	教授 山本 錠彦 教授 末田 正

論文内容の要旨

本論文はMOS (Metal—Oxide—Semiconductor) 型大規模集積回路(LSI)の高速化・高性能化めざした、新しい高融点金属シリサイド薄膜を用いた電極配線技術に関する研究成果をまとめたもので、本文は6章から構成されている。

まず、第1章は序論で、この分野ならびに周辺技術の最近の研究動向を述べ、本論文の目的と意義ならびに位置づけを明らかにするとともに、論文構成と研究内容の関連について説明している。

第2章では、MOS LSIの高速化についてボトルネック技術とされている。低抵抗ゲート電極配線の形成を目的として各種の金属シリサイドについて研究した結果、 MoSi_2 が最も優れていることを見出し、その膜特性の組成比依存性を解明した。こうした基礎実験から、最適組成としてSi/Mo原子比 ~ 2.5 を提案した。さらに、浅い接合を有する不純物拡散層と低抵抗ゲート電極配線の同時形成が可能な新しいアニール法に関する問題点および最適条件を明らかにし、放射性元素の壊変過程で放出されたアルファ粒子の入射に起因するメモリ素子のソフトエラー特性を改善するため、 MoSi 膜中に含有される放射性元素の定量法を確立した。

第3章では前章で見出したゲート電極配線に加えて、ソースとドレイン部の不純物拡散層の持つ寄生抵抗の同時低減を目的として、高融点金属シリサイド中最低抵抗なTiSiをこれらの領域上に自己整合的に形成する新規なプロセス技術について述べている。まず、Siとの合金反応によりTiを均一にシリサイド化する方法としてハロゲンランプアニール法が有効であることを実証し、各種の分析法を用いてシリサイド反応過程のアニール温度、時間、雰囲気依存性および不純物の影響、挙動について解明を行った。こうした一連の基礎実験から、自己整合TiSi層の形成方法として、新規に提案した2段階ハロゲン

ランプアニール法を開発した。その結果、作製したMOSトランジスタのゲート電極配線および不純物拡散層の抵抗は従来構造に対して1/20以下で、ゲート絶縁耐圧や接合洩れ電流特性などの劣化をまねくことなく素子の高性能化が達成できることを実証し、新技術を確立した。

第4章では高速・短時間熱処理の目的からハロゲンランプアニール法を考案し、これを用いた自己整合TiN/TiSi₂層膜形成プロセスを不純物拡散層とAl配線間のコンタクト電極に適用して形成した低抵抗微細コンタクトに関する研究成果について述べている。まず、2層膜形成過程における窒化率のアニール温度、雰囲気ガス、Si中の不純物磁性を明らかにした後、電気特性評価によりAlSi/TiN/TiSi/Si系コンタクトが、低抵抗で、優れた耐熱性を有するコンタクト構造であることを実証し、これを実用技術とした。

第5章は、第2章、第4章で得られた研究成果を大容量MOSダイナミック・ランダムアクセスメモリ(RAM)に適用し、試作した素子についてワード線抵抗およびビット線コンタクト抵抗の低減が素子の高速化・高性能化に対して工学的応用上有効であることを確認した一連の技術データについて述べている。

第6章は、結論として各章で得られた成果をまとめるとともに、LSIの高速化・高性能化を目的とした高融点金属シリサイド電極配線技術の工学的意義を明らかにした。

論文の審査結果の要旨

近年、情報処理の巨大化にともなって、半導体集積回路は、日を追って高密度集積化が進んでいる。ところがこうした素子の微細化によって、トランジスタの接合深さとか、ゲート電極の配線幅などの縮小はもはや機能上の限界に達しており、例えば、不純物拡散層を浅くしたためのシート抵抗の増大による利得定数の低下やコンタクト抵抗の増加による動作速度の低下など、性能指数の阻害要因が新たな技術課題となりつつある。本論文はこうした問題点の解決を目指して、低抵抗でありながら、高融点を有する金属シリサイドを創製し、これを用いた新しいメタライゼーションプロセス技術を確立して、1MビットMOSダイナミックRAMの高速化と高性能化を達成した一連の研究をまとめたものである。

まず、各種の金属シリサイドの製法とその電気的特性について組織的な研究を実証し、その結果から、MOS LSIの低抵抗ゲート配線用材料として、Si/Mo原子比2.5のモリブテンシリサイドが最適であることを見いだした。ついで、この材料を高速ランプアニール法によってポリサイドをゲート電極とする新メタライゼーションプロセスを開発し、高性能化できることを実証した。また、トランジスタのソースとドレイン部の不純物拡散層の持つ寄生抵抗を低減する目的で、微細化パターンニングにより形成した多結晶シリコン上にチタニウム膜を堆積して、これに独特の熱処理条件で合金反応を制御することにより、自己整合的に、所要厚さのチタニウムシリサイドを成長する、所謂シリサイド(Self-Aligned Silicide)を作製し、これを用いたトランジスタを開発して、従来技術と比べて、微細化可能で再現性の良い高性能素子の製造技術を確立した。更に、こうした新しい自己整合型高融点シリサイド形

成技術を拡張して、TiN/TiSi二層シリサイド膜形成プロセスを考案し、この技術を用いて、低抵抗で優れた耐熱性を有する微細化コンタクト電極の製造法を開発した。

最後に、こうした一連の低抵抗、高融点金属シリサイドとそのLSI製造プロセスへの適用技術を駆使して、256Kならびに、1MビットMOSダイナミックRAMを試作し従来技術と比べて格段と高速で信頼性の優れた高性能VLSI製造法を実用化した。

以上のように、本研究は半導体集積回路の高密度化に伴う技術の壁を破る新材料を開発し、その基礎物性を明らかにするとともに、素子の高性能化への新しい製造技術を確立したもので、工学博士の学位論文として十分に価値あるものと認める。