

Title	故障検査に適した順序機械の構成に関する研究
Author(s)	藤原, 秀雄
Citation	大阪大学, 1974, 博士論文
Version Type	VoR
URL	https://hdl.handle.net/11094/356
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

故障検査に適した順序機械 の構成に関する研究

1974年1月

藤原秀雄

内 容 梗 概

本論文は、着者が大阪大学大学院工学研究科（電子工学専攻）の学生として尾崎研究室において行なった研究のうち、故障検査に適した順序機械の構成に関する研究をまとめたものである。

第1章緒論では、本研究の目的ならびにこの分野での研究の現状について述べ、本研究の新しい諸成果について概説している。

第2章では、順序機械に関する諸定義、順序機械の故障検査について説明し、故障検査に適した順序機械とは如何なる性質を有する順序機械かについて考察している。とくにここでは、従来考えられていた故障検査に適した順序機械を挙げ、任意に与えられた順序機械をこれらの故障検査に適した順序機械に変更する従来の方法を紹介する。さらに、本論文で提案する故障検査に適した順序機械として出力可観測順序機械を紹介している。

第3章では、順序機械の準出力可観測性と準FSR実現可能性との等価性を示し、任意に与えられた順序機械に最小個の出力端子を付加することにより、出力可観測順序機械に拡大する方法について考察を行なっている。

第4章では、順序機械の擬出力可観測性と擬FSR実現可能性の概念を導入することにより、第3章で展開したのと同様の議論を第3章で用いた分解の概念を用いずに、従来の分割理論だけで展開することができることを示している。

第5章では、出力可観測順序機械の故障検査について考察している。最初に故障の仮定を述べ、出力可観測順序機械の故障検査系列としてC-系列を定義し、C-系列を満足する順序機械は、もとの順序機械と同型かそれを含む順序機械であることを示している。k-出力可観測順序機械に対しては、C-系列とはすべての状態遷移を通る入力系列に長さkの任意入力系列を結んだものである。このC-系列は最短長検査系列との差が状態数以内の長さの検査系列

であることを示し、したがって、出力可観測順序機械に対しては、簡単な操作で最長に近い検査系列を作成することができるとを示す。

第6章では、最小個の出力端子を付加することによりHDS (homogeneous distinguishing sequence) を持つ順序機械に拡大する問題について考察を行っている。順序機械 M を入力 I_j から成るHDSを持つ順序機械に拡大する問題は、 M の I_j 列部分機械をDS (distinguishing sequence) を持つように拡大する問題と等価である。したがって、オートノマス順序機械を対象を限って、オートノマス順序機械に s 個の出力端子を付加することによりDSを持つ順序機械に拡大できるための必要十分条件を示し、その拡大のアルゴリズムを述べている。オートノマス順序機械に対しては、DSを持つ順序機械と出力可観測順序機械とは等価であるので、DSをもつオートノマス順序機械に拡大する問題は、第3章、第4章の出力可観測順序機械の構成の一つの応用であると考えられる。

第7章結論では、本研究で得られた結果と残された問題についてまとめてある。

関連発表論文

- 1) 藤原, 樹下, " レジスタを持つ順序回路の故障検査について, " 信学会電子計算機研究会資料 (昭45-01).
- 2) 藤原, 樹下, " シフトレジスタを持つ順序回路の故障検査系列の構成法, " 信学論 (C), 54-C, 2, p. 132 (昭46-02).
- 3) 藤原, 樹下, " 出力端子付加による診断容易な順序機械について, " 信学会電子計算機研究会資料 (昭47-05).
- 4) 藤原, 樹下, " 出力端子付加による診断容易な順序機械について, " 信学論 (D), 55-D, 12, p. 807 (昭47-12).
- 5) 藤原, 樹下, " 順序機械の出力可観測形実現と故障検査について, " 信学会電子計算機研究会資料 (昭47-11).
- 6) 藤原, 樹下, " 順序機械の出力可観測形実現と故障検査, " 信学論 (D), 56-D, 8, p. 473 (昭48-08).
- 7) H. Fujiwara, K. Kinoshita, "Design of Diagnosable Sequential Machines Utilizing Extra Outputs," IEEE Trans. on Computers, C-23 (March 1974) 掲載予定.

故障検査に適した順序機械の構成に関する研究

目次

第1章	緒論	1
第2章	故障検査に適した順序機械	3
2.1	緒言	3
2.2	諸定義	3
2.3	順序機械の故障検査	4
2.4	故障検査に適した順序機械	5
2.5	結言	7
第3章	出力可観測順序機械の構成 (I)	9
3.1	緒言	9
3.2	準出力可観測性と準FSR実現可能性	9
3.3	出力付加による出力可観測形実現	13
3.4	結言	16
第4章	出力可観測順序機械の構成 (II)	17
4.1	緒言	17
4.2	擬出力可観測性と擬FSR実現可能性	17
4.3	出力付加による出力可観測形実現	18
4.4	結言	21
第5章	出力可観測順序機械の故障検査	22
5.1	緒言	22
5.2	故障の仮定	22
5.3	故障検査系列	23
5.4	故障検査系列の構成法	25
5.5	結言	26
第6章	HDSを持つ順序機械の構成	27
6.1	緒言	27
6.2	HDSを持つための必要十分条件	27
6.3	拡大のアルゴリズム	32
6.4	結言	35
第7章	結論	36
	謝辞	37
	参考文献	38

第1章 緒 論

ディジタル計算機等の論理装置の急速な発達について、機能の増大、装置の複雑化をもたらし、論理装置の高度の信頼性 (Reliability)、可用性 (Availability) および保守性 (Serviceability) の向上が要求されるようになって来ている。これを解決するためには、電子計算機をはじめとするディジタル機器を構成する論理機械の故障検査方式の開発が望まれる。論理機械の故障検査方式は、回路の小型化や集積化のために、外部入出力端子だけを用いた入出力対応関係によって故障の有無を決定しなければならない。しかも論理装置の機能に対する要求の高度化に伴う複雑化、大規模化および回路の集積化は、従来の故障検査方式をほとんど無力なものとし、より効果的な故障検査方式の開発が要求されて来ている。本研究は、ディジタル計算機等を構成している論理機械のうち対象を順序機械に限り、その故障検査方式、故障検査に適した順序機械の構成について考察を行なっている。

一般に、ある入力に対しある出力を出すシステムを考えると、その出力はシステムの状態とそのとき加えられた入力に基づいて決定されると考えることができる。状態の数が有限であるこのようなシステムの数学的モデルを順序機械として通常取扱われる。その動作を実現する論理回路を順序回路と呼ぶ。以下本論文では、順序回路と順序機械を同一視して議論を進めている。順序機械では過去に加えられた入力が現在の出力に影響を与えるから、対象とする検査入力は入力系列を考えなければならない。そして順序機械にある入力系列を加えたとき得られる出力系列がその順序機械特有のものであり、他の順序機械ではその出力系列を出し得ないと言えるとき、その入力系列と出力系列の対をその順序機械を一意的に表現する入出力系列であるという。順序機械の故障検査系列とは、このような入出力系列のことであり、正常な順序機械と有限個の故障機械とは異なる出力応答をする入力系列のことである。順序機械の故障検査方式の能率の良さに関する基準としては検査系列を求める手順の簡単さと得られる系列の長さの二つが考えられる。

順序機械の故障検査に関する研究は数多く成されているが [1]-[18]、その中で Hennie [6] に始まる Transition Checking Approach は、順序機械の状態遷移に着目して、各々の状態が満足する特徴的な入力と出力の系列の対を見つけ出し、各状態毎にその入出力系列を用いてその状態遷移を一意的に定める部分系列を求めそれらをつなぎ合わせて全体の検査系列としている。この検査系列作成法では、DS (distinguishing sequence) を持つ順序機械については比較的組織的に検査系列を作成できるが、一般には検査系列の長さが非常に長くなりその作成手順も非常に複雑である。そこで最近では順序機械を拡大して故障検査に適した順序機械にする方法が提案されている [19]-[30]。

故障検査に適した順序機械として従来提案されて来たのは DS を持つ順序機械である。文献 [19], [20] では新しく入力端子を付加して長さ n (状態数) の DS を持つ順序機械に変更する方法を示している。文献 [21], [22] ではこの方法を改良して DS の長さが $\lceil \log_2 n \rceil$ に短縮できることを示している。これらの方法において検査系列の作成手順は比較的簡単で組織的であるが得られる検査系列の長さは mn^2 のオーダーである (m は入力記号数)。文献 [23]-[25], [28] では、出力端子を付加して DS を持つ順序機械に変更する方法を示している。それらはいずれも検査系列の長さのオーダーは mn^2 より短くならない。

上述の方法では、故障検査に適した順序機械として DS を持つ順序機械を対象としているが、本論文では、故障検査に適した順序機械として出力可観測順序機械を提案する。 k -出力可観測順序機械に対しては、すべての状態遷移を通る入力系列に長さ k の任意入力系列をつないだ入力系列が故障検査系列であることを示す。故障検査系列は少なくともすべての状態遷移を検査するためにすべての状態遷移を通る必要があることを考えると、この故障検査系列は最短長検査系列との長さの差が状態数以下の最短長に近い検査系列である。しかも作成手順としては、すべての状態遷移を通る入力系列を求めさえすればよい。したがって、出力可観測順序機械は従来の DS を持つ順序機械に比べ非常に故障検査容易で故障検査に適した順序機械であることがわかる。

第3章では、この故障検査に適した順序機械 (出力可観測順序機械) に変更する方法について考察している。すなわち、最小個の出力端子を付加することにより出力可観測順序機械に拡大する方法を述べてある。この章では準出力可観測性と等価な概念である準FSR実現可能性なる性質を紹介し、この二つの性質の間の関係を調べ、出力可観測順序機械に拡大するアルゴリズムを導いている。第4章では、第3章と同様の議論を分解の概念を用いずに従来の分割理論だけで展開している。

第5章では、この出力可観測順序機械の故障検査系列の作成法について考察を行なった。出力可観測順序機械の故障検査系列は、先に述べたようにすべての状態遷移を通る入力系列と長さ k の任意入力系列とをつないだものである。ここでは、すべての状態遷移を通る最短長入力系列を求める方法としてトラベリング・セールスマン問題の解法を用いている。

順序機械 M が HDS をもつことと、 M の列部分機械 (オートノマス順序機械) が DS をもつこととは等価である。しかも、オートノマス順序機械が DS を持てばその順序機械は出力可観測であり、逆も成立する。したがって、順序機械 M に HDS を持たせるように出力端子を付加する問題は、 M の列部分機械に出力端子を付加して出力可観測にする問題と等価である。このことから、第6章では、第3章、第4章の応用として最小個の出力端子付加により HDS を持つ順序機械に変更する問題について考察を行なっている。

第2章 故障検査に適した順序機械

2.1 緒言

本章では故障検査に適した順序機械とは如何なる性質を有する順序機械かについて考察する。最初に、順序機械に関する諸定義および順序機械の故障検査について述べる。さらに、従来考えられていた故障検査に適した順序機械を挙げ、任意に与えられた順序機械をそのらの故障検査に適した順序機械に変更する方法に関する従来の研究を紹介し、あわせて本論文で提案する故障検査に適した順序機械として出力可観測順序機械を紹介する。

2.2 諸定義

[定義2.1] 順序機械 M は5項系列 $M = (S, I, O, \delta, \lambda)$ を示される。ここで、

- (i) S は内部状態の空でない有限集合
- (ii) I は入力記号の空でない有限集合
- (iii) O は出力記号の空でない有限集合
- (iv) $\delta: S \times I \rightarrow S$ は状態遷移関数
- (v) $\lambda: S \times I \rightarrow O$ は出力関数

である。ここで定義される順序機械は Mealy 型である。他に Moore 型順序機械があるが、(v) の部分が $\lambda: S \rightarrow O$ で定義され、これは数学的には Mealy 型の特別の場合と考えられる。本論文では Mealy 型順序機械だけを対象とする。

I^* を I に属する入力記号から成るすべての n 入力系列の集合とし、 Λ を空系列とする。 $I^* = I^+ \cup \{\Lambda\}$ とおく。状態遷移関数と出力関数は次のように帰納的に拡張される。

- (1) $\delta: S \times I^* \rightarrow S$
 - (i) $\delta(S_i, \Lambda) = S_i \quad S_i \in S, \quad \Lambda \in I^*$
 - (ii) $\delta(S_i, xI_j) = \delta(\delta(S_i, x), I_j) \quad x \in I^*, I_j \in I.$
- (2) $\lambda: S \times I^* \rightarrow O^*$
 - (i) $\lambda(S_i, \Lambda) = \Lambda$
 - (ii) $\lambda(S_i, xI_j) = \lambda(S_i, x) \cdot \lambda(\delta(S_i, x), I_j)$

[定義2.2] 次の3つの写像が存在するとき、順序機械 $M' = (S', I', O', \delta', \lambda')$ は順序機械 $M = (S, I, O, \delta, \lambda)$ の準同型像であるという。すなわち、

- $h_1: S \rightarrow S'$
- $h_2: I \rightarrow I'$
- $h_3: O \rightarrow O'$

$$\text{ここで, } h_1[\delta(S_i, I_j)] = \delta'[h_1(S_i), h_2(I_j)]$$

$$h_2[\lambda(S_i, I_j)] = \lambda'[h_1(S_i), h_2(I_j)] \quad S_i \in S, \quad I_j \in I$$

この時、写像の組 (h_1, h_2, h_3) を M から M' への準同型写像という。 h_1, h_2, h_3 が全単射の時、 M と M' は同型であり、 (h_1, h_2, h_3) を M から M' への同型写像という。

[定義 2.3] 順序機械 $M_1 = (S_1, I, 0, \delta_1, \lambda_1)$ と $M_2 = (S_2, I, 0, \delta_2, \lambda_2)$ は同じ入力集合、出力集合をもつとする。この時、 S_1 に属する状態 S_i と S_2 に属する状態 S_j に関して、

$$x \in I^* \quad \text{に対して, } \lambda_1(S_i, x) = \lambda_2(S_j, x)$$

がいえるならば、状態 S_i と S_j は等価であるという。

[定義 2.4] 順序機械 M_1 と M_2 に対して、 S_2 の各状態 S_i に対して S_i と等価な状態が S_1 に存在する時、 M_1 は M_2 を含むといい、 $M_1 \geq M_2$ と書く。 $M_1 \geq M_2$ で $M_1 \leq M_2$ の時 M_1 と M_2 は等価であるといい、 $M_1 \sim M_2$ と書く。

[定義 2.5] 順序機械 M に対して、状態 S_i と S_j が等価ならば $S_i = S_j$ がいえる時、 M は既約であるという。

[定義 2.6] 順序機械 M に入力系列 X_d を加えその出力応答より順序機械の初期状態を一意的に決定することができる時、入力系列 X_d を DS (distinguishing sequence) という。

[定義 2.7] 順序機械 M に入力系列 X_h を加えその出力応答より順序機械の最終状態を一意的に決定することができる時、入力系列 X_h を HS (homing sequence) という。

[定義 2.8] 順序機械 M に入力系列 X_s を加えることにより、ある特定の状態に遷移させる入力系列 X_s を SS (synchronizing sequence) という。

2.3 順序機械の故障検査

順序機械の故障検査とは、被検査機械にある入力系列 (故障検査系列) を加え、その出力応答より被検査機械が正常であるか否かを決定することである。したがって、故障検査系列とは正常な順序機械と故障した順序機械とは異なる出力系列を出すような入力系列のことである。

順序機械の故障検査に関する研究は、Moore [1] により始められた。この方法は、正常な順序機械 M_0 といくつかの (有限個) 故障機械 M_1, M_2, \dots, M_t との直和機械を考え、それをもとにして検査系列を作成する。この方法は、さらに Poage and McClusky [5], Seshu and Freeman [2] らによって改良されている。この方法では、被検査機械が故障している場合どの故障機械に故障しているかを決定する系列 (故障診断系列) を作成することができるが、対象とする

故障の範囲がどうしても狭くなり、さらに故障機械を列挙する操作や、検査系列作成の手順が膨大な計算を必要とするので非実用的である。

対象とする故障の範囲を広げ、しかも比較的容易に能率よく検査系列を作成しようと考えられたのが、Hennie [6] の Transition Checking Approach である。これは、故障により状態数が増加しないという仮定をおきその状態数以下のすべての順序機械から正常な順序機械 M_0 を除いた順序機械全体と M_0 とを区別する入力系列を作成する方法である。この方法はさらに Kime [7],

Kohavi and Kohavi [12], Gönenc [13], Farmer [15], Hsieh [16], Boute [18] らによって活発な研究がつけられている。次節で考察するが、一般に DS を持つ順序機械に対しては、比較的簡単に検査系列を作成することができるが、DS を持たない順序機械に対しては、検査系列の作成手順および得られる検査系列の長さが非常に長くなる。したがって、一般には任意に与えられた順序機械に対して検査系列を作成するのが困難であるのが現状である。

2.4 故障検査に適した順序機械

前節で述べた様に、一般には、任意に与えられた順序機械に対しては故障検査系列を作成するのが困難である。Transition Checking Approach では、DS を持つ順序機械に対しては、比較的簡単に検査系列を作成することができるが、DS を持たない順序機械については一般に検査系列の長さが非常に長くなり、その作成手順も複雑になる。そこで最近では順序機械に回路を付加して、故障検査の容易な順序機械にする方法が提案されている [19]-[30]。

故障検査に適した順序機械として従来提案されているのは、DS を持つ順序機械である。任意に与えられた順序機械が DS をもたない場合、その順序機械に新しく入力端子又は出力端子を付加して、DS をもつ順序機械に拡大する方法が研究されている。これらの研究を以下に紹介する。

文献 [19], [20] では、新しく入力端子を付加して順序機械に長さ n (状態数) の DS を持たせる方法を提案し、文献 [21], [22] では、この方法を改良して DS の長さが $\lceil \log_2 n \rceil$ に短縮できることを示している。これらの方法において、検査系列の作成手順は比較的簡単で組織的であるが、得られる検査系列の長さのオーダーは mn^2 である (n : 状態数, m : 入力記号数)。

(例 2.1) 表 2.1 に示した順序機械 M_1 を例に考察する。まず順序機械 M_1 は DS を持たない (DS を持つか否かを調べる方法は文献 [38] 参照)。新しく入力記号を付加して DS を持つ順序機械に拡大すると、表 2.3 に示された順序機械 M_3 が得られる。 M_3 は長さ 3 の DS を持つことがわかる。

文献 [23]-[25], [28] では、出力端子を付加して DS を持つ順序機械に拡大する方法を提案している。その中で文献 [28] で著者らが、最小個の出力

端子付加により長さ n 以下の DS を持つ順序機械に拡大する方法を示したが、それでも求められる検査系列の長さは m^2 のオーダーである。したがって、状態数 n が大きな順序機械になると、以上の方法では非常に長い検査系列となり実用的でなくなる。

上述の方法では、故障検査容易な順序機械として DS を持つ順序機械を対象としているが、別の立場でより短い検査系列を作成する方法が研究されている。文献 [26] では、故障検査容易な順序機械として有限記憶順序機械を対象とし、完全記憶グラフを用いて比較的短い検査系列が得られることを示した。この場合与えられた順序機械が記憶 μ を持つ時、故障により記憶が μ より大きくなるという仮定をおいている。他に文献 [27] では、シフトレジスタ形回路を対象とし、シフトレジスタの出力を観測することにより、状態遷移図のすべての遷移枝を通る入力系列にシフトレジスタの長さの任意の入力系列を加えた入力系列が検査系列であることを示した。順序機械の故障検査は状態遷移図のすべての遷移を検査することが必要であることを考えると、文献 [27] で得られる検査系列は最短長のもの

との差が状態数以内の検査系列になっている。したがって、非常に短い検査系列を作成することができる。ところが、文献 [27] での故障の仮定は、定常的な 0, 1 縮退形故障であり、付加出力端子数は回路の実現に要するシフトレジスタの個数だけ必要である。ここで検査の対象となる故障の範囲をもっと一般的なものとし、しかも既存の出力をも観測することにより、付加出力端子数を最小にし、最短長に近い検査系列を簡単に作成する方法が望まれる。

表 2.1 順序機械 M_1

状態 \ 入力	0	1
S_0	$S_3, 0$	$S_1, 0$
S_1	$S_2, 0$	$S_1, 0$
S_2	$S_3, 1$	$S_2, 1$
S_3	$S_4, 1$	$S_4, 1$
S_4	$S_4, 1$	$S_0, 1$

表 2.2 順序機械 M_2

状態 \ 入力	0	1
S_0	$S_3, 01$	$S_1, 01$
S_1	$S_2, 00$	$S_1, 00$
S_2	$S_3, 10$	$S_2, 10$
S_3	$S_4, 10$	$S_4, 10$
S_4	$S_4, 11$	$S_0, 11$

表 2.3 順序機械 M_3

状態 \ 入力	0	1	ϵ
S_0	$S_3, 0$	$S_1, 0$	$S_1, 0$
S_1	$S_2, 0$	$S_1, 0$	$S_2, 1$
S_2	$S_3, 1$	$S_2, 1$	$S_3, 1$
S_3	$S_4, 1$	$S_4, 1$	$S_4, 0$
S_4	$S_4, 1$	$S_0, 1$	$S_0, 0$

この解決策の一つとして、本論文では故障検査容易な性質として k -出力可観測な性質を導入し、与えられた順序機械に最小個の出力端子を付加することにより k -出力可観測にする方法を提案し、その故障検査の方法について考察する。ここで故障の仮定は、故障しても出力可観測性が保存されることであり、この故障の仮定のもとでは出力可観測順序機械の検査系列は文献[27]と同じく、すべての状態遷移を通る入力系列に長さ k の任意入力系列をつないだ入力系列である。この系列は最短長に近い検査系列で、しかも作成手順は簡単で粗織的であることが示される。付加出力端子数も一般に文献[27]より少なくなることもわかる。

(例2.2) 表2.1に示した順序機械 M_1 は出力可観測ではない。表2.2のように M_1 に出力端子 Z_2 を付加して得られる順序機械 M_2 は、 $1, 2$ -出力可観測となる。順序機械 M_2 に対して、出力 Z_1, Z_2 から得られる長さ $1, 2$ の出力系列は、入力系列に依存せず、初期状態より一意に決まる。

初期状態	Z_1 の出力応答	Z_2 の出力応答
S_0	0 -	1 0
S_1	0 -	0 0
S_2	1 -	0 0
S_3	1 -	0 1
S_4	1 -	1 1

つぎに順序機械 M_2 の故障検査系列を求めてみよう。 M_2 に長さ2の入力系列を加えその出力系列から初期状態と最終状態を決定する。最終状態が S_0 であったとすると、まず S_0 から始めてすべての状態遷移を通る入力系列 ω を求める。

入力	0 0 0 1 1 1 0 1 0 1
$\omega =$	
出力	0 1 1 1 0 0 0 1 1 1 1 0 1 1 1 0 0 0 0 0

最終状態は S_4 である。 S_4 から始めて長さ2の任意入力系列を ω に加えると、長さ12の故障検査系列が得られる。

文献[19]-[22]の方法でDSを持つように拡大された表2.3の順序機械 M_3 の故障検査系列を作成すると長さ48となり上の場合より長くなる。

2.5 結言

順序機械の故障検査系列の説明と共に、現在まで開発されて来た故障検査法を紹介したが、それによると、一般に任意に与えられた順序機械の故障検査系列を作成することが困難であることがわかる。したがって、最近では設計の段

階で故障検査に適した順序機械に変更する方法が種々提案されており、その研究を紹介した。そこでは、故障検査に適した順序機械としてDSを持つ順序機械を対象としているが、その場合作成される検査系列の長さは mn^2 のオーダーで、状態数が大きな順序機械になるとすぐに実用的でなくなる。そこでDSを持つ順序機械より一層故障検査に適した順序機械として出力可観測順序機械を紹介した。k-出力可観測順序機械に対しては、すべての状態遷移を通る入力系列に長さkの任意入力系列をつないだ入力系列が故障検査系列となる。したがって、最短長に近い検査系列を簡単に作成することができる。

出力可観測順序機械の定義、拡大の方法、および故障検査系列の作成法等については、以下の章で詳しく考察する。

第3章 出力可観測順序機械の構成 (I)

3.1 緒言

本章では、任意に与えられた順序機械が出力可観測でない場合、最小個の出力端子を付加することにより、もとの順序機械を含む出力可観測順序機械に変更する方法について考察する。最初に出力可観測順序機械および準FSR実現可能性の定義を述べた後、順序機械の準出力可観測性と準FSR実現可能性との等価性を示す。この定理をもとに、出力可観測順序機械に拡大する方法を述べる。

3.2 準出力可観測性と準FSR実現可能性

順序機械は既約で強連結な Mealy形とし、出力変数の割り当ては行なわれているものとする。すなわち出力関数入は、二値出力関数 z_1, z_2, \dots, z_p の直積 $z_1 \times z_2 \times \dots \times z_p$ で表わされているものとする。

[定義3.1] 状態集合 S の部分集合を要素とする集合で、その部分集合の和集合が S となる集合を S の分解と呼び、その要素をブロックという。互いに素なブロックから成る分解を分割という。

[定義3.2] 分解 π を規定する集合 S における関係 \sim_{π} を次のように定義する。

$$S_i \sim_{\pi} S_j \iff S_i \text{ と } S_j \text{ が共に } \pi \text{ のあるブロック } B_k \text{ に属する。}$$

定義3.2において分解 π から \sim_{π} は一意に決まるが、逆は成立しない。したがって、関係 \sim_{π} から分解が一意に規定されるような分解として、簡約形を次に定義する。

[定義3.3] 関係 \sim_{π} で規定される分解 π の簡約形 $\hat{\pi}$ とは、つぎの条件を満たす分解である。

$$(1) S_i \sim_{\hat{\pi}} S_j \iff S_i \sim_{\pi} S_j .$$

$$(2) \hat{\pi} \ni B_i, B_j \text{ に対して, } S_k \sim_{\hat{\pi}} S_l \text{ となる } S_k \in B_i, S_l \in B_j \text{ が少なくともも存在する。}$$

(例3.1) $\pi_1 = \{ \overline{1,2}; \overline{1,3}; \overline{2,3}; \overline{2,4}; \overline{5} \}$, $\pi_2 = \{ \overline{1,2,3}; \overline{2,4}; \overline{5} \}$ とおく。関係 \sim_{π_1} と \sim_{π_2} は等価で、 π_2 は π_1 の簡約形になっている。なぜなら、 \sim_{π_1} と \sim_{π_2} が等価であるから定義3.3の(1)を満たしており、(2)は次に示すように成立する。すなわち、 $\pi_2 \ni \overline{1,2,3}, \overline{2,4}$ に対して $1 \not\sim_{\pi_1} 4$, $\pi_2 \ni \overline{1,2,3}$,

$\bar{5}$ に対して $1 \sim_{\pi_1} 5$, $\pi_2 \supset \{2, 4\}$, $\bar{5}$ に対しては $2 \sim_{\pi_1} 5$.

一般に分解 π より π の簡約形 π を求めるには、次の2つの操作を適用できなくなるまで繰返せばよい。

- (1) もしブロック B_i が B_j を包含するならば、 B_j を π から除く。
- (2) $\pi \ni B_i, B_j$ に対して、もし B_i に属するすべての S_k と B_j に属するすべての S_l が、 $S_k \sim_{\pi} S_l$ ならば、 $B_i \cup B_j$ を新しいブロックとして π に加える。

[定義3.4] 分解 π と τ に関して、関係 $\sim_{\pi\tau}$, $\sim_{\pi+\tau}$, $\sim_{\pi-\tau}$ をつぎのように定義する。

- (1) $S_i \sim_{\pi\tau} S_j \iff S_i \sim_{\pi} S_j$ かつ $S_i \sim_{\tau} S_j$
- (2) $S_i \sim_{\pi+\tau} S_j \iff S_i \sim_{\pi} S_j$ 又は $S_i \sim_{\tau} S_j$
- (3) $S_i \sim_{\pi-\tau} S_j \iff S_i \sim_{\pi} S_j$ かつ $S_i \not\sim_{\tau} S_j$

$\sim_{\pi\tau}$, $\sim_{\pi+\tau}$, $\sim_{\pi-\tau}$ を規定する分解の簡約形を各々 $\pi\tau$, $\pi+\tau$, $\pi-\tau$ で表わし、 π と τ の積、和、差と呼ぶ。

[定義3.5] $S_i \sim_{\pi} S_j \Rightarrow S_i \sim_{\tau} S_j$ のとき $\pi \leq \tau$ と書き分解 π は τ の細分という。

[定義3.6] Y_{ij} ($j=1, 2, \dots, k_i$; $i=1, 2, \dots, p$) を内部状態変数とし、 $Y_{ij}(t)$ を変数 Y_{ij} の時刻 t の値とする。次の2つの条件を満足する状態割当を行なうことにより順序機械 M の状態遷移関数の実現されるならば M は分解 π に関して k_1, k_2, \dots, k_p -準FSR実現可能であるという。ここで各 k_i は正の整数とする。(図3.1参照)

$$(1) Y_{ij}(t) = Y_{i,j-1}(t-1) \quad 2 \leq j \leq k_i, \quad 1 \leq i \leq p.$$

$$(2) S_i \sim_{\pi} S_j \Rightarrow (y_{11}^i, y_{12}^i, \dots, y_{1k_1}^i; \dots; y_{p1}^i, \dots, y_{pk_p}^i) \neq (y_{11}^j, y_{12}^j, \dots, y_{1k_1}^j; \dots; y_{p1}^j, \dots, y_{pk_p}^j)$$

ここで $(y_{11}^i, y_{12}^i, \dots, y_{1k_1}^i; \dots; y_{p1}^i, \dots, y_{pk_p}^i)$ は状態 S_i に対する状態割当のコードを表わす。

分解 π が $\mathbb{1}$ (S のすべての状態を含む一つのブロックから成る分割) の時、準FSR実現可能性は従来のFSR実現可能性と一致する。

(例3.2) 表3.1の順序機械 M_1 と分解 $\pi = \{ \overline{S_0, S_1}; \overline{S_2, S_3, S_4} \}$ を考えてみよう。表3.2に示された状態割当はつぎの条件を満足する。

$$(1) Y_2(t) = Y_1(t-1)$$

$$(2) S_i \sim_{\pi} S_j \Rightarrow (y_1^i, y_2^i) \neq (y_1^j, y_2^j)$$

ここで (y_1^i, y_2^i) は S_i に対する状態割当とする。

したがって、 M_1 は分解 π に関して2-準FSR実現可能である。

[定義3.7] 順序機械 M が z の2条件を満たす時、 M は分解 π と出力 $z_1 \times \dots \times z_p$ に関して、 k_1, \dots, k_p -準出力可観測であるという。

(1) 出力 z_1, \dots, z_p から得られる各々長さ k_1, \dots, k_p の出力系列が入力系列に依存せず初期状態により一意的に決まる。

(2) 初期状態 S_i 出力 z_1, \dots, z_p から得られる各々長さ k_1, \dots, k_p の出力系列を $\mu_{i1}, \dots, \mu_{ip}$ とする時、

$$S_i \sim_{\pi} S_j \Rightarrow$$

$$(\mu_{i1}, \dots, \mu_{ip}) \neq (\mu_{j1}, \dots, \mu_{jp}).$$

$\pi = 1$ のとき、単に“出力 $z_1 \times \dots \times z_p$ に関して k_1, k_2, \dots, k_p 出力可観測”またはさらに略して M は“出力可観測である”という。

[補題3.1] 順序機械 M が分解 π に関して k_1, \dots, k_p -準FSR実現可能であることと、

$\pi = \pi_1 + \dots + \pi_p$ を満たす分解 $\pi_1, \pi_2, \dots, \pi_p$ が存在して、各 i について、 M が π_i に関して k_i -準FSR実現可能であることと同値である。

(証明) 定義3.6より明らか。

[補題3.2] 順序機械 M が分解 π と出力 $z_1 \times \dots \times z_p$ に関して k_1, \dots, k_p -準出力可観測であることと、 $\pi = \pi_1 + \dots + \pi_p$ を満たす分解 π_1, \dots, π_p が存在して、

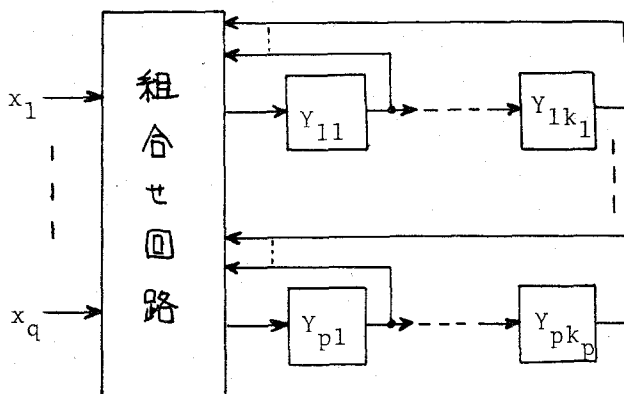


図3.1 シフトレジスタ回路

表3.1 順序機械 M_1

入力状態	0	1
S_0	$S_3, 0$	$S_1, 0$
S_1	$S_2, 0$	$S_1, 0$
S_2	$S_3, 1$	$S_2, 1$
S_3	$S_4, 1$	$S_4, 1$
S_4	$S_4, 1$	$S_0, 1$

次の状態, 出力 Z_i

表3.2 状態割当

状態変数	Y_1	Y_2
S_0	0	1
S_1	0	0
S_2	0	0
S_3	1	0
S_4	1	1

各しについて M が π_i と z_i に関して k_i -準出力可観測であることは同値である。

(証明) 定義 3.7 より明らか。

[定理 3.1] 順序機械 M に二値出力 z を付加して, 分解 π と出力 z に関して k -準出力可観測となるための必要十分条件は, M が π に関して k -準FSR実現可能となることである。

(証明) (十分性) 順序機械 M が π に関して k -準FSR実現可能とする。状態割当変数を Y_1, Y_2, \dots, Y_k とし, 時刻 t の Y_i の値を $Y_i(t)$, 状態 S_i の状態割当を $(Y_{1i}, Y_{2i}, \dots, Y_{ki})$ とすればつぎの2条件が成立する。

$$(1) \quad Y_i(t) = Y_{i-1}(t-1) \quad 2 \leq i \leq k.$$

$$(2) \quad S_i \underset{\pi}{\sim} S_j \Rightarrow (Y_{1i}, Y_{2i}, \dots, Y_{ki}) \neq (Y_{1j}, Y_{2j}, \dots, Y_{kj}).$$

ここで付加出力 z を, 入力に依存しない状態だけの関数として, つぎのように決める。すなわち, 状態 S_i のときの出力を

$$z(S_i) = Y_{ki} \quad (i=1, 2, \dots, n)$$

とする。

時刻 t に出力 z から得られる長さ k の出力系列は,

$$z(t)z(t+1)\dots z(t+k-1) = Y_k(t)Y_k(t+1)\dots Y_k(t+k-1)$$

である。(1)よりこの出力系列は,

$$Y_k(t)Y_{k-1}(t)\dots Y_1(t)$$

となり時刻 t の状態に対応する状態割当に等しい。すなわち, 入力系列に依存せず初期状態 S_i で z から得られる長さ k の出力系列 μ_i は,

$$\mu_i = Y_{ki}Y_{k-1,i}\dots Y_{1i}$$

となり一意的に決まる。しかも (2)より,

$$S_i \underset{\pi}{\sim} S_j \Rightarrow \mu_i \neq \mu_j$$

となり, M は出力 z と分解 π に関して k -準出力可観測となる。

(必要性) M に二値出力 z を付加して, π に関して k -出力可観測になったとするとつぎの2条件が成立する。

(1) 出力 z から得られる長さ k の出力系列は, 入力系列に依存せず, 初期状態だけから一意的に決まる。

(2) 初期状態 S_i に対する長さ k の出力系列を μ_i とするとき,

$$S_i \underset{\pi}{\sim} S_j \Rightarrow \mu_i \neq \mu_j$$

$\mu_i = 0_1 0_2 \dots 0_k$ とするとき, S_i の状態割当を $(Y_{1i}, \dots, Y_{ki}) = (0_k, \dots, 0_1)$ と定める。 $\delta(S_i, I_r) = S_j$ とする時, S_j を初期状態として z から得られる長

s^k の出力系列 μ_j は, $\mu_j = 0_2 0_3 \dots 0_k 0_{k+1}$ となり, (1) から 0_{k+1} は入力系列に依存せず S_j より一意的に決まる. すなわち, 0_{k+1} は S_i と I_r により一意的に決まる. したがって, フィードバック関数を $f(S_i, I_r) = 0_{k+1}$ と定めるとよい.

任意の入力について,

$$\delta(S_i, I_r) = S_j \Rightarrow \mu_i = 0_1 0_2 \dots 0_k, \quad \mu_j = 0_2 0_3 \dots 0_k 0_{k+1}$$

だから, $Y_i(t) = Y_{i-1}(t-1) \ (2 \leq i \leq k)$ が成り立つ. しかも (2) より,

$$S_i \underset{\pi}{\sim} S_j \Rightarrow (Y_{1i}, \dots, Y_{ki}) \neq (Y_{1j}, \dots, Y_{kj})$$

となる. 故に, M は π に関して k -準FSR実現可能である. (証明終)

3.3 出力付加による出力可観測形実現

順序機械が出力可観測であるとは, 分解1に関して準出力可観測になっていることを意味する. 与えられた順序機械は一般に出力可観測でなくとも, ある分解 π に関して準出力可観測である. したがって出力端子付加により分解1に関して準出力可観測とするためには, 付加出力の部分だけで $\pi' \ (\pi + \pi' = \mathbf{1})$ に関して準出力可観測となる必要が十分である. このことについてはあとで定理として証明する. そのためにまず与えられた順序機械の既存の二値出力 z_1, z_2, \dots, z_r を観測することにより最大どの分解 π に関して準出力可観測となるかを調べる必要がある.

順序機械 M の出力 z を観測することにより, 出力 z と分解 π に関して k -準出力可観測となるような最大分解 π と最小値 k を求める方法を次に示す.

[操作 A]

- (1) $\pi(0) = \mathbf{0}$, $k = 0$, $\ell = 1$ に設定する. ただし $\mathbf{0}$ は S の各状態がブロックであるような分割を表わす.
- (2) 各状態 S_i に対して, 初期状態 S_i で出力 z から得られる長さ ℓ のすべての出力系列が同じかどうか調べる. もしある状態 S_i に対して "no" ならば $\pi = \pi(\ell-1)$ とおき操作終了. もしすべての状態に対して "yes" ならば (3) へ移る.
- (3) $\mu_i(\ell)$ を状態 S_i に対応する長さ ℓ の出力系列とする. 関係 $\underset{\pi(\ell)}{\sim}$ をつぎのように定義する.

$$S_i \underset{\pi(\ell)}{\sim} S_j \Leftrightarrow \mu_i(\ell) \neq \mu_j(\ell).$$

(4) $\pi(\ell) > \pi(\ell-1)$ のとき, $k = \ell$ とおく.

(5) $\pi(\ell) < \mathbf{1}$ のとき, $\ell = \ell+1$ とおき (2) へ移る. 他の場合 $\pi = \pi(\ell)$ とおき操作終り.

操作Aにより, 与えられた順序機械Mが各 i について出力 z_i と分解 π_i に関して k_i -準出力可観測であることがわかったとする. もし $\pi_1 + \pi_2 + \dots + \pi_r = \mathbf{1}$ ならばMは出力可観測である. もし $\pi_1 + \pi_2 + \dots + \pi_r < \mathbf{1}$ ならば, つぎの定理が成立する.

[定理3.2] 順序機械Mに s 個の二値出力 w_1, w_2, \dots, w_s を付加して, Mが出力 $z_1 \times z_2 \times \dots \times z_r \times w_1 \times \dots \times w_s$ に関して $k_1, k_2, \dots, k_r, \ell_1, \dots, \ell_s$ -出力可観測となるための必要十分条件は, Mが $\mathbf{1} - (\pi_1 + \pi_2 + \dots + \pi_r)$ に関して $\ell_1, \ell_2, \dots, \ell_s$ -準FSR実現可能となることである.

(証明) 補題3.2よりつぎの(i)と(ii)の命題は同値である.

(i) Mが $z_1 \times \dots \times z_r \times w_1 \times \dots \times w_s$ に関して $k_1, k_2, \dots, \ell_1, \dots, \ell_s$ -出力可観測である.

(ii) $\pi_1 + \dots + \pi_r + \tau_1 + \dots + \tau_s = \mathbf{1}$ を満たす $\pi_1, \dots, \pi_r, \tau_1, \dots, \tau_s$ が存在して, Mが z_i と π_i に関して k_i -準出力可観測, および w_i と τ_i に関して ℓ_i -準出力可観測である.

ここで順序機械Mは, 出力 z_i と π_i に関して k_i -準出力可観測 ($1 \leq i \leq r$) であるから, (ii)とつぎの(iii)の命題とは同値になる.

(iii) $\pi_1 + \dots + \pi_r + \tau_1 + \dots + \tau_s = \mathbf{1}$ を満たす τ_1, \dots, τ_s が存在して, Mが τ_i と w_i に関して ℓ_i -準出力可観測である. ($1 \leq i \leq s$)

定理3.1により (iii)とつぎの(iv)の命題が同値であることがわかる.

(iv) $\pi_1 + \dots + \pi_r + \tau_1 + \dots + \tau_s = \mathbf{1}$ を満たす τ_1, \dots, τ_s が存在して, Mが τ_i に関して ℓ_i -準FSR実現可能である. ($1 \leq i \leq s$)

さらに補題3.1により (iv)と(v)の命題が同値が示される.

(v) Mが $\mathbf{1} - (\pi_1 + \dots + \pi_r)$ に関して ℓ_1, \dots, ℓ_s -準FSR実現可能である.

(証明終)

定理3.2を基礎として, 与えられた順序機械が出力可観測であるか判定し, 出力可観測でないとき, 最小個の出力端子を付加することにより, 出力可観測とするアルゴリズムをつぎに示す. 順序機械の既存の出力を $z_1 \times z_2 \times \dots \times z_r$ とする.

[出力可観測形実現アルゴリズム (I)]

(1) 各出力 z_i ($1 \leq i \leq r$)に対して, 操作Aを施し, 出力 z_i に対する最大分解 π_i と最小値 k_i を求める.

(2) $\pi = \mathbf{1} - (\pi_1 + \dots + \pi_r)$ を求める.

(3) $s = 1$

(4) Mが π に関して $\ell_1, \ell_2, \dots, \ell_s$ -準FSR実現可能となる整数 ℓ_1, \dots, ℓ_s

が存在するかどうか調べる。存在するならば(5)へ移り、存在しなければ $s = s+1$ とし(4)を繰り返す。準FSR実現となる状態割当を求める方法は、従来のFSR実現の状態割当を求める方法の簡単な拡張により求まる。
 (5) π に関して l_1, l_2, \dots, l_s 準FSR実現可能となる状態割当を、

$$S_i \longleftrightarrow \begin{matrix} Y_{11}^i & Y_{12}^i & \dots & Y_{1l_1}^i \\ Y_{21}^i & Y_{22}^i & \dots & Y_{2l_2}^i \\ \vdots & \vdots & \vdots & \vdots \\ Y_{s1}^i & Y_{s2}^i & \dots & Y_{sl_s}^i \end{matrix}$$

とするとき(図3.2参照), 状態 S_i の出力 w_1, \dots, w_s を、

$$w_j(S_i) = Y_{jl_j}^i \quad (1 \leq j \leq s)$$

で定める。(アルゴリズム終)

(例3.3) 表3.1で示した既約で強連結な順序機械 M_1 を出力可観測順序機械に拡大してみよう。

(1) 操作Aを施すと, $k_1=1$

$$\pi_1 = \{ S_0 S_2; S_0 S_3; S_0 S_4; S_1 S_2; S_1 S_3; S_1 S_4 \}$$

が成まる。

(2) $\pi = \mathbf{1} - \pi_1 = \{ S_0 S_1; S_2 S_3 S_4 \}$

(3) $s = 1$.

(4) M_1 が π に関して l_1 準FSR実現可能となる l_1 が存在するかどうか調べると, 表3.2のように M_1 が π に関して2-準FSR実現可能となる。

(5) 状態割当は表3.2に示す。したがって付加出力を $z_2 = Y_2$ とし, M_1 に付加すると表3.3に示す出力可観測順序機械 M_2 となる。

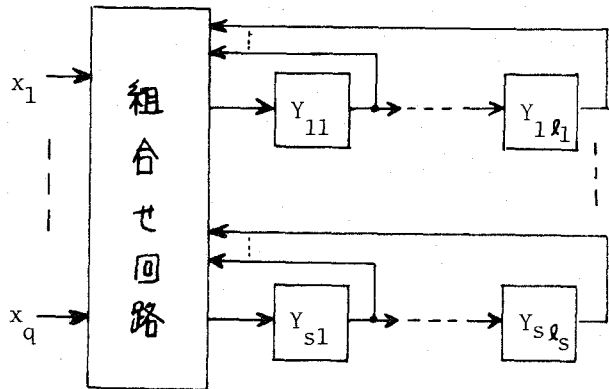


図3.2 シフトレジスタ回路

表3.3 出力可観測順序機械 M_2

入力 状態	0	1
S_0	$S_3, 01$	$S_1, 01$
S_1	$S_2, 00$	$S_1, 00$
S_2	$S_3, 10$	$S_2, 10$
S_3	$S_4, 10$	$S_4, 10$
S_4	$S_4, 11$	$S_0, 11$

次の状態, 出力 $Z_1 Z_2$

3.4 結言

本章では、与えられた順序機械が出力可観測でない場合、最小個の出力端子を付加することにより出力可観測順序機械に拡大する方法について考察した。順序機械の準出力可観測性と準FSR実現可能性の等価を示し、その定理を基礎に、出力可観測順序機械に拡大するアルゴリズムを述べた。ここでは、準FSR実現の方法についてふれなかったが、準FSR実現は従来のFSR実現の一般化として簡単に拡張することができる。

第4章 出力可観測順序機械の構成 (II)

4.1 緒言

前章において、最小個の出力端子付加により出力可観測順序機械を実現する方法を考察した。ここでは従来の分割理論を拡張した分解なる概念を導入し、それを用いて従来のFSR (feedback shift register) 実現可能性の一般化である準FSR 実現可能性と準出力可観測性を定義した。本章では、擬FSR 実現可能性と擬出力可観測性の概念を導入することにより、前章で展開したのと同様の議論を分解の概念を用いずに従来の分割理論だけで展開することができることを示す。

4.2 擬出力可観測性と擬FSR 実現可能性

対象とする順序機械は前章と同じである。

[定義4.1] Y_{ij} ($1 \leq j \leq k_i; 1 \leq i \leq p$) を内部状態変数とし、 $Y_{ij}(t)$ を変数 Y_{ij} の時刻 t の時の値とする。つぎの2つの条件を満足する状態割当を行なうことにより順序機械 M の状態遷移関数を実現されるならば、 M は分割 τ に関して k_1, k_2, \dots, k_p 擬FSR 実現可能であるという。ここで、各 k_i は正の整数とする (図4.1参照)。

$$(1) \quad Y_{ij}(t) = Y_{i, j-1}(t-1) \quad (2 \leq j \leq k_i; 1 \leq i \leq p)$$

$$(2) \quad S_i \underset{\tau}{\rightsquigarrow} S_j \quad \Leftrightarrow$$

$$(y_{11}^i, \dots, y_{1k_1}^i; \dots; y_{p1}^i, \dots, y_{pk_p}^i) = (y_{11}^j, \dots, y_{1k_1}^j; \dots; y_{p1}^j, \dots, y_{pk_p}^j)$$

ここで $(y_{11}^i, \dots, y_{1k_1}^i; \dots; y_{p1}^i, \dots, y_{pk_p}^i)$ は状態 S_i に対する状態割当のコードを表わす。

分割 τ が 0 のとき、擬FSR 実現可能性は従来のFSR 実現可能性と一致することがわかる。

[定義4.2] 順序機械 M がつぎの2条件を満たすとき、 M は分割 τ と出力 $z_1 \times z_2 \times \dots \times z_p$ に関して k_1, k_2, \dots, k_p 擬出力可観測であるという。

(1) 出力 z_1, \dots, z_p から得られる各々長さ k_1, \dots, k_p の出力系列が入力系列に依存せず初期状態により一意に決まる。

(2) 初期状態 S_i 、出力 z_1, \dots, z_p から得られる各々長さ k_1, \dots, k_p の出力系列を $\mu_{i1}, \dots, \mu_{ip}$ とするとき、

$$S_i \underset{\tau}{\rightsquigarrow} S_j \quad \Leftrightarrow \quad (\mu_{i1}, \dots, \mu_{ip}) = (\mu_{j1}, \dots, \mu_{jp}).$$

$\tau = 0$ のとき, 単に "出力 $z_1 \times \dots \times z_p$ に関して k_1, \dots, k_p -出力可観測", またはさらに略して, M は "出力可観測である" という。

定義 4.1, 4.2 よりつぎの補題が明らかに成立する。

[補題 4.1] 順序機械 M が分割 τ に関して k_1, \dots, k_p -擬FSR 実現可能であることと, $\pi + \tau = \mathbf{1}$ となる分解 π に関して k_1, \dots, k_p -準FSR 実現可能であることは同値である。

[補題 4.2] 順序機械 M が分割 τ と出力 $z_1 \times \dots \times z_p$ に関して k_1, \dots, k_p -擬出力可観測であるのと, $\pi + \tau = \mathbf{1}$ となる分解 π と $z_1 \times \dots \times z_p$ に関して k_1, \dots, k_p -準出力可観測であることは同値である。

前章で示した定理 3.1 は, 補題 4.1, 4.2 よりつぎの定理 4.1 のように書きかえられる。

[定理 4.1] 順序機械 M に二値出力 z を付加して, 分割 τ と出力 z に関して k -擬出力可観測となるための必要十分条件は, M が τ に関して k -擬FSR 実現可能となることである。

4.3 出力付加による出力可観測形実現

順序機械 M が出力可観測であるとは, 分割 $\mathbf{0}$ に関して擬出力可観測になっていることを意味する。与えられた順序機械は一般に出力可観測でなくとも, ある分割 τ に関して擬出力可観測である。したがって, 出力端子付加により分割 $\mathbf{0}$ に関して擬出力可観測となることが必要かつ十分である。そのためにまず与えられた順序機械の既存の二値出力 z_1, \dots, z_p を観測することによりどんな分割に関して擬出力可観測であるかを調べる必要がある。

順序機械 M の出力 z を観測することにより, 出力 z と分割 τ に関して k -擬出力可観測となる最小の分割 τ と最小値 k を求める方法をつぎに示す。

[操作 B]

(1) $\tau(0) = \mathbf{1}$, $k=0$, $l=1$ に設定する。

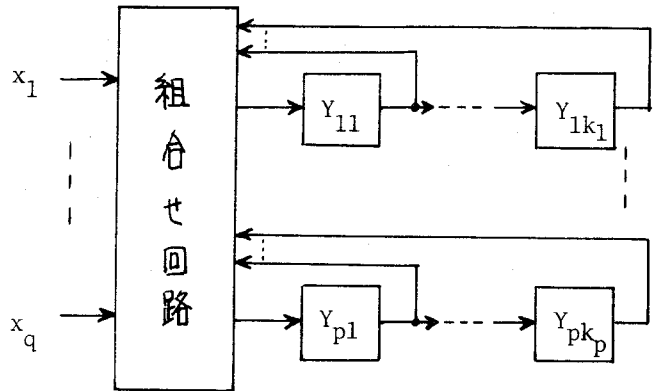


図 4.1 シフトレジスタ回路

- (2) 各状態 S_i に対して, 初期状態 S_i で出力 z から得られる長さ ℓ のすべての出力系列が同一か否かを調べる. もしある状態 S_i に対して, "no" ならば $\tau = \tau(\ell-1)$ とし操作終. もしすべての状態に対して, "yes" ならば (3) へ移る.
- (3) $\mu_i(\ell)$ を状態 S_i に対する長さ ℓ の出力系列とする. 関係 $\sim_{\tau(\ell)}$ をつぎのように定義する.

$$S_i \sim_{\tau(\ell)} S_j \iff \mu_i(\ell) = \mu_j(\ell)$$

- (4) $\tau(\ell) < \tau(\ell-1)$ のとき $k = \ell$ とおく.
- (5) $\tau(\ell) > 0$ のとき $\ell = \ell + 1$ とし (2) へ移る. 他の場合 $\tau = \tau(\ell)$ とし操作終.

[操作C]

- (1) 出力 z から得られる長さ 1 の出力が入力に依存せず状態だけから一意に決まるかを調べる. "no" ならば $\tau = 1$, $k = 0$ とし操作終. "yes" ならば, $k = 1$, 状態集合 S を出力値 (0 または 1) により 2 つのブロッツクに分割する. その分割を P_1 とする.
- (2) $P_k = \{\alpha_k, \beta_k\}$ とする. α_k に属する状態へ遷移する状態全体を求め α_{k+1} とする. 同様に β_k から β_{k+1} を求める. $\alpha_{k+1} \cap \beta_{k+1} \neq \phi$ ならば, $\tau = P_1 P_2 \dots P_k$ とし操作終. $\alpha_{k+1} \cap \beta_{k+1} = \phi$ ならば, $P_{k+1} = \{\alpha_{k+1}, \beta_{k+1}\}$ とし (3) へ移る.
- (3) $\prod_{i=1}^{k+1} P_i = \prod_{i=1}^k P_i$ ならば, $\tau = \prod_{i=1}^k P_i$ とし操作終.
 $\prod_{i=1}^{k+1} P_i = 0$ ならば, $\tau = \prod_{i=1}^{k+1} P_i$, $k = k+1$ とし操作終.
 $\prod_{i=1}^{k+1} P_i < \prod_{i=1}^k P_i$ ならば, $k = k+1$ とし (2) へ移る.

操作Bまたは操作Cにより, 与えられた順序機械 M が各 i について出力 z_i と分割 τ_i に関して k_i -擬出力可観測であることがわかったとする. ここで, もし $\tau_1 \tau_2 \dots \tau_r = 0$ ならば は出力可観測である. $\tau_1 \tau_2 \dots \tau_r > 0$ ならば つぎの定理が成立する. これは定理3.2に対応する.

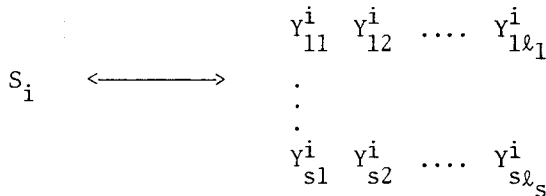
[定理4.2] 順序機械 M に s 個の二値出力 w_1, w_2, \dots, w_s を付加して, が出力 $z_1 \times \dots \times z_r \times w_1 \times \dots \times w_s$ に関して $k_1, \dots, k_r, \ell_1, \dots, \ell_s$ 出力可観測となるための必要十分条件は, M が $\tau \cdot \tau_1 \tau_2 \dots \tau_r = 0$ となる τ に関して ℓ_1, \dots, ℓ_s -擬FSR実現可能となることである.

定理4.2を基礎として, 与えられた順序機械が出力可観測でないとき, 最小個の出力端子を付加することにより出力可観測とするアルゴリズムをつぎに示

す。ここで注意すべき点は、前章と異なり分解の概念を用いずに分割だけを用いている点である。

[出力可観測形実現アルゴリズム (II)]

- (1) 各出力 z_i ($1 \leq i \leq r$) に対して、操作 B または操作 C を施し、出力 z_i に対する最小分割 τ_i と最小値 k_i を求める。
- (2) $\tau_0 = \tau_1 \tau_2 \dots \tau_r$ とおく。
- (3) $s = 1$
- (4) $\tau_0 \cdot \tau = \mathbf{0}$ となる τ に関して l_1, l_2, \dots, l_s -擬FSR 実現可能となる整数 l_1, l_2, \dots, l_s が存在するかどうか調べる。存在するなら (5) へ移り、存在しなければ、 $s=s+1$ とし (4) を繰り返す。
- (5) τ に関して l_1, l_2, \dots, l_s -擬FSR 実現可能とする状態割を、



とする時 (図 4.1 参照), 状態 S_i の出力 w_1, w_2, \dots, w_s を

$$w_j(S_i) = Y_{jl_j}^i \quad (1 \leq j \leq s)$$

で定める。 (アルゴリズム終)

(例 4.1) 表 4.1 で示された既約で強連結な順序機械 M_1 を出力可観測順序機械に拡大してみよう。

まず操作 C を施すと、

- (1) 出力 z_1 から得られる長さ 1 の出力が入力に依存せず初期状態だけより一意的に決まるので、 $k_1 = 1$, $P_1 = \{ \overline{S_0 S_1} ; \overline{S_2 S_3 S_4} \}$ 。
- (2) $\alpha_1 = \{ S_0, S_1 \}$ $\beta_1 = \{ S_2, S_3, S_4 \}$ であるから、 $\alpha_2 = \{ S_0, S_1, S_4 \}$, $\beta_2 = \{ S_0, S_1, S_2, S_3, S_4 \}$ となり、 $\alpha_2 \cap \beta_2 \neq \phi$ となる。 $\tau_1 = P_1$ として操作終。

したがって、 M_1 は分割 $\tau_1 = \{ \overline{S_0 S_1} ; \overline{S_2 S_3 S_4} \}$ と出力 z_1 に関して 1-擬出力可観測となる。

つぎに出力可観測形実現アルゴリズム (II) を施すと、

- (1), (2) $\tau_0 = \tau_1 = \{ \overline{S_0 S_1} ; \overline{S_2 S_3 S_4} \}$ 。
- (3) $s = 1$ 。
- (4) 表 4.2 の状態割当により、 M_1 は分割 $\tau = \{ \overline{S_0} ; \overline{S_1 S_2} ; \overline{S_3} ; \overline{S_4} \}$ に関して 2-擬FSR 実現可能となる。しかも $\tau \cdot \tau_0 = \mathbf{0}$ 。
- (5) 付加出力として、 $z_2 = Y_2$ とすれば、表 4.3 に示す出力可観測順序機械 M_2 となる。

表4.1 順序機械 M_1

入力 状態	0	1
S_0	$S_3, 0$	$S_1, 0$
S_1	$S_2, 0$	$S_1, 0$
S_2	$S_3, 1$	$S_2, 1$
S_3	$S_4, 1$	$S_4, 1$
S_4	$S_4, 1$	$S_0, 1$

次の状態, 出力 z_1

表4.2 状態割当

状態 状態変数	Y_1	Y_2
S_0	0	1
S_1	0	0
S_2	0	0
S_3	1	0
S_4	1	1

表4.3 出力可観測順序機械 M_2

入力 状態	0	1
S_0	$S_3, 01$	$S_1, 01$
S_1	$S_2, 00$	$S_1, 00$
S_2	$S_3, 10$	$S_2, 10$
S_3	$S_4, 10$	$S_4, 10$
S_4	$S_4, 11$	$S_0, 11$

次の状態, 出力 $z_1 z_2$

4.4 結言

本章では, 擬FSR実現可能性, 擬出力可観測性の概念を導入し, 第3章で展開した出力可観測形実現の問題を考察した. 準FSR実現可能性, 準出力可観測性の概念を用いれば従来の分割理論を拡張した分解なる概念を必要とした. 本章で導入した擬FSR実現可能性と擬出力可観測性を用いて出力可観測形実現の問題を考察すれば, 従来の分割理論だけで第3章と同様の議論を展開することができることを示し, 出力可観測形実現のアルゴリズムを述べた.

第5章 出力可観測順序機械の故障検査

5.1 緒言

本章では、故障検査に適した順序機械として提案した出力可観測順序機械の故障検査について考察する。最初に故障の仮定を述べ、出力可観測順序機械の故障検査系列となる C -系列を定義し、 C -系列を満足する順序機械は、もとの機械と同型であることを示す。この定理より C -系列は出力可観測順序機械の故障検査系列であることがわかる。 k -出力可観測順序機械に対しては C -系列とはすべての状態遷移を通る入出力系列に長さ k の任意の入出力系列をつないだものである。しかもこの C -系列は、最短長検査系列との差が状態数以内の長さの検査系列である。この C -系列の作成法は組織的かつ簡単であることを述べ、出力可観測順序機械は故障検査に適した順序機械であることを示す。

5.2 故障の仮定

対象とする順序機械は、既約で強連結な出力可観測順序機械とする。ここで、順序機械 M は出力 $z_1 \times z_2 \times \dots \times z_p$ に関して、 k_1, k_2, \dots, k_p -出力可観測であるとする。すなわち、順序機械 M の出力 z_1, \dots, z_p から得られる長さ k_1, \dots, k_p の出力系列は、初期状態だけから一意的に決定される。正常な順序機械 M は出力 $z_1 \times z_2 \times \dots \times z_p$ を持ち、被検査機械 M' は出力 $z'_1 \times z'_2 \times \dots \times z'_p$ を持つものとする。ここで検査の対象となる故障に関してつぎの仮定をおく。

- (1) 故障によりもとの順序機械を含む故障機械にはならない。
- (2) 故障により状態数は増加しない。
- (3) 故障機械 M' は、ある分割で出力 $z'_1 \times z'_2 \times \dots \times z'_p$ に関して k_1, k_2, \dots, k_p -擬出力可観測である。

前章において、 k_1, k_2, \dots, k_p -出力可観測順序機械は p 個の k_1, k_2, \dots, k_p 段二値シフトレジスタで実現できることを示した。そこでシフトレジスタで実現された順序機械に対しては、上の故障の仮定はどんな場合に相当するの考えてみよう。まずシフトレジスタの縮退形故障を考えると、故障したシフトレジスタの出力系列は同じ値の出力系列となり、シフトレジスタの現在の状態を知ることにより入力系列に依存せず出力系列（同じ値の系列）を一意的に決定することができる。したがって、この様な故障は上記の故障の仮定を満足する。組合せ回路の部分の縮退形故障も明らかに上記の故障の仮定を満足する。

5.3 故障検査系列

前節の仮定のもとに、故障検査系列を求めてみよう。故障検査系列は故障の仮定を満たす有限個の故障機械と正常な機械とを区別する入出力系列である。まず与えられた順序機械 M の状態遷移図のすべての遷移枝を通る入出力系列を ω とし、 ω に続く長さ $k = \max\{k_1, k_2, \dots, k_p\}$ の任意入出力系列を ξ_k とするとき、 $\omega \xi_k$ を順序機械 M の C -系列と呼ぶ。^(註)

[定理 5.1] 順序機械 M の C -系列を満たす^(註) 順序機械は M に同型である。

(証明) C -系列を満たす順序機械を $M' = (S', I, O, \delta', \lambda')$ とする。故障の仮定より M' はある分割 t と出力 $z'_1 \times z'_2 \times \dots \times z'_p$ に関して k_1, k_2, \dots, k_p -擬出力可観測である。 M と M' に対して、 C -系列の各時刻 t の状態を各々 S_t, S'_t とするとき、

$$f(S'_t) = S_t \quad \text{で} \quad f: S' \rightarrow S \quad \text{を定義する。}$$

時刻 t の入出力を I_t / O_t とすると、

$$\delta(S_t, I_t) = S_{t+1} \quad , \quad \delta'(S'_t, I_t) = S'_{t+1}$$

$$\lambda(S_t, I_t) = O_t \quad , \quad \lambda'(S'_t, I_t) = O_t$$

f が写象であることは、つぎのことから明らかである。すなわち C -系列のある時刻 t_1 と t_2 において、 $S_{t_1} \neq S_{t_2}$ とすれば、 M が k_1, \dots, k_p -出力可観測である故、ある i に対して、

$$z_i(t_1)z_i(t_1+1)\dots z_i(t_1+k_i-1) \neq z_i(t_2)z_i(t_2+1)\dots z_i(t_2+k_i-1).$$

M' は M の C -系列を満たすから、

$$z'_i(t_j)z'_i(t_j+1)\dots z'_i(t_j+k_i-1) = z_i(t_j)z_i(t_j+1)\dots z_i(t_j+k_i-1) \quad 1 \leq j \leq 2 \quad .$$

したがって、

$$z'_i(t_1)z'_i(t_1+1)\dots z'_i(t_1+k_i-1) \neq z'_i(t_2)z'_i(t_2+1)\dots z'_i(t_2+k_i-1).$$

M' はある分割 t と出力 $z'_1 \times \dots \times z'_p$ に関して k_1, \dots, k_p -擬出力可観測であるから、上の式より、

$$S'_{t_1} \overset{\tau}{\sim} S'_{t_2} \quad \text{となり、} \quad S'_{t_1} \neq S'_{t_2} \quad \text{となる。}$$

以上より、 $S_{t_1} \neq S_{t_2} \Rightarrow S'_{t_1} \neq S'_{t_2}$ となり f は写象であることがわかる。

C -系列は S のすべての状態を通るから写像 f は全射である。しかも故障の仮定 (2) より S' の状態数は S の状態数より多くないから f は全単射になる。

C -系列上の任意の時刻 t において、 f の定義より、

$$f(\delta'(S'_t, I_t)) = f(S'_{t+1}) = S_{t+1} = \delta(S_t, I_t) = \delta(f(S'_t), I_t),$$

(註) 順序機械 M に入力系列 α と出力系列 β が得られるならば、 M は入出力系列 α/β を満たす。

$$\lambda'(S_t, I_t) = O_t = \lambda(S_t, I_t) = \lambda(f(S_t'), I_t), \quad I_t \in I, \quad O_t \in O.$$

C-系列はすべての状態遷移を通るから、すべての入力、状態に対して上式が成立し、 f は準同型写像となり、しかも f は全単射であるから、同型写像である。したがって M' は M と同型である。 (証明終)

定理 5.1 により、C-系列を満たす順序機械は正常な順序機械に限られることが確認されたが、初期状態がC-系列の初期状態に一致していなければ正常な順序機械でもC-系列を満たさなくなる。そこで検査のはじめの状態を、長さ k の任意入力系列を加えることによりその出力系列から逐次的に決定し、C-系列の初期状態に設定してからC-系列を被検査機械に加えればよい。

結局、故障検査方法はつぎのようにまとめることができる。

[故障検査法]

- (1) 長さ k の任意入力系列 X_1 を加えることにより最終状態を決定する。それを S_0 とする。
- (2) S_0 から始まり順序機械 M のすべての状態遷移を通る入力系列を求める。それを X_2 とする。
- (3) 入力系列 X_2 に長さ k の任意入力系列 X_3 をつないだ入力系列 $X_2 X_3$ を被検査機械に加える。被検査機械が M と同じ出力応答をすれば、正常である。そうでない場合は故障している。

入力系列 $X_1 X_2 X_3$ が故障検査系列、すなわち故障の仮定を満たす有限個の故障機械と正常な機械とを区別する入力系列になっていることは、つぎのようにして容易に理解することができる。すなわち、 $X_1 X_2 X_3$ に対して順序機械 M と異なる出力応答をすれば明らかに故障機械であることはわかる。 $X_1 X_2 X_3$ に対して M と同じ出力応答をすれば、定理 5.1 より被検査機械は M と同型となり正常な順序機械である。

(例 5.1) 表 5.1 に示した順序機械 M_2 は出力 $Z_1 \times Z_2$ に関して 1, 2-出力可観測である。この順序機械 M_2 の故障検査系列を作成してみよう。

$k = \max\{1, 2\} = 2$ とし、長さ k の任意入力系列 X_1 (11) を被検査機械に加えてその出力応答から初期状態を決め最終状態を決定する。11 を加えたとき Z_1, Z_2 からの出力応答が 11, 11 だとすると初期状態は S_4 で最終状態は S_0 であることがわかる。 S_0 から始めてすべての状態遷移を通る入出力系列を求めると、

$$\begin{array}{l} \omega = \\ \text{入力系列} \quad 0001110101 = X_2 \\ \text{出力系列} \quad 0111000111 \\ \quad \quad \quad 1011100000 \end{array}$$

となる。最終状態は S_4 である。 S_4 から始めて長さ 2 の任意入力系列 X_3 (00) を

ω につなぐと、つぎに示す長さ 12 の故障検査系列が求まる。

$\omega \xi_2 =$
 入力系列 0 0 0 1 1 1 0 1 0 1 0 0
 出力系列 0 1 1 1 0 0 0 1 1 1 1 1
 1 0 1 1 1 0 0 0 0 0 1 1

表 5.1 出力可観測順序機械 M_2

入力 状態	0	1
S_0	$S_3, 01$	$S_1, 01$
S_1	$S_2, 00$	$S_1, 00$
S_2	$S_3, 10$	$S_2, 10$
S_3	$S_4, 10$	$S_4, 10$
S_4	$S_4, 11$	$S_0, 11$

次の状態, 出力 $z_1 z_2$

5.4 故障検査系列の構成法

k_1, k_2, \dots, k_p -出力可観測順序機械の故障検査系列は、前節で述べたように長さ $k = \max\{k_1, k_2, \dots, k_p\}$ の任意入力系列 X_1 と X_3 , およびすべての状態遷移を通る入力系列 X_2 とから構成される。本節では、入力系列 X_2 (すべての状態遷移を通る入力系列) の中で最短長の系列を作成する方法ならびにその長さの評価について考察する。

まず有向グラフ $G = (V, U)$ を考える。 V は節点の有限集合, U は節点の順序対 (有向枝) の有限集合とする。ここで各有向枝 (v_i, v_j) には正の整数 d_{ij} が対応している。 d_{ij} を節点 v_i と v_j の距離と呼ぶ。グラフ G のすべての節点を通りもとの節点にもとる節点系列を $t = (v_1, v_2, \dots, v_p, v_1)$ と表わす。 t の長さ $L(t)$ を t に含まれる節点間の距離の和として定義する。すなわち,

$$L(t) = \sum_{(v_i, v_j) \in t} d_{ij}$$

有向グラフ G のすべての節点を通りもとの節点に帰る節点系列の中で、長さが最小 ($L(t)$ が最小) となる節点系列を求める問題は、トラベリングセールスマン問題として、これを解く種々のアルゴリズムが知られている。

このトラベリングセールスマン問題の解法を用いて、状態遷移図のすべての

遷移を通る最短長入力系列を作成することができる。

[最短長の X_2 を作成するアルゴリズム]

- (1) 状態遷移図のインターチェンジグラフ^(注) G を求める。 G の各有向枝 (u_i, u_j) の距離 d_{ij} をすべて 1 にする。
- (2) トラベリングセールスマン問題の解法を用いて、 G のすべての節点を通りもとの節点に帰る最短長節点系列を求める。その節点系列に対応する入力系列の中で、状態 S_0 から始まる入力系列を求める。

つぎに出力可観測順序機械の検査系列 $X_1 X_2 X_3$ の長さの評価をしてみよう。一般に故障検査においてすべての状態遷移を検査する必要があるから、検査系列は少なくともすべての状態遷移を通らねばならない。したがって、 X_2 より短かい検査系列はありえず、最短長検査系列の長さを L とすれば、 $|X_2| \leq L$ となる。ここで $|X_2|$ は X_2 の長さを表わす。また、 $|X_1| = |X_3| = k < n$ であるから、 $|X_1 X_2 X_3| = 2k + |X_2| < 2n + L$ となる。すなわち、 n 状態出力可観測順序機械の故障検査系列 $X_1 X_2 X_3$ の長さは高々 $2n + L$ である。したがって最短長に近い検査系列を作成することができる。

検査系列 $X_1 X_2 X_3$ を作成する手順については、まず入力系列 X_1, X_3 は容易に作成することができるのは明らかで、入力系列 X_2 の作成はすべての状態遷移を通る入力系列を求めることによりできる。したがって検査系列の作成手順の複雑さは、従来の方法に比較して非常に簡単になっている。ただし、入力系列 X_2 として最短長系列を作成しようとするれば、トラベリングセールスマン問題の解法を用いる必要があるので作成手順における計算量は増大する。

5.5 結言

本章では、故障検査に適した順序機械として提案した出力可観測順序機械の故障検査について考察した。 k_1, k_2, \dots, k_p 出力可観測順序機械においては、すべての状態遷移を通る入出力系列に長さ $k = \max\{k_1, k_2, \dots, k_p\}$ の任意入出力系列を加えた入出力系列 (C-系列) が故障検査系列となることを示した。したがって、故障検査系列を作成するには、すべての状態遷移を通る入力系列を求めれば十分である。この意味において、故障検査系列を作成する方法は、従来の方法に比較して非常に容易である。すべての状態遷移を通る入力系列の中で最短長の系列を作成するには、トラベリングセールスマン問題の解法を用いねばよい。この方法を用いて得られる故障検査系列は、最短長検査系列との差が状態数以内の短かい検査系列となる。

(注) グラフ G_1 のインターチェンジグラフ G_2 とは、 G_1 の各有向枝に G_2 の各節点に対応し、グラフ G_1 において有向枝 u_i の終点と u_j の始点とが一致する時およびその時に限り G_2 において有向枝 (u_i, u_j) が存在するグラフである。

第6章 HDSを持つ順序機械の構成

6.1 緒言

本章では、出力端子を付加することによりHDS (homogeneous distinguishing sequence) を持つ順序機械に拡大する問題について考察する。順序機械 M を入力 I_j から成る HDS を持つ順序機械に拡大する問題は、 M の I_j 列部分機械を DS を持つオートノマス順序機械に拡大する問題と等価である。したがって、オートノマス順序機械に対象を限って、オートノマス順序機械に s 個の出力端子を付加することにより DS を持つオートノマス順序機械に拡大できるための必要十分条件を示し、その拡大のアルゴリズムを述べる。さらに長さ k の DS を持つオートノマス順序機械に拡大できるための必要十分条件が、“分解 $\pi(M, k)$ に関して k_1, k_2, \dots, k_s -準FSR実現可能となる k_1, k_2, \dots, k_s が存在する (ただし $k = \max\{k_1, k_2, \dots, k_s\}$)”ことを示し、状態数を越えない長さの DS を持つオートノマス順序機械に拡大するアルゴリズムを述べる。

6.2 HDSを持つための必要十分条件

【定義6.1】 オートノマス順序機械 M は、 $M = (S, O, \delta, \lambda)$ で示される。ここで S, O は状態、出力記号の有限集合、 $\delta: S \rightarrow S$ は状態遷移関数 $\lambda: S \rightarrow O$ は出力関数である。

【定義6.2】 順序機械 $M = (S, I, O, \delta, \lambda)$ の I_j 列部分機械 M_{I_j} とは、 $M_{I_j} = (S, O, \delta_{I_j}, \lambda_{I_j})$ で示されるオートノマス順序機械である。ここで

$$\delta_{I_j}: S \rightarrow S, \lambda_{I_j}: S \rightarrow O \text{ は } \forall S_k \in S \text{ に対して } \delta_{I_j}(S_k) = \delta(S_k, I_j),$$

$$\lambda_{I_j}(S_k) = \lambda(S_k, I_j) \text{ で定義される。}$$

【定義6.3】 同じ入力記号 I_j を l 個連続した入力系列が DS であるとき、HDS (homogeneous distinguishing sequence) と呼ぶ。

与えられた順序機械 M を入力 I_j から成る HDS を持つ順序機械に拡大する問題は順序機械 M の I_j 列部分機械を、DS を持つオートノマス順序機械に拡大する問題と等価である。したがって、以下ではオートノマス順序機械が与えられたとき、 M に出力関数を付加することにより DS を持つオートノマス順序機械に拡大する問題を考察する。

【定義6.4】 オートノマス順序機械 $M = (S, O, \delta, \lambda)$ の状態対グラフ G_M をつぎのように定義する。節点は順序を無視した状態対に対応する節点と、一つの特別な節点 ϕ から成る。状態対 (S_i, S_j) と (S_k, S_l) に対して、つぎの2条

件を満たすとき、状態対 (S_i, S_j) に対応する節点から (S_k, S_l) に対応する節点へ有向枝を引く。ただし、 $S_i \neq S_j$, $S_k \neq S_l$ である。

$$(1) \quad \delta(S_i) = S_k, \quad \delta(S_j) = S_l \quad \text{または} \quad \delta(S_i) = S_l, \quad \delta(S_j) = S_k$$

$$(2) \quad \lambda(S_i) = \lambda(S_j)$$

状態対 (S_i, S_j) がつぎの2条件を満足するときは、 (S_i, S_j) に対応する節点から節点 ϕ へ有向枝を引く。

$$(1) \quad \delta(S_i) = \delta(S_j) \quad (2) \quad \lambda(S_i) = \lambda(S_j)$$

このとき状態 S_i と S_j は併合するという。

オートノマス順序機械 M の状態対グラフの節点はつぎの4つの型に分けられる。

- (I) 有向閉路上の節点およびそれに到達可能な^(注)節点。
- (II) 節点 ϕ に到達可能な節点。
- (III) 既存の出力で区別される状態対 $(\lambda(S_i) \neq \lambda(S_j))$ なる状態対 (S_i, S_j) に対応する節点およびそれに到達可能な節点。
- (IV) 節点 ϕ 。

状態対グラフは、文献 [23] における testing graph と testing table を合わせたもので、文献 [23] で述べられている DS を持つための必要十分条件をオートノマス順序機械に対して言いかえると、つぎの補題のようになる。

[補題 6.1] オートノマス順序機械 M が DS を持つための必要十分条件は M の状態対グラフ G_M において、併合する状態対がなく、有向閉路が存在しないことである。

与えられたオートノマス順序機械 M が DS を持たないとき、DS を持つオートノマス順序機械にするには、補題 6.1 より、状態対グラフにおける併合する状態対と有向閉路を除くように、出力関数を付加しなければならない。そのために付加出力関数で区別すべき状態の集合をブロックとする分解をつぎに定義する。

[定義 6.5] オートノマス順序機械 M の状態対グラフ G_M において、節点 ϕ に入射する状態対 (併合する状態対) を各ターフのブロックに、各有向閉路から一つの状態対を任意に選んで各ターフのブロックに、残りの状態については、各状態一つを一つのブロックにするような分解を $\pi(M)$ とする。

G_M において、(I) 型、(II) 型の節点に対応する各状態対を各ターフのブロックにし、残りの状態については、各状態一つずつ一つのブロックにする分解を $\pi[M]$ とする。

G_M において節点 ϕ に入射する状態対を各ターフのブロックに、各有向閉路から一つの状態対を任意に選んで、各ターフのブロックに、(III) 型の節点系列

(注) 節点 v が u に到達可能とは、 v から u に到る道があるときをいう。

の長さ l を越えるときその系列の終点^(註)から長さ l 手前の節点に対応する状態対を各ターフのブロックに、残りの状態については各状態一つを一つのブロックにするような分解を $\pi(M, l)$ とする。

(例6.1) 表6.1の順序機械 M_4 の0列部分機械 $M_{4,0}$ 、1列部分機械 $M_{4,1}$ を例にとる。状態対グラフは図6.1に示す。ただし孤立した状態対は除いてある。 $\pi(M_{4,0}) = \{ \overline{s_0s_4}; \overline{s_1s_2}; \overline{s_3} \}$ がある。 $\pi[M_{4,0}] = \{ \overline{s_0s_4}; \overline{s_0s_1}; \overline{s_0s_2}; \overline{s_1s_2}; \overline{s_2s_4}; \overline{s_1s_4}; \overline{s_3} \}$
 $\pi(M_{4,1,1}) = \{ \overline{s_1s_3}; \overline{s_1s_4}; \overline{s_3s_4}; \overline{s_0s_1}; \overline{s_0s_3}; \overline{s_0s_4}; \overline{s_2} \}$ 。

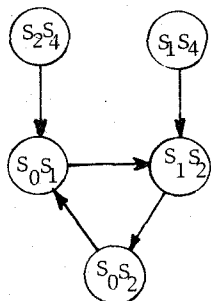
補題6.1の(DSを持つための)必要十分条件を満たすようにするには、 $\pi(M)$ の定義より少なくとも一つの $\pi(M)$ に関して $\pi(M)$ の同じブロック内の状態を付加出力で区別することが必要でかつ十分である。

分解 $\pi[M]$ に関しては、すべての $\pi(M)$ に対して $\pi[M] \geq \pi(M)$ でありしかもつぎの補題が成立する。

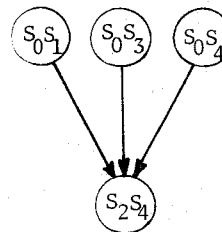
表6.1 順序機械 M_4

入力 状態	0	1
s_0	$s_1, 1$	$s_4, 1$
s_1	$s_2, 1$	$s_2, 1$
s_2	$s_0, 1$	$s_3, 0$
s_3	$s_1, 0$	$s_2, 1$
s_4	$s_1, 1$	$s_2, 1$

次の状態, 出力 z_1



(a) $G_{4,0}$



(b) $G_{4,1}$

図6.1 状態対グラフ

(注) 終点とは、出る枝がない節点。

[補題6.2] オートノマス順序機械 M が, 分解 $\pi(M)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能となる状態割当は, 分解 $\pi[M]$ に関して k_1, k_2, \dots, k_p -準FSR実現可能となる状態割当である. 逆も成立する.

(証明) M が分解 $\pi(M)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能とする. この状態割当が $\pi[M]$ の同じブロックに属する状態間で異なる値をとることを示せば十分である.

$\pi[M]$ のブロックに属する状態対 $\alpha\beta$ は, 定義6.5より状態対グラフの (I)型か (II)型の節点に対応する. しかも, $\delta^x(\alpha) = \bar{\alpha}$, $\delta^x(\beta) = \bar{\beta}$ となる状態対 $\bar{\alpha}\bar{\beta}$ が $\pi(M)$ に属する. ここで $\delta^x(\alpha)$ は状態 α の x 時刻後の状態を表わす. α と β の状態割当が等しいと仮定するならば, $\bar{\alpha}$ と $\bar{\beta}$ の状態割当も等しくなり, $\pi(M)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能に反する. したがって, α と β の状態割当は異なる. 逆は明らかに成立する. (証明終)

以上の準備の後, DSを持つ順序機械に拡大できるための必要十分条件に関する定理を挙げる.

[定理6.1] オートノマス順序機械 M に p 個の二値出力 w_1, w_2, \dots, w_p を付加することによりDSをもつオートノマス順序機械に拡大できるための必要十分条件は, 順序機械 M が分解 $\pi(M)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能となる正整数 k_1, k_2, \dots, k_p が存在することである.

(証明) 定義3.7と定義6.3より, オートノマス順序機械がDSをもつことと, 出力可観測であることとは等価である.

補題6.1と $\pi(M)$ の定義から, M にDSを持たせるためには, $\pi(M)$ の同じブロック内の状態を付加出力 w_1, w_2, \dots, w_p で区別することが必要かつ十分である. すなわち, 分解 $\pi(M)$ と出力 $w_1 \times w_2 \times \dots \times w_p$ に関して k_1, k_2, \dots, k_p -準出力可観測となることが必要かつ十分である. このことと定理3.1より, この定理が成立する. (証明終)

[定理6.2] オートノマス順序機械 M に p 個の二値出力 w_1, w_2, \dots, w_p を付加することにより, 長さ k のDSを持つオートノマス順序機械に拡大できるための必要十分条件は, オートノマス順序機械 M が分解 $\pi(M, k)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能となる k_1, k_2, \dots, k_p が存在することである. ここで, $k = \max\{k_1, k_2, \dots, k_p\}$.

(略証) 定理6.1と定義6.5より明らか. (証明終)

つぎにオートノマス順序機械 M の分解 π に関して k_1, k_2, \dots, k_p -準FSR実現可能となる k_1, k_2, \dots, k_p の最大値に関する定理を挙げよう.

[定理6.3] n 状態オートノマス順序機械 M が分解 π に関して r -準FSR実現可能となるとき, M は π に関して l -準FSR実現可能となる $l \leq n$ が存在する.

定理6.3の証明に必要な補題をつぎに示す.

[補題 6.3] (Jump and Marathe [37]) 二つの無限列 $\bar{x} = x_0, x_1, x_2, \dots$ と $\bar{y} = y_0, y_1, y_2, \dots$ がつきのおける条件を満足するならば, この二つの無限列は相等しい.

$$(1) x_i = x_{i+m}, i \geq 0 \quad (2) y_i = y_{i+n}, i \geq 0 \quad (3) x_i = y_i, 0 \leq i \leq m+n-d$$

ここで, d は m と n の正なる公約数.

(定理 6.3 の証明) オートノマス順序機械 M の状態遷移図において, 長さ p_1, p_2, \dots, p_r の有向閉路が存在し, $p_1 < p_2 < \dots < p_r$ とする. 有向閉路外の各状態から有向閉路内の状態に至る状態系列 (有向閉路内の状態を除く) の中で最も長い系列長を e とする. すなわち, どの状態から e 時刻後には有向閉路内の状態に遷移することができ, p_i と p_j の最大公約数を d_{ij} とおき,

$$l = e + \max_{i, j \in \{1, 2, \dots, r\}} (p_i + p_j - d_{ij})$$

となく, 明らかに $l \leq n$ である.

$k \leq l$ の時は明らかに定理は成立する. したがって, $k > l$ の時について定理を証明する. M が分解 π に関して k -準 FSR 実現可能とする. 状態 S_i の状態割当を $(Y_{1i}, Y_{2i}, \dots, Y_{ki})$ とするとき, $R(S_i)$ を $R(S_i) = Y_{ki}$ で定義し, 各状態 S_i に $R(S_i)$ を対応させる. この状態割当は FSR 実現であるから,

$$(Y_{1i}, Y_{2i}, \dots, Y_{ki}) = (R(\delta^{k-1}(S_i)), R(\delta^{k-2}(S_i)), \dots, R(\delta(S_i)), R(S_i))$$

を満足する. この $R(S_i)$ を用いて l 変数 (Y_1, Y_2, \dots, Y_l) で状態割当をつきのように行なう. すなわち, 状態 S_i の状態割当を

$$(R(\delta^{l-1}(S_i)), \dots, R(\delta(S_i)), R(S_i))$$

と定義する. この状態割当は明らかに,

$$Y_i(t) = Y_{i-1}(t-1) \quad (2 \leq i \leq l)$$

を満足する. 分解 π に関して l -準 FSR 実現可能であることを示すには, 関係 \sim_{π} で結ばれている状態間でこの状態割当が異なることを示せばよい.

関係 \sim_{π} で結ばれている状態 S_i と S_j に対して状態割当が同じとする. すなわち,

$$R(\delta^t(S_i)) = R(\delta^t(S_j)) \quad 0 \leq t \leq l-1 \quad (1)$$

と仮定する. $\delta^e(S_i)$ と $\delta^e(S_j)$ は e の定義より有向閉路に含まれる状態である. それらを各々長さ p_i, p_j の有向閉路内の状態とすると,

$$R(\delta^{e+t}(S_i)) = R(\delta^{e+t+p_i}(S_i)) \quad t \geq 0 \quad (2)$$

$$R(\delta^{e+t}(S_j)) = R(\delta^{e+t+p_j}(S_j))$$

が成立する. しかも式 (1) より,

$$R(\delta^{e+t}(S_i)) = R(\delta^{e+t}(S_j)) \quad 0 \leq t \leq k-e = \max_{i,j} (p_i + p_j - d_{ij})$$

故に,

$$R(\delta^{e+t}(S_i)) = R(\delta^{e+t}(S_j)) \quad 0 \leq t < p_i + p_j - d_{ij} \quad (3)$$

式(2), 式(3)は補題5.3の条件を満たすから,

$$R(\delta^{e+t}(S_i)) = R(\delta^{e+t}(S_j)) \quad t \geq 0$$

これと式(1)より,

$$R(\delta^t(S)) = R(\delta^t(S)) \quad 0 \leq t \leq k-1$$

これは関係 \approx_{π} で結ばれている状態 S_i と S_j の状態割当 (Y_{i1}, \dots, Y_{ki}) , (Y_{j1}, \dots, Y_{kj}) が等しくなり, 分解 π に関して k -準FSR実現可能に反する. したがって, 関係 \approx_{π} で結ばれている状態間で, 先に定義した k 変数状態割当では異なる. (証明終)

[系6.1] n 状態オートノマス順序機械 M が分解 π に関して k_1, \dots, k_p -準FSR実現可能であるならば, M が π に関して l_1, \dots, l_p -準FSR実現可能となる $l_i \leq n$ ($1 \leq i \leq p$) が存在する.

6.3 拡大のアルゴリズム

本節では, 順序機械 M に最小個の出力端子を付加することにより入力 I_j から成る HDS をもつ順序機械に拡大するアルゴリズム, 長さ n (状態数) 以下の入力 I_j から成る HDS を持つ順序機械に拡大するアルゴリズム, および状態の splitting を許して1本の出力端子を付加することにより入力 I_j から成る HDS を持つ順序機械に拡大するアルゴリズムを述べる.

状態対グラフ G_M において併合する状態を同じブロックに入れる分割を $M(0)$ とする. $M(0) \cdot \pi$ の各ブロックの状態数の最大値を p_0 とする. π の同じブロックに属する状態間で異なる状態割当を行なうには, 状態変数が $\lceil \log_2 p_0 \rceil$ 個以上必要である. したがって付加出力端子数を決定する際は, $\lceil \log_2 p_0 \rceil$ から始めて, 順次, 出力端子数を増やしながら決定すればよい.

まず定理6.1, 6.3を基礎にして, 最小個の出力端子を付加することにより, 入力 I_j から成る HDS を持つ順序機械に拡大するアルゴリズムを示す.

[拡大アルゴリズム A]

- (1) 与えられた n 状態順序機械 M の I_j 列部分機械 M_{I_j} の状態対グラフ G_{I_j} を作成する.
- (2) 状態対グラフ G_{I_j} において分解 $\pi(M_{I_j})$ を求める.

- (3) $M_{I_j}(0) \cdot \pi(M_{I_j})$ より P_j を求める. $P = \lceil \log_2 P_j \rceil$ とおく.
- (4) M_{I_j} が分解 $\pi(M_{I_j})$ に関して k_1, k_2, \dots, k_p -準FSR実現可能となる k_1, k_2, \dots, k_p が存在するか調べる. 存在すれば(5)へ, 存在しなければ, $P = P + 1$ として(4)を繰り返す.
- (5) 状態 S_i に対応する状態割当を,

$$S_i \longleftrightarrow \begin{matrix} Y_{11}^i & Y_{12}^i & \dots & Y_{1k_1}^i \\ Y_{21}^i & Y_{22}^i & \dots & Y_{2k_2}^i \\ \vdots & \vdots & \ddots & \vdots \\ Y_{p1}^i & Y_{p2}^i & \dots & Y_{pk_p}^i \end{matrix}$$

とするとき, 付加出力 Z_1, Z_2, \dots, Z_p を $Z_j(S_i) = Y_{jk_j}^i$ ($1 \leq j \leq p$) で定義する.

アルゴリズム A は, 最小個の付加出力端子により HDS を持つ順序機械に拡大するアルゴリズムである. この立場では最小の出力端子付加による拡大ではあるが, 一般に複数個の出力端子を付加しなければならない. 状態数増加を許してもよいならば, つぎの補題が成立することから一般に1本の付加出力端子で HDS を持つ順序機械に拡大することが可能である.

[補題 6.4] (Haring [39]) 任意のオートノマス順序機械は, 等価な状態を加えることにより, ある正整数 k に対して, k -FSR 実現可能にすることができ. したがって, 任意の分解に関して k -準FSR 実現可能である.

定理 6.1, 6.3 および補題 6.4 をもとにして, 1本の出力端子付加により HDS を持つ順序機械に拡大するアルゴリズムをつぎに示す.

[拡大アルゴリズム B]

- (1), (2) はアルゴリズム A に同じ.
- (3) ある正整数 k ($\leq n$) に対して M_{I_j} が $\pi(M_{I_j})$ に関して k -準FSR 実現可能か調べる. 可能ならば(5)へ移る.
- (4) 最小の状態の splitting により $\pi(M_{I_j})$ に関して k -準FSR 実現可能にする.
- (5) $\pi(M_{I_j})$ に関して k -準FSR 実現可能とする状態割当を求める. 状態 S_i の状態割当を $(Y_{1i}, Y_{2i}, \dots, Y_{ki})$ とするとき, 付加出力 Z を $Z(S_i) = Y_{ki}$ で定義し, M_{I_j} (したがって M) に付加する.

Martin [24] の方法では, 与えられた順序機械 M の出力関数を無視している. そのために, すべての状態を付加出力だけで区別しなければならない. すなわち, アルゴリズム B の (1), (2) の操作を行わずに, M の I_j 列部分機械を k -FSR 実現可能な順序機械に変更している. したがって, HDS をもたせるの

に必要以上の状態の splitting が行なわれることになる。HDSを持たせるには、分解 $\pi(M_{I_j})$ に関して k -準FSR実現可能にすることが必要でかつ十分である。

つぎに、 n 状態順序機械に最小個の出力端子を付加することにより、長さ n 以下の、HDSを持つ順序機械に拡大するアルゴリズムを示す。

[拡大アルゴリズム C]

アルゴリズム A における $\pi(M_{I_j})$ を $\pi(M_{I_j}, n)$ で置き換えたアルゴリズムがアルゴリズム C。

アルゴリズム C により得られる順序機械が長さ n 以下の HDS を持つ順序機械になる保障は定理 6.2 と系 6.1 による。すなわち、 M_{I_j} が $\pi(M_{I_j}, n)$ に関して k_1, k_2, \dots, k_p -準FSR実現可能ならば、系 6.1 より、 l_1, l_2, \dots, l_p -準FSR実現可能 ($l_i \leq n$) となる。したがって定理 6.2 より、長さ n 以下の DS を持つ順序機械 M_{I_j} に拡大できる。

(例 6.2) 表 6.1 の既約で強連結な順序機械 M_4 の 0 列部分機械 $M_{4,0}$ にアルゴリズム A を適用する。

- (1) 状態対グラフは図 6.1 (a) に示す。
- (2) $\pi(M_{4,0})$ を求めると、その一つとして、 $\pi(M_{4,0}) = \{ \overline{S_0 S_4}; \overline{S_1 S_2}; \overline{S_3} \}$ が得られる。
- (3), (4) $M_{4,0}$ は $\pi(M_{4,0})$ に関して 3-準FSR実現可能となりその状態割当は表 6.2 に示す。
- (5) 付加出力関数 z_2 は、 $z_2(S_0) = z_2(S_3) = 0$, $z_2(S_1) = z_2(S_2) = z_2(S_4) = 1$ となり、拡大された順序機械 M_4' は表 6.3 に示す。 M_4' は 00 を DS として持つ。

つぎに 1 列部分機械 $M_{4,1}$ にアルゴリズム B を施すと、

- (1) 状態対グラフを 図 6.1 (b) に示す。
- (2) $\pi(M_{4,1})$ を求めると、 $\pi(M_{4,1}) = \{ \overline{S_0}; \overline{S_2}; \overline{S_1 S_3}; \overline{S_1 S_4}; \overline{S_3 S_4} \}$ 。
- (3) $M_{4,1}$ は $\pi(M_{4,1})$ に関して k -準FSR実現不可能である。
- (4) へ移り、図 6.2 における併合する状態 $S_1 S_3 S_4$ を除くために、まず状態 S_2 を図 6.2 のように等価な状態 S_2', S_2 に分割する。 $M_{4,1}'$ は分解 $\pi(M_{4,1}')$ $= \{ \overline{S_0}; \overline{S_2 S_2'}; \overline{S_1 S_3}; \overline{S_1 S_4}; \overline{S_3 S_4} \}$ に関して 2-準FSR実現可能になる。

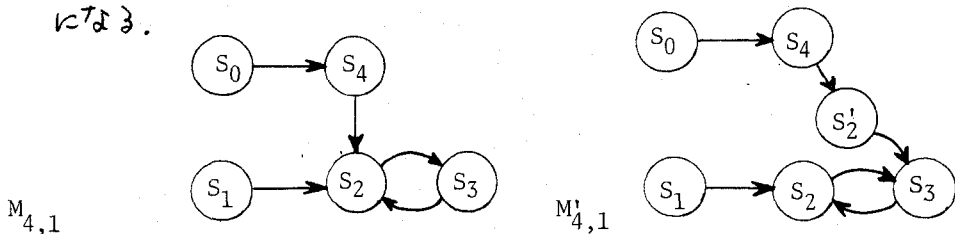


図 6.2 列部分機械 $M_{4,1}$ と状態の splitting

表6.2 状態割当

状態 状態変数	Y_1	Y_2	Y_3
S_0	1	1	0
S_1	0	1	1
S_2	1	0	1
S_3	1	1	0
S_4	1	1	1

表6.3 順序機械 M'_4

状態 入力	0	1
S_0	$S_1, 10$	$S_4, 1-$
S_1	$S_2, 11$	$S_2, 1-$
S_2	$S_0, 11$	$S_3, 0-$
S_3	$S_1, 00$	$S_2, 1-$
S_4	$S_1, 11$	$S_2, 1-$

次の状態, 出力 $z_1 z_2$

6.4 結言

本章では, 出力端子を付加することにより HDS を持つ順序機械に拡大する問題について考察した. 順序機械 M を入力 I_j から成る HDS を持つ順序機械に拡大する問題は M の I_j 列部分機械を, DS を持つオート/マス順序機械に拡大する問題と等価となる. したがって, オート/マス順序機械を対象を限ってオート/マス順序機械に p 個の二値出力を付加することにより DS を持つ順序機械に拡大できるための必要十分条件を示し, その拡大のアルゴリズムを述べた. さらに, 長さ k の DS を持つ順序機械に拡大できるための必要十分条件を示し, 状態数を越えない長さの DS を持つ順序機械に拡大するアルゴリズムを述べた.

順序機械 M が HDS を持つこと, M の列部分機械 (オート/マス順序機械) が DS を持つこととは等価で, しかも, オート/マス順序機械が DS を持てばその順序機械は出力可観測であり, 逆も成立する. したがって, 順序機械 M に HDS を持たせるように出力端子を付加する問題は, M の列部分機械に出力端子を付加して, 出力可観測にする問題と等価である. この意味から, 第6章の問題は, 第3章と第4章の応用として考えることができた.

第7章 結論

本論文で得られたおもな成果および今後に残された問題を簡単にまとめておく。

第3章では、準出力可観測性と準FSR実現可能性との等価性を示し、最小個の出力端子付加により出力可観測順序機械に変更するアルゴリズムを示した。ここでは、準FSR実現可能かどうかを判定する方法、準FSR実現の状態割当の求め方などについては考察しなかったが、準FSR実現は、従来のFSR実現の一般化であり、状態割当の方法もFSR実現の簡単な拡張として考えることができる。しかしFSR実現の問題に関しても、満足できるほど有効なアルゴリズムは開発されていないのが現状で、したがって、準FSR実現の問題がFSR実現の問題の拡張として帰着されたとしても、その状態割当の有効な方法を開発する問題は残されている。

第4章では、擬FSR実現可能性と擬出力可観測性を導入し、第3章で展開した出力可観測形実現の問題を考察した。準FSR実現可能性と準出力可観測性を用いれば分解の概念を必要としたが、擬FSR実現可能性と擬出力可観測性を用いれば、従来の分割理論だけで第3章と同様の議論を展開することができることを示した。

第5章では、出力可観測順序機械の故障検査について考察した。 k_1, k_2, \dots, k_p 出力可観測順序機械に対しては、すべての状態遷移を通る入力系列に長さ $k = \max\{k_1, k_2, \dots, k_p\}$ の任意入力系列をつないだ入力系列が故障検査系列になることを示した。したがって、本論文で提案した出力可観測順序機械は、従来の観測からすると驚くほど短い検査系列が非常に簡単な手順で作成することができることから、従来のものより一層故障検査に適した順序機械であると考えられる。

第6章で考察したHDSを持つ順序機械の構成法は、文献[24]の方法をさらに改良したものである。順序機械 M に入力 I_j から成るHDSを持たせるように出力端子を付加する問題は、 M の I_j 列部分機械に出力端子を付加することにより出力可観測にする問題と等価であることを示した。したがって、出力端子を付加してHDSを持つ順序機械に拡大するアルゴリズムは、第3章、第4章の出力可観測順序機械の構成の問題の応用として、求めることができた。

謝 辞

本研究の全過程を通じて、直接理解ある御指導を賜わり、つねに励ましていただいた尾崎弘教授、榎下行三助教授ならびに白川功助教授に衷心より感謝の意を表する。

大学院修士、博士両課程において電子工学一般および各専門分野に関し御指導、御教示を賜わった電子工学教室喜田村善一教授、中井順吉教授、小山次郎教授、電子ビーム研究施設裏克己教授、塙輝雄教授、産業科学研究所松尾幸人教授、中村勝吾教授、ならびに、菅田栄治名誉教授、元大阪大学宮脇一男教授、故寺田正純教授に深謝する。

本研究に関し、福井大学工学部谷口慶治助教授、日本電信電話公社電気通信研究所村上伸一博士、大阪府立大学工学部高橋浩光講師、名古屋工業大学山本勝講師、基礎工学部細見輝政助手には本学大学院在学中に有益な御助言、御討論をいただき、心から謝意を表する。

また、愛媛大学工学部有吉弘教授、琉球大学喜屋武盛基助教授ならびに近鉄車輛株式会社石田真也氏には、いろいろ御助言、御援助をいただき、厚く御礼申し上げる。

筆者の属している尾崎研究室の戸松重一技官、大学院学生河田亨氏、川端信賢氏、坂本明雄氏、松田潤氏、笹尾勤氏、千葉徹氏、築山修治氏、長尾陽一氏、山下達生氏、山村春夫氏、吉村益氏、井手幹生氏、千葉俊明氏、富永恵氏、また同研究室の崎山順子氏には種々の面で御協力いただいた。ここに記して感謝する次第である。

参考文献

- [1] E. F. Moore, " Gedanken-experiments on sequential machines," in Automata Studies, Princeton University Press, 1956.
- [2] S. Seshu, D. N. Freeman, " The diagnosis of asynchronous sequential switching systems," IRE Trans., EC-11 (Aug. 1962).
- [3] S. Seshu, " On an improved diagnosis program," IEEE Trans., EC-14 (Feb. 1965).
- [4] 榎下, "順序回路網の故障診断法に関する一考察," 信学誌 (昭38-09).
- [5] J. F. Poage, E. J. McClusky, Jr., " Derivation of optimum test sequences for sequential machines," Proc. 5th Ann. Sympo. on Switching Circuit Theory and Logical Design (Oct. 1964).
- [6] F. C. Hennie, " Fault detecting experiments for sequential circuits," Proc. 5th Ann. Sympo. on Switching Circuit Theory and Logical Design (Oct. 1964).
- [7] C. R. Kime, " A failure detection method for sequential circuits ," Dep. Elec. Eng. Univ. of Iowa, Iowa City, Tech. Rep. 66-13, 1966.
- [8] 村上, 榎下, 尾崎, "順序回路の故障検査系列の計算機による探索," 信学誌 (昭42-10).
- [9] D. Mandelbaum, " A measure of efficiency of diagnostic tests upon sequential logic," IEEE Trans., EC-13 (Oct. 1964).
- [10] H. Y. Chang, " A distinguishability criterion for selecting efficient diagnostic tests," SJCC (1968).
- [11] V. I. Kaznacheev, " Languages of regular expressions," in Synthesis of Digital Automata, Consultants Bureau, New York, London, 1969.
- [12] I. Kohavi, Z. Kohavi, " Variable-length distinguishing sequences and their application to the design of fault-detection experiments," IEEE Trans., C-17 (Aug. 1968).
- [13] G. Gonenc, " A method for the design of fault detection experiments," IEEE Trans., C-19 (June 1970).
- [14] D. E. Farmer, " A strategy for detecting faults in sequential machines not possessing distinguishing sequences," FJCC (1970).
- [15] —————, " Algorithms for designing fault detection experiments for sequential machines," IEEE Trans., C-22 (Feb. 1973).

- [16] E. P. Hsieh, " Checking experiments for sequential machines,"
IEEE Trans., C-20 (Oct. 1971).
- [17] I. S. Grunskii, " Checking experiment on an automaton," Trans-
lated from Avtomatika i Telemekhanika, No. 12 (Dec. 1971).
- [18] R. Boute, E. J. McClusky, " Fault equivalence in sequential
machines," Sympo. on Computer and Automata (April 1971).
- [19] C. R. Kime, " A failure detection method for sequential
circuits," Dep. Elec. Eng., Univ. of Iowa, Tech. Rep. 66-13
(Jan. 1966).
- [20] 村上, 樹下, 尾崎, " 故障検査を考慮した順序機械の構成法," 信学論
C, 51-C, 10 (昭43-10).
- [21] C. E. Holborow, " An improved bound on the length of checking
experiments for sequential machines with counter cycles,"
IEEE Trans., C-21 (June 1972).
- [22] 石川, 当麻, " 順序回路の故障検査用付加入力に対する最適出力の決定
法," 信学会電算機研資 (1972-06).
- [23] Z. Kohavi, P. Lavalley, " Design of sequential machines with
fault-detection capabilities," IEEE Trans., EC-16 (Aug. 1967).
- [24] R. L. Martin, " The design of diagnosable sequential machines,"
Proc. Hawaii Int. Conf. Syst. Sci., (1968).
- [25] 中村, 嵩, " 診断を容易にするような状態割当について," 信学会オ
トマツシ・インフォメーション理論研資 (1969-10).
- [26] 上林, 矢島, " 記憶を利用した順序回路の故障検査系列," 情報処理,
(Oct. 1971).
- [27] 河田, 樹下, 尾崎, " シフトレジスタ形順序回路の故障検査について,"
信学論 C (昭44-07).
- [28] 藤原, 樹下, " 出力端子付加による診断容易な順序機械について," 信学論
D (昭47-12).
- [29] ———, " 順序機械の出力可観測形実現と故障検査," 信学論 D
(昭48-08).
- [30] H. Fujiwara, K. Kinoshita, " Design of diagnosable sequential
machines utilizing extra outputs," Tech. Rep. of Osaka Univ.,
Vol. 23 (1973).
- [31] 藤原, 樹下, " シフトレジスタを持つ順序回路の故障検査系列の構成法,"
信学論 C (昭46-02).
- [32] ———, " セル構造をした論理回路の故障診断," 信学論 C,
(技術談話室) (昭46-05).

- [33] H. Fujiwara, K. Kinoshita, " Minimization of nondeterministic finite local automata," Tech. Rep. of Osaka Univ., vol.22 (1972).
- [34] 藤原, 長尾, 樹下, "不完全記述順序機械の故障検査," 信学会電算機研
究 (1973-06).
- [35] B. Elspas, " The theory of autonomous linear sequential networks," IRE Trans., CT-16 (March 1959).
- [36] W. A. Davis, " Single shift-register realizations for sequential machines," IEEE Trans., C-17 (May 1968).
- [37] J. R. Jump, S. Marathe, " On the length of feedback shift registers," Inf. and Cont., 19 (1971).
- [38] A. Gill, " Introduction to the theory of finite-state machines ," McGraw-Hill (1962).
- [39] D. R. Haring, " Sequential-circuit synthesis: state assignment aspects," MIT Press (1966).
- [40] R. L. Martin, " Studies in feedback-shift-register synthesis of sequential machines," MIT Press (1969).
- [41] フィスター(尾崎弘訳), "デジタル計算機の論理設計," 朝倉書店 (昭35).
- [42] 尾崎, 樹下, "デジタル代数学," 共立出版(昭41).
- [43] J. Hartmanis, R. E. Stearns, " Algebraic structure theory of sequential machines," Prentice-Hall, Inc. (1966).
- [44] F. C. Hennie, " Finite-state models for logical machines," John Wiley and Sons, Inc. (1968).
- [45] A. Ginzburg, " Algebraic theory of automata," Academic Press (1968).
- [46] H. Fujiwara, K. Kinoshita, " Design of diagnosable sequential machines utilizing extra outputs," IEEE Trans., C-23 (March 1974) 掲載予定.