

Title	半導体メモリの大容量化と高性能化に関する基礎的研究
Author(s)	藤島, 一康
Citation	大阪大学, 1987, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/35625">https://hdl.handle.net/11094/35625</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉</a> 大阪大学の博士論文について <a>〉</a> をご参照ください。

***Osaka University Knowledge Archive : OUKA***

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名・(本籍)	ふじ 藤	しま 島	かず 一	やす 康
学位の種類	工	学	博	士
学位記番号	第	7877	号	
学位授与の日付	昭和62年9月30日			
学位授与の要件	学位規則第5条第2項該当			
学位論文題目	半導体メモリの大容量化と高性能化に関する基礎的研究			
論文審査委員	(主査) 教授 平木 昭夫			
	教授 藤井 克彦		教授 鈴木 胖	

### 論文内容の要旨

本論文は、半導体メモリの中でも大容量化に適したCCDメモリとMOSダイナミックRAMを取り上げ、主にデバイス、回路技術の面から高集積化、高性能化を達成すべく行った研究の成果をまとめたもので、次の7章から構成されている。

第1章では、半導体メモリに関する研究の歴史的背景と経緯について述べ、本研究の目的と結果の概要について述べている。

第2章では、CCDメモリの単位面積当りのビット密度を向上させる多値記憶方式、単位ビット電極方式、入出力マルチプレクス方式を提案し、それらの効果を実験的に検証している。

第3章では、第2章の成果を64KビットCCDメモリに応用し良好な結果を得ている。また、試作を通してCCDメモリの実用限界の把握を行い、MOSダイナミックRAMに比べて圧倒的有利さはないという結論を得ている。

第4章では、基板電圧発生回路内蔵による問題点を明確にし、ポリシリコンビット線、PN接合分離セルが信号電荷重の増加と耐アルファ線強度の向上に有効であることを明らかにしている。さらに、電源電圧変動に起因する誤動作に対する回路的対策を見出し、大容量MOSダイナミックRAMの高性能化を達成するめどを得ている。

第5章では、電源電圧変動による誤動作の回路的対策である $\frac{1}{2}V_{CC}$ セルプレート、リークパス付きバッファ回路の採用など、第4章で得られた主な研究成果の適用によるアクセス時間80ns、動作電流50mAと高性能な大容量256KビットMOSダイナミックRAMの実現について述べている。

第6章では、メモリセルの蓄積端子電圧を昇圧するストレージノードブーステッド(SNB)RAM

を提案し、将来の大容量MOSダイナミックRAMのメモリセルとして適していることを明らかにしている。

第7章では、本研究で得られた結果を総括し、結論としている。

### 論文の審査結果の要旨

本論文は、半導体メモリの高集積化、高性能を達成すべく行った研究をまとめたものであり、次の成果を得ている。

- (1) CCDメモリの単位面積当りのビット密度を向上させる多値記憶方式、単位ビット電極方式、入出力マルチプレクス方式を提案し、それらの効果を実験的に検証している。
- (2) 上記成果を応用した64KビットCCDメモリの試作を通してCCDメモリの実用限界の把握を行い、チップの有効利用効率とアルファ線の入射によって生じるソフトエラーの観点からCCDメモリよりMOSダイナミックRAMの方が大容量化に適していることを示している。
- (3) ポリシリコンビット線、PN接合分離メモリセルを基板電圧発生回路を内蔵した5V単一MOSダイナミックRAMに適用し、信号電荷量の増加と耐アルファ線強度の向上に有効であることを明らかにしている。
- (4) 電源電圧変動に起因する誤動作に対する回路的対策を見出し、この成果の適用によりアクセス時間80ns、動作電流50mAと高性能な大容量256KビットMOSダイナミックRAMを実現している。
- (5) 信号電荷量を増加させる手段として、メモリセルの蓄積端子電圧を昇圧するストレージノードブーステッド(SNB)RAMを提案し、将来の大容量MOSダイナミックRAMのメモリセルとして適していることを明らかにしている。

以上のように、本論文はデバイス、回路技術の面から半導体メモリの大容量MOSダイナミックRAMの実用化を成し遂げており、その成果は半導体工学、特に超LSI技術の発展に寄与するところ大である。よって本論文は、博士論文として価値あるものと認める。