

Title	減圧CVD法による高融点金属およびシリサイドの研究
Author(s)	塩谷, 喜美
Citation	
Issue Date	
Text Version	none
URL	http://hdl.handle.net/11094/35736
DOI	
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/repo/ouka/all/>

氏名・(本籍)	しお 塩	や 谷	よし 喜	み 美
学位の種類	工	学	博	士
学位記番号	第	7876	号	
学位授与の日付	昭和62年9月30日			
学位授与の要件	学位規則第5条第2項該当			
学位論文題目	減圧CVD法による高融点金属およびシリサイドの研究			
論文審査委員	(主査) 教授 平木 昭夫			
	教授 埴 輝雄	教授 中村 勝吾	教授 藤井 克彦	
	教授 鈴木 胖			

論文内容の要旨

MOS・VLSIの配線材料として高融点金属およびシリサイドの開発が急がれている。本論文は、これらの材料のうち減圧CVD法によるタングステンシリサイド膜と選択CVDタングステン膜についての研究により、各々の膜質と配線材料としての有効性を明らかにしたもので、次の9章より構成されている。

第1章では、VLSIの高集積化のための高融点金属およびシリサイドの必要性を説明し、本論文の目的と結果の概要について述べている。

第2章では、六弗化タングステンとシランの反応を利用した減圧CVD法によりタングステンシリサイド膜を形成し、その膜質とMOS特性、コンタクト特性について研究し、VLSIの配線材料および電極材料として有効であることを述べている。

第3章では、CVDタングステンシリサイド膜として初めて六弗化タングステンとジシランによる反応を利用し、この方法で形成した膜はシラン系の膜に比べて膜中のFの含有量およびストレスが少なく、優れた膜であることを明らかにしている。

第4章では、CVDタングステンシリサイド膜のストレスを結晶構造と配向性から解析している。

第5章では、CVDタングステンシリサイド膜の抵抗率のアニール特性を膜の組成、膜厚を変えることにより解析し、抵抗率の極大値が現れるのは主としてヘキサゴナルタングステンシリサイドが現れることに関係していることをつきとめている。

第6章では、CVDタングステンシリサイド膜中に含まれるFがゲート酸化膜の耐圧を劣化させることを明らかにし、さらに劣化を防止する方法を確立している。

第7章では、プラズマCVD法によるタングステンシリサイド膜を形成し、プラズマ励起周波数13.56 MHzと50KHzによって形成した膜の違いを明らかにしている。

第8章では、選択CVDタングステン膜の新しい成長方法を確立し1ミクロン厚の選択タングステンシリサイド膜およびタングステン膜についての以上の研究をまとめ、工学的意義を明らかにして論文の結論としている。

論文の審査結果の要旨

本論文はMOS・VLSIの高速化に必要な配線材料である減圧CVDタングステンシリサイド膜と選択CVDタングステン膜に関する研究をまとめたものであり次の成果を得ている。

- (1) 減圧CVDタングステンシリサイド膜はVLSIのワード線材料としてもまた基板とのコンタクト材料としても有効であることを明らかにしている。
- (2) 減圧CVDタングステンシリサイド膜中には多くのFが含まれることを明らかにし、アニールによりそのFがゲート酸化膜中に拡散し絶縁破壊電界強度を劣化させることを実証し、さらにFの影響を防止するために、ポリサイド構造におけるポリシリコン膜厚を2000Å上とすることまたはFの含有量の少ないWF₆とSi₂H₆の反応によって形成したタングステンシリサイド膜が有効であることを見出ししている。
- (3) 減圧CVDタングステンシリサイド膜はアニールにより600°C近傍でストレスおよび抵抗率が極大値を持つ。ストレスに関してはこの原因は、膜がアモーフス状態から結晶化しヘキサゴナルタングステンシリサイドからテトラゴナルタングステンシリサイドに変化するためであることを理論的に明らかにしており、また抵抗率に関しては、その原因は同様に結晶化にあるが、その現象は膜がタングステンリッチであり、膜厚が厚いほど顕著になることを実験的に見出ししている。
- (4) プラズマCVD法でタングステンシリサイド膜を形成しプラズマ励起周波数の違いにより膜質が異なることを発見して、この原因が電極間電圧に起因した反応ガスの分解反応の違いにあることを明らかにしている。
- (5) 選択CVDタングステン膜の成長を阻害する原因として反応によって生じたHFによるPSG表面の侵蝕であることを明らかにし、表面のPSG膜を希HFにより除去し、くりかえし成長を行うことにより1μ厚の選択成長を可能にし、またバリア性についても評価を行い、優れた膜であることを実証している。

以上のように本論文はMOS・VLSIにおける配線材料としての減圧CVDタングステンシリサイド膜の有効性と膜中に含有されるFのゲート酸化膜に対する影響を明らかにし、その防止法を確立している。さら選択CVDタングステン膜については成長方法を開発し、デバイスの平坦化を可能にしている。以上のことによりVLSIの高速化、高信頼性化を達成しており、その成果は半導体工学・特にVLSI技術の発展に寄与するところ大である。よって本論文は博士論文として価値あるものと認める。