



|              |                                                                                                                                                 |
|--------------|-------------------------------------------------------------------------------------------------------------------------------------------------|
| Title        | MOSダイナミックRAMの信頼性及び性能向上に関する研究                                                                                                                    |
| Author(s)    | 尾崎, 英之                                                                                                                                          |
| Citation     | 大阪大学, 1988, 博士論文                                                                                                                                |
| Version Type |                                                                                                                                                 |
| URL          | <a href="https://hdl.handle.net/11094/36502">https://hdl.handle.net/11094/36502</a>                                                             |
| rights       |                                                                                                                                                 |
| Note         | 著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href="https://www.library.osaka-u.ac.jp/thesis/#closed">大阪大学の博士論文について</a>をご参照ください。 |

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

|         |                              |      |    |                   |
|---------|------------------------------|------|----|-------------------|
| 氏名・(本籍) | お                            | ざき   | ひで | ゆき                |
|         | 尾                            | 崎    | 英  | 之                 |
| 学位の種類   | 工                            | 学    | 博  | 士                 |
| 学位記番号   | 第                            | 8317 | 号  |                   |
| 学位授与の日付 | 昭                            | 和    | 63 | 年 7 月 29 日        |
| 学位授与の要件 | 学位規則第5条第2項該当                 |      |    |                   |
| 学位論文題目  | MOSダイナミックRAMの信頼性及び性能向上に関する研究 |      |    |                   |
| 論文審査委員  | (主査)                         |      |    |                   |
|         | 教授                           | 浜口   | 智尋 |                   |
|         | (副査)                         |      |    |                   |
|         | 教授                           | 西原   | 浩  | 教授 寺田 浩詔 教授 吉野 勝美 |

### 論文内容の要旨

本論文は、MOSダイナミックRAM (DRAM) における主にデバイス・回路技術の面から、その高集積化、及び高信頼性、高性能化を達成すべく行ってきた研究の成果をまとめたもので、6章より構成されている。

第1章では、MOSDRAMに関する研究の歴史的背景と経緯を示し、本研究の目的と内容概要について述べている。

第2章ではDRAMの高集積、高信頼性化を阻害するソフトエラーに対して、DRAMの基本構成単位であるメモリセルの改善について述べている。即ち、デバイス構造の改善を施したHi-Cセル、ポリシリコンビット線セル、pn接合分離セルの他に、回路上の工夫をしたSNBセルを提案し、これらの効果を実験的に検証している。

第3章ではDRAMの動作余裕度の拡大法を示している。まずDRAMの5V単一電源化に伴う基板電圧発生回路内蔵による問題点を明確にし、対策としてDRAMの動作時のみ基板電流を増加させる発生回路を提案し、その効果を実証している。また、電源電圧変動による誤動作メカニズムを明確にし、 $\frac{1}{2}V_{cc}$ セルプレートバイアス方式、NMOSバッファ回路付加等を提案している。

第4章ではDRAMの性能向上のための高速化及び低消費電力化について述べている。高速化については、新しい低抵抗配線材料としてモリブデンシリサイドのワード線への適用、及びビット線の間電位ブリチャージ方式がセルからの高速データ読出しに適していることを示している。一方、低消費電力化については、電力消費の中で大きな割合を占めるビット線、デコーダ回路の充放電電流を低減するために、センスアンプ、デコーダ回路の最適化について検討している。

第5章では、以上の検討結果をNMOS型256K・DRAM及びCMOS型1M・DRAMに適用し、これらの諸対策がDRAMへの工学的応用を図る上で極めて有効であることを示している。

第6章では第2章から第5章までの研究結果を総括し、本研究の結論を述べている。

## 論文の審査結果の要旨

本論文はMOSダイナミックRAM (DRAM) の高信頼性、高性能化を図るために行った研究成果をまとめたもので、以下の成果を得ている。

- (1) 大容量DRAMのソフトエラーを改善する方法として、pn接合分離セル、SNBセルを提案し、ソフトエラー率の低減と高速化が可能であることを実験的に検証している。
- (2) 入力信号を利用した基板電圧発生回路を提案し、DRAM動作時は大きな基板バイアス電流を得、待機時には小さな電流消費を実現している。また $\frac{1}{2}V_{cc}$ セルプレートとリークパス付きパッファ回路が正及び負のバンプに効果的であることを実証し、電源電圧変動による誤動作の低減を実現している。
- (3) モリブデン・シリサイドをワード線に用い、CMOS型センスアンプ回路を採用することにより、ビット線の間電位プリチャージ方式を取り入れることを可能とし、RASアクセス時間62nsの高速DRAMを実現している。
- (4) 分離配置型CMOSセンスアンプ回路の $\frac{3}{4}$ 分割動作、ビット線中間電位プリチャージ方式、及びデコード回路など周辺回路のCMOS化により動作時の低電力消費を実現している。
- (5) 本研究成果をもとに、CMOS回路技術を効果的に利用し、動作安定性、高速・低消費電力化に優れたCMOS 1M・DRAMを試作し、高信頼性、高性能を実証するとともに、テスト時間の短縮化に役立つマルチビットテストモード方式を提案し、量産性の向上を図る方法を確立している。

以上のように、本論文はMOSダイナミックRAMの高信頼性と高性能化に関する基礎的研究を行い、1Mビット及びそれ以上の高集積度を有する大容量MOSダイナミックRAMを実現するための設計方法を種々提案し、半導体集積回路の分野に大きな貢献をもたらしている。よって本論文は、博士論文として価値あるものと認める。