



Title	VLSIダイナミックRAMの高集積化・多機能化に関する基礎的研究
Author(s)	熊野谷, 正樹
Citation	大阪大学, 1988, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/36569
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名・(本籍)	くまのやまさき 熊野谷正樹
学位の種類	工学博士
学位記番号	第 8346 号
学位授与の日付	昭和 63 年 9 月 26 日
学位授与の要件	学位規則第 5 条第 2 項該当
学位論文題目	VLSI ダイナミック RAM の高集積化・多機能化に関する基礎的研究
論文審査委員	(主査) 教授 白藤 純嗣 (副査) 教授 平木 昭夫 教授 寺田 浩詔 教授 鈴木 胖 教授 藤井 克彦

論 文 内 容 の 要 旨

本論文は、MOSダイナミックRAM (MOS DRAM) の高集積化および多機能化に関する基礎的研究の成果をまとめたもので、次の7章から構成されている。

第1章では、本研究に関する分野の研究開発状況から問題点の抽出を行い、その解決策について検討を加えることによって本研究の目的を明らかにしている。

第2章では、高集積化および単位素子(メモリセル)の微細化による信号電荷の減少、ノイズの増大に対して、必要な動作余裕度の確保を目的として、センスアンプ感度測定法により基板電圧変動を定量化するとともにその変動の測定法を提案している。またDRAMにおいて発生する、少数キャリア注入現象を応用した新しい少数キャリア拡散長測定法を提案し、64KビットDRAMについて実測した結果、広い温度範囲で従来の測定法による結果と良く一致することを明らかにしている。

第3章では、高集積化による単位素子の微細化、セル容量の減少に伴い、信頼性低下の原因となる α 線によるソフトウェアの影響を取り入れた修正スケーリング則を提案し、16KビットDRAMについてその妥当性を実証している。更に、64KビットDRAMについてホットエレクトロンの酸化膜中へのトラップ効果の影響を解明し、その解析のための実用モデルを提案している。

第4章では、DRAMの欠点であるリフレッシュ機能を改善するため、オート/セルフ リフレッシュ機能を内蔵した多機能DRAMの検討を行い、64KビットDRAMにおいてその有効性を実証している。

第5章では、メガビット以上のDRAMにおいて必須となるテストビリティの向上、すなわちテストの効率化を目的とした、オンチップマルチビットテストモードについて新しく提案を行い、1MビットDRAMに内蔵した場合、従来に比べ、テスト時間を $\frac{1}{2}$ 以下に短縮できることを検証している。

第6章では、第2章から第5章までの一連の検討結果を1MビットDRAMに適用し、VLSIの高集積化と多機能化に関する本研究の工学的有効性を実証している。

第7章では、本研究で得られた結果を総括し、本論文の結論を述べている。

論文の審査結果の要旨

ダイナミックRAM (DRAM) 開発の歴史は、半導体集積回路による電子機器の軽薄短小化の歴史そのものといってよい。VLSI DRAMにおいては単位素子の微細化による高集積化だけでなく、それにより可能となる機能の拡大が要求される。

本論文は、微細化に伴うセルサイズの縮小により生じる動作余裕度の減少および信頼性の低下を救済する方策をさぐり、多機能化の具体的手段を検討するために行った一連の基礎研究の結果をまとめたもので、その成果を要約すると次のとおりである。

- (1) 微細化による単位素子の動作余裕度の減少が電荷の充放電に伴う基板電圧の変動により生じることを明らかにし、その解決策を与えている。また、その際見出された少数キャリアの注入現象を、少数キャリアの拡散長測定に適用できることを明らかにし、それがDRAMの特性解析にも有効であることを確認している。
- (2) α 線によるソフトエラーが集積回路のスケーリング則に限界を与えることを指摘し、修正スケーリング則を提案している。それによりDRAMの性能指数の改善度が単純なスケーリング則を適用した場合に比べ小さくなることを見出し、16KビットDRAMについて有効性を実証している。
- (3) オート/セルフリフレッシュ機能の内蔵を64KビットDRAMで実現している。
- (4) VLSIの高集積化に伴い問題となるテスト時間の短縮をはかるためオンチップマルチビットテストモードを新たに提案し、1MビットDRAMにおいてその有効性を確認している。また、このテストモードはDRAMのみならず他のメモリにも適用でき、将来のVLSIメモリのテスト方式に関する問題解決の一つの有効な手段となることを指摘している。

本研究の成果はすでに1MビットDRAMに適用され、その工学的有効性が裏付けられているが、更に今後の4Mビット、16MビットDRAMの開発に対しても有用な指針を与えるものと期待される。以上のように、本論文はVLSIダイナミックRAMの高集積化・多機能化に関する種々の課題に対し多くの知見を得ており、電子工学特に半導体メモリの分野の進展に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。