

Title	高速論理集積回路素子の高密度実装技術に関する研究
Author(s)	小原, 雅信
Citation	大阪大学, 1990, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/36946
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について <a>〉 をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名・(本籍)	小 原 雅 信
学位の種類	工 学 博 士
学位記番号	第 8943 号
学位授与の日付	平成2年1月24日
学位授与の要件	学位規則第5条第2項該当
学位論文題目	高速論理集積回路素子の高密度実装技術に関する研究
論文審査委員	(主査) 教授 難波 進 (副査) 教授 浜川 圭弘 教授 小林 猛 教授 蒲生 健次

論 文 内 容 の 要 旨

本論文は高速論理集積回路素子の高密度実装技術に関する研究成果をまとめたもので、本文6章と謝辞で構成されている。

第1章は序論であり、高速論理集積回路素子の実装技術の動向について述べ、本研究の目的と意義とを明らかにし、本論文の構成について説明したものである。

第2章では高速論理集積回路素子の高密度実装技術における電極接合技術として、フリップチップボンディング技術とTAB (Tape automated bonding) 技術に関する研究成果を述べている。フリップチップボンディング技術に関しては、鉛錫2元素同時蒸着法と写真触刻法によりはんだバンプを形成するプロセス技術の開発と、バンプ下地金属層の最適化を行なった。さらに、200以上の入出力電極数を有する集積回路素子に開発したバンプ形成技術を適用した結果、高い信頼性が得られ、実使用条件を充分満足できることを明らかにした。一方、TAB技術に関しては、微細金バンプを形成するプロセス技術の開発と、ボンディング温度等のボンディング要因の影響を明らかにした。次に両技術を比較して、フリップチップボンディング技術が高速論理集積回路素子の高密度実装技術に適していると結論している。

第3章ではフリップチップボンディングされた素子に対し高い放熱特性を有する実装技術として、新しく考案した“Dimensionally stable semiconductor device (DSSD) 技術”に関する研究成果について述べている。DSSD技術は、チップの裏面から直接パッケージの蓋へ熱を伝えるためにチップの裏面に伝熱用銅板を低融点金属で接着する。この時、低融点金属の凝固と冷却時の収縮によって銅板とパッケージ蓋の内壁との間に微小間隙が形成される。この間隙部の熱抵抗を低減する目的で熱伝導度の

高いガスをパッケージ内に封入することを特徴とする技術である。この技術を用いてECL (Emitter-coupled logic) 素子をPGA (Pin grid array) パッケージに実装した。間隙幅はチップ中央で15~44 μm の範囲にあり、チップのジャンクション-パッケージ蓋間の熱抵抗 (R_{jc}) は0.5°C/W以下と極めて優れた放熱特性を確認できた。この値は計算機を用いたシミュレーションの結果と大変良く一致し、その特性が理論的に証明された。さらに、熱抵抗に対する間隙幅の影響が小さいこと、チップ内で生じた熱の70%はチップの裏面から伝熱用銅板を通して流れることがシミュレーションより明らかになった。

第4章では、第3章で述べた成果を基に、DSSD技術を適用したマルチチップモジュールの放熱に関する研究成果について述べている。チップ搭載数が9と16、寸法66×66mm²の2種類のモジュールを試作し放熱特性を評価した。その結果、モジュール内に搭載された各チップの熱抵抗はほとんど均一で、隣り合うチップの熱干渉をあまり受けずに、高い放熱特性を示すことが明らかにされた。

第5章では、より高速度のECL素子や高速GaAs素子等に適したパッケージ基板技術の将来方向に対する2つのアプローチに関する研究成果を述べている。はじめに、素子の消費電力の増大に対応するため、アルミナセラミックに変わり熱伝導度が高く、熱膨張係数がシリコンに近いシリコンカーバイド (SiC) セラミック基板を用いたパッケージを試作し、フリップチップボンディングしたチップの放熱特性と温度サイクル寿命を評価した。その結果、従来のパッケージに比べ約2倍の放熱特性と、50倍の寿命を有することを確認した。次に、素子の高速化に対し、パッケージの電気特性を改善するため、セラミック基板と、表面に配線を形成した有機絶縁フィルムとの複合パッケージ“Composite type package”を試作し、電気特性を評価した。この結果、配線抵抗と配線間容量の小さなパッケージであることを実証した。これらの結果から、将来のパッケージ基板技術の可能性を見出した。

第6章は本論文のまとめであり、第2章から第5章までの研究成果の総括を述べている。

論文の審査結果の要旨

電子計算機に用いられる高速論理集積回路素子の高速化、高集積化の結果、素子の入出力端子数や発熱量が益々増大し、実装上の大きな問題となっている。本論文は素子の性能を十分に発揮できるような高密度実装技術に関する研究をまとめたものである。

まず、フリップチップボンディング技術という、はんだバンプを形成したチップを裏返しに位置合わせし、バンプのはんだを熔融して全電極を同時に接合する技術を開発し、200以上のバンプを持つ大寸法の集積回路チップを精度良く実装することに成功した。

次にフリップチップボンディングされたチップの裏面に伝熱用銅板を低融点金属で接着し、この際生じた銅板とパッケージ蓋間の微小間隙を熱伝導度の高い水素ガスで充填することにより、チップでの発熱を速やかに蓋に逃がすような構造のパッケージを考案し、従来のパッケージと比べ極めて優れた放熱特性を有することをモデル計算および実測により確かめている。更にこのパッケージ技術を9ヶ及び16ヶのチップを搭載する所謂マルチチップモジュールの実装に適用し、モジュール内に搭載されたチップ

での発熱の大部分がチップから直接パッケージ蓋に伝えられ、各チップ間の熱干渉も少なく放熱特性も優れていることを実証した。

更に、将来の実装技術として、従来用いられてきたアルミナセラミック基板に変わり、シリコンに近い熱膨張係数を持ち、かつ熱伝導度の高いシリコンカーバイドセラミックを用いたパッケージを試作し、従来のものと比べて2倍の放熱特性と50倍の接合部寿命を有することを確認した。また、表面配線をした有機絶縁フィルムとセラミック基板との複合パッケージを考案し、これが従来のアルミナパッケージに比べ配線抵抗約 $\frac{1}{4}$ ($\sim 0.1\Omega$) 配線間容量約 $\frac{1}{3}$ (0.6APF) という優れた電気特性を持つことを実証した。

これらの研究は、益々高速化して行く計算機への高速集積回路素子実装技術に関し将来の指針を与えるものであり、博士論文として価値あるものと認める。