



Title	Algorithms for Local-Optimum Solutions of the Topological Via Minimization Problems
Author(s)	古林, 紀哉
Citation	大阪大学, 1992, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/37919">https://hdl.handle.net/11094/37919</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href="https://www.library.osaka-u.ac.jp/thesis/#closed">大阪大学の博士論文について</a>をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	古林紀哉
博士の専攻	博士（工学）
学位記番号	第 10278 号
学位授与年月日	平成 4 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 基礎工学研究科 物理系専攻
学位論文名	Algorithms for Local-Optimum Solutions of the Topological Via Minimization Problems (トポロジカル・ビア数最小化問題の局所最適解を求めるアルゴリズム)
論文審査委員	(主査) 教授 柏原 敏伸 (副査) 教授 菊野 亨 教授 都倉 信樹 教授 橋本 昭洋

### 論文内容の要旨

VLSI 及び多層印刷回路基板のレイアウト設計における問題の一つにビア数最小化問題がある。ビアとは、異なる配線層間の接続のために配線経路上に設けられる中継穴のことであり、その個数を減らすことは、生産性の向上、信頼性の向上、製造コストの消滅などにつながるという意味で重要である。

ビア数最小化問題への一つのアプローチとして、トポロジカル・ビア数最小化問題 (TVM) と呼ばれるものがあり、通常以下のように記述される。

TVM 問題：配線領域  $R$ 、 $R$  の境界上に置かれた端子の集合、およびネット（同電位に接続すべき端子の集合）の族が与えられる。このとき、（ビアの面積および配線の幅は無視できるものとする）ビア数が最小の配置を求めよ。

TVM 問題は NP 困難であることが知られている。

本論文では、以下のような場合についての TVM 問題を考える。

- ・与えられるネット族には、多端子ネット（3 個以上の端子を含むネット）も含まれている。
- ・二層以上の配線層が使用可能である。
- ・配線領域は窓を持ちうる。（各窓のことをモジュールと呼ぶ。）

第 2 章では、ビアやジャンパー線を使わないで、一層のみを用い、できるだけ多くの配線をする方法について述べる。 $R$  にモジュールが存在せず、ネット族が二端子ネットしか持たない場合、この章で目的とする配線を行う時間計算量  $O(n^2)$  のアルゴリズムが知られている。この章では、既存のアルゴリズムを基に、より適用範囲の広い二つのアルゴリズムを提案する。一つは、 $R$  にモジュールが存在せず、ネット族が多端子ネットを持つ場合に適用できる時間計算量  $O((h \cdot t)^2)$  のアルゴリズム。もう一

つは、Rにモジュールが一つ存在し、ネット族が二端子ネットしか持たない場合に適用できる時間計算量 $O(n^3)$ のアルゴリズムである。ただし、 $n$ は与えられるネットの数、 $t$ は与えられる端子の数、 $h$ は一つのネットに含まれる最大の端子数とする。

第3章では、TVM問題の局所最適解を求める方法について述べる。(i) Rにモジュールが存在せず、ネット族は二端子ネットしか持たず、配線層が二層である場合、(ii) Rにモジュールが存在せず、ネット族は多端子ネットを持ち、配線層が二層である場合、(iii) Rにモジュールが一つ存在し、ネット族は二端子ネットしか持たず、配線層が二層である場合のそれぞれについて、TVM問題の局所最適解を求める、時間計算量がそれぞれ $O(n^{3/2})$ 、 $O((h \cdot t)^{3/2})$ 、 $O(n^3)$ であるようなアルゴリズムを提案する。この章でいうところの局所最適性とは、(i)(iii)についてはビアの集合の極小性であり、(ii)については若干それとは違った意味で定義されている。

第4章では、Rにモジュールが一つ存在し、配線層が $k (\geq 2)$ 層で、Rの外周上の端子とモジュールの外周上の端子からなるような二端子ネットしか存在しない場合について、与えられたネットすべてをビアを用いなくて配線できるかどうかを判定する時間計算量 $O(n^{k-1})$ のアルゴリズムを提案する。

## 論文審査の結果の要旨

本論文では、VLSIおよび印刷配線基板のビア数最小化問題に対しする一つのアプローチであるトポロジカルビア数最小化問題についていくつかのアルゴリズムが提案され、解析されている。

一般にトポロジカルビア数最小化問題はNP完全であることが知られており、近似解を求めることが行われている。本論文では局所最適性の定義として標準的な「使用ビア集合の極小性」を採用している。これまで、特定の場合について、局所最適解を一つ求めるアルゴリズムは知られており、また、局所最適とは限らないが、かなり良い解を与えるアルゴリズムも知られていたが、本来の目的である良い局所最適解を目指したものは見あたらなかった。本論文では、いくつかの場合について、良い初期解を高速に出力するアルゴリズムと任意に与えられた初期解を改良して局所最適解を得るアルゴリズムを提案することにより、良い局所最適解を高速に得る方法を与えるとともに、他のアルゴリズムで得られた良い初期解を利用することも可能にしている。また、これまでアルゴリズムが知られていなかったいくつかの場合について、局所最適解を求めるアルゴリズムを提案している。

まず、良い初期解を求めることに関して、配線領域に窓がなく多端子ネットが存在する場合、および配線領域に窓が一つ存在し各ネットが2端子ネットである場合に、一層で実現できる最大限の配線を求める、従来より高速なアルゴリズムを提案している。ついで、配線領域が二層で窓がなく各ネットが2端子ネットである場合について、任意の初期解を改良して局所最適解を得る、従来よりも高速あるいはデータ構造が簡明であるアルゴリズムを提案している。さらに、配線領域が窓を一つ持ち各ネットが2端子ネットである場合について、二層での局所最適解を求めるアルゴリズムを与えるとともに、 $k$ 層を用いてビアなしで全体を実現できるかどうか判定する問題に対する従来より高速のアルゴリズムを提案

している。

これらの研究成果はVLSIおよびプリント配線のレイアウト設計に寄与するところが大きく、学位論文として価値あるものと認める。