

Title	Switch Architecture and Traffic Control for ATM Networks
Author(s)	鈴木, 洋
Citation	
Issue Date	
oaire:version	
URL	https://hdl.handle.net/11094/38297
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 https://www.library.osaka-u.ac.jp/thesis/#closed 大阪大学の博士論文について https://www.library.osaka-u.ac.jp/thesis/#closed をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	すずき 洋 鈴 木 洋
博士の専攻分野の名称	博士(工学)
学位記番号	第 10573 号
学位授与年月日	平成5年3月16日
学位授与の要件	学位規則第4条第2項該当
学位論文名	Switch Architecture and Traffic Control for ATM Networks (ATM網におけるスイッチアーキテクチャとトラフィック制御の研究)
論文審査委員	(主査) 教授 宮原 秀夫 (副査) 教授 首藤 勝 教授 橋本 昭洋 教授 菊野 亨 助教授 村田 正幸

論文内容の要旨

光ファイバ伝送技術の発達を背景に、CCITT(国際電信電話諮問委員会)を中心に各方面で広帯域サービス統合デジタル網(Broadband ISDN)に関する検討が進められ、150Mbpsから2.4Gbpsまでの同期伝送ハイアラキ(SDH)と、マルチメディアトラフィックを交換する非同期転送モード(ATM)の標準化が着々と進められつつある。ATMとは、情報を53バイトの固定長セルに分割して伝送交換するもので、種々のトラフィックを一元的に収容できるため、Broadband ISDNの中核技術として期待されている。しかしながら、ATM網による真のマルチメディア通信網実現のためには、スイッチアーキテクチャならびにトラフィック制御について解決すべき技術課題が多く残されている。そこで本論文では、ATM網のキーコンポーネントであり、150Mbps-2.4Gbpsという超高速交換動作が要求されるスイッチ方式の実現方法、バースト的なトラフィックがATM網に加わった場合におけるトラフィック性能評価ならびにユーザのセル転送品質要求を満たすためのトラフィック制御に関する考察を行う。

まず、ATMスイッチ方式として、出力バッファ方式をベースにしたATOMスイッチ方式を提案する。出力バッファは単純な構成で、マルチキャストや優先制御が実現しやすく、かつ内部ブロックが生じないという理想的な特長をもつが、出力バッファへの書き込み速度が高く実装が困難とされてきた。そこで本論文では、ビットスライス形にサブスイッチ分割し、複数のサブスイッチLSIを並列に動作させる方式を提案する。本方式では、容易にスイッチの内部バスをセル長までビット展開できるので、動作速度を大幅に上げることができる。これにより、Gbpsオーダの回線速度のスイッチが現在のCMOS技術で実現できる。

次にATM網においてバーストトラフィックを統計多重する場合は起き得る、セル廃棄現象の解析を行う。従来は、その評価法として従来長期平均のセル廃棄率が使われてきた。しかし、実際のセル廃棄現象は連続的に起きると考えられるので、このような短期的な連続セル廃棄現象に着目したセル廃棄品質の検討を行った。複数呼種バッファレスモデルをもちい、長期平均セル廃棄率と短期オーバーロード時のセル廃棄率ならびにオーバーロード期間長とアンダーロード期間長について解析を行った。数値結果によると、オーバーロード状態が継続している平均時間(バースト継続時間で正規化)と短期セル廃棄率は、負荷に抛らず、ほぼ多重されているバーストのピーク/リンク容量比になるという非常に興味深い結果がえられた。

最後に、ATM網において、バーストトラフィックを収容する場合セル廃棄品質等の通信品質を保証する帯域予約について検討した。従来提案されてきた方式は、呼毎に帯域予約を行うものであるが、このような帯域予約方式は、ピー

クレートがリンク容量にくらべ十分小さい呼を多数多重した場合にしか効率的な帯域運用ができない。そこで本論文では、ピーククレートの高いバーストラヒックに対処するため、バーストレベルの帯域予約方式を提案した。基本的なアイデアは、発着端末間の複数のパスと隣接ノード間の複数のリンクを使ってバースト毎に帯域予約を行なうというものである。各バーストはこれら複数のパスと複数のリンクのうち、空いている経路を選んで転送されるため、網使用効率を高めることができる。解析によりバーストブロック率、スループット特性を評価した結果、従来の単一パス単一リンク方式に比べ大幅に使用効率をあげることができることを示した。

論文審査の結果の要旨

本研究では、ATM網において、150Mbps-2.4Gbpsという超高速で動作する交換機のスイッチ構成方式、ファイル転送や静止画のようなバースト的なトラヒックがATM網に加わった場合におけるトラヒック性能解析手法、および、ユーザの転送品質要求を満たすためのトラヒック制御方式の提案を行っている。

まず、ATM交換機のスイッチ構成方式として、出力バッファ型の新しいスイッチ方式を提案している。本方式は、ビットスライス形にサブスイッチに分割し、複数のサブスイッチLSIを並列において動作させるものである。従来、出力バッファ型スイッチはバッファへの書き込み速度が高くなり、実装が困難とされていたが、本方式では、スイッチの内部バスをセル長までビット展開することにより、動作速度を大幅に上げることができる。その結果、Gbpsオーダーの回線速度のスイッチが現在のCMOS技術で実現可能となっている。

次に、ATM網においてバーストラヒックを統計多重する場合に発生するセル廃棄現象の解析を行っている。本研究では、複数の呼種が存在する場合において、平均セル廃棄率のみならず、通信品質としてより重要な性能尺度であるリンク過負荷時の期間長、および、その時のセル廃棄率を理論解析により導出している。さらに、数値例により、リンク過負荷時の平均期間長とその時のセル廃棄率は、負荷によらず、ほぼ多重されている呼のピーク値対リンク容量比で与えられることを示している。

さらに、ATM網においてバーストラヒックを収容する場合に、セル廃棄率などの通信品質を保証する新しい帯域予約を提案している。本方式では、発着端末間の複数のパスと隣接ノード間のリンクを用いてバーストごとに帯域予約を行うため、ピーク値の高いトラヒックの網への収容が可能になる。理論解析手法により、本方式を用いた場合のバーストブロック率、スループット特性を示し、従来方式に比べ、網使用効率を大幅に向上できることを示している。

これらの研究は、ATM網を実現する際にきわめて有用であり、今後の超高速網の発展に寄与するところ大である。よって博士(工学)論文として価値あるものと認める。