



Title	Design and Analysis of Reconfigurable Multiprocessor Systems
Author(s)	陳, 昶
Citation	大阪大学, 1994, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/38839">https://hdl.handle.net/11094/38839</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed</a> 大阪大学の博士論文について <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed</a> をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	陳 昶 ちん ちょう
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 11406 号
学位授与年月日	平成6年3月25日
学位授与の要件	学位規則第4条第1項該当 基礎工学研究科物理系専攻
学位論文名	Design and Analysis of Reconfigurable Multiprocessor Systems (再構成可能なマルチプロセッサシステムの設計と解析)
論文審査委員	(主査) 教授 菊野 亨 (副査) 教授 鳥居 宏次 教授 都倉 信樹

### 論 文 内 容 の 要 旨

最近のインターネットの発展に代表されるように、今日の我々の社会は急激にネットワーク文明社会に変化しつつある。それに伴い、従来の個人、社会あるいは国内だけに閉じたシステムではなく、社会全体あるいは全世界に開いたシステムの開発が重要な課題となってきた。この開いたシステムにおいては、システムの一部の構成要素に故障が生じてシステム全体としては正常に機能しつづける、いわゆるフォールトトレラントの機能を実現することが不可欠である。

フォールトトレラント機能を実現するには、通常、ハードウェアを冗長化しておいて、故障発生時にマスキングや再構成技術を適用する。マスキングとは、モジュールレベルの技術であって、発生した故障がシステムの異常として現れないようにする技術である。例えば、三重化モジュール冗長技術 (TMR) では3個のモジュールの計算結果の多数決をとることによって、1個のモジュール上でのフォールトをマスクする。一方、再構成技術はプロセッサレベルの技術で、故障プロセッサを避けて、あるいは、故障プロセッサを正常な予備のプロセッサで置き換えてシステムを再構成する技術である。

再構成は一般に次の手順 (1) - (4) に従って実行される。

- (1) モジュール上でのフォールトの発見,
- (2) モジュール上でのフォールトの特定,
- (3) プロセッサ上でのモジュールの再構成,
- (4) システム上での正常状態への復帰 (システムの再構成)。

これら一連の手順の実行に要する時間をシステムの回復時間と呼ぶ。

こうした再構成の技法を1つ提案するには次の (I 1) - (I 3) に示す要素技法を具体的に与える必要がある。

(I 1) アーキテクチャ設計……システムのアーキテクチャ設計。具体的には、各プロセッサ内でのモジュール構成の設計、および、予備モジュール、予備プロセッサの配置の設計。

(I 2) 接続パターンの設計……I 1で導入した予備モジュール、予備プロセッサのシステム内での接続方法の決定。具体的には接続パターンと (パターン設定のための) スイッチの設計。

(I 3) 再構成アルゴリズムの設計……フォールトが発生した場合のフォールトのマスキングの手順、および、プロセッサの再構成の手順の決定。

こうした再構成技法が組み込まれているフォールトトレラントシステムを再構成可能なシステムと呼ぶ。

再構成技術そのものは、既に、種々のレベルの実用システムで利用されている。すなわち、VLSIの1チップから汎用計算機システムまでその適用範囲は実に広いものとなっている。ここでは1台のコンピュータシステムあるいは(それに相当する)マルチプロセッサシステムに対象を限定する。最もよく知られている再構成可能なマルチプロセッサシステムとしてはStratus/32システムがある。このシステムでは2台のモジュールが1つの単位プロセッサとなっていて、2台の単位プロセッサをスイッチで接続して1つのプロセッサを構成している。故障が起きると、単位プロセッサの単位で切替えが可能である。従って、このStratus/32システムの方式の場合、再構成の手順は極めて単純なものであるが、予備モジュール(単位プロセッサのこと)の利用に無駄が多い。

一方、航空システム用の高信頼システムとしてよく知られているマルチプロセッサシステムにFTMP(Fault-Tolerant Multiprocessor)がある。このシステムでは3台のモジュール、3台のメモリ装置がそれぞれ単位プロセッサ、単位メモリを構成している。それらの単位プロセッサと単位メモリの間はクロスバススイッチで接続されている。従って予備モジュール、予備メモリ装置は無駄なくそれぞれを完全に利用することが可能であり、システムの回復時間も短いものとなっている。しかし、問題点としてシステムの拡張が困難であるということが指摘されている。

本研究では、再構成可能なマルチプロセッサシステムの設計について議論する。但し、ここでは上述の代表的な実用システムの特徴を考慮して、次の(R1) - (R6)に述べる条件を満たす再構成可能なマルチプロセッサシステムの設計を本研究の目標とする。

- (R1) 拡張性に富んだシステムである、
- (R2) 予備モジュールが無駄なく有効に利用される、
- (R3) システムの回復時間が短い、
- (R4) 再構成アルゴリズムが単純である、
- (R5) 高信頼で、かつ、高性能なシステムである、
- (R6) システムのハードウェア費用は高くない。

具体的には、条件(R1) - (R6)を満たす再構成可能なマルチプロセッサシステムのための(I1)アーキテクチャの設計、(I2)接続パターンの設計、(I3)再構成アルゴリズムの設計を目指す。但し、ある特殊な応用分野を想定して、ある1つの最適なマルチプロセッサシステムの開発を行なうのではなく、あくまでも一般的な応用を前提として、(I1) - (I3)の各フェーズでの議論の進め方についての一般的な知見を得ること、あるいはその結果として一般的な方法論を開発することを本研究の目的とする。

本研究で得られた成果を(I1) - (I3)の各フェーズごとにまとめると次のようになる。

- (1) アーキテクチャの設計…マスキングと再構成技術の両方を取り入れた技法として注目されている混合モジュール冗長構成(Hybrid Modular Redundant(HMR))を基礎にしたアーキテクチャ設計を行なった。マルチプロセッサシステムの構成としては、予備モジュールの共有方式に基づいて(a)共有なし(NSMS)、(b)部分共有(PSMS)、(c)完全共有(CSMS)の3つの形態を定義した。
- (2) 接続パターンの設計…(1)で述べたNSMS、PSMS、CSMSの内のPSMSとCSMSに対し接続パターンの設計を行なった。NSMSはStratus/32システムと基本理念が同様であり、再構成は1つのプロセッサ内に限定される。CSMSでは、クロスバススイッチを接続パターンに採用しており、FTMPと概念的には同じシステムとなっている。最も特徴的なものがPSMSであり、隣接するプロセッサ間でだけ予備モジュール群の共有が実現されている。
- (3) 再構成アルゴリズムの設計…NSMSとCSMSに対する再構成アルゴリズムはほとんど自明である。従って、本論文では主としてPSMSに対する再構成アルゴリズムについて議論している。アルゴリズムの設計に当たっては、理論的立場から定義した基本問題と実用的立場から定義した拡張問題の定式化を与え、それぞれを効率よく解くアルゴリズムを開発した。
- (4) システムの実験的評価…設計した再構成可能なマルチプロセッサシステムについて性能評価を行なった。評価に用いたメトリックスはパフォーマンス $P(t)$ 、リスポンシブネス $RS(t)$ 、ハードウェア費用 $H$ である。なお、PSMSの $P(t)$ の評価に当たっては階層化マルコフワワードモデルを構成し、そのモデル記述から得られる評価式を用いた。その結果、PSMSがパフォーマンス、リスポンシブネス、ハードウェア費用のいずれにおいても

NSMS, CSMS を上まわっていることが分かった。

## 論文審査の結果の要旨

マルチプロセッサシステムの実用問題への応用に対処するには、システムの耐故障性の確保が基本的かつ重要な課題になってきている。本論文は高い耐故障性をもったマルチプロセッサシステムの設計と分析に関する研究についてまとめたものである。

マルチプロセッサシステムの耐故障性を向上させるのにシステムの再構成技術の導入が有望であることは既によく知られている。しかし、高いコスト性能比をもったシステムアーキテクチャの開発、および、故障発生時に新しいシステム構成を求める高速アルゴリズムの開発はこれまで十分には行われていなかった。本論文ではアーキテクチャとアルゴリズムの両面で再構成機能を有するマルチプロセッサシステムを再構成可能なマルチプロセッサシステムと呼び、その設計と分析に対する方法論を提案すると共に、提案した方法論に基づいて具体的な応用例について再構成可能なマルチプロセッサシステムの開発を行ない、その有効性を示している。

提案した手順は(1)システムアーキテクチャの設計、(2)再構成アルゴリズムの設計、(3)シミュレーションによるシステム評価、から構成される。まず、システムアーキテクチャの設計においては、コスト性能比に関する分析を行ない、モジュール数が4の混合モジュール冗長構成(HMR)が最適であることを結論している。次に、再構成アルゴリズムの設計においては理論的立場からの考察にとどまらず、再構成で確保すべきプロセッサの構成についての実用的な要請を反映した問題を定式化し、それを効率よく解いている点に特色がある。再構成可能なマルチプロセッサシステムの評価においては、従来使われてきた信頼性、パフォーマンス、ハードウェアコスト評価だけでは不十分であることを指摘し、新しい評価尺度としてレスポンス性を提案し、実時間性と耐故障性を同時に評価するためのマルコフリワードモデルの定義を与えている。

又、応用例として、モジュールおよびプロセッサの共有に関する典型的な3通りの方式について、具体的なシステムアーキテクチャと再構成アルゴリズムの設計を行なっている。更に、マルコフリワードモデルを実際に構成し、それらのモデルに基づくシミュレーション結果を利用した比較評価を行なって、最適なプロセッサの共有方式を決定し、提案した手順の有効性を実証している。

以上のように、本論文は再構成可能なマルチプロセッサシステムの設計方法論を提案することによって高信頼マルチプロセッサシステムの設計技術の開発に大きく貢献すると共に、実時間性と耐故障性を評価するための新しいモデルを定義することによって設計されたシステムの実用的な性能評価を可能にしている。これらの成果は高信頼マルチプロセッサシステムの実現技術に大きな進歩をもたらすものであり、本論文は博士(工学)の学位論文として価値あるものと認める。