

Title	Two-Mode Channel FET (TMT) for Low-Noise and High-Power Applications
Author(s)	澤田, 稔
Citation	
Issue Date	
Text Version	none
URL	http://hdl.handle.net/11094/39438
DOI	
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/repo/ouka/all/>

氏名	澤 田 稔
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 1 2 2 6 2 号
学位授与年月日	平成 8 年 2 月 2 2 日
学位授与の要件	学位規則第 4 条第 2 項該当
学位論文名	Two - Mode Channel FET (TMT) for Low - Noise and High - Power Applications (低雑音・高出力用 2 モードチャネル電界効果型トランジスタ)
論文審査委員	(主査) 教授 冷水 佐壽 (副査) 教授 中島 尚男 教授 鈴木 直

論 文 内 容 の 要 旨

送受信機能を有するモノリシックマイクロ波集積回路 (MMIC) を開発するためには、受信用として用いる優れた低雑音特性と送信用に用いる優れた高出力特性を同一のウェハ構造で実現できる基本素子を新規に開発する必要がある。本論文では、低雑音用と高出力用という役割の異なる 2 つのチャネルを有する Two Mode Channel FET (TMT) を世界で初めて開発し、本素子の基本特性を明らかにすると共に、本素子を用いることで、同一のウェハ構造で携帯電話機用の仕様を満足する低雑音素子と高出力素子を実現できたことにより、本素子の有用性を実証した。

まず、本素子構造の設計指針とこれに基づいて設計された TMT チャネル中の電子存在確率分布の計算結果について述べた。ゲート電圧を変化させることにより、電子が主に走行するチャネルを低雑音用のアンドープのチャネルから、高出力用の高濃度にドーピングしたチャネルへと変化できることを明らかにした。

次に、本素子を作製し、その基本特性を明らかにした。低雑音素子として知られている HEMT に匹敵する優れた低雑音特性を示すこと、及び低歪みの送信のために必要とされる平坦な相互コンダクタンスゲート電圧依存性を示すことを明らかにした。

最後に、MMIC 作製に適したプレーナ構造の TMT の開発と本素子の低雑音特性と高出力特性について述べた。プレーナ構造を実現する上で必要となるアニール工程によるヘテロ接合ウェハの劣化を抑制できる素子作製技術及び素子構造を明らかにするとともに、プレーナ構造 TMT を用いて、1 つのウェハ上に電極構造のみを変えることで、携帯電話機用の仕様を満足する低雑音素子と高出力素子を作製できることを明らかにし、TMT が上記基本素子に成り得ることを実証した。

論 文 審 査 の 結 果 の 要 旨

本論文は、送受信用モノリシックマイクロ波集積回路 (MMIC) を開発するために必要な受信用の優れた低雑音特性

と送信用の優れた高出力特性を同一のウェハ構造で実現できる基本素子を新規に開発した成果をまとめたものである。低雑音用と高出力用という役割の異なる2つのチャンネルを有する2モードチャンネルFET (TMT) を世界で初めて開発し、本素子の基本特性を明らかにすると共に、TMTを用いて同一のウェハ構造で携帯電話機用MMICに適用できる低雑音素子と高出力素子を実現し、TMTの有用性を実証している。

第2章では、TMT素子構造の設計指針とTMTチャンネル中の電子分布の計算結果について述べている。ゲート電圧を変化させることにより、電子が主として走行するチャンネルが、低雑音用のアンドープ $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{InGaAs}$ 量子井戸チャンネルから、高出力用の高濃度にドーピングされた $n\text{-GaAs}$ チャンネルに変化し得ることを明らかにしている。

第3章では、TMTを作製し、その基本特性を明らかにしている。ゲート長 $0.2\ \mu\text{m}$ のTMTでは、低雑音素子として知られているHEMTに匹敵する低雑音特性 (12GHz で雑音指数 0.65dB 以下、パワー利得 $10\text{--}11\text{dB}$) が得られるとともに、低歪みの送信に必要な広いゲート電圧範囲 ($-0.25\sim+0.5\text{V}$) で相互コンダクタンスがほぼ一定 (535mS) という特性が得られている。

第4章では、MMIC作製に適したプレーナ構造TMTの開発、および、その低雑音特性と高出力特性について述べている。プレーナ構造を実現する上で必要となる、イオン注入後のアニール工程によるヘテロ接合ウェハの劣化を抑制できる素子作製技術と素子構造を明らかにし、ゲート長 $0.5\ \mu\text{m}$ の構造TMTを用いて、同一のウェハ上にゲート幅のみ変えることで、携帯電話機用として要求される特性を満足する最小雑音指数 0.65dB 低雑音素子 (ゲート幅 $400\ \mu\text{m}$) と 1dB 利得圧縮点出力 22.8dB の高出力素子 (ゲート幅 $2600\ \mu\text{m}$) を作製できることを実証している。

以上のように、低雑音と高出力という役割の異なる2つのチャンネルを有するトランジスタ (TMT) を初めて開発すると共に、TMTが送受信用MMICの基本素子となり得ることを実証した本論文の内容は電子デバイス分野における技術の発展に寄与するものであり、本論文は工学博士の学位論文として価値あるものと認める。