



Title	移動体通信用半導体デバイスおよび回路に関する研究
Author(s)	宮辻, 和郎
Citation	大阪大学, 1996, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/39769
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 https://www.library.osaka-u.ac.jp/thesis/#closed 大阪大学の博士論文について

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	宮 辻 和 郎
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 12500 号
学 位 授 与 年 月 日	平成 8 年 3 月 25 日
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科電子工学専攻
学 位 論 文 名	移動体通信用半導体デバイスおよび回路に関する研究
論 文 審 査 委 員	(主査) 教 授 濱口 智尋 教 授 吉野 勝美 教 授 西原 浩 教 授 尾浦憲治郎 教 授 溝口理一郎

論 文 内 容 の 要 旨

本論文は、移動体通信用半導体デバイスおよび回路に関する研究についての成果をまとめたもので、以下の 7 章により構成されている。

第 1 章では、携帯電話に代表される移動体通信用の半導体デバイスおよび回路における課題を指摘し、本研究の目的と意義を明らかにしている。

第 2 章では、SiGe/Si ヘテロ構造における低電界電子移動度および高電界下での電子ドリフト速度を理論計算により求めている。自己無撞着法により求めた波動関数を用いた計算結果とモンテカルロ法によるシミュレーションの結果、低電界移動度および高電界ドリフト速度のいずれも従来の SiMOS 反転層の値を上回ることを示している。

第 3 章では、GaAs パワー MESFET 変調波ひずみの原因として表面準位に起因する周波数分散に着目して行なった解析について述べている。大振幅動作における V_{gs} - I_d 特性の高周波における特性は DC での特性とは非常に異なっており、ドレイン電流が $V_{gs} = 0$ V 付近で低下することを示した後、抽出した特性を用いた相互変調歪のシミュレーションの結果、周波数分散による V_{gs} - I_d 特性の非線形性の増大が変調波ひずみの原因となることを示している。

第 4 章では、新規に考案した回路方式により通過電力を大きく改善した GaAs スイッチ IC について述べている。ダイオードとキャパシタで構成したフィード・フォワード回路により大電力化が可能となることを示した後、この回路を用いた GaAsRF スイッチ IC を試作した結果について述べている。

第 5 章では、新規に考案した単位スイッチ回路により单一正電圧で制御可能とした GaAs スイッチ IC について述べている。FET のドレイン・ソースにキャパシタを接続しゲート・ソース間の電位差のみで制御できる単位スイッチ回路について述べ、それらを組み合わせることにより、種々のスイッチ機能が実現できることを示した後、この単位スイッチ回路を 2 個組み合わせた構成の SPDT スイッチを試作した結果について述べている。

第 6 章では、マルチゲート構造 FET を用いて歪特性を大きく改善した GaAs アッテネータ IC について述べている。従来の GaAs 可変アッテネータでの歪発生メカニズムについて説明した後、FET をマルチゲート構造とすることにより低歪化が可能となることを示している。最後に、試作結果について述べている。

第 7 章では、本研究による成果をまとめ、総括を行っている。

論文審査の結果の要旨

本論文では、移動体通信用デバイスおよび回路に関して、SiGeデバイスの実用化、GaAsパワーFETの低消費電力化、GaAsスイッチ・アッテネータICの実用化の3つの観点から研究を行い、以下のような結論を得ている。

SiGeデバイスの基本構造としてSiGe/Siヘテロ構造を取り上げ、デバイス設計のための基本パラメーターである低電界電子移動度と高電界電子ドリフト速度を解析している。2DEGのサブバンド構造や散乱確率を応力によるSiのバンド構造の変化を考慮にいれて、低電界移動度および高電界ドリフト速度を計算で求め、以下の結論を得ている。

(1)解析式による理論計算により、高温での低電界移動度として $2000\text{cm}^2/\text{V}\cdot\text{s}$ という実験値とよく一致した値が得られている。

(2)モンテカルロシミュレーションにより、電子ドリフト速度は $10\text{KV}/\text{cm}$ において $1\times 10^7\text{cm}/\text{s}$ に達すること、および顕著なオーバーシュートが見られることを示している。

(3)SiMOS構造に比較して、移動度、ドリフト速度ともに大きい値となっており、SiGe/Siヘテロ構造を用いたデバイスは数GHz帯での移動体通信用への応用が期待できることを明らかにしている。

GaAsFETの変調波歪みの原因として、表面準位に起因する周波数分散に着目して大振幅動作における解析を行い、以下のことが解明されている。

(1) $V_{gs}-I_d$ 特性の高周波における特性はDCでの特性とは非常に異なっており、ドレイン電流が $V_{gs}=0\text{V}$ 付近で低下することを見い出している。

(2)周波数分散による $V_{gs}-I_d$ 特性の非線形性の増大が、変調波歪みを増大させる原因となることを明らかにしている。

(3)周波数分散に関する準位のエネルギーとして0.56および0.19eVの値を得ている。

(4)SiN膜は周波数分散が小さく、低歪み特性が得られることを明らかにしている。

GaAsスイッチ・アッテネータICの実用化について次のことを解明している。

(1)従来のGaAsFETスイッチ回路において大電力印加時に高周波信号に歪みが生じ、通過電力が制限されるメカニズムについての検討を行なっている。その結果、入力信号の 50Ω 線路上での瞬時電圧がシャントFETのゲート電圧より低くなるためであることを明らかにしている。

(2)検討したメカニズムに基づいて、ダイオードとキャパシタで構成したフィード・フォワード回路を新規に考案し、この回路により大電力化が可能であることを示している。

(3)試作したスイッチICは制御電圧5Vにおいて5W(37dBm)を超えるP1dBを示している。また、0.5~1.5GHzの周波数帯域において、挿入損失1dB以下、アイソレーション25dB以上の良好な特性を得ている。

(4)FETのドレイン・ソースをカップリング・キャパシタでDCカットし、ゲート・ソース間の電位差のみで制御することを可能とした単位回路を新規に考案している。この単位回路に対する2種類のバイアス印加方式を組み合わせることにより、種々のスイッチ・アッテネータ機能が実現できることを示している。

(5)GaAsFETを可変抵抗素子として用いた場合の歪み発生原因となるゲート変調を低減するために、ゲート数を8本にまで増やしたFETを用いたアッテネータ回路を設計している。

(6)BSTキャパシタ技術を用いて試作したICは、3次相互変調歪みが -50dBc 以下という低歪み特性を得ている。

以上のように、本論文は、移動体通信用半導体デバイスおよび回路に関して、これまで十分な検討がなされていなかったスイッチ・アッテネータ等の新規回路の提案と実証を行うとともに、SiGe/Siヘテロ構造の移動度等の基本パラメータやGaAsFETでの表面準位の効果といった基礎的な情報を提供するものであり、電子工学ならびに半導体工学に貢献するところが大きい。よって本論文は博士論文として価値あるものと認める。