



|              |                                                                                                                                                 |
|--------------|-------------------------------------------------------------------------------------------------------------------------------------------------|
| Title        | Si MOSキャパシタの電流注入劣化と経時絶縁破壊機構の研究                                                                                                                  |
| Author(s)    | 井上, 真雄                                                                                                                                          |
| Citation     | 大阪大学, 1997, 博士論文                                                                                                                                |
| Version Type |                                                                                                                                                 |
| URL          | <a href="https://hdl.handle.net/11094/40184">https://hdl.handle.net/11094/40184</a>                                                             |
| rights       |                                                                                                                                                 |
| Note         | 著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href="https://www.library.osaka-u.ac.jp/thesis/#closed">大阪大学の博士論文について</a>をご参照ください。 |

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

|               |                                                                                                              |
|---------------|--------------------------------------------------------------------------------------------------------------|
| 氏 名           | 井 上 真 雄<br><small>いの うえ まさ お</small>                                                                         |
| 博士の専攻分野の名称    | 博 士 (工 学)                                                                                                    |
| 学 位 記 番 号     | 第 1 3 1 8 5 号                                                                                                |
| 学 位 授 与 年 月 日 | 平成 9 年 3 月 25 日                                                                                              |
| 学 位 授 与 の 要 件 | 学位規則第 4 条第 1 項該当<br>工学研究科電気工学専攻                                                                              |
| 学 位 論 文 名     | Si MOS キャパシタの電流注入劣化と経時絶縁破壊機構の研究                                                                              |
| 論 文 審 査 委 員   | (主査)<br>教 授 白藤 純嗣<br>教 授 青木 亮三    教 授 松浦 虔士    教 授 佐々木孝友<br>教 授 熊谷 貞俊    教 授 山中 龍彦    教 授 辻 毅一郎<br>教 授 中塚 正大 |

### 論 文 内 容 の 要 旨

本論文は、Si MOS トランジスタのゲート酸化膜および MOS メモリのキャパシタ酸化膜の経時絶縁劣化現象の機構を明らかにするため、Si MOS キャパシタに電流注入ストレスを印加した時の劣化の様子を調べた結果をまとめたもので、序論、本論 4 章、および結論の全 6 章からなっている。

第 1 章では、Si 酸化膜の経時劣化特性および絶縁破壊機構の解明の重要性を述べ、本研究の背景と意義・目的を明確にしている。

第 2 章では、MOS キャパシタの界面準位密度の評価に用いた交流コンダクタンス法の特徴を述べ、本研究の新規性を明らかにしている。

第 3 章では、ファウラー・ノードハイム (FN) 電流ストレスを加えた時の MOS キャパシタの界面準位生成特性を酸化膜に加わる電圧の関数として測定し、陽極側での正孔発生や水素の解離プロセスが界面準位生成の起源であることを示唆する結果を得ている。また、劣化の進行にともない捕獲断面積が減少することを見出し、酸化膜中界面近傍での準位の生成と結び付けて議論している。さらに、本研究で得られた界面準位生成効率と絶縁破壊に至るに必要な注入電荷量の報告値とから、絶縁破壊に至るまでに生成される界面準位密度は、酸化膜厚、ストレス条件によらずほぼ一定であることを見出ししている。

第 4 章では、原子間力顕微鏡を用いて劣化した Si/SiO<sub>2</sub> 界面 (Si 基板表面) を直接観察した結果、劣化の進行とともに界面での凹凸が次第に平坦化する予想外の現象を見出し、その機構を検討している。

第 5 章では、第 3 章および第 4 章の結果を総合し、FN 電流ストレスにより酸化膜中に誘起された欠陥によって低抵抗パスが形成されると言うモデルに基づいた Si 酸化膜の経時絶縁破壊機構を提案している。

第 6 章では、本研究で得られた成果を総括し、本論文の結論を述べている。

### 論 文 審 査 の 結 果 の 要 旨

DRAM の高集積化やフラッシュメモリの実用化にともない、ゲート酸化膜、メモリキャパシタ酸化膜の経時劣化機構の解明およびその防止策が重要な研究課題になっている。

本論文は、シリコン酸化膜の劣化および経時絶縁破壊機構の解明を目的として行った Si MOS キャパシタの FN 電流注入劣化に関する研究の結果をまとめたもので、その成果を要約すると、次のとおりである。

- (1) FN 電流ストレスによって発生する界面準位の検出に交流コンダクタンス法を適用した結果、Si 禁止帯の上半分のエネルギー域に 2 種類の欠陥が生成されることを初めて見い出している。また、その起源についても考察を加えている。
- (2) FN 電流ストレスによって生成される界面準位密度を酸化膜にかかる電圧の関数として測定することによって、陽極側での正孔発生や水素の解離が界面準位生成の原因であることを明らかにしている。また、本研究で得られた界面準位生成効率とこれまで報告されている絶縁破壊に至る必要な注入電荷量とから、絶縁破壊の発生をもたらす臨界の界面準位密度が存在することを指摘している。
- (3) 劣化の進行による界面準位密度の増加につれて電子および正孔の捕獲断面積が減少することを初めて見出し、界面近傍の酸化膜内部にできた欠陥準位へのトンネルプロセスを考慮して説明している。このことから FN 電流ストレスによって、欠陥が界面だけでなく酸化膜中にも生成されることを推定している。
- (4) FN 電流ストレスによる劣化特性が注入電流の極性（基板注入，ゲート注入）によって大幅に異なる原因について検討し、正孔発生が基板側であるかゲート側であるかに因っていることを明らかにしている。
- (5) FN 電流ストレスによって劣化した MOS キャパシタの Si/SiO<sub>2</sub> 界面（Si 基板表面）を原子間力顕微鏡によって観察し、界面の凹凸が劣化の進行とともに平坦化される予想外の現象を発見している。また、以上の実験結果を踏まえて経時絶縁破壊機構について考察し、電流ストレスにより酸化膜中に誘起される欠陥の密度が増し、互いに隣接して低抵抗パスが形成される結果、絶縁破壊につながる電流集中が生じると言うモデルを提案している。

以上のように、本論文は、交流コンダクタンス法を適用することによって、電流ストレスによる MOS キャパシタの界面準位生成ならびに経時絶縁破壊の機構について新しい多くの知見を得ると共に、実験事実に基づいて経時絶縁破壊機構のモデルの提案を行っており、半導体工学、特に集積回路工学の分野の発展に寄与するところが大きい。よって、本論文は博士論文として価値あるものと認める。