



Title	III-V族化合物ヘテロ接合バイポーラトランジスタにおける非平衡電子輸送の解析に関する研究
Author(s)	中島, 裕樹
Citation	大阪大学, 1998, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/41105
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	中 島 裕 樹
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 14109 号
学位 授 与 年 月 日	平成 10 年 7 月 28 日
学 位 授 与 の 要 件	学位規則第 4 条第 2 項該当
学 位 論 文 名	III-V 族化合物ヘテロ接合バイポーラトランジスタにおける非平衡電子輸送の解析に関する研究
論 文 審 査 委 員	(主査) 教 授 濱口 智尋 (副査) 教 授 吉野 勝美 教 授 谷口 研二 教 授 森田 清三 教 授 尾浦憲治郎 教 授 西原 浩

論 文 内 容 の 要 旨

本論文は GaAs 系及び InP 系ヘテロ接合バイポーラトランジスタ(以下 HBT と記す)における非平衡電子輸送の解析に関する研究をまとめたもので、本文 6 章及び補遺 2 章より構成されている。

第 1 章では、GaAs 及び InP などの III-V 族化合物半導体を基板材料とする HBT におけるコレクタ空乏層内電子速度オーバーシュートやベース内ホットエレクトロン輸送など非平衡電子輸送が素子高周波特性へ与える影響について述べ、素子高速化のためには、これらの効果を取り込んだ素子構造(バンド構造)設計が必要となることを明らかにしている。

第 2 章においては、HBT のコレクタ空乏層において、電子密度変調(電子速度オーバーシュート)及び電子速度変調などの非平衡電子輸送現象が起こる場合の電子走行時間について、従来報告されているすべての解析的表式を包含する最も一般的な解析式の導出を、誘導電流の位相遅延及び電荷制御という二つの異なる観点からそれぞれ独立に行っている。

第 3 章では、GaAs 系 HBT コレクタ空乏層における、電子速度オーバーシュートによる電子走行時間の低減と空間電荷蓄積による空乏層充電時間の増大という不可避的なトレードオフ関係を緩和するための最適コレクタ構造について、その設計指針をモンテカルロ法に基づくデバイシミュレーションにより明らかにしている。

第 4 章では、従来その特質の解明が充分ではなかった InP 系 HBT ベース内電子輸送につき、それが基本的にはホットエレクトロンによるパリスティック輸送とエネルギー緩和電子による拡散輸送の混合状態として記述されるべきものであることを、モンテカルロシミュレーションを通じて明らかにし、更に、ベース走行時間低減のためには、ベース内蔵電界の導入によるエネルギー緩和電子の加速が有効であることを明らかにしている。

第 5 章では、連続方程式に基づく InP 系 HBT ベース内電子輸送についての解析理論を、ホットエレクトロンに対して連続関数である確率分布関数を導入することにより、構築している。さらに、同理論によりホットエレクトロンによるパリスティック輸送とエネルギー緩和電子による拡散輸送が混在する InP 系 HBT ベース内電子輸送に対して電子走行時間や位相遅延等に関する解析的かつ統一的な記述が可能となることを示している。

第6章では、第2章から第5章までに得られた知見を総括し、本論文の結論としている。

補遺Iでは、モンテカルロ法によるデバイスシミュレーションについて、その原理及び計算手順について述べている。

補遺IIでは、InP/InGaAs HBT の自己整合作製技術と、それによって作製した素子の静特性及び高周波特性について述べ、併せて遅延時間解析を行っている。

論文審査の結果の要旨

III-V族化合物半導体を用いたHBTは、材料が持つ高い電子移動度により高速動作が可能であり次世代の超高速集積回路用素子として有望である。近年の化合物系HBTは微細化及び薄層化により素子内での非平衡電子輸送現象が顕在化しており、高速化のためにはその効果を取り入れた素子構造設計が必要となる。本論文は、III-V族化合物HBTの素子構造設計において必要不可欠となる非平衡電子輸送現象の解析及び記述に関する一連の研究をまとめたもので、主な成果は以下のとおりである。

- (1) コレクタ空乏層において電子密度変調（電子速度オーバーシュート）及び電子速度変調という非平衡輸送現象が起こる場合の電子走行時間について、従来報告されているすべての解析式を包含する最も一般的な解析的表式の導出を、誘導電流の位相遅延及び電荷制御という二つの異なる観点からそれぞれ独立に行い、成功している。特に、電荷制御モデルによっても非平衡電子輸送の効果を完全に取り込むことが可能であることを示したことは、同モデルを用いて遅延時間の解析を行うデバイスシミュレーションの妥当性を保証するものである。
- (2) 空乏層内の電界強度を緩和することによって電子速度オーバーシュート幅を拡大し電子走行時間の低減を図るという従来のコレクタ構造設計手法は、電子空間電荷蓄積による空乏層充電時間の増大というトレードオフ関係を不可避的に孕むものであるが、コレクタ層として空間電荷を補償する為のドーピング層を採用することにより上記トレードオフ関係を緩和することが可能であることを示している。このことによりコレクタ構造の最適設計指針を明らかにしている。
- (3) エミッタからのホットエレクトロン注入がある場合のベース内電子輸送を、従来言われていたような、ホットエレクトロンによるパリスティック輸送のみ、あるいはエネルギー緩和電子による拡散輸送のみで記述することは不適切であり、両者の混合状態として記述されるべきであることを明らかにしている。更に、ベース走行時間低減の為にはベース層内に蓄積されるエネルギー緩和電子の加速が有効であることを明らかにしている。
- (4) 従来のドリフト/拡散理論では記述することが不可能な、ホットエレクトロンによるパリスティック輸送とエネルギー緩和電子による拡散輸送が混在する場合のベース内電子輸送について、ホットエレクトロンに対して連続関数である確率分布関数を導入することにより連続方程式の枠内で解析的理論を構築し、電子走行時間や位相遅延等に関して統一的に記述することに成功している。

以上のように、本論文はIII-V族化合物HBTを設計する際に無視することの出来ない非平衡電子輸送現象を解析、記述する上で多くの有用な知見を得ており、半導体工学、電子工学の分野に貢献するところが大きい。よって、本論文は博士論文として価値あるものと認める。