



Title	ダイナミック連想メモリ (CAM) の設計及びダイナミック形メモリの低電圧化に関する研究
Author(s)	山形, 整人
Citation	大阪大学, 1998, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/41147
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 ＜a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed >大阪大学の博士論文について をご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	山 形 整 人
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 1 4 1 1 4 号
学 位 授 与 年 月 日	平 成 10 年 9 月 14 日
学 位 授 与 の 要 件	学位規則第 4 条第 2 項該当
学 位 論 文 名	ダイナミック連想メモリ (CAM) の設計及びダイナミック形メモリの低電圧化に関する研究
論 文 審 査 委 員	(主査) 教 授 小 林 猛 (副査) 教 授 高 井 幹 夫 教 授 岡 本 博 明

論 文 内 容 の 要 旨

本論文は、マルチメディアの普及等により、システムの高性能化、低コスト化がますます重要になってくる背景のもと、大規模・高速検索処理に適した連想メモリ (CAM) の大容量化・高機能化、及び MOS ダイナミック形メモリの低電圧化に関して行なった、一連の研究活動をまとめたものである。

まず、検索処理に対する有効性は広く認められながらも集積度の面で不十分であった従来の CAM に対し、スタックトキャパシタ技術を用いた独自のコンパクトなダイナミック形 CAM セルを提案、従来のスタティック構成による CAM と比べて、メモリセル面積の大幅な縮小を実現している。又、このメモリセルを核とした大容量と高機能を両立させるダイナミック CAM 実現のための様々な回路技術の提案も行なっている。階層構成プライオリティエンコーダやダイナミック形 CAM セルの複雑な動作モードを容易に制御し得るビット線制御回路、冗長回路、一致検索演算回路等である。更に、これらの技術を用いて $0.8\ \mu\text{m}$ プロセスで 288-Kbit という大容量 CAM の試作に成功し、その工学的応用効果も実証した。

更には、CAM の特徴として並列処理であるが故に新たに発生する消費電力増大という問題の対策として、或いは、微細化に対する信頼性確保、電池駆動応用等に対応して、ダイナミック形メモリの様々な低電圧化技術の提案を行っている。例えば、センス速度の劣化を改善する電荷転送ウェルセンス方式 (CTW センス方式) や低電圧時の高速性とデータ保持電流の低減を両立出来るローカル電源線制御方式 (LCL 電源構成)、リフレッシュ特性の改善や高信頼性をもたらす負電圧ワード線方式等である。又、これら低電圧化技術を 16 MbDRAM に適用し、その検証も行っている。いずれも今後の電源電圧スケールダウンに対応出来る新技術の提案として意義は大きい。

論 文 審 査 の 結 果 の 要 旨

本論文は、マルチメディアの普及等により、システムの高性能化、低コスト化がますます重要になってくる背景の

もと、大規模・高速検索処理に適した連想メモリ（CAM）の大容量化・高機能化、及び MOS ダイナミック形メモリの低電圧化に関して行なった、一連の研究活動をまとめたものである。

本論文には、集積度の面で不十分であるという従来形 CAM の欠点に対して成された、独自のコンパクトなダイナミック形 CAM セルの提案にはじまり、このメモリセルを核とした大容量と高機能を両立させるダイナミック CAM 実現のための様々な回路技術の提案、実デバイスによるこれら技術の工学的応用効果の実証、更には、高機能であるが故に新たに発生する消費電力増大という問題の対策として、或いは、微細化に対する信頼性確保、電池駆動応用等に対応して成された、ダイナミック形メモリの様々な低電圧化技術の提案、これら低電圧化技術の実デバイスでの検証という、系統的になされた一連の研究結果が含まれている。

中でも、スタックトキャパシタ技術を用いたコンパクトなダイナミック形 CAM セルと、このメモリセルを核としたダイナミック CAM のための様々な回路技術の提案、及びこれらの技術を用いた 288-KbitCAM の試作による工学的応用効果の実証は、国内外からも高い評価を得ている。

又、ダイナミック形メモリの低電圧化技術の研究としても、センス速度の劣化を改善する電荷転送ウェルセンス方式 (CTW センス方式) や低電圧時の高速性とデータ保持電流の低減を両立出来るローカル電源線制御方式 (LCL 電源構成)、リフレッシュ特性の改善や高信頼性をもたらす負電圧ワード線方式等、今後の電源電圧スケールダウンに対応出来る新技術の提案として高く評価されるものである。

以上説明したように、本提出論文は、新しい独自技術によるダイナミック CAM の設計検討から実デバイスによるその実証、更に、ダイナミック形メモリの低電圧化技術の提案からその検証まで幅広く行われた研究をまとめたものであり、学位（工学）論文として十分価値があるものと認められる。