



| | |
|--------------|---|
| Title | データ駆動型メディアプロセッサの構成に関する研究 |
| Author(s) | 上方, 輝彦 |
| Citation | 大阪大学, 1999, 博士論文 |
| Version Type | |
| URL | https://hdl.handle.net/11094/41371 |
| rights | |
| Note | 著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。 |

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

| | |
|------------|---|
| 氏名 | かみ がた てる ひに 上 方 輝 彦 |
| 博士の専攻分野の名称 | 博 士 (工 学) |
| 学位記番号 | 第 1 4 6 6 1 号 |
| 学位授与年月日 | 平成11年3月25日 |
| 学位授与の要件 | 学位規則第4条第1項該当 工学研究科情報システム工学専攻 |
| 学位論文名 | データ駆動型メディアプロセッサの構成に関する研究 |
| 論文審査委員 | (主査) 教授 村上 孝三 (副査) 教授 白川 功 教授 藤岡 弘 教授 西尾章治郎 教授 薦田 憲久 教授 下條 真司 |

論 文 内 容 の 要 旨

本論文は、メディア信号処理の高性能化と高安定化を実現するデータ駆動型メディアプロセッサの構成に関する研究の成果をまとめたものであり、以下の5章から構成されている。

第1章は序論であり、本研究の背景としてマイクロプロセッサアーキテクチャの研究動向とデータ駆動型プロセッサの概要を述べ、本研究の目的と位置づけならびに本論文の構成を説明している。

第2章では、大量の画像データ等のメディア信号処理をプロセッサ上で高速に実行するデータ演算方式について、従来のSIMD型データ演算方式の問題点を考察し、その解決策として、フィールド内でのサブデータの移動や交換を演算と同時実行可能な新しい演算機構を用いた拡張SIMD型演算方式を提案している。また、この方式を用いたデータ駆動型プロセッサのメディア処理性能を、三次元画像のレンダリング処理に適用して定量評価している。

第3章では、データ駆動型プロセッサの動作機構の特徴である自己タイミング回路とエラスティックパイプライン機構の概要を述べ、本プロセッサの入力負荷変動および高負荷状態での耐性の向上を可能にする分散キューバッファ配置方式を提案している。また、要素プロセッサ内でパケットをバッファリングする非同期入出力キューであるキューバッファの配置を、プロセッサ内のパケット流量解析により決定する手法を提案している。

第4章では、プロセッサの負荷変動制御と処理能力の拡充のため、プログラムを特定条件下で複数のプログラムブロックへ分割・整形するマルチプログラムブロック実行方式を提案している。また、ブロック実行に要するプロセッサ処理負荷量の制限とプロセッサ内資源の必要十分量の特定により、複数プログラムブロックの同時実行が可能となり、プロセッサの処理性能の高安定化が可能であることを示している。

第5章では、本研究で得られた成果をまとめ、今後の課題について述べている。

論 文 審 査 の 結 果 の 要 旨

本論文は、メディア信号処理の高性能化と高安定化を実現することを目的に、データ駆動原理を用いた新しいメディアプロセッサアーキテクチャの構成法に関する一連の研究成果をまとめたものである。得られた主な研究成果は次の通りである。

- (1) 大量の画像データ等のメディア信号処理をプロセッサ上で高速に実行する際、従来のSIMD型データ演算方式では、命令数やデータ数の増大を招くという問題点を明らかにし、その解決策として、フィールド内でのサブデータの移動や交換を演算と同時実行可能な新しい演算機構を用いた拡張 SIMD 型演算方式を提案している。また、この方式を用いたデータ駆動型プロセッサのメディア処理性能を、三次元画像のレンダリング処理に適用して定量評価し、性能/ハードウェア量比が大幅に向上することを明らかにしている。
- (2) データ駆動型プロセッサの動作機構の特徴である自己タイミング回路とエラスティックパイプライン機構の性能を一層改善するため、本プロセッサの入力負荷変動および高負荷状態での耐性の向上を可能にする分散キューバッファ配置方式を提案し、さらに要素プロセッサ内でパケットをバッファリングする非同期入出力キューであるキューバッファの配置方法として、プロセッサ内のパケット流量解析により決定する手法を提案し、負荷変動耐性と処理性能の向上が可能であることを示している。
- (3) プロセッサの負荷変動制御と処理能力の更なる拡充のため、プログラムを特定条件下で複数のプログラムブロックへ分割・整形するマルチプログラムブロック実行方式の有用性を明らかにし、ブロック実行に要するプロセッサ処理負荷量の制限とプロセッサ内資源の必要十分量の特定により、複数プログラムブロックの同時実行を可能にする新しい手法を提案し、データ駆動型メディアプロセッサの処理性能の高安定化が可能であることを確認している。

以上のように、本論文はデータ駆動型メディアプロセッサの構成手法に関する多くの有用な成果を上げており、情報システム工学の発展に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。