

Title	組込み型DSPのアーキテクチャ設計支援およびコード生成に関する研究
Author(s)	山口, 雅之
Citation	大阪大学, 1999, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/41398">https://hdl.handle.net/11094/41398</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉</a> 大阪大学の博士論文について <a>〉</a> をご参照ください。

***Osaka University Knowledge Archive : OUKA***

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	山 口 雅 之 やま ぐち まさ ゆき
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 1 4 6 6 3 号
学位授与年月日	平成 11 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 工学研究科情報システム工学専攻
学位論文名	組込み型 DSP のアーキテクチャ設計支援およびコード生成に関する研究
論文審査委員	(主査) 教授 白川 功  (副査) 教授 村上 孝三 教授 藤岡 弘 教授 西尾章治郎 教授 薦田 憲久 教授 下條 真司

### 論 文 内 容 の 要 旨

本論文は、(i) 組込み型 DSP の効率的なアーキテクチャ設計を支援するアーキテクチャ評価手法、および (ii) 組込み型 DSP の制御コードを自動生成する手法、についてまとめたもので、5 章より構成されている。

第 1 章では、システム LSI や組込み型 DSP の動向、およびその設計における課題について述べており、本研究の背景と目的を明らかにするとともに研究内容と成果について概説している。

第 2 章では、本論文が対象とする組込み型 DSP のアーキテクチャの特徴と、組込み型 DSP を用いたシステム LSI の設計の課題について考察し、関連する従来手法とその問題点を概観して本研究の位置付けを明らかにしている。

第 3 章では、まず、組込み型 DSP のアーキテクチャの評価モデルを考察し、次に、アーキテクチャモデル上で静的解析と動的解析を組み合わせる性能やコストを見積り、それに基づいて設計アーキテクチャを評価する手法を提案している。さらに、提案手法を実際の LSI 設計に適用してアーキテクチャの最適化設計を行い、提案手法の有効性を示している。

第 4 章では、組込み型 DSP のためのリターゲッタブルコンパイラのコード生成手法について考察している。リターゲッタブルコンパイラでは、非直交なデータパス構成に対して演算やデータ転送を資源に割り付けるバインディング問題、および、効果的に並列性を引き出すような演算およびデータ転送の実行手順を決定するスケジューリング問題が実用上重要な課題である。そこで、これらの問題の定式化およびその解法を考案し、さらに、提案手法を用いたコード生成について記述している。

第 5 章では、本研究で得られた成果を要約し、今後に残された課題について述べている。

### 論 文 審 査 の 結 果 の 要 旨

本論文は、システム LSI の最適設計の課題である組込み型 DSP の特定用途向き最適化に関する主要な要素技術として、組込み型 DSP のアーキテクチャ設計とコード設計に着目し、結果をまとめたものであり、以下の主要な成果を得ている。

(1) 組込み型 DSP のデータパス構成とその並列性の制約、および処理アルゴリズムとを与え、そのデータパス上

での処理アルゴリズムの実行サイクル数を見積ることによってアーキテクチャを評価する手法を提案している。その結果、設計したデータバス構成や命令セットがアーキテクチャ設計段階で迅速で評価でき、設計者が最適なデータバス構成や命令セットを詳細設計せずに構築可能になる。また、提案手法に基づいた評価システムを構築し、実際の応用事例に適用してアーキテクチャの最適化を行ない、提案手法がアーキテクチャ設計に有効であることを示している。

- (2) リターゲッタブルコンパイラの研究において、非直交なデータバス構成に対するバインディング手法とスケジューリング手法の提案によってリターゲッタビリティを組込み型 DSP に拡張している。その結果、組込み型 DSP 設計で探索されるさまざまなアーキテクチャに対するコードの生成が可能になる。また、提案手法に基づくりターゲッタブルコンパイラを実装してコード生成実験を行ない、本手法の有効性を検証している。

以上のように、本論文は組込み型 DSP のアーキテクチャ設計とコード設計に対して多くの有用な研究成果をあげており、組込み型 DSP を用いたシステム LSI 設計の効率化に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。