



Title	微細MOSFETの高性能化とLSIへの応用に関する研究
Author(s)	清水, 雅裕
Citation	大阪大学, 1999, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/41460
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	清 水 雅 裕
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 1 4 6 5 7 号
学 位 授 与 年 月 日	平成 11 年 3 月 25 日
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科電子工学専攻
学 位 論 文 名	微細 MOSFET の高性能化と LSI への応用に関する研究
論 文 審 査 委 員	(主査) 教 授 濱 口 智 尋
	(副査) 教 授 吉 野 勝 美 教 授 尾 浦 憲 治 郎 教 授 西 原 浩 教 授 森 田 清 三 教 授 福 西 宏 有 教 授 谷 口 研 二 教 授 溝 口 理 一 郎

論 文 内 容 の 要 旨

本論文は、微細 MOSFET の高性能化と LSI への応用に関する研究成果をまとめたもので、以下の 7 章により構成されている。

第 1 章では、本研究関連分野の歴史的背景と研究動向について述べ、本研究を始めるに至った動機並びに目的とその意義を明らかにしている。

第 2 章では、これまで用いられてきた LDD 構造では N^- 領域の寄生抵抗の寄与が大きくなり、微細化の割には電流駆動能力が向上しなくなっているため、斜め回転イオン注入法によるゲート/ N^- オーバーラップ LDD 構造を提案し、その内部動作機構と電気的特性を明らかにしている。

第 3 章では、ゲート/ N^- オーバーラップ LDD 構造のスケーリング性をシングルドレイン構造と比較して検証し、サブクォータミクロンレベルまでゲート/ N^- オーバーラップ LDD 構造が有効なドレイン構造であることを立証している。

第 4 章では、素子面積の縮小可能な新構造トランジスタと分離を提案している。新構造トランジスタとしては、ソースおよびドレイン電極をポリシリコンで構成し、ソース/ドレイン領域の接合形成をポリシリコン中にドーピングした不純物の拡散により行うとともに、ソースおよびドレイン電極をそのまま配線として利用することが可能な PSD トランジスタを、新構造分離としては、PSD トランジスタのソース/ドレイン・ポリシリコン電極間に絶縁膜を埋め込むことにより形成する BIPS 分離を提案し、微細化に適した構造であることを示している。

第 5 章では、寄生抵抗を低減するために、各種高融点金属シリサイド中最も比抵抗の低いチタンシリサイドを取り上げ、膜の耐熱性改善を図った後、ゲート電極配線とソース/ドレイン不純物拡散層上を自己整合的にシリサイド化したサリサイド MOSFET を作製し、サリサイド化が寄生抵抗の低減に有効であることを示している。

第 6 章では、第 2 章から第 5 章までの研究成果をロジックデバイスの一つである 16×16 ビット乗算器と新規 DRAM セル構造である DSP セルに適用し、微細化・高速化に対して工学的応用上有効であることを実証している。

第 7 章では、第 2 章から第 6 章までの研究結果を総括して本研究の結論としている。

論文審査の結果の要旨

LSIの高集積化は、比例縮小則に従って素子寸法を縮小することによりもたらされてきたが、LSIの基本構成要素であるMOSFETは、サブハーフミクロンレベルの縮小を迎えさまざまな物理的制約に直面している。本論文は、このような背景に基づいて、MOSFETの微細化と高速・高信頼性化を目的として行われたもので、新ドレイン構造の提案、新構造トランジスタと分離の提案、サリサイド化による寄生抵抗の低減について研究を行っており、その内容には独創性と新しい知見が含まれている。得られた主な成果は要約すると次の通りである。

- (1) 斜め回転イオン注入法によるゲート/ N^- オーバーラップLDD構造は、ゲート電極からの垂直電界により高電流駆動能力と高ホットキャリア耐性を同時に達成することが可能であることを見出している。
- (2) ゲート/ N^- オーバーラップLDD構造のスケーリング性をシングルドレイン構造と比較して検証し、高ホットキャリア耐性によりサブクォータミクロンレベルまでゲート/ N^- オーバーラップLDD構造が有効なドレイン構造であることを明らかにしている。
- (3) 素子面積の縮小可能な新構造トランジスタとして、ソースおよびドレイン電極をポリシリコンで構成し、ソース/ドレイン領域の接合形成をポリシリコン中にドーピングした不純物の拡散により行うとともに、ソースおよびドレイン電極をそのまま配線として利用することが可能なPSDトランジスタを提案し、電気的特性に優れるとともに、素子面積が従来型トランジスタの $1/2$ 以下になることを示している。更に、新構造分離として、PSDトランジスタのソース/ドレイン・ポリシリコン電極間に絶縁膜を埋め込むことにより形成するBIPS分離を提案し、微細化に適した構造であることを示している。
- (4) チタンシリサイド膜が高温熱処理で凝集するのは、チタンとシリコンが表面自由エネルギーを下げる方向に双方が移動し、固相エпитキシャル成長を行った結果であることを見出している。更に、チタンシリサイド膜の耐熱性改善にはチタンスパッタ前のスパッタエッチが有効であることを見出し、そのメカニズムを明らかにしている。
- (5) ゲート電極配線とソース/ドレイン不純物拡散層上を自己整合的にシリサイド化したサリサイドMOSFETを作製し、コンタクト抵抗および配線抵抗などの寄生抵抗の低減にサリサイド構造が有効であることを示している。
- (6) ゲート/ N^- オーバーラップLDD構造を 16×16 ビット乗算器に適用することにより、LDD構造より30~35%高速化することを実証し、LSIレベルの回路でもゲート/ N^- オーバーラップLDD構造が高速・高性能化に対し有効であることを示している。
- (7) PSDトランジスタとBIPS分離を用いた新規DRAM構造であるDSPセルは高キャパシタ容量を容易に得ることができるため、プロセスの簡略化が可能で、微細化・高性能化に適したメモリセル構造であることを示している。

以上のように、本論文は、MOSFETの微細化に対し、新ドレイン構造および新構造半導体素子の提案を行うとともに、その電気的特性とメカニズムを明らかにすることにより、LSI開発に重要な情報を提供するもので、電子工学に貢献するところは大きい。よって本論文は博士論文として価値あるものと認める。