The University of Osaka
Institutional Knowledge Archive

Title	Highly Reliable InGaAs Pseudomorphic Channel HEMTs for Analog Applications
Author(s)	谷本, 琢磨
Citation	大阪大学, 1999, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/42933
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

【 44 】

氏　　名	谷　本　琢　磨（たに もと たく ま）
博士の専攻分野の名称	博　　士（工　　学）
学 位 記 番 号	第　14846　号
学位授与年月日	平成11年5月28日
学位授与の要件	学位規則第4条第2項該当
学 位 論 文 名	Highly Reliable InGaAs Pseudomorphic Channel HEMTs for Analog Applications （アナログ用途高信頼性 InGaAs ひずみチャネル HEMT）
論 文 審 査 委 員	（主査） 教 授 冷水 佐壽 （副査） 教 授 中島 尚男　教 授 伊藤 正

論 文 内 容 の 要 旨

マイクロ波、ミリ波など、高周波数帯の送受信に用いられるIC(MMIC)には、高い周波数で大きな利得が確保され、雑音特性、線形性に優れたGaAs基板HEMT（High Electron Mobility Transistor）が有望である。本論文では、チャネルにInGaAsひずみチャネルを用いたHEMTに関し、素子の高性能化と安定的に作製できるための検討をするとともに、新機能を有する素子構造、プロセス高信頼化のための表面分析方法、回路応用のためのデバイスモデルなどを開発し、HEMTを用いた高性能MMICを実現できることを示している。

まず、結晶改善の検討を行い、チャネル高In組成化のためのMBE低温成長技術と、輸送特性の劣化を克服するため、ステップドープ構造を発案し、チャネル輸送特性の改善に成功した。

次に、プロセスの検討を行い、素子特性の要であるゲート長短縮に伴う寄生抵抗、寄生容量低減のための酸化膜側壁を利用した方法により、寄生容量を半減することに成功、安定な素子形成のための極薄ドライエッチングダメージ評価法の確立、回路応用のための新機能としての単一電源動作に不可欠な高耐熱性高ショットキバリア高さを持つPt系電極材料の開発、信頼性確保のための表面処理方法を開発などにより、素子の高性能化、高信頼性を実現した。

次に、デバイスの検討を行い、低寄生抵抗のための低トンネルコンダクタンスのキャップ層構造の発案、移動通信高周波回路の簡略化に有効な単一電源化に不可欠なE-FET作製のために開発した、二段リセスゲート構造、高効率化に有効なE/D構成のデュアルゲートFETの採用、ミリ波周波数帯での利得を向上させるための、オフセットゲート構造と、その作製方法を開発し、素子の高性能化、新機能の実現を可能にした。

さらに、HEMTの評価方法と高性能化に対する指針について検討し、雑音特性を系統的に調査することにより、低雑音化に有効なパターンの確認、デバイス大信号動作時の線形性評価のため、マッピングの方法を発案し、デュアルゲートHEMTの線形成の向上を実現している。

最後に、開発したHEMTを用いて回路を設計し、1.5 GHzデジタルセルラ用低雑音増幅器と77 GHz車載レーダ向けMMICチップセットを設計し、高い性能を得ている。最後に、大信号回路設計の制度向上の為に、デバイスモデルを開発した。

論文審査の結果の要旨

本論文は、マイクロ波、ミリ波など、高周波数帯の送受信に用いられるMMIC（Monolithic Microwave Integrate Circuit）のために、GaAs基板上に作製したひずみInGaAs HEMT（High Electron Mobility Transistor）を研究開発した成果をまとめたものである。チャンネル材料にInGaAsひずみ層を用いたHEMTに関し、素子の高性能化と安定的に作製するための検討を行い、新機能を有する素子構造、プロセスの高信頼化のための表面分析方法、回路応用のためのデバイスモデル、等を開発し、HEMTを用いた高性能MMICを実現している。

結晶材料の改善の検討として、チャンネル輸送特性を改善するために、InGaAsチャンネル層の高In組成化（最大0.42）のためのMBE低温成長技術と、輸送特性の劣化を克服するためのステップ・ドープ構造を開発している。素子作製プロセスの検討では、HEMT素子の高性能化・高信頼化を実現するために、素子特性の要であるゲート長の短縮に伴う寄生抵抗の増大を抑制するためのT形ゲート技術において、酸化膜側壁を利用した寄生容量の大幅な低減、安定な素子形成のためのドライエッチングのダメージ評価法の確立、回路応用のための新機能として単一電源動作に不可欠な高耐熱性・高ショットキーバリア高さを持つPt系電極材料の開発、信頼性確保のための表面処理方法の開発、などを行った。デバイス構造の改良による素子の高性能化・新機能化では、寄生抵抗を低減するための低いトンネルコンダクタンスのキャップ層構造の発案、移動体通信高周波回路を簡略化するのに有効な単一電源化に不可欠なE-FET（エンハンスメント型電界効果トランジスタ）作製のための二段リセスゲート構造、高効率化に有効なE/D構成のデュアルゲートFET、ミリ波周波数帯での利得を向上させるためのオフセットゲート構造、等を提案・評価し、その有効性を確認した。また、HEMTの評価方法と高性能化に対する指針として、雑音特性を系統的に調べることにより、低雑音化に有効なパターンの確認、デバイス大信号動作時の線形性評価のためのマッピングの方法を発案し、デュアルゲートHEMTの線形性の向上を実現した。最後に、開発したHEMTを用いて回路を設計し、1.5 GHzデジタルセルラ用低雑音増幅器で消費電流2 mA、NF 2 dB、利得12.7 dBという高い特性を得るとともに、77 GHz車載レーダ向けMMICとして、世界で初めて、送受信チップセットを完成した。さらに大信号回路設計の精度向上のためにデバイスモデルも開発している。

以上のように、高性能化のみならず、信頼性が高く、単一電源化などの新機能を有するひずみInGaAs HEMT MMICを実現した本論文の内容は、半導体デバイス分野における技術の発展に寄与するものであり、工学博士論文としての価値があるものと認める。