The University of Osaka
Institutional Knowledge Archive

Title	低電圧・高精度パイプラインADコンバータの設計に関する研究
Author(s)	畠中, 信伍
Citation	大阪大学, 2002, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/43497
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

【117】

氏　　名	畠　中　信　伍（はた なか しん ご）
博士の専攻分野の名称	博　士（工　学）
学　位　記　番　号	第　17090　号
学位授与年月日	平成14年3月25日
学位授与の要件	学位規則第4条第1項該当 工学研究科電子情報エネルギー工学専攻
学　位　論　文　名	**低電圧・高精度パイプラインADコンバータの設計に関する研究**
論文審査委員	（主査） 教　授　谷口　研二 （副査） 教　授　谷野　哲三　　教　授　北山　研一　　教　授　岸野　文郎 教　授　八木　哲也　　助教授　原　　晋介

論文内容の要旨

本論文は、“低電圧・高精度パイプラインADコンバータの設計”に関する研究の成果をまとめたものであり、本文は5章で構成されている。

第1章では、本研究の背景と目的について述べた。

第2章では、携帯機器に有用な低電源電圧下で、グランドから電源電圧までの入力電圧に対して動作が可能なRail-to-Railオペアンプの設計に関して述べた。従来のRail-to-Railオペアンプではさまざまな回路構成が提案されているが、それらの構成では低電源電圧での動作を可能とする制御回路が複雑で大規模であるため、動作速度が遅く、大きな消費電力とレイアウト面積が必要であった。本章では、従来の方式に比べて性能を劣化させず、その制御回路を簡略化（トランジスタの数を削減）をすることでRail-to-Railオペアンプの動作速度の向上、消費電力とレイアウト面積の削減を可能とする制御回路を提案し、その回路の解析と考察を行った。

第3章では、パイプラインADコンバータの要素回路技術と高精度化への問題点について説明した。これまで、ADコンバータの方式として多種の方式が提案されているが、本研究では携帯機器の用途に最も適しているパイプライン方式を用いたADコンバータの構成について検討した。高精度AD変換が可能であるスイッチドキャパシタ回路とプロセスバラツキによる精度劣化を修正するディジタルコレクション技術への理解を深め、パイプライン方式における高精度化への問題を明らかにした。また、従来の方式に比べ消費電力を約半分に抑えることが可能である。パイプライン変換方式を新たに提案し、その詳細についても述べた。

第4章では、高精度ADコンバータの設計に関する研究について述べた。従来のパイプライン方式ではADコンバータの精度は微細化に伴う素子のバラツキに大きく依存しており、今後必要とされる高精度を実現することは不可能であった。それを改善するため、ADコンバータの精度が素子のバラツキには全く依存しないアルゴリズムを用いた新しい方式を提案し、目標とする精度を実現するための精度解析を行った。

第5章では、本研究の内容のまとめを述べた。

論文審査の結果の要旨

携帯機器等では長時間動作を保証するために低消費電力の集積回路が使われる。消費電力を下げるには集積回路に供給する電源電圧を低下させることが最も効果的である。しかし、アナログ回路では電源電圧の低下は情報量の喪失を意味しており、低源電圧でも安定した情報処理ができる新しい回路技術が必須とされている。

本論文では、低電源電圧の下で高速動作と低消費電力を可能とする AD コンバータの回路構成と、コンバータの性能が素子のばらつきに依存しない新しい AD 変換方式を提案している。また、それらの回路動作の信頼性についても詳しく解析を行っている。その主要な成果は次の通りである。

(1)低電源電圧下で用いられる Rail-to-Rail オペアンプに関する問題点を詳しく分析し、性能を安定化するための制御回路の無駄を省き簡略化することで、動作速度の向上、消費電力とレイアウト面積を削減した回路を提案している。新しい回路方式は従来の制御回路に比べ約半分のトランジスタ数で制御回路が構成できることを示している。

(2)低電源電圧で動作するパイプライン AD コンバータの精度は素子のばらつきには依存している。これは低い電源電圧の下での高精度化への大きな障害となるので、本論文では素子のばらつきにが変換精度に影響しないパイプライン AD コンバータ方式を提案している。新しい変換方式の採用によって理論的に14ビット精度の分解能を実現できることを明らかにしている。

(3)高精度 AD コンバータ用の利得増強型補助アンプとして、従来のスイッチドキャパシタ回路に代わり、零・極ダブレットによるセトリング時間の低下を回避した連続時間で高速動作する補助アンプを提案している。

以上のように、本論文では、低電源電圧の下で動作するパイプライン型 AD コンバータの低消費電力化と高精度化を実現する回路が提案されている。本論文の内容は、今後の電源電圧の低下にも対応できるアナログ回路の設計に有益な知見を与えており、低電源電圧下でのアナログ回路の性能向上に貢献するところが大きい。よって、本論文は博士論文として価値あるものと認める。