The University of Osaka
Institutional Knowledge Archive

Title	多結晶半導体薄膜の電気的特性に関する研究
Author(s)	渡辺, 博文
Citation	大阪大学, 2003, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/44233
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

氏　　名　渡辺博文（わたなべ ひろぶみ）

博士の専攻分野の名称　博　士（工　学）

学位記番号　第　17880　号

学位授与年月日　平成15年3月25日

学位授与の要件　学位規則第4条第1項該当

工学研究科電子情報エネルギー工学専攻

学位論文名　**多結晶半導体薄膜の電気的特性に関する研究**

論文審査委員　（主査）

教　授　谷口　研二

（副査）

教　授　谷野　哲三　　教　授　北山　研一　　教　授　岸野　文郎

教　授　尾浦憲治郎　　助教授　乾口　雅弘　　助教授　原　　晋介

助教授　北村　喜文　　助教授　森　　伸也

論文内容の要旨

本論文は、“多結晶半導体薄膜の電気的特性に関する研究”の成果をまとめたものであり、本文は4章で構成される。

第1章では、本研究の背景と目的について述べた。

第2章では、多結晶シリコン薄膜のMOSFETへの新たな応用について述べた。多結晶シリコン薄膜からなるゲート電極の導電型と不純物濃度をコントロールしたMOSFETを基準電圧源回路に適用し、従来のMOSFETタイプの基準電圧源回路より高精度でプロセス変動に強い回路、または低電圧動作が可能な回路が実現出来ることを示した。

第1の基準電圧源回路は2組のペアトランジスタで構成した。1組目のペアとなる2つのMOSFETにおいて、それぞれの多結晶シリコン薄膜ゲート電極の仕事関数差は、負の温度特性を持つ。一方、もう一組のペアとなるMOSFETのゲート電極の仕事関数差は、正の温度特性を持つ。正と負の温度特性を持ったゲート電極の仕事関数差を、温度特性が相殺されるように適当な比率で合成して基準電圧を作成した。試作した基準電圧源回路を評価して、(1)出力電圧の初期精度が±2％以下　(2)温度特性が80 ppm/℃以下　(3)消費電流が0.6 μA、等の結果が得られた。

第2の基準電圧源回路は1組のペアトランジスタで構成し、1V以下の低電圧動作が特徴である。ペアトランジスタのVthは同じ温度特性を持ち、かつ異なるゲートの仕事関数値を持つように設計した。この2つの仕事関数差から温度依存性のない基準電圧を作成した。提案した基準電圧源回路は、(1)シミュレーションで0.8Vという低電圧での動作が確認され、(2)実験値から温度特性は70 ppm/℃が見込まれる結果を得た。

第3章では、多結晶シリコンゲルマニウム薄膜の抵抗素子への応用について述べた。抵抗率のプロセス変動耐性と長期信頼性について多結晶シリコン薄膜と比較して調べ、実験結果からどちらの特性も多結晶シリコンゲルマニウム薄膜が顕著に優っていることを示した。2つの多結晶半導体薄膜の特性が異なるメカニズムを調べるためにHall測定やESRスペクトル分析を行った。その結果から(1)多結晶シリコンゲルマニウム薄膜の結晶粒界にはシリコンの未結合手がほとんど無く、ゲルマニウム原子の未結合手が多い(2)水素や不純物のボロンがゲルマニウムの未結合手と強く結合していると考えられる、などの知見を得た。高精度のアナログ回路に用いる抵抗体として多結晶シリコンゲルマニウム薄膜は非常に有望である。

第４章では、本研究の内容のまとめを述べた。

論文審査の結果の要旨

MOS 型集積回路が開発されて以来、30 年以上に渡って多結晶シリコン薄膜は配線や抵抗、電極などに利用されてきている。しかし多結晶シリコン膜が有する固有の特性を積極的に引き出してデバイスに活用した例は極めて少ない。

本論文の前半部では、不純物の種類や濃度の異なる多結晶シリコン薄膜を MOSFET に適用し、その温度特性を利用した新たな向路を提案している。

一般に、MOSFET の特性は基板側でのドーピング分布を使って制御しているが、本論文では、異なる仕事関数を持つ多結晶シリコン薄膜ゲート MOSFET のしきい値の温度変化を回路特性に反映させる新規な MOS 基準電圧源回路を提案している。提案した回路は、①正と負の温度係数を持つ２組のペアトランジスタで構成したプロセス変動に強い MOS 基準電圧源回路と、②１組のペアトランジスタで温度係数を補償した低電圧動作基準電圧源回路、の２方式である。これらの MOS 基準電圧源回路は、多結晶薄膜半導体の電気的特性を巧妙に利用した新しい回路方式として評価できる。

また本論文の後半では、多結晶シリコンゲルマニウム半導体薄膜抵抗の特性改善の物理・化学的なメカニズムを詳細に検討している。その主要な成果は次の通りである。

(1)多結晶シリコンゲルマニウム薄膜抵抗が多結晶シリコン薄膜抵抗に優ることを明らかにし、アナログ回路に用いられる抵抗体として有望であることを初めて詳細に示している。

(2)多結晶半導体薄膜抵抗の特性を、結晶粒界に存在するトラップの量の考索、未結合手を提供する元素（ゲルマニウム、シリコン）の速い、そしてボロンの偏析と未結合手不動態化などに関連付けている。

これらの成果は、多結晶シリコンゲルマニウム半導体薄膜を抵抗として利用する可能性のある AD コンバータや基準電圧源回路などの応用分野に対して有益な知見である。

以上のように、本論文は多結晶半導体薄膜という材料の切り口からアナログ回路の構成要素である基準電圧源回路と、アナログ回路を構成する抵抗素子に着目して、新規基準電圧源回路の提案と新規抵抗材料の特性改善に向けた有益な情報を提供するもので、半導体工学・電子工学の発展に貢献するところが大きい。

よって、本論文は博士論文として価値あるものと認める。