



Title	高周波電圧制御発振回路に関する研究
Author(s)	中村, 光男
Citation	大阪大学, 2003, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/44250
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名 ^{なか} 中 ^{むら} 村 ^{みつ} 光 ^お 男

博士の専攻分野の名称 博 士 (工 学)

学 位 記 番 号 第 1 7 8 4 5 号

学 位 授 与 年 月 日 平成 15 年 3 月 25 日

学 位 授 与 の 要 件 学位規則第 4 条第 1 項該当

工学研究科電子情報エネルギー工学専攻

学 位 論 文 名 高周波電圧制御発振回路に関する研究

論 文 審 査 委 員 (主査)

教 授 谷 口 研 二

(副査)

教 授 谷 野 哲 三 教 授 北 山 研 一 教 授 岸 野 文 郎
教 授 八 木 哲 也 助 教 授 乾 口 雅 弘 助 教 授 原 晋 介
助 教 授 北 村 喜 文

論 文 内 容 の 要 旨

本論文は高周波電圧制御発振回路に関する研究をまとめたもので、5章で構成した。

第1章では、高周波回路の研究動向、電圧制御発振回路の役割、研究目的、課題について概説した後、本研究のキーテクノロジーとなる SOI-CMOS プロセス技術の特徴を述べた。さらに、本論文の構成について概略を述べた。

第2章では、優れた特性をもつ SOI-CMOS プロセス技術とダブル・チューニング機構の LC 共振電圧制御発振回路への適用を提案した。隣接チャネル間の信号干渉の原因となる位相雑音を低くするために近年活発に研究されている LC 共振電圧制御発振回路において、低電源電圧化と幅広いチューニング・レンジを実現するために、SOI のサブスレショルド特性と寄生容量が小さいメリットを利用した。高い Q 値を得るために高抵抗基板 SOI とシリサイド化した横方向 p-n 接合ダイオードを用いた。一方、発振回路の位相雑音は、それが最も低レベルになるバイアス点が存在する。そこで、位相雑音の最適設定と発振周波数のチューニングを独立に行うダブル・チューニング機構を提案した。これは SOI の基板バイアス効果がない特徴を利用した。さらに、実験により試作回路の評価、ダブル・チューニング機構の有効性の確認を行った。

第3章では、電圧制御発振回路の小型化を実現するために、電圧制御 CMOS 移相発振回路を提案した。短距離無線通信インターフェースでは回路ブロックが極めて小型でなければならないが、スパイラル・インダクタのために LC 共振電圧制御発振回路の占有面積が大きくなってしまいう問題があった。そこでスパイラル・インダクタを用いずに、カップリング・キャパシタと自己バイアス型ソース接地増幅回路のクロス・カップルで構成した電圧制御 CMOS 移相発振回路を提案し、伝達関数と発振周波数を理論的に導出した。さらに、シミュレーションと試作回路の測定を通して特性の評価を行った結果について述べた。

第4章では、制御電圧に対する発振周波数の優れた線形性を得るために、完全空乏型 SOI 基板の特長を生かした電圧制御 SOI-CMOS 移相発振回路の提案を行った。基板バイアス効果がない SOI-MOSFET を用いたソース・フォロワ回路を3章の電圧制御 CMOS 移相発振回路に組み込むことで、発振周波数が制御電圧に対して線形になることを理論的に示し、シミュレーションにより検証した。

第5章では、本論文で取り上げた各研究での成果についてまとめた。

論文審査の結果の要旨

高度情報化社会実現の鍵であるウェアラブルな情報端末には、小型、低コスト、低消費電力の無線送受信器が不可欠である。送受信回路の中でも、最も高い周波数で動作する電圧制御発振回路を集積化するには数々の技術問題を克服しなければならない。本研究は Bluetooth に代表される近距離無線通信技術を集積回路チップ開通信にまで拡張した短距離無線通信インターフェースを実現するために考案した小型電圧制御発振器に関するもので、回路技術面から新しい知見が含まれている。その主要な成果は次の通りである。

(1) 負荷容量の小さな完全空乏型 SOI-CMOS プロセス技術と、回路構成にダブル・チューニング機構を取り入れた電圧制御発振回路を新たに提案している。提案回路では SOI の特長を生かした回路構成を採用することで従来のバルク CMOS に比べて低い電源電圧で動作し、発振周波数も広帯域にことを理論的に予測している。また、提案した電圧制御発振回路を設計・試作し、実測の結果、発振周波数が拡大することと高い Q 値の同調回路が実現されていることを確認している。

(2) SOI プロセスを用いて初めて可能となったダブル・チューニング機構を組み込んだ SOI-CMOS 集積回路チップを設計し、チップ試作・評価を通し、周波数制御と独立に位相雑音の最適化ができることを検証している。

(3) 新しい概念を組み込んだフィードバック型電圧制御 CMOS 移相発振回路を初めて提案している。この発振回路の伝達関数を導き、発振条件と発振周波数との関係を明らかにしている。提案回路の有効性を確認するために設計・試作を行い、従来型のスパイラル・インダクタ LC 発振回路に比べて約 1/10 の面積で発振回路を実現できることを実証している。

(4) 制御電圧と発振周波数との関係において優れた線形性をもつ電圧制御 CMOS 移相発振回路を初めて提案している。広い同調範囲を実現するために基板バイアス効果がない完全空乏型 SOI-MOSFET をソース・フォロワ回路に組み込むことで回路の線形性が向上することに着目し、シミュレーションにより優れた線形性を検証している。

以上のように、本論文は短距離無線インターフェース用送受信器の実現を目指した新しい小型・低消費電力の電圧制御発振回路の提案を行っている。なかでも完全空乏型 SOI 基板が電圧制御発振回路に適していること、移相発振回路が理論通りの動作をすることなどの知見は無線送受信器の性能向上に向けた有益な情報を提供するもので、半導体工学・電子工学の発展に貢献するところが大きい。

よって、本論文は博士論文として価値あるものと認める。