

Title	A Study on Light Scattering Characteristics of CMP-induced Defects on Silicon Oxide Wafer Surface for Defects Detection and Classification
Author(s)	河, 兌坪
Citation	
Issue Date	
Text Version	none
URL	http://hdl.handle.net/11094/44289
DOI	
rights	
Note	

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/repo/ouka/all/>

氏 名 河 兌 埤

博士の専攻分野の名称 博士(工学)

学位記番号 第 17828 号

学位授与年月日 平成 15 年 3 月 25 日

学位授与の要件 学位規則第 4 条第 1 項該当

工学研究科機械システム工学専攻

学位論文名 A Study on Light Scattering Characteristics of CMP-induced Defects on Silicon Oxide Wafer Surface for Defects Detection and Classification
(CMP 加工表面薄膜欠陥の光散乱現象の解析とその評価)

論文審査委員 (主査)

教授 三好 隆志

(副査)

教授 花崎 伸作 教授 伊東 一良 助教授 高谷 裕浩

論文内容の要旨

半導体の高集積化を行うための多層配線構造を実現させるには CMP (Chemical Mechanical Polishing) 工程による層間絶縁膜の平坦化が必要不可欠になっている。その CMP 加工工程に起因して発生する CMP 欠陥計測手法としてそのハイスループット (high throughput) から光散乱法が広く用いられている。しかし、CMP 欠陥はベアーウエハ (Bare wafer) 上の欠陥と異なって膜上に存在するので欠陥そのものだけではなく、膜厚による影響も大きい。そこで本論文では、インプロセス計測を考慮した CMP 加工表面欠陥計測法の開発を目的として、欠陥からの光散乱特性をシミュレーション・実験の両面から解析を行い、その結果から膜上に存在する CMP 欠陥の適切な検出および評価法を提案した。

第 1 章では、超 LSI のプロセス技術の動向および CMP 技術、CMP 欠陥の種類について概観し、従来の欠陥検査装置とその問題点について述べた。また、本研究の目的、概要について述べた。

第 2 章では、境界要素法に基づいた光散乱解析理論について述べた。

第 3 章では、解析理論を用いて構築したシミュレータの基本パラメータと特徴について述べた。また、シミュレータの検証を行い、その有用性を確認した。

第 4 章では、シミュレータを用いてマイクロスクラッチの散乱特性を調べた。マイクロスクラッチの方向性と関係なく均一な検出が可能な垂直入射を用い、その散乱光強度特性からマイクロスクラッチの深さおよび幅を独立に分離することが可能であるマイクロスクラッチサイジングマップ (microscratch sizing map) を提案した。また、マイクロスクラッチサイジングマップが異なる膜厚上のマイクロスクラッチに対しても有効であることを示した。

第 5 章では、多様な入射条件で欠陥から空間的に広がる散乱光を 3 次元的に計測可能な自動散乱光解析装置の開発を行い、その特徴について述べた。

第 6 章では、自動散乱光解析装置を用い、異なる膜厚上に存在する種々のマイクロスクラッチからの散乱光分布とシミュレーション結果を比較することでマイクロスクラッチサイジングマップの有効性を確認した。また、斜方入射時のマイクロスクラッチからの光散乱特性解析を行った結果、マイクロスクラッチからの散乱光は入射面からあまり広がらず、主に入射面近傍にその散乱光が存在する事が確認された。

第7章では、CMP 工程において、マイクロスクラッチ同様に歩留まりに多大な影響を与える微細異物に注目し、粒径 100 nm、200 nm、300 nm の三種類の PSL 粒子を用いて、斜方入射での光散乱特性および膜厚による影響を実験的に解析した。粒子の場合、特徴的な散乱光が前方に現れ、その散乱光強度が粒径に比例して強くなることが確認された。そして、マイクロスクラッチと粒子の特徴的な散乱特性を利用して、欠陥の種類だけではなくサイズの分別が可能である欠陥分類マップ (defect classification map) を提案した。

第8章においては、全体の総括をした。

論文審査の結果の要旨

CMP 加工は多層構造を持つ集積回路の製造に使われる平坦化加工で、集積回路の高集積化を実現するには必要不可欠な技術である。しかし、CMP プロセスでは加工に起因するマイクロスクラッチ、残存スラリ、付着異物など種々の欠陥が発生する。これらの欠陥の検出評価にはいろいろな手法が用いられており、インラインでは光散乱法がよく使われているが CMP 欠陥は膜上に存在するため薄膜によって生じる干渉の影響で高精度な欠陥検出評価は困難である。そこで、高速・高精度でまた膜厚の影響を考慮した欠陥検出評価を行うためには、欠陥の光散乱現象を解析する必要がある。本論文は、シミュレーションおよび実験の両面から欠陥のサイズおよび種類による光散乱特性を解析することで膜厚の影響を考慮した適切な欠陥検出評価法の実現を目指すものである。

- (1) 境界要素法に基づいた光散乱特性解析シミュレータを構築している。このシミュレータは3層モデルを扱うことが可能であり、その有用性が確認されている。このシミュレータを用いた解析結果から、上方および下方に現れる散乱光強度からマイクロスクラッチの深さおよび幅を独立に分離して計測可能な、マイクロスクラッチサイジングマップを提案している。このマップを用いることでオフライン欠陥検査システムの中でも AFM (厚子力間顕微鏡) でしか計測できなかった欠陥の深さ情報も高速に計測可能になる。また、このマップは異なる膜厚に対しても適切な受光角を設定することで適応可能になることを確認している。
- (2) 多様な条件下で空間的に広がる欠陥からの光散乱特性を評価し、検出条件の最適化を可能にする自動散乱光解析装置を開発している。この装置は入射角、備光状態などの入射条件を自由に設定することが可能であり、二つの電動回転ステージの制御により欠陥からの3次元散乱光分布を得ることができる。
- (3) 異なる膜厚に対してもシミュレーション結果と自動散乱光解析装置を用いた実験結果が良い一致を見せ、マイクロスクラッチサイジングマップの有効性を確認している。また、深さ 36 nm の微細スクラッチの検出が可能であることを示している。
- (4) 代表的 CMP 欠陥であるマイクロスクラッチと付着異物からの光散乱特性解析に基づいた欠陥分類マップを提案している。マイクロスクラッチからの散乱光は主に入射面付近に存在し、付着異物からの散乱光は前方に存在して、その散乱光強度は欠陥の大きさに従って大きくなる。これらの解析結果から、欠陥の分類およびサイズ判別が可能であることが示唆されている。

以上のように、本論文は CMP 欠陥の光散乱特性から高速・高精度な欠陥検出評価法について述べたもので、その結果は半導体微細欠陥評価に関する貴重な知見を与えるものであり、生産工学・機械工学の発展に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。