



Title	Study on Dielectric Breakdown Mechanisms of Gate Oxides in Silicon MOSFETs
Author(s)	岡田, 健治
Citation	大阪大学, 2003, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/44298
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について 〈/a〉 をご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	おが だ けん じ 岡 田 健 治
博士の専攻分野の名称	博 士 (工 学)
学位記番号	第 17897 号
学位授与年月日	平成 15 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 工学研究科電子情報エネルギー工学専攻
学位論文名	Study on Dielectric Breakdown Mechanisms of Gate Oxides in Silicon MOSFETs (シリコン MOSFET におけるゲート酸化膜の絶縁破壊機構に関する研究)
論文審査委員	(主査) 教授 谷口 研二 (副査) 教授 谷野 哲三 教授 北山 研一 教授 岸野 文郎 教授 尾浦憲治郎 教授 森田 瑞穂 助教授 乾口 雅弘 助教授 原 晋介 助教授 北村 喜文

論 文 内 容 の 要 旨

本論文はシリコン MOSFET におけるゲート酸化膜の絶縁破壊機構に関する研究成果をまとめたもので、全体は 9 章から構成されている。

第 1 章では、本研究の背景および動機付けとしてシリコン MOSFET におけるシリコン酸化膜の重要性および現在の厳しい状況を概説した。次に前記状況を打開するために必要なシリコン酸化膜の絶縁破壊および劣化機構の解明が本研究の目的であることを述べ、最後に本研究の構成について概略を述べた。

第 2 章では、極薄酸化膜領域における B モードストレス誘起リーク電流 ('B-mode' SILC) の発現を報告し、既知の 'A-mode' SILC と異なる種々特性を明らかにした。また 'B-mode' SILC の発現現象を B-mode shift とし、絶縁破壊機構との間に相関が予想されることを示した。

第 3 章では、B-mode shift が絶縁破壊過程の一部であることを示し、新たな絶縁破壊過程モデルとして four stage model を提案した。さらに four stage model を考慮した拡張 TDDB モデルも提案し、そこから予測される異常ゲート面積依存性を実測により検証した。

第 4 章では、'B-mode' SILC の伝導機構について、従来モデルでは説明できなかった温度依存性および電流振動現象を variable range hopping (VRH) 機構により説明できることを明らかにした。さらに、伝導領域サイズが数 nm 程度以下であることも示した。

第 5 章では、soft breakdown 機構として、局所領域における中性トラップ密度が VRH 伝導に必要な密度に達したときに発生することを提案した。また欠陥生成が絶縁破壊に結びつく効率の概念の導入を提案し、その電界依存性等を説明するための欠陥分布モデルを提案した。

第 6 章では、寿命および 'A-mode' SILC を用いた欠陥生成レートのストレス電圧依存性を評価し、レートの違いがそのまま寿命の違いに繋がるという従来の考えと矛盾する結果を得た。これが第 5 章で提案した効率の概念により説明できることを示し、新たな TDDB モデルを提案した。

第 7 章では、フラッシュメモリの異常リテンション不良原因となる異常リーク電流が、膜中局所領域における 2 個

程度の中性トラップを介した電流であることを明らかにした。さらに本結果に基づいて酸化膜絶縁破壊機構モデルの精密化を行った。

第8章では、直接トンネル膜厚領域における寿命の定義について、soft breakdownにより発現する‘B-mode’ SILCの統計性に起因したデバイスレベルでのリーク電流の経時増大=‘B-mode’ SILC 制限酸化膜寿命を提案した。さらに、もはや絶縁破壊がゲート酸化膜薄膜化制限要因とはならないことも示した。

第9章では本論文にて得られた知見についてまとめを行った。

論文審査の結果の要旨

最先端シリコン MOS 集積回路で使用されるゲート酸化膜の膜厚は 2 nm 以下の領域に突入しており、さらなる薄膜化を推進していくためには、その劣化機構・絶縁破壊機構を明らかにし、膜質の改善および寿命推定の精度向上が不可欠である。さらにこのような知見は将来的にシリコン酸化膜に置き換わる可能性のある高誘電体ゲート絶縁膜の信頼性物理の確立に多大なる貢献をすることが期待できる。本研究は、5 nm 程度以下のシリコン酸化膜で顕著に現われる B モードストレス誘起リーク電流の発見、シリコン酸化膜の絶縁破壊過程、さらにはシリコン酸化膜の薄膜化限界に関する新しい知見が含まれている。その主要な成果は次の通りである。

(1) 5 nm 以下の極薄シリコン酸化膜にストレス電圧を印加した実験を通して、B モードストレス誘起リーク電流(‘B-mode’ SILC)の発現を世界ではじめて報告している。種々の実験により、既知であった‘A-mode’ SILCとの違いを明らかにするとともに、‘B-mode’ SILCの発現現象と絶縁破壊機構との間の相関性を指摘している。

(2) 酸化膜の絶縁破壊過程が、‘B-mode’ SILCの発現(=soft breakdown)と、その後の完全な絶縁破壊(=hard breakdown)とに分類できることを実験で明らかにしている。また破壊寿命の異常なゲート面積依存性が酸化膜の信頼性を評価する上で重要であることを指摘するとともに、これを考慮した寿命推定方法を提案している。

(3) ‘B-mode’ SILCの微視的な伝導メカニズムが variable range hopping (VRH) 機構であることを明らかにしている。

(4) soft breakdown 機構を解明するとともに、絶縁破壊に結びつく欠陥生成効率の概念を導入している。

(5) 酸化膜中における欠陥生成レートの差だけでは絶縁破壊寿命が決まらないという実験結果を得、これが上記の欠陥生成効率により説明できることを示している。さらにこれら知見に基づく TDDB モデルにより、これまで以上に高精度な寿命推定が可能となり、十分な信頼性を確保した上でのシリコン酸化膜のより一層の薄膜化が可能であることが明らかにしている。

(6) MOSFET のゲート酸化膜と同様、シリコン酸化膜をトンネル酸化膜として用いているフラッシュメモリにおける異常リテンション不良のメカニズムを解明している。

(7) 3 nm 以下の直接トンネル膜厚領域のシリコン酸化膜に対して ‘B-mode’ SILC 制限酸化膜寿命を定義している。この寿命はデバイスを構成する多数のトランジスタにおいて発生する ‘B-mode’ SILC の統計性に起因したチップレベルでの漏れ電流であるため、ゲート酸化膜の薄膜化は絶縁破壊寿命では制限されないことを明らかにしている。

以上のように、本論文はシリコン酸化膜の劣化および絶縁破壊機構における数多くの発見およびメカニズムの解明を行っている。これらの知見はゲート酸化膜およびトンネル酸化膜として用いられるシリコン酸化膜の信頼性に関する極めて有益な情報・理論を提供するとともに、寿命推定理論や薄膜化限界といった MOS 型集積回路の実用面に貢献しうる情報をも提供しており、電子工学並びに半導体集積回路プロセス技術の発展に貢献するところが大きい。よって、本論文は博士論文として価値あるものと認める。