

Title	次世代衛星航法システム用受信機のための信号処理機構に関する研究
Author(s)	岡田, 勉
Citation	大阪大学, 2004, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/44883
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について <a>〉 をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	岡田勉
博士の専攻分野の名称	博士(工学)
学位記番号	第 18725 号
学位授与年月日	平成 16 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 工学研究科情報システム工学専攻
学位論文名	次世代衛星航法システム用受信機のための信号処理機構に関する研究
論文審査委員	(主査) 教授 尾上 孝雄 (副査) 教授 村上 孝三 教授 藤岡 弘 教授 西尾章治郎 教授 赤澤 堅造 教授 薦田 憲久 教授 下條 真司

論文内容の要旨

本論文は、次世代衛星航法システム用受信機向けの信号処理機構に関する研究の成果をまとめたものであり、以下の 5 章により構成している。

第 1 章では、衛星航法システムの現状とその信号処理機構の構成に関して述べ、本研究の背景と目的を明らかにするとともに、研究内容と成果について概説している。

第 2 章では、衛星航法システムの概要を述べている。現在運用中および計画中の衛星航法システムの信号形式について要約し、現行の衛星航法システム用受信機の問題点について述べている。

第 3 章では、次世代衛星航法システム用の受信機に適用する信号処理機構を考察している。まず、すべての衛星航法システムの信号を受信可能とする信号処理機構を考案し、ついで、これに基づいて機構中の搬送波除去処理部、擬似ランダム雑音 (PRN : Pseudo Random Noise) 符号除去処理部、および関連処理部を構成している。さらに、長周期の PRN 符号を生成する際に有効となる位相制御手法を構築している。

第 4 章では、前章で記述した信号処理機構の実装について考察している。まず、本機構にアナログ部およびプロセッサとのインタフェース回路を追加し、これら一連の処理機構を VLSI (Very Large Scale Integration) 化設計している。つぎに、従来の GPS (Global Positioning System) 信号処理機構と比較して回路規模がどの程度増大するかについて検討している。さらに、FPGA (Field Programmable Gate Array) 上に本機構を実装し、それを含む評価用の受信機を用いた機能検証を行って、従来の GPS 受信機よりも高い機能性と柔軟性を備えた次世代衛星航法システム用受信機が実現できることを示している。

第 5 章では、本研究で得られた成果を要約し、今後に残された課題について述べ、結論としている。

論文審査の結果の要旨

本論文は、従来の、GPS よりも高い測位精度と信頼性が達成可能な次世代衛星航法システム受信機を実現するため、すべての衛星航法システムの信号を受信可能とする柔軟性の高い信号処理機構について考察を行い、以下の主要な結

果を得ている。

(1) 汎用 PRN 符号生成器を用いた信号処理機構

従来の衛星航法システム用受信機では、個々の航法システムが使用する搬送波周波数および PRN 符号の違いから、アナログ部に加え、信号処理機構も異なる回路で実装されていたことを示し、さらに、この構成が特定システムに依存した構成であるがゆえに、衛星数の増減に追従できないことを明らかにしている。この問題を解決するために、必要とする PRN 符号を効率的に発生できる汎用 PRN 符号生成器を用いた信号処理機構を提案している。また、搬送波および符号 NCO (Numerically Controlled Oscillator) について考察し、信号処理機構の汎用化に必要な条件を明らかにしている。さらに、長周期の PRN 符号に対して、状態間引きテーブルと遅延カウンタによる新しい位相制御手法を提案し、この手法が必要メモリ容量に対する優れた削減効果をもつことを示している。

(2) 提案信号処理機構の実装

受信機を構築する際に必要となる、アナログ部およびプロセッサインタフェース回路を追加した提案信号処理機構を VLSI 化設計している。設計に際しては、実用性に重点を置き、できるだけ処理回路の規模を小さく抑えるように考慮している。その結果、提案した次世代衛星航法システム信号処理機構は従来の GPS 信号処理機構と比較して 32% 増の回路規模のみで実現できることを明らかにしている。また、FPGA に実装した提案信号処理機構を含む評価用の受信機を構築し、実際の衛星の信号を受信できることを示している。これにより、提案機構を適用した柔軟性の高い次世代衛星航法システム受信機が実現できることを明らかにしている。

以上のように、本論文の成果は次世代衛星航法システム受信機の回路規模やメモリ容量の抑制に極めて有用であるため、高機能的かつ安価な受信機の早期実用化が可能となる。これにより、次世代衛星航法システム受信機の位置情報を利用した高度な情報化社会の実現に貢献するものと期待できる。よって本論文は博士論文として価値あるものと認める。