OUKA
The University of Osaka
Institutional Knowledge Archive

Title	極微細MOSFETにおけるシミュレーションモデルに関する研究
Author(s)	中辻, 広志
Citation	大阪大学, 2004, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/45002
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、大阪大学の博士論文についてをご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

https://ir.library.osaka-u.ac.jp/

The University of Osaka

氏名	中辻広志
博士の専攻分野の名称	博士（工学）
学位記番号	第 18708 号
学位授与年月日	平成16年3月25日
学位授与の要件	学位規則第4条第1項該当 工学研究科電子情報エネルギー工学専攻
学位論文名	極微細MOSFETにおけるシミュレーションモデルに関する研究
論文審査委員	（主査） 教授 谷口 研二 （副査） 教授 森田 瑞穂　教授 尾浦憲治郎

論文内容の要旨

本論文では、シリコン集積回路の高速化に向けて課題となっている極微細MOSFETの電気伝導特性を正確に再現する物理モデルについての研究結果をまとめたもので、全体は5章から構成されている。

第1章では、研究の背景であるLSIの高速化に向けての課題について述べている。また、本論文の目的および構成についての概略を述べている。

第2章では、低電圧領域の直接トンネル電流特性を表す簡単かつ実用的なモデルの提案を行っている。まずMIM構造を想定した従来の直接トンネル電流の計算式をMOS構造に拡張するため、Si/SiO_2界面における電子濃度のゲート電圧依存性を取り入れ、続いてゲート電極中のキャリア分布状態を組み込んだ新しいモデルの提案を行っている。この新提案モデルで、低電圧領域の直接トンネル電流特性を再現できることを示している。

第3章では、表面反転層における2次元ホールの輸送特性をコンピュータ上で解析するためのモデルについて述べている。反転層内のホールの2次元状態は一般にk・p摂動法を用いて計算されているが、この方法では高いエネルギーのホールの挙動を精度よく計算することができない。本研究では非局所経験的擬ポテンシャル法を用いることで、価電子帯のエネルギーバンド構造、およびホールの2次元状態を波数空間全域で高精度に計算できることを報告している。さらにこのモデルを組み込んだ輸送解析シミュレータを構築し、これまで困難であったフルバンド構造での高電界ホール輸送を解析している。

第4章では、第3章で開発したシミュレータをひずみシリコンpMOSFETの移動度増大メカニズムの解明に応用した事例について述べている。シリコンの価電子帯構造は非常に複雑であるため、ひずみシリコンpMOSFET中のホールの移動度増大メカニズムはこれまであまり詳しく検討されておらず未解明のままであった。本研究では、第3章で開発したシミュレータにひずみの効果を取り入れることで、ひずみシリコン中の2次元ホール状態を高精度に計算している。さらにこのシミュレータによる解析を行い、ひずみシリコンの反転層ホールの移動度増大メカニズムについて詳細に検討している。

第5章では、本論文で取り上げる各研究での成果についてまとめている。

論文審査の結果の要旨

現在、大規模集積回路を構成する主要素子であるMOSFETはサブ100 nm世代を迎え、極微細MOSFET固有の様々な物理現象が発現していることが報告されている。デバイスのさらなる性能向上には極めて高度な素子設計技術が要求されるだけでなく、これらの物理現象を正確に予測するための計算機シミュレーションが、これからのLSI開発にとって鍵となる。本研究では、今後数年以内に顕在化する諸現象、すなわち、直接トンネル電流、2次元ホール輸送、ひずみシリコン pMOSFET における移動度増大、に対するシミュレーションモデルの構築をテーマとして取り上げている。

各々のサブテーマで得られた新たな知見と成果をまとめると以下の通りである。

MOSFET のゲート酸化膜を流れる直接トンネル電流特性の解析モデルの提案を行っている。トンネル電流源のキャリア濃度分布は、半古典的には酸化膜と電極の界面でピークとなるが、量子力学的には、キャリア分布のピークは界面から少し離れた位置に存在する。このため大部分のキャリアは界面から少し離れた位置からトンネルすることになる。このピークのずれを拡張された酸化膜としてモデル化し、WKB近似によるトンネル確率に取り入れることで、低電圧領域における電流電圧特性の実験結果を工学的に利用できる解析式の形で良好に表現できることを報告している。

2次元ホールの輸送解析を行うための計算方式を提案している。高精度な非局所経験的擬ポテンシャル法を、ブリュアンゾーン全域におけるホールの2次元状態解析に適用する方式を示し、高電界ホール輸送の解析に使用できることを示している。また、従来広く用いられてきたk・p摂動近似法の適用限界を定量的に明らかにしている。

本研究にて提案したシミュレーション方式をひずみシリコン pMOSFET に適用し、ホールの2次元状態を擬ポテンシャルから計算した結果を初めて示すとともに、ひずみシリコン pMOSFET の移動度増大メカニズムの解明している。ひずみシリコンpMOSFETの2次元ホールの状態を詳しく調べた結果、ホール移動度の増大には2つの要因、すなわち、ひずみによるサブバンドエネルギーの分離と、ひずみによる有効質量の減少が関与していることを明らかにしている。また、ひずみ印加によりpMOSFETの性能向上を図るには、基板SiGeのGe濃度を上昇させることが重要となることを報告している。

以上のように、本論文はMOSFETの計算機シミュレーションに関して新たな物理モデルや計算方式の提案を行っており、さらにそれを応用することでMOSFETの電気特性に対するひずみの効果について学術的に重要な知見を得ている。また、提案されたモデル・方式は、高度な物理理論に立脚しつつも、工学的応用を強く志向したものであり、実際の集積回路素子開発に用いられるデバイスシミュレーション技術にも大いに貢献する成果である。

よって、本論文は博士論文として価値あるものと認める。