



Title	低ビットレート画像符号化標準 H.263およびH.264のVLSIアーキテクチャに関する研究
Author(s)	宋, 天
Citation	大阪大学, 2004, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/45016
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 https://www.library.osaka-u.ac.jp/thesis/#closed 大阪大学の博士論文について

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	栄天
博士の専攻分野の名称	博士(工学)
学位記番号	第18731号
学位授与年月日	平成16年3月25日
学位授与の要件	学位規則第4条第1項該当 工学研究科情報システム工学専攻
学位論文名	低ビットレート画像符号化標準H.263およびH.264のVLSIアーキテクチャに関する研究
論文審査委員	(主査) 教授 尾上 孝雄 (副査) 教授 村上 孝三 教授 藤岡 弘 教授 西尾章治郎 教授 赤澤 堅造 教授 薦田 憲久 助教授 下條 真司

論文内容の要旨

本論文は、低ビットレート画像符号化標準H.263およびH.264のVLSI (Very Large Scale Integration) アーキテクチャに関する研究成果をまとめたものであり、以下の5章により構成している。

第1章では、携帯端末における動画像符号化技術の特徴および課題について述べ、本論文の背景と目的を明らかにするとともに研究内容と成果について概説している。

第2章では、動画像圧縮国際標準H.263 Version2、およびH.264の特徴を記述している。まず、H.263に用いられるアルゴリズムに注目し、そのオプションであるVersion2の4つのモードについて記述している。つぎに、次世代動画像符号化方式H.264の概要とその計算量について述べ、携帯端末向けの低消費電力化設計の基本的方策について考察している。

第3章では、H.263 Version2の4つのモードについて述べ、提案するアルゴリズムならびにそのVLSIアーキテクチャについて記述している。さらに、実装したH.263 Version2の各モードが、従来のH.263に対し、微小なハードウェア追加で高い画質向上が達成できることを示している。

第4章では、H.264の符号化を実時間で実行するための新しい動き検出アルゴリズムを構築し、このアルゴリズムがH.264の標準的な動き検出のアルゴリズムと比較して平均39倍の高速化を達成することを示している。さらにアルゴリズムの実装とその結果について記述し、H.264符号器の低消費電力化に貢献していることを示している。

第5章では、本研究で得られた成果を要約し、今後に残された課題について述べている。

論文審査の結果の要旨

本論文は、携帯端末用低ビットレート動画像圧縮国際標準H.263 Version2とH.264の符号化アルゴリズム、およびシステムレベルにおけるVLSI化設計手法に焦点を当てて、考察を行ったものであり、以下の主要な結果を得ている。

(1) H.263 Version2 の実装

H.263 Version2 のオプションの中でも比較的ハードウェア規模が少なく、大幅画質向上が得られるレベル1オプションを中心としたアーキテクチャの提案とその実装を行っている。レベル1オプションのうち、拡張INTRA符号化モードとデブロッキングフィルタモードに関しては、必要とする機能を可能な限り单一モジュールに集積することにより、オプションモードの追加や削減が、該当するモジュールの追加や削減とそれに伴う最小限のインターフェースの修正のみによって実現でき、アプリケーションに応じてハードウェア構成を容易に変更可能としている。提案したアーキテクチャはVLSI化設計の結果、約37万個のトランジスタで実装され、25MHz動作時にQCIF(Quarter Common Intermediate Format)画像に対し、30フレーム/秒の処理速度を達成している。このH.263 Version2のコアを用いることにより、高压縮かつ低消費電力が求められるアプリケーションへの応用が期待できる。

(2) H.264 向け高速動き検出アルゴリズムの提案

低ビットレート動画像符号化標準H.264の処理量の約9割を占める動き検出(Motion Estimation)機構の効率化を中心に考察している。H.264の動き補償の特徴である多フレーム参照、1/2ピクセルおよび1/4ピクセル予測に注目し、これらの有効活用のための動き検出アルゴリズムを提案している。具体的には、従来の動き検出方法の弱点であるステップ1の検出精度を高めることを目的として、TS-ME(Triplet Search-Motion Estimation)手法を提案している。提案TS-ME手法の主な特長は、1)ステップ1の評価関数に複数の候補のSAD値を用いることによる高い検出精度、2)周辺動きベクトルを利用した高速演算、となっている。また1/2、1/4画素精度の動き検出の演算量を削減する手法を提案している。提案手法の評価結果から、提案手法を用いた場合、参照ソフトウェアJM7.3に実装されている全探索手法、および1/2、1/4画素精度の動き検出と比較して平均39倍高速であることを示している。本方法により、従来のH.264の性能を保つつつ、演算量を大幅に削減できるため、低消費電力でのH.264符号器の実現が期待できる。

以上のように、本論文では携帯端末用低消費電力動画像符号化アルゴリズムおよびそのVLSI化実装に関して多くの有用な研究成果をあげており、当該分野の応用システム集積化に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。・