



Title	低ビットレート画像符号化標準 H.263およびH.264のVLSIアーキテクチャに関する研究
Author(s)	宋, 天
Citation	大阪大学, 2004, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/45016
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 ＜a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed >大阪大学の博士論文について をご参照ください。

The University of Osaka Institutional Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	宋 天
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 18731 号
学 位 授 与 年 月 日	平成 16 年 3 月 25 日
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科情報システム工学専攻
学 位 論 文 名	低ビットレート画像符号化標準 H.263 および H.264 の VLSI アーキテクチャに関する研究
論 文 審 査 委 員	(主査) 教 授 尾上 孝雄 (副査) 教 授 村上 孝三 教 授 藤岡 弘 教 授 西尾章治郎 教 授 赤澤 堅造 教 授 薦田 憲久 助教授 下條 真司

論 文 内 容 の 要 旨

本論文は、低ビットレート画像符号化標準 H.263 および H.264 の VLSI (Very Large Scale Integration) アーキテクチャに関する研究成果をまとめたものであり、以下の 5 章により構成している。

第 1 章では、携帯端末における動画画像符号化技術の特徴および課題について述べ、本論文の背景と目的を明らかにするとともに研究内容と成果について概説している。

第 2 章では、動画画像圧縮国際標準 H.263 Version2、および H.264 の特徴を記述している。まず、H.263 に用いられるアルゴリズムに注目し、そのオプションである Version2 の 4 つのモードについて記述している。つぎに、次世代動画画像符号化方式 H.264 の概要とその計算量について述べ、携帯端末向けの低消費電力化設計の基本的方策について考察している。

第 3 章では、H.263 Version2 の 4 つのモードについて述べ、提案するアルゴリズムならびにその VLSI アーキテクチャについて記述している。さらに、実装した H.263 Version2 の各モードが、従来の H.263 に対し、微小なハードウェア追加で高い画質向上が達成できることを示している。

第 4 章では、H.264 の符号化を実時間で実行するための新しい動き検出アルゴリズムを構築し、このアルゴリズムが H.264 の標準的な動き検出のアルゴリズムと比較して平均 39 倍の高速化を達成することを示している。さらにアルゴリズムの実装とその結果について記述し、H.264 符号器の低消費電力化に貢献していることを示している。

第 5 章では、本研究で得られた成果を要約し、今後に残された課題について述べている。

論 文 審 査 の 結 果 の 要 旨

本論文は、携帯端末用低ビットレート動画画像圧縮国際標準 H.263 Version2 と H.264 の符号化アルゴリズム、およびシステムレベルにおける VLSI 化設計手法に焦点を当てて、考察を行ったものであり、以下の主要な結果を得ている。

(1) H.263 Version2 の実装

H.263 Version2 のオプションの中でも比較的ハードウェア規模が少なく、大幅画質向上が得られるレベル1 オプションを中心としたアーキテクチャの提案とその実装を行っている。レベル1 オプションのうち、拡張 INTRA 符号化モードとデブロッキングフィルタモードに関しては、必要とする機能を可能な限り単一モジュールに集積することにより、オプションモードの追加や削減が、該当するモジュールの追加や削減とそれに伴う最小限のインターフェースの修正のみによって実現でき、アプリケーションに応じてハードウェア構成を容易に変更可能としている。提案したアーキテクチャは VLSI 化設計の結果、約 37 万個のトランジスタで実装され、25 MHz 動作時に QCIF (Quarter Common Intermediate Format) 画像に対し、30 フレーム/秒の処理速度を達成している。この H.263 Vresion2 のコアを用いることにより、高圧縮かつ低消費電力が求められるアプリケーションへの応用が期待できる。

(2) H.264 向け高速動き検出アルゴリズムの提案

低ビットレート動画画像符号化標準 H.264 の処理量の約 9 割を占める動き検出 (Motion Estimation) 機構の効率化を中心に考察している。H.264 の動き補償の特徴である多フレーム参照、1/2 ピクセルおよび 1/4 ピクセル予測に注目し、これらの有効活用のための動き検出アルゴリズムを提案している。具体的には、従来の動き検出方法の弱点であるステップ1の検出精度を高めることを目的として、TS-ME (Triplet Search-Motion Estimation) 手法を提案している。提案 TS-ME 手法の主な特長は、1) ステップ1の評価関数に複数の候補の SAD 値を用いることによる高い検出精度、2) 周辺動きベクトルを利用した高速演算、となっている。また 1/2、1/4 画素精度の動き検出の演算量を削減する手法を提案している。提案手法の評価結果から、提案手法を用いた場合、参照ソフトウェア JM7.3 に実装されている全探索手法、および 1/2、1/4 画素精度の動き検出と比較して平均 39 倍高速であることを示している。本方法により、従来の H.264 の性能を保ちつつ、演算量を大幅に削減できるため、低消費電力での H.264 符号器の実現が期待できる。

以上のように、本論文では携帯端末用低消費電力動画画像符号化アルゴリズムおよびその VLSI 化実装に関して多くの有用な研究成果をあげており、当該分野の応用システム集積化に寄与するところが大きい。よって本論文は博士論文として価値あるものと認める。