

Title	無線通信のためのCMOSアナログ要素回路に関する研究
Author(s)	車, 承佑
Citation	大阪大学, 2005, 博士論文
Version Type	
URL	https://hdl.handle.net/11094/45871
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、 〈a href="https://www.library.osaka-u.ac.jp/thesis/#closed"〉 大阪大学の博士論文について <a>〉 をご参照ください。

Osaka University Knowledge Archive : OUKA

<https://ir.library.osaka-u.ac.jp/>

Osaka University

氏名	車 承 佑
博士の専攻分野の名称	博士(工学)
学位記番号	第 19508 号
学位授与年月日	平成 17 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 工学研究科電子情報エネルギー工学専攻
学位論文名	無線通信のための CMOS アナログ要素回路に関する研究
論文審査委員	(主査) 教授 谷口 研二 (副査) 教授 谷野 哲三 教授 北山 研一 情報科学研究科教授 岸野 文郎 情報科学研究科教授 尾上 孝雄 助教授 原 晋介 助教授 松岡 俊匡

論文内容の要旨

本論文は無線通信のための CMOS アナログ要素回路に関する研究成果をまとめたもので、全体は 5 章で構成した。

第 1 章では、CMOS プロセスを用いた無線通信のためのアナログ回路の現状と配線問題について述べ、研究目的と本論文の構成について概略を述べた。

第 2 章では、高出力領域で顕著になる増幅器の非線形特性を改善するために増幅器の前段に非線形性を補償する回路を付加する方式を検討した。具体的には、集積回路に適したプレディストーション方式を採用し、CMOS プロセス上で作製可能な P+/N ウェル接合ダイオードとバイアス・フィード抵抗を用いたプレディストータの検討を行った。接合面積の異なる 4 種類のダイオードをとりあげ、その等価抵抗および容量とプレディストータの伝達特性との関係を明らかにした。DC ブロック容量を考慮したプレディストータの等価回路と伝達特性を導出し、回路シミュレーションにより特性の検証を行った。さらに、0.35- μm CMOS プロセスでプレディストータの試作を行い、伝達特性を評価してダイオードの接合面積および電源電圧とその伝達特性との関係を確認した。最後に、外部増幅器を用いて 2 周波相互変調テストを行い歪み特性の改善を確認した。

第 3 章では、広い範囲の可変利得特性が求められる IF (Intermediate Frequency) 用可変利得増幅回路 (Variable Gain Amplifier: VGA) について述べた。可変利得範囲の拡大と低電力動作を実現するために連続 linear-in-dB 特性を有する VGA の検討を行った。可変利得範囲の拡大のために行った単体 VGA の縦列接続に基づく周波数特性の劣化を補償する回路を提案した。さらに、利得の温度安定性を確保するための回路技術を述べた。2 段 VGA と 3 段固定利得増幅回路 (Fixed Gain Amplifier: FGA) およびバッファで構成する全 VGA 回路を 0.25- μm CMOS プロセスで試作、評価し、提案した VGA 回路が集積 CMOS 受信回路に適していることを述べた。

第 4 章では、近未来の高集積回路が抱える配線問題への対策として無線通信技術の適用を検討した。コンパクトな回路構成が実現可能な通信方式である ASK (Amplitude Shift Keying) 方式と CDMA (Code Division Multiple Access) 多重化技術を組み合わせた ASK/CDMA 方式を提案し、この方式を実現するための高周波送信回路を提案した。この回路は ASK 方式の採用により搬送波発生回路、スイッチ、バッファ、拡散符号生成回路のコンパクトな構成で実現できた。0.25- μm CMOS プロセスで送信回路の試作を行い、この送信回路を受信回路とダイレクト接続し

搬送波周波数 12.78 GHz、チップ周波数 250 MHz、ビットレート 7.35 Mbps の条件で変復調を確認した。

第 5 章では、本論文で取り上げる各研究での成果についてまとめた。

論文審査の結果の要旨

本論文は、長距離無線通信のための CMOS 電力増幅器の非線形性改善と広範囲の可変利得特性を有する IF 用可変利得増幅回路 (VGA)、および、プロセス微細化に対応した近距離無線通信を利用する配線技術に関するものである。その主要な成果は以下のとおりである。

- (1) CMOS 電力増幅器の線形化器として、CMOS 上で作製可能な P+/N ウェル接合ダイオードを用いた新しいプレディストータを提案し、回路試作と特性評価を行っている。その特性評価より、非線形性はダイオード接合面積に大きく依存することを見出し、最適な接合面積値を導出している。その結果にもとづき、線形特性に優れるプレディストータを作製している。
- (2) CMOS 受信集積回路の IF 用 CMOS VGA として、利得特性と周波数特性を同時に改善する新たな回路設計と試作を行っている。周波数特性改善は出力ノードの最適化により達成し、利得特性は 3 段固定利得増幅回路 (FGA) と 2 段 VGA およびバッファで構成することにより改善している。得られた 40 MHz の帯域幅と 10 dB から 76.5 dB までの連続 linear-in-dB 可変利得特性は飛躍的に改善された結果を示している。
- (3) 近距離チップ間無線通信用インターフェースの新たな CMOS 変調回路を設計、試作している。回路構成は ASK 方式に CDMA 多重化技術を組合わせた ASK/CDMA 方式を採用し、周波数 250 MHz、ビットレート 7.35 Mbps の条件で 12.78 GHz の搬送波による変調信号スペクトラムを得ると共に、受信回路とのダイレクト接続による 1 対 1 通信の変復調動作を実現している。

以上のように、本論文は長距離無線通信のための CMOS 要素回路の性能向上、短距離無線通信のための通信方式と回路を提案し、試作、評価したもので、それら回路が無線通信に極めて有効であり、無線通信用 CMOS 集積回路技術の進展への貢献は大きい。よって本論文は博士論文として価値あるものと認める。