



Title	次世代GPS用受信機のためのRFフロントエンドチップに関する研究
Author(s)	春岡, 正起
Citation	大阪大学, 2005, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/45899">https://hdl.handle.net/11094/45899</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href="https://www.library.osaka-u.ac.jp/thesis/#closed">大阪大学の博士論文について</a>をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏 名	はる 春      おか 岡      まさ 正      き 起
博士の専攻分野の名称	博 士 (工 学)
学 位 記 番 号	第 19507 号
学 位 授 与 年 月 日	平成 17 年 3 月 25 日
学 位 授 与 の 要 件	学位規則第 4 条第 1 項該当 工学研究科電子情報エネルギー工学専攻
学 位 論 文 名	次世代 GPS 用受信機のための RF フロントエンドチップに関する研究
論 文 審 査 委 員	(主査) 教 授 谷 口 研 二  (副査) 教 授 谷 野 哲 三    教 授 北 山 研 一 情報科学研究科教授 岸野 文郎    情報科学研究科教授 尾上 孝雄 助教授 原 晋介    助教授 松岡 俊匡

### 論 文 内 容 の 要 旨

本論文は次世代 GPS 用受信機のための RF フロントエンドチップに関する研究成果をまとめたもので、以下の 8 章で構成した。

第 1 章では、GPS (Global Positioning System) の近代化政策に伴い今後 L1/L2 の 2 周波帯の GPS 信号を受信できる次世代 GPS 受信機が必要とされていることを示し、CMOS 技術を用いた RF フロントエンド部の 1 チップ化の実現が必要であることを述べた。

第 2 章では、GPS の測位原理、信号形式について概説し、L1/L2 の 2 周波帯に対応した次世代 GPS 用受信機に適した回路構成について述べた。

第 3 章では、L1/L2 の 2 周波帯を同時入力し、別々に出力する Weaver 型デュアルバンド・イメージリジエクトミキサの設計と試作の結果について述べた。1st クワドラチャミキサには I 相と Q 相でトランスコンダクタ部を共有化した改良型ギルバートミキサを使用しており、そのスイッチング特性により LO 電圧の位相誤差を補償する効果が得られる。0.25  $\mu$ m CMOS プロセスによる試作の結果、1st クワドラチャミキサの LO 電圧の位相誤差の補償効果によりイメージリジエクト比が改善されることを示した。

第 4 章では 2 つの LC-VCO を結合させ IQ 出力を得る Quadrature-coupled LC-VCO (Q-VCO) の位相雑音、振幅、IQ 精度に関して解析を行い、各パラメータのトレードオフの関係を示した。また Q-VCO を構成する 2 つのシングル VCO のカレントソース用トランジスタを共有化した Q-VCO を提案し、従来の Q-VCO と比較して IQ 出力の精度を改善できることをシミュレーションにより示した。

第 5 章では、高速の周波数分周器として広く使用される SCL (Source Coupled Logic) 回路で構成された MS-DFF (Master-Slave D-Type Flip-Flop) の自走発振周波数を可変にすることにより、入力周波数レンジを広帯域化した電圧制御プリスケラを新規に提案し、シミュレーションによりその有効性を示した。

第 6 章では、L1/L2 の 2 周波数帯を同時に受信可能な 2 周波対応 GPS 受信機のプロントエンドチップの設計と試作の結果について示した。小型化、低消費電力化のためにハートレー型のイメージリジエクト構成とし、L1/L2 の 2 周波帯で LNA、イメージリジエクトミキサ、PLL シンセサイザを共有化した。ここではフロントエンドチップの受信

機構、要素ブロックについて詳しく述べ、最後に  $0.25\mu\text{mCMOS}$  プロセスを用いて試作したチップの諸特性を示した。

第7章では、回路のさらなる小型化と低消費電力化を目的として、従来の CMOS LC-VCO にミキサ機能を持たせた自励発振ミキサ (self-oscillating mixer) を新たに提案した。提案した自励発振ミキサは、LC-VCO のバイアス電流制御用トランジスタのゲートに RF 信号を重畳させることによりミキサ機能を持たせている。 $0.25\mu\text{mCMOS}$  プロセスを用いて 1.6 GHz 動作の自励発振ミキサの設計と試作を行った結果、提案回路は受信システムのダウンコンバータとして利用でき、さらなる小規模化、低消費電力化を実現する構成としての有効性を示した。

第8章では、本論文をまとめた。

## 論文審査の結果の要旨

本論文は次世代 GPS (Global Positioning System) 用受信機のための高周波フロントエンドチップの回路設計に関するものである。GPS 衛星から送られる L1/L2 の2周波帯 GPS 信号の受信用ミキサ、VCO (Voltage Controlled Oscillator) 等要素回路の設計と試作を行い、それらの評価結果を示している。本研究で得られた主な成果は以下の通りである。

- (1)L1/L2 の2周波帯を同時入力し、別々に出力する Weaver 型デュアルバンド・イメージリジエクトミキサを設計し試作している。改良型ギルバートミキサを使用し、 $0.25\mu\text{mCMOS}$  プロセスにより試作した回路で、1st クワドチャーマキサの LO 電圧の位相誤差の補償効果によりイメージリジエクト比が改善されることを示している。
- (2)VCO 回路では、Quadrature-coupled C-VCO (Q-VCO) の位相雑音、振幅、IQ 精度に関して解析を行い、各パラメータのトレードオフの関係を示している。また新たな Q-VCO を提案し、IQ 出力の精度を改善できることをシミュレーションにより示している。
- (3)MS-DFF (Master-Slave D-Type Flip-Flop) の自走発振周波数を可変にすることにより、入力周波数レンジを広帯域化した電圧制御プリスケラを新規に提案し、シミュレーションによりその有効性を示している。
- (4)小型化、低消費電力化のためのチップ回路は、L1/L2 の2周波帯で LNA、イメージリジエクトミキサ、PLL シンセサイザを共有化している。 $0.25\mu\text{mCMOS}$  プロセスを用いて試作したチップの諸特性を示し、提案したチップの有効性を示している。
- (5)CMOS LC-VCO にミキサ機能を持たせた自励発振ミキサ (self-oscillating Mixer) を提案している。 $0.25\mu\text{mCMOS}$  プロセスより試作した 1.6 GHz の自励発振ミキサは、受信システムのダウンコンバータとして利用でき、小規模化、低消費電力化を実現する構成としての有効性を示している。

以上のように、本論文は、次世代 GPS 用受信機のための高周波フロントエンドチップの要素回路を設計・製作し、そのチップの特性評価より有用であることを示している。この成果は、モバイル機器の性能向上、ひいては電子工学の発展に大きく貢献するものである。よって本論文は博士論文として価値あるものと認める。