



Title	Cryogenic InGaAs/InAlAs high electron mobility transistors fabricated on (411) A-oriented InP substrates
Author(s)	渡邊, 一世
Citation	大阪大学, 2005, 博士論文
Version Type	
URL	<a href="https://hdl.handle.net/11094/45928">https://hdl.handle.net/11094/45928</a>
rights	
Note	著者からインターネット公開の許諾が得られていないため、論文の要旨のみを公開しています。全文のご利用をご希望の場合は、<a href=" <a href="https://www.library.osaka-u.ac.jp/thesis/#closed">https://www.library.osaka-u.ac.jp/thesis/#closed</a> ">大阪大学の博士論文について</a>をご参照ください。

*The University of Osaka Institutional Knowledge Archive : OUKA*

<https://ir.library.osaka-u.ac.jp/>

The University of Osaka

氏名	渡邊 一世
博士の専攻分野の名称	博士(工学)
学位記番号	第 19597 号
学位授与年月日	平成 17 年 3 月 25 日
学位授与の要件	学位規則第 4 条第 1 項該当 基礎工学研究科物理系専攻
学位論文名	Cryogenic InGaAs/InAlAs high electron mobility transistors fabricated on (411) A-oriented InP substrates (411) A InP 基板上に作製された極低温用 InGaAs/InAlAs 高電子移動度トランジスタ)
論文審査委員	(主査) 教授 冷水 佐壽 (副査) 教授 伊藤 正 教授 松本 和彦

## 論文内容の要旨

(411) A InP 基板上に分子線結晶成長 (MBE) 法により作製された InGaAs/InAlAs ヘテロ界面は原子サイズで平坦な界面 [(411) A 超平坦ヘテロ界面] となり、(411) A 高電子移動度トランジスタ (HEMT) 構造は通常用いられる (100) InP 基板上の試料と比べ、2.5 倍も高い電子移動度を 15 K にて示している。本論文では、(411) A 歪 InGaAs/InAlAs HEMT (PHEMT) 構造における電子散乱機構の解明と界面ラフネスサイズの評価、更に (411) A PHEMT 素子を作製し、300 K および 16 K におけるデバイス特性について評価し、(411) A 超平坦ヘテロ界面とデバイス特性との関係を明らかにした。

スペーサー膜厚 3 nm の PHEMT 構造において、(411) A 試料の電子移動度 (15 K) は (100) 試料に比べ 3 倍高い。これは (411) A 超平坦ヘテロ界面の形成により界面ラフネス散乱だけでなく、薄いスペーサー膜厚の試料で支配的なイオン化不純物散乱も抑制されているためであることがシュブニコフ・ドハース振動測定より明らかになった。また電子移動度の電子濃度依存性より界面ラフネスサイズを評価し、(411) A ヘテロ界面のラフネスの振幅 ( $\Delta$ ) は 4.5 nm で (100) 試料の  $\Delta$  とほぼ同じであるが、自己相関長 ( $\Lambda$ ) は 0.24 nm で (100) 試料に比べ 27% 小さな値であった。

16 K において高電子移動度を有する (411) A PHEMT 構造を用いてゲート長 ( $L_g$ ) 195 nm の素子を作製した。その結果、300 K における最大相互コンダクタンス ( $g_m$ ) は 1.80 S/mm と (100) 試料の 20% 高い値であった。更に 16 K では  $g_m$  は 2.25 S/mm に達し、これまで報告されている HEMT の  $g_m$  の中で一番高い値を得た。また 16 K の遮断周波数 ( $f_T$ ) は 310 GHz となり、これまで報告されている HEMT に比べ 33% も高い値を達成した。これはフオノン散乱の抑制と (411) A 超平坦ヘテロ界面による界面ラフネス散乱の抑制によりゲート直下の電子速度が  $3.8 \times 10^7$  cm/s (300 K) から  $4.9 \times 10^7$  cm/s (16 K) まで向上したためである。

## 論文審査の結果の要旨

本論文では、(411) A 基板上に高電子移動度トランジスタ (HEMT) 構造を MBE 成長し、(411) A InGaAs/InAlAs 超平坦ヘテロ界面（基板サイズの大面積で実効的に原子平坦な界面）による、電子走行時の電子散乱機構（界面ラフネス散乱）を初めて調べている。さらに、この (411) A HEMT 構造では、界面ラフネス散乱が大幅に抑えられることにより、低温で従来の (100) 基板上に作製された InGaAs/InAlAs HEMT 構造より数倍高い電子移動度が得られることを利用するために、極低温用 (411) A InGaAs/InAlAs HEMT を初めて開発し、世界最高の最大相互コンダクタンス (16 K で  $g_m=2.25 \text{ S/mm}$ ) を達成するとともに、遮断周波数の改善を実現している。

(411) A InGaAs/InAlAs HEMT 構造の 16 K における電子移動度 ( $52,200 \text{ cm}^2/\text{Vs}$ ) は通常用いられる (100) HEMT 構造より 2.5 倍高い。これは、極低温下で支配的な散乱要因であるイオン化不純物散乱と界面ラフネス散乱が原子サイズで平坦な界面 [(411) A 超平坦ヘテロ界面] により抑制されているためであることがシュブニコフ・ドハース振動測定により明らかにされた。

つぎに、(411) A 超平坦ヘテロ界面のラフネスサイズを実測するために、(411) A InGaAs/InAlAs HEMT 構造の電子移動度の電子濃度依存性が調べられた。(411) A ヘテロ界面のラフネス振幅は  $4.5 \text{ nm}$  と (100) 試料とほぼ同じであるのに対し、自己相関長は  $0.33 \text{ nm}$  と (100) 試料と比べ 27% 小さな値であった。これは、これまで報告されている (411) A ヘテロ界面の表面構造とよい一致を示している。

さらに、極低温用 (411) A InGaAs/InAlAs HEMT を初めて開発した。この HEMT 作製に重要なノンアロイ Ti/Pt/Au 電極による低コンタクト抵抗の実現と高選択比アジピン酸系エッチャントによるゲートリセス・プロセス技術の開発を行うとともに、極低温下におけるデバイス測定技術を確立した。極低温 (16 K) で、この (411) A HEMT は絶対値で世界最高の最大相互コンダクタンス  $2.25 \text{ S/mm}$  を達成するとともに、これまで報告されているゲート長  $200 \text{ nm}$  の HEMT の中で最も高い遮断周波数 (310 GHz) を示した。これらの特性改善は、フォノン散乱及び (411) A 超平坦ヘテロ界面によるラフネス散乱の抑制によりゲート直下の平均電子速度が  $3.8 \times 10^7 \text{ cm/s}$  (300 K) から  $4.9 \times 10^7 \text{ cm/s}$  (16 K) まで増加したためであることが遅延時間解析より明らかになった。

以上のように、本論文では、(411) A InP 基板上に MBE 成長されたゲート長  $195 \text{ nm}$  の本格的な極低温用 InGaAs/InAlAs HEMT をはじめて開発し、その (411) A 超平坦ヘテロ界面による電子散乱特性などの電子物性を明らかにするとともに、世界最高の相互コンダクタンス  $2.25 \text{ S/mm}$  (16 K) を達成しており、本論文が博士（工学）の学位論文として十分に高い価値があるものと認められる。